

**ALMA MATER STUDIORUM - UNIVERSITÀ DI BOLOGNA**

---

SCUOLA DI INGEGNERIA E ARCHITETTURA

DIPARTIMENTO di  
INGEGNERIA DELL'ENERGIA ELETTRICA E DELL'INFORMAZIONE  
"Guglielmo Marconi"  
DEI

**CORSO DI LAUREA IN INGEGNERIA DELL'ENERGIA ELETTRICA**

**TESI DI LAUREA**

in

Azionamenti Elettrici per Applicazioni Industriali ed Eoliche M

**IMPIEGO DI REGOLATORI RIPETITIVI PER IL CONTROLLO  
DI CONVERTITORI ELETTRONICI DI POTENZA PER  
L'INTERFACCIAMENTO CON LA RETE ELETTRICA**

CANDIDATO  
Luca Imolesi Casadei

RELATORE  
*Chiar.mo Prof. Luca Zarri*

CORRELATORI  
*Dott. Ing. Michele Mengoni*  
*Chiar.mo Prof. Angelo Tani*

Anno Accademico  
2013/2014

Sessione  
II



# Indice

Indice .....	I
Introduzione .....	III
1. Generalità sui filtri attivi .....	1
1.1 Raddrizzatore attivo .....	1
1.2 Filtro attivo .....	12
2. Regolatori risonanti e ripetitivi .....	19
2.1 Regolatori risonanti .....	19
2.2 Controllo ripetitivo .....	27
2.3 Regolatori ripetitivi .....	30
3. Simulazioni del filtro attivo .....	49
3.1 Modello Simulink .....	49
3.2 Risultati simulazioni del filtro attivo .....	82
4. Prototipazione rapida .....	91
4.1 Sistema dSPACE .....	91
4.2 Modello Simulink per scheda dSPACE .....	97
4.3 ControlDesk .....	108
5. Prove sperimentali .....	115
5.1 Descrizione del banco prove .....	115
5.2 Risultati sperimentali .....	122
Conclusioni .....	137
Appendice A: generalità sulle armoniche .....	139
A.1 Carichi lineari e non lineari .....	140
A.2 Analisi delle armoniche .....	142
A.3 Conseguenze della presenza di armoniche .....	145
A.4 Strategie di abbattimento delle armoniche .....	146
A.4 Normativa sulle armoniche .....	147
Appendice B: principio del modello interno (IMP, Internal Model Principle) .....	151
Appendice C: filtri FIR e IIR .....	157
C.1 Filtri FIR e IIR causali .....	158
C.2 Filtri FIR e filtri a fase lineare .....	160
C.2 Filtri IIR .....	162
C.3 Applicazioni di filtri FIR e IIR: i filtri COMB .....	164
C.4 Rumore nel progetto di filtri digitali .....	167
Bibliografia .....	169



# Introduzione

L'interesse per le problematiche inerenti la qualità dell'energia elettrica è crescente in epoca recente. In genere per qualità dell'energia elettrica si intende prima di tutto la qualità della tensione. Le problematiche di qualità dell'energia elettrica coinvolgono diversi soggetti: in primo luogo i clienti, interessati ad ottenere una buona alimentazione dalla rete (anche se i clienti a loro volta possono essere causa di disturbi) e gli enti di distribuzione, interessati al mantenimento di un buon servizio per rispettare vincoli imposti da enti regolatori. Inoltre l'incremento della complessità degli impianti industriali e della loro redditività oraria determina una maggiore sensibilità dell'utenza ad accorgimenti che permettano un miglioramento dell'alimentazione da rete.

Numerosi sono i disturbi riguardanti la qualità dell'energia elettrica. Ad esempio: variazioni del valore efficace della tensione, variazioni della frequenza, squilibri della tensione, fluttuazione (o flicker), distorsione armonica, presenza di componenti continue, interruzioni, buchi di tensione, transitori impulsivi e oscillanti. In particolare con lo sviluppo dell'elettronica di potenza c'è stato un aumento delle sorgenti di disturbo armonico. È cresciuta infatti la presenza di carichi non lineari. L'uso di carichi non lineari collegati a sistemi di energia elettrica include convertitori statici di potenza, dispositivi magnetici saturabili e, in misura minore, macchine rotanti. I convertitori statici di potenza costituiscono i principali carichi non lineari e sono utilizzati nell'industria per una grande varietà di scopi, tra cui interfacciamento con la rete elettrica, azionamenti a velocità regolabile e gruppi di continuità. I carichi non lineari cambiano la natura sinusoidale della corrente alternata di alimentazione (e di conseguenza la caduta di tensione alternata), determinando in tal modo un flusso di correnti armoniche nella rete elettrica, le quali possono causare interferenze con i circuiti di comunicazione e con altri tipi di apparecchiature. Queste correnti armoniche portano anche a un aumento delle perdite e al riscaldamento in numerosi dispositivi elettromagnetici (motori, trasformatori, ecc.). Inoltre, quando è utilizzata la compensazione della potenza reattiva mediante condensatori di rifasamento, possono verificarsi condizioni di risonanza in corrispondenza di specifiche armoniche.

Le sorgenti comuni di correnti armoniche nei sistemi di potenza includono convertitori elettronici di potenza, forni ad arco, sistemi SVC (Static Var Compensator), inverter per la generazione distribuita, cicloconvertitori (dispositivi a tiristori (SCR) in grado di convertire una tensione alternata di frequenza e ampiezza costanti in una tensione

alternata di frequenza e ampiezza variabili mediante un solo stadio, cioè senza uno stadio intermedio in continua) e convertitori AC-DC (raddrizzatori) comunemente utilizzati in alimentatori switching e Pulse Width Modulated (PWM). Ciascuno di questi dispositivi può avere una caratteristica di emissione di corrente armonica abbastanza costante nel tempo o può presentare una caratteristica ampiamente variabile a seconda del controllo del dispositivo e delle caratteristiche del sistema.

Per tali motivi sono presenti norme (ad esempio: CEI EN 50160, CEI EN 61000) e standard (IEEE Std. 519) che trattano i limiti di distorsione armonica di tensioni e correnti che devono essere rispettati negli impianti. Tali limiti si riferiscono al funzionamento in regime stazionario e perciò possono anche verificarsi condizioni transitorie nelle quali i limiti imposti vengono superati. I limiti devono essere rispettati nei punti di interfaccia tra il gestore della rete e gli utenti del sistema di alimentazione. Tali punti sono denominati punti di accoppiamento comune (PCC, Point of Common Coupling) tra il gestore della rete e l'utente. Spesso per il servizio agli utenti industriali (ad esempio, impianti di produzione) alimentati tramite un trasformatore di servizio dedicato, il PCC è sul lato di alta tensione del trasformatore. Per gli utenti commerciali (uffici, centri commerciali, ecc.) riforniti attraverso un trasformatore di servizio comune, il PCC è comunemente sul lato BT del trasformatore di servizio.

I limiti di distorsione armonica rappresentano una responsabilità condivisa per il controllo armonico tra il gestore della rete e gli utenti. Gli utenti producono correnti armoniche che fluiscono attraverso il sistema del gestore determinando la formazione di armoniche di tensione nelle tensioni fornite ad altri utenti. La quantità di distorsione armonica della tensione fornita ad altri utenti è funzione degli effetti aggregati delle correnti armoniche prodotte dai carichi degli utenti inquinanti e dall'impedenza caratteristica della rete. L'imposizione di limiti è importante per evitare gli effetti negativi della distorsione armonica sui dispositivi dell'utente e sulla rete. In particolare è possibile mantenere le armoniche di tensioni entro limiti accettabili facendo in modo che gli utenti riducano le loro emissioni di armoniche di corrente e che il gestore della rete modifichi l'impedenza di rete se necessario. Inoltre, per permettere al gestore di variare l'impedenza caratteristica di rete, l'utente dovrebbe limitare l'utilizzo di compensazione armonica passiva.

Da tali considerazioni si può comprendere come sia importante l'utilizzo di filtri attivi che siano capaci di ridurre la distorsione armonica di correnti prodotte da carichi distorcenti dell'utenza.

L'obiettivo della presente tesi consiste nel valutare il funzionamento di regolatori ripetitivi per il controllo di un filtro attivo al fine di eliminare le armoniche di corrente prodotte da un carico distorto. Il lavoro di tesi ha previsto la realizzazione di uno schema di simulazione in ambiente Simulink di Matlab per poter individuare una possibile implementazione del controllo. Successivamente, mediante il sistema dSPACE, è stato possibile svolgere un'attività di prototipazione rapida per poter verificare sperimentalmente il funzionamento del controllo con regolatore ripetitivo su un modello di impianto reale costituito da inverter, carico distorto e rete.

Nel capitolo 1 sono presentati aspetti teorici riguardanti i filtri attivi e i raddrizzatori attivi. Si riportano anche cenni relativi a schemi di PLL (Phase-Locked Loop).

Nel capitolo 2 sono presentati aspetti teorici riguardanti i regolatori risonanti e ripetitivi, i quali sono stati utilizzati per la realizzazione dello schema di controllo.

Nel capitolo 3 è presentato lo schema realizzato in Simulink per simulare il sistema reale. Sono mostrati anche i risultati più significativi.

Nel capitolo 4 si descrive il sistema dSPACE utilizzato per la prototipazione rapida insieme ai suoi programmi di gestione, e si mostra lo schema di controllo modificato per il suo corretto funzionamento con tale sistema di prototipazione.

Nel capitolo 5 si presenta il modello di impianto reale sul quale sono state svolte le prove e si mostrano i risultati sperimentali più significativi.

Infine, dopo le conclusioni del lavoro di tesi, sono inserite tre appendici: la prima fornisce alcune informazioni riguardanti le armoniche; la seconda e la terza trattano argomenti frequentemente incontrati nello studio di regolatori ripetitivi come il principio del modello interno e i filtri digitali FIR e IIR.





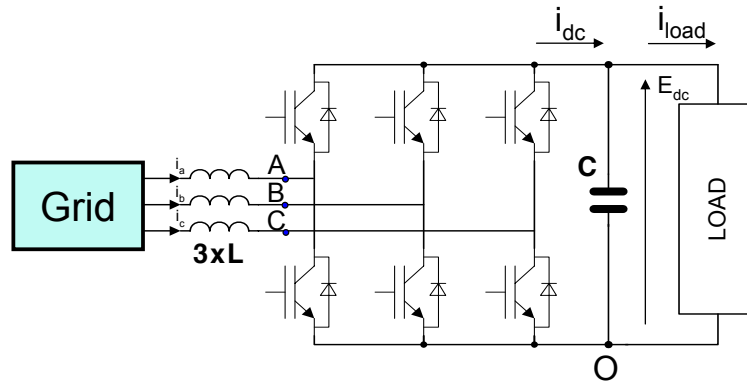
# 1. Generalità sui filtri attivi

## 1.1 Raddrizzatore attivo

L'inverter trifase può essere impiegato come interfaccia con la rete e permette di realizzare un raddrizzatore cosiddetto attivo, ovvero costituito non solo da sei diodi raddrizzatori ma anche da sei interruttori statici di potenza. Esso è in grado alimentare un carico in corrente continua assorbendo una corrente praticamente sinusoidale e permettendo di regolare la tensione sul lato DC. Questo sistema permette anche di rendere unitario il fattore di potenza e di invertire il flusso di potenza. Il raddrizzatore attivo garantisce la possibilità di controllare la corrente con dinamica elevata e di generare una tensione di uscita costante indipendentemente dalla tensione di rete. Per tali motivi il raddrizzatore attivo è una soluzione interessante, soprattutto per applicazioni che lavorano frequentemente in modalità rigenerativa come argani, ascensori, turbine eoliche e per la frenatura di carichi che presentano grande inerzia. Un possibile carico di un raddrizzatore attivo potrebbe essere una macchina in corrente continua oppure un azionamento costituito da un inverter seguito da un motore a corrente alternata. In quest'ultimo caso l'insieme dei due inverter con il bus DC in comune costituisce un convertitore AC/AC back-to-back.

Le limitazioni principali del raddrizzatore attivo rispetto al raddrizzatore passivo sono rappresentate dal costo (sono necessari sei interruttori statici di potenza con rispettivi diodi in antiparallelo) e dalla complessità del controllo. Tuttavia la rapida evoluzione dei componenti e dei microcontrollori sta portando ad una progressiva riduzione dei costi. Un altro svantaggio, rispetto al raddrizzatore a diodi, è rappresentato dall'aumento delle perdite di conversione.

Lo schema di principio del raddrizzatore attivo è riportato in Figura 1.1 [1]. In essa,  $i_{dc}$  rappresenta la corrente sul bus DC,  $E_{dc}$  è la tensione del bus DC,  $i_{load}$  è la corrente assorbita dal carico, e  $i_A$ ,  $i_B$ , e  $i_C$  sono le correnti di rete sulle tre fasi.



**Figura 1.1** Schema di principio del raddrizzatore attivo.

Il lato trifase del convertitore è controllato in tensione (la dinamica della corrente è limitata dagli induttori), mentre il lato DC è controllato in corrente (la dinamica della tensione è limitata dal condensatore).

Il funzionamento del raddrizzatore è simile a quello dell'inverter, nel quale il lato a tensione impressa e quello a corrente impressa sono invertiti.

È possibile calcolare la corrente di ingresso con un bilancio di potenza. Se si indicano con  $m_A$ ,  $m_B$ ,  $m_C$  i segnali modulanti, le tensioni di polo medie di ingresso del convertitore possono essere espresse come segue:

$$V_{AO} = m_A E_{dc},$$

$$V_{BO} = m_B E_{dc},$$

$$V_{CO} = m_C E_{dc}.$$

Si può scrivere il seguente bilancio tra la potenza in ingresso e quella in uscita:

$$V_{AO}i_A + V_{BO}i_B + V_{CO}i_C = E_{dc}i_{dc}.$$

Si ottiene quindi l'espressione della corrente in uscita:

$$i_{dc} = m_A i_A + m_B i_B + m_C i_C.$$

L'equazione relativa al condensatore del bus DC è:

$$C \frac{dE_{dc}}{dt} = i_{dc} - i_{load}.$$

Tale equazione mostra che la tensione  $E_{dc}$  aumenta se la corrente in uscita dal raddrizzatore supera quella assorbita dal carico. La tensione del bus DC soddisfa inoltre il vincolo:

$$E_{dc} \geq \max(|V_{AB}|, |V_{BC}|, |V_{CA}|).$$

Se tale relazione non fosse soddisfatta, e gli interruttori statici di potenza fossero spenti, i diodi entrerebbero in conduzione.

Ne consegue che il raddrizzatore è di tipo boost (innalzatore), cioè la tensione di uscita deve essere più grande del valore di picco della tensione di ingresso.

Si potrebbe determinare il più appropriato segnale di modulazione per il controllo della corrente  $i_{dc}$ . Nella pratica si preferisce utilizzare il convertitore come un inverter e regolare la tensione  $E_{dc}$  secondo la seguente equazione:

$$\frac{d}{dt} \left( \frac{1}{2} C E_{dc}^2 \right) = E_{dc} i_{dc} - P_{load} = P_{in} - P_{load}.$$

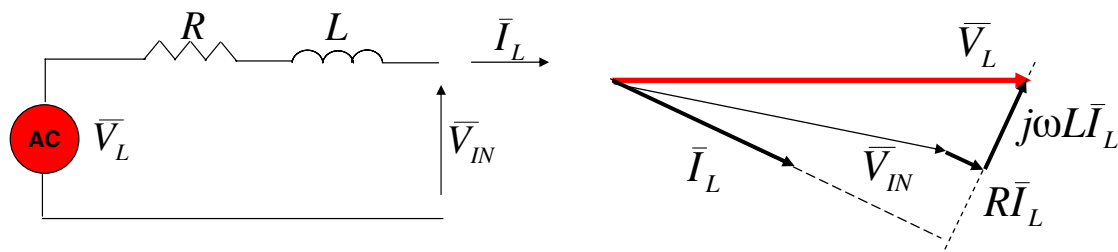
Essa esprime che la variazione dell'energia elettrostatica del condensatore per unità di tempo è pari alla differenza tra la potenza del raddrizzatore  $E_{dc} i_{dc}$  e la potenza assorbita dal carico  $P_{load}$ .

Se le perdite del convertitore sono trascurabili, si può assumere che le potenze in ingresso e in uscita siano uguali.

Per studiare la potenza in ingresso al raddrizzatore (lato tensione alternata) è opportuno riferirsi alle condizioni operative sinusoidali. A tal proposito in Figura 1.2 è rappresentato il diagramma vettoriale della tensione nelle condizioni operative nominali. Tale diagramma può essere ricavato dal circuito equivalente di una fase rappresentante la seguente equazione:

$$\bar{V}_L = R\bar{I}_L + j\omega L\bar{I}_L + \bar{V}_{IN}$$

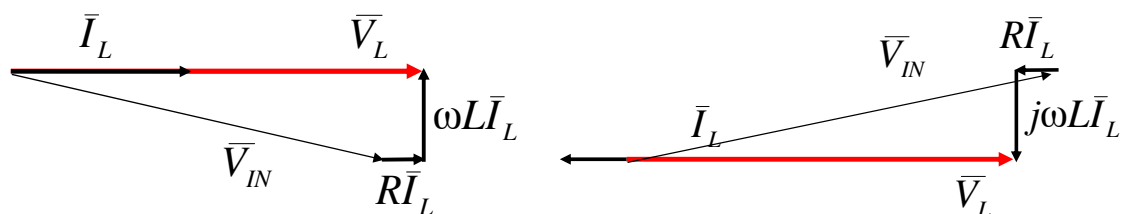
dove  $\omega = 2\pi f$  rappresenta la pulsazione di rete,  $\bar{V}_L$  la tensione di rete,  $\bar{I}_L$  la corrente di rete,  $\bar{V}_{IN}$  la tensione in ingresso al raddrizzatore attivo e  $R$  e  $L$  rappresentano la resistenza e l'induttanza di una fase.



**Figura 1.2** Circuito equivalente di una fase (a destra) e relativo diagramma vettoriale della tensione nelle condizioni operative nominali (a sinistra).

Per disegnare il diagramma vettoriale la tensione di rete  $\bar{V}_L$  e la corrente di rete  $\bar{I}_L$  sono assunte come quantità note. Per differenza vettoriale è possibile ricavare la tensione in ingresso al raddrizzatore  $\bar{V}_{IN}$ .

Una situazione interessante è quella in cui il raddrizzatore mostra un fattore di potenza unitario (la corrente è in fase rispetto alla tensione di alimentazione). In particolare può aversi un flusso di potenza verso il carico se tensione e corrente di rete sono in fase fra loro. La tensione in ingresso  $\bar{V}_{IN}$  risulta così in ritardo rispetto a quella di rete  $\bar{V}_L$ . Oppure il flusso di potenza va verso la rete qualora la corrente di rete sia in opposizione di fase rispetto alla tensione di rete. In questo caso la tensione di rete  $\bar{V}_L$  è in ritardo rispetto alla tensione in ingresso  $\bar{V}_{IN}$ . Queste condizioni di funzionamento sono rappresentate dai diagrammi vettoriali di Figura 1.3.



**Figura 1.3** Diagrammi vettoriali con flusso di potenza verso il carico (a destra) e verso la rete (a sinistra).

Si può esprimere la potenza complessa in ingresso al convertitore (regime sinusoidale) come segue:

$$\bar{A} = P_{IN} + jQ_{IN} = 3\bar{V}_{IN}\bar{I}_L^*$$

dove  $\bar{I}_L^*$  rappresenta il complesso coniugato del vettore corrente di rete.

La corrente può essere espressa in funzione delle tensioni e dell'impedenza di linea:

$$\bar{I}_L = \frac{\bar{V}_L - \bar{V}_{IN}}{R + j\omega L} \cong \frac{\bar{V}_L - \bar{V}_{IN}}{j\omega L}.$$

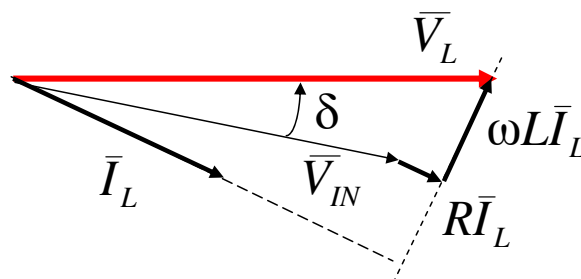
Quindi la potenza complessa diventa:

$$\bar{A} = 3 \frac{\bar{V}_{IN}\bar{V}_L^* - V_{IN}^2}{-j\omega L} = 3j \frac{\bar{V}_{IN}\bar{V}_L^* - V_{IN}^2}{\omega L}$$

e le potenze attiva e reattiva diventano (riferirsi a Figura 1.4):

$$P_{IN} = 3 \frac{V_L V_{IN}}{\omega L} \sin\delta,$$

$$Q_{IN} = 3 \frac{V_{IN}}{\omega L} (V_L \cos\delta - V_{IN}).$$



**Figura 1.4** Diagramma vettoriale del raddrizzatore attivo.

Si osserva quindi che:

- variando la fase della tensione  $V_{IN}$  (cioè l'angolo  $\delta$ ), varia la potenza attiva assorbita da raddrizzatore attivo;

- variando l'ampiezza della tensione  $V_{IN}$ , varia la potenza reattiva assorbita dal raddrizzatore attivo.

In conclusione, controllando la fase e l'ampiezza della tensione in ingresso al raddrizzatore è possibile regolare la potenza attiva assorbita (e quindi l'energia immagazzinata nel bus DC) e regolare il fattore di potenza fino a renderlo unitario.

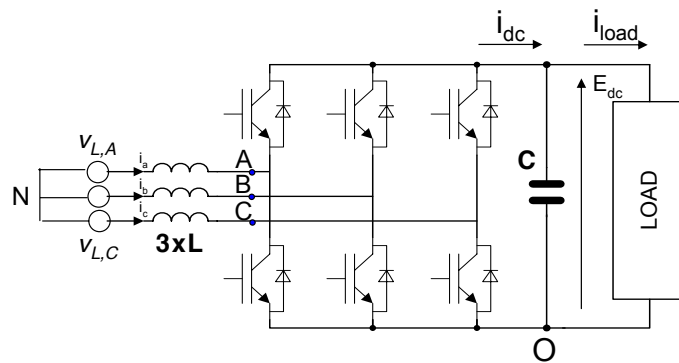
Ora si esamina un modello dinamico del sistema. Il modello del sistema è costituito dalle seguenti equazioni (equazione del bus DC, equazione di linea ed equazione del punto di neutro):

$$C \frac{dE_{dc}}{dt} = i_{dc} - i_{load},$$

$$L \frac{di_{L,k}}{dt} + Ri_{L,k} = v_{L,k} - v_{kN} \quad (k = A, B, C),$$

$$v_{NO} = \frac{v_{AO} + v_{BO} + v_{CO}}{3}$$

dove  $v_{NO}$  è la tensione tra il centro stella della rete e il potenziale negativo del bus DC e  $v_{kN}$  è la tensione fra la fase  $k$  e il centro stella della rete (come mostrato in Figura 1.5).



**Figura 1.5** Raddrizzatore attivo.

Applicando la trasformata di Clarke alle equazioni di linea si ottiene:

$$L \frac{d\bar{i}_L^s}{dt} + R\bar{i}_L^s = \bar{v}_L^s - \bar{v}_{IN}^s$$

dove  $\bar{i}_L^s$  è il vettore di spazio delle correnti in rete,  $\bar{v}_L^s$  è il vettore di spazio delle tensioni di rete,  $\bar{v}_{IN}^s$  il vettore di spazio delle tensioni in ingresso al raddrizzatore. L'apice  $s$  indica il sistema di riferimento stazionario.

Il vettore  $\bar{v}_{IN}^s$  è generato dal raddrizzatore secondo la seguente relazione:

$$\bar{v}_{IN}^s = \frac{2}{3} E_{dc} \left( s_A + s_B e^{j\frac{2}{3}\pi} + s_C e^{j\frac{4}{3}\pi} \right)$$

dove  $s_A$ ,  $s_B$  e  $s_C$  sono le funzioni di commutazione dell'inverter.

Si consideri ora un sistema di riferimento rotante sincrono con la tensione di rete. Applicando la trasformata di Park alle equazioni ottenute in seguito alla trasformata di Clarke si ottiene:

$$L \frac{d\bar{i}_L}{dt} + j\omega L \bar{i}_L + R \bar{i}_L = \bar{v}_L - \bar{v}_{IN}.$$

Se il sistema di riferimento rotante è scelto in modo che l'asse  $d$  sia orientato secondo il vettore di spazio della tensione di rete (cioè  $v_{Lq} = 0$ ), le equazioni di linea diventano:

$$\begin{aligned} L \frac{di_{Ld}}{dt} - \omega L i_{Lq} + R i_{Ld} &= v_L - v_{INd}, \\ L \frac{di_{Lq}}{dt} + \omega L i_{Ld} + R i_{Lq} &= -v_{INq}. \end{aligned}$$

Per completezza si ricorda che dato un insieme di tre grandezze (sistema trifase) indipendenti, omogenee e variabili nel tempo in modo del tutto generale  $x_1$ ,  $x_2$  e  $x_3$ , si definiscono componente omopolare  $y_0$  e vettore di spazio  $\bar{y}$  di tali grandezze rispettivamente:

$$\begin{aligned} y_0 &= \frac{2}{3} (x_1 + x_2 + x_3), \\ \bar{y} &= \frac{2}{3} \left( x_1 + x_2 e^{j\frac{2}{3}\pi} + x_3 e^{j\frac{4}{3}\pi} \right). \end{aligned}$$

Inoltre, la trasformata di Clarke permette il passaggio da un sistema di tre grandezze sinusoidali trifase ( $A, B, C$ ) ad un sistema di riferimento stazionario ortogonale ( $\alpha, \beta, 0$ ). Se il sistema di riferimento stazionario è scelto in modo che l'asse  $\alpha$  sia allineato con l'asse  $A$ , le relazioni da applicare sono le seguenti:

$$\begin{bmatrix} x_\alpha \\ x_\beta \\ x_0 \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & \frac{\sqrt{3}}{2} \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} x_A \\ x_B \\ x_C \end{bmatrix}.$$

Nel caso di un sistema trifase bilanciato si ha  $x_0 = 0$ .

La trasformata di Park permette di rendere costanti le grandezze trifase mediante la proiezione delle grandezze in  $\alpha, \beta$  su un nuovo sistema di riferimento ortogonale  $d, q$  rotante a velocità angolare  $\omega = 2\pi f$  pari a quella di alimentazione. Le relazioni di tale trasformata sono le seguenti ( $\omega t = \theta$ ):

$$\begin{bmatrix} x_d \\ x_q \end{bmatrix} = \begin{bmatrix} \cos(\omega t) & \sin(\omega t) \\ -\sin(\omega t) & \cos(\omega t) \end{bmatrix} \begin{bmatrix} x_\alpha \\ x_\beta \end{bmatrix}.$$

Se l'asse  $d$  è solidale con l'asse  $A$  si ottiene  $x_q = 0$ .

Tornando all'analisi del raddrizzatore attivo, la potenza complessa erogata dalla rete è:

$$\bar{A} = \frac{3}{2} \bar{v}_L \bar{i}_L^* = \left( \frac{3}{2} v_L i_{Ld} \right) - j \left( \frac{3}{2} v_L i_{Lq} \right).$$

Perciò, la potenza attiva erogata dalla rete e assorbita dal raddrizzatore è (escluse le perdite dovute alla resistenza di linea):

$$P_L = \frac{3}{2} v_L i_{Ld} = P_{IN} + \frac{3}{2} R i_{Ld}^2.$$

La potenza reattiva erogata dalla rete e assorbita dal raddrizzatore (esclusa la potenza riguardante l'induttanza di linea) è:

$$Q_L = -\frac{3}{2} v_L i_{Lq} = Q_{IN} + \frac{3}{2} \omega L i_{Lq}^2.$$

In conclusione, la corrente di asse  $q$  è proporzionale alla potenza reattiva fornita dalla rete. Generalmente si desidera un fattore di potenza unitario nel punto di accoppiamento



comune (PCC, Point of Common Coupling), pertanto il sistema di controllo dovrebbe mantenere  $i_{Lq} = 0$ . La corrente di asse d è invece proporzionale alla potenza attiva assorbita dalla sorgente. Tale potenza, ad eccezione delle perdite, fluisce nel condensatore del bus DC. Il sistema di controllo deve quindi regolare la corrente  $i_{Ld}$  al fine di mantenere la tensione del condensatore al valore desiderato.

Un incremento di  $i_{Ld}$  può essere ottenuto incrementando la tensione interna  $u_d$ , coerentemente con l'equazione:

$$L \frac{di_{Ld}}{dt} + Ri_{Ld} = v_L + \omega Li_{Lq} - v_{INd} = u_d.$$

In maniera analoga, un incremento di  $i_{Lq}$  può essere ottenuto incrementando la tensione interna  $u_q$ , coerentemente con l'equazione:

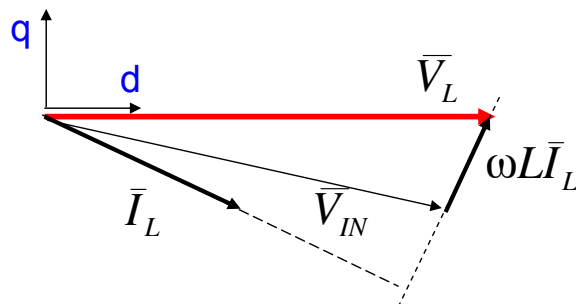
$$L \frac{di_{Lq}}{dt} + Ri_{Lq} = -\omega Li_{Ld} - v_{INq} = u_q.$$

Poiché a regime  $u_d$  e  $u_q$  sono approssimativamente zero (se si trascura la caduta di tensione sulla resistenza  $R$ ), in condizioni stazionarie si ha:

$$I_{Ld} \cong -\frac{V_{INq}}{\omega L}, \quad I_{Lq} \cong \frac{V_{INd} - V_L}{\omega L}.$$

Le relazioni tra le componenti dei vettori di tensione e corrente possono essere dedotte anche dal diagramma vettoriale di Figura 1.6, il quale raffigura la seguente equazione:

$$\bar{V}_L \cong j\omega L \bar{I}_L + \bar{V}_{IN}.$$

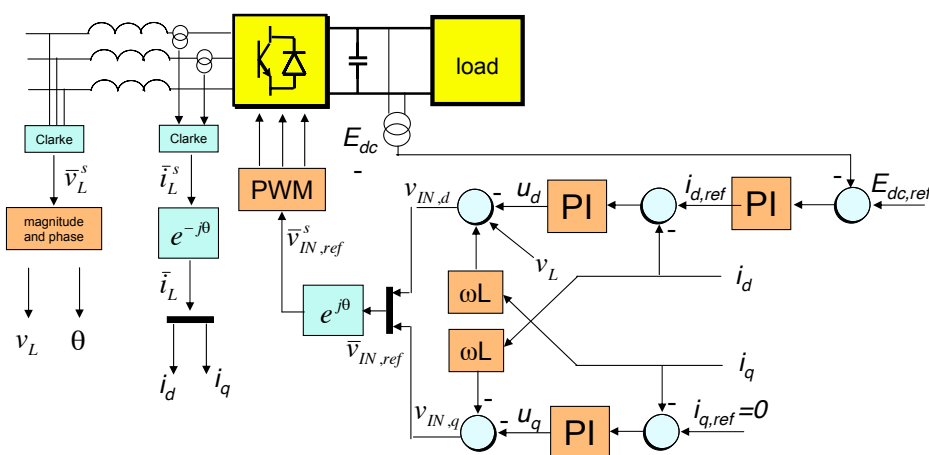


**Figura 1.6** Diagramma vettoriale con evidenziato il sistema di riferimento  $(d, q)$ .

È possibile osservare che:

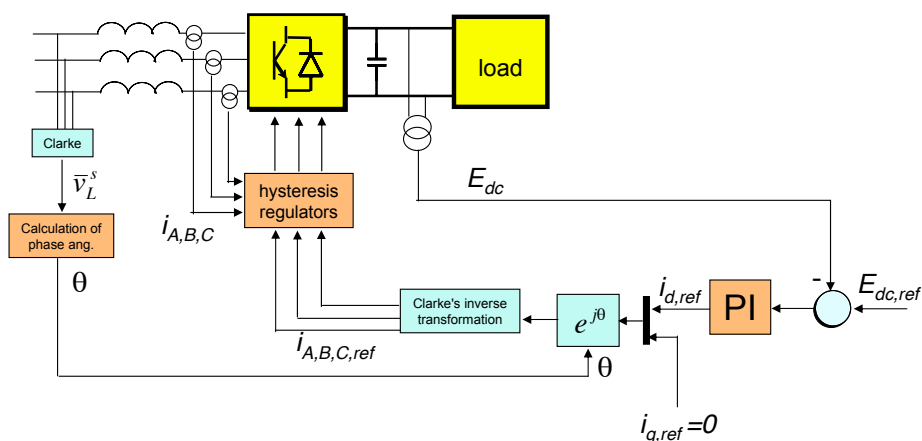
- variazioni di  $V_{INd}$  modificano l'ampiezza di  $V_{IN}$  e quindi agiscono sulla potenza reattiva;
- variazioni di  $V_{INq}$  modificano la fase di  $V_{IN}$  e quindi agiscono sulla potenza attiva.

In letteratura esistono numerosi schemi di controllo del raddrizzatore attivo. Un possibile schema di controllo è rappresentato in Figura 1.7. Esso utilizza regolatori PI (Proporzionali-Integrali) nel riferimento sincrono.



**Figura 1.7** Possibile schema di controllo del raddrizzatore attivo con regolatori PI.

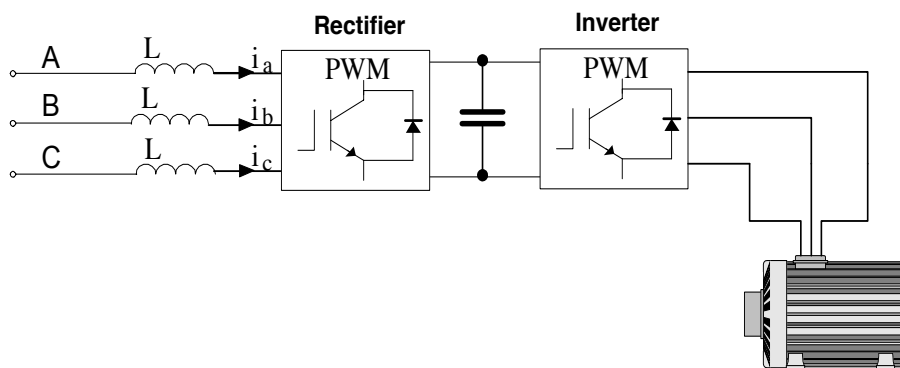
Un altro possibile schema è rappresentato in Figura 1.8. Esso utilizza regolatori di corrente ad isteresi.



**Figura 1.8** Possibile schema di controllo del raddrizzatore attivo con regolatori di corrente ad isteresi.

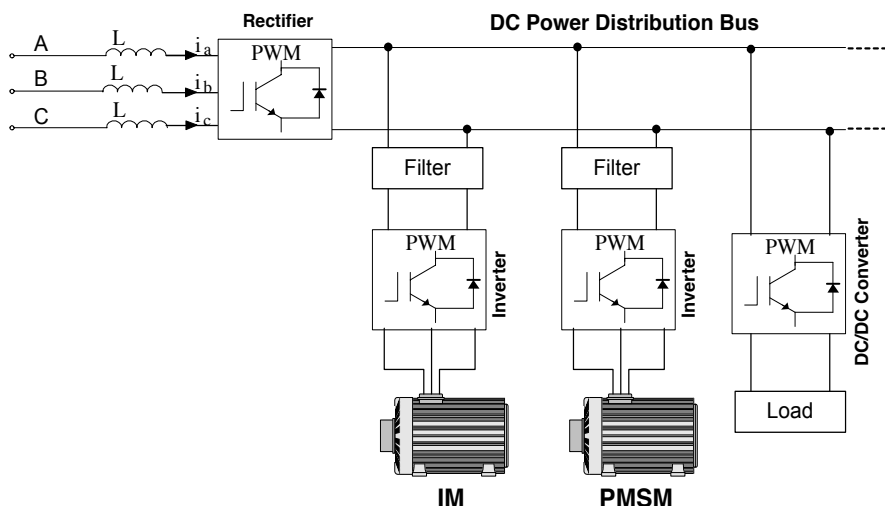
Il raddrizzatore attivo è spesso accoppiato ad un inverter per costituire un convertitore AC/AC back-to-back. Esso permette di lavorare su quattro quadranti (ovvero con tensioni e correnti sia positive che negative). Grazie al raddrizzatore attivo la tensione sul bus DC può essere portata ad un valore superiore rispetto a quello raggiungibile da tipici raddrizzatori a diodi.

In Figura 1.9 si mostra una schematizzazione di un convertitore AC/AC back-to-back.



**Figura 1.9** Schematizzazione di un convertitore AC/AC back-to-back.

Negli impianti industriali ci può essere un solo raddrizzatore attivo che realizza il bus DC dell'intero impianto, come mostrato in Figura 1.10.



**Figura 1.10** Schematizzazione di un impianto industriale con un unico raddrizzatore attivo che crea il bus DC. IM indica Induction Machine; PMSM indica Permanent Magnet Synchronous Machine.

In conclusione è bene constatare che il raddrizzatore attivo è utilizzato come interfaccia alla rete in molte applicazioni di generazione di energia.

## 1.2 Filtro attivo

I sistemi di condizionamento della potenza (PCS, Power Conditioning System) sono sistemi elettronici di potenza connessi alla rete allo scopo di trasmettere energia tra sistemi non direttamente accoppiabili alla rete oppure per incrementare l'efficienza della trasmissione e l'affidabilità dell'erogazione di energia [2]. Esempi sono i convertitori back-to-back, i filtri attivi e le interfacce sistemi di accumulo/produzione dell'energia e rete.

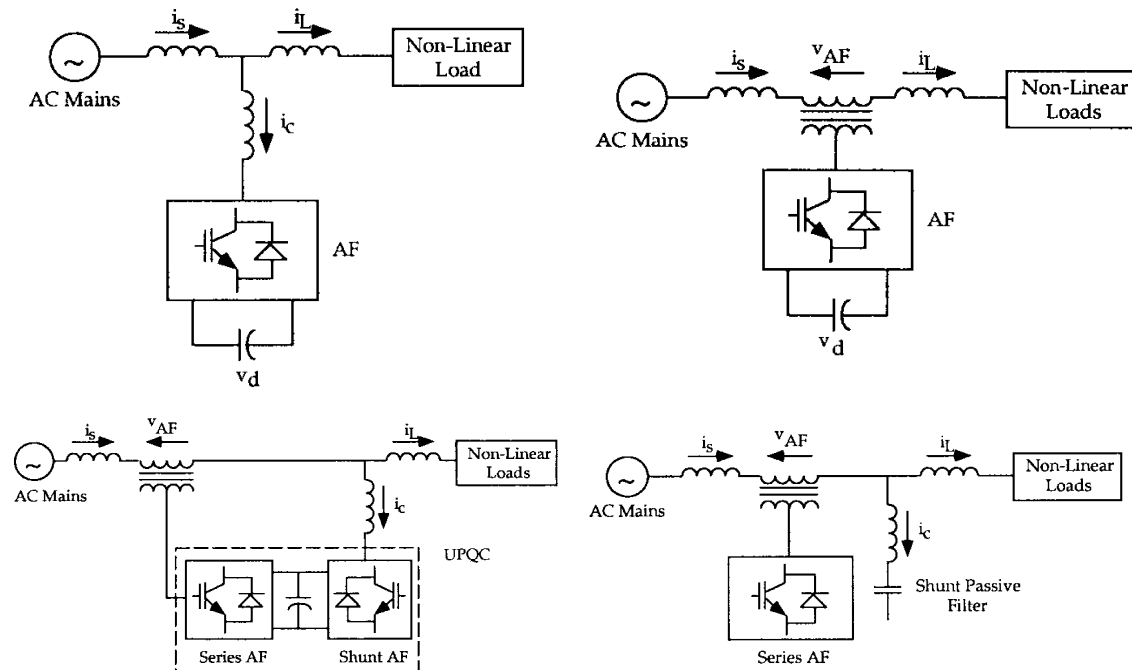
La distorsione armonica è stata tradizionalmente trattata con l'utilizzo di filtri passivi, basati su induttanze e capacità. Tuttavia, l'uso di filtri passivi permette di compensare armoniche solo a specifiche e fissate frequenze, può provocare risonanze parallelo con l'impedenza di rete e presenta scarsa flessibilità per la compensazione dinamica delle diverse componenti armoniche. La crescente importanza dei problemi di qualità dell'energia nelle reti elettriche ha portato allo sviluppo di soluzioni dinamiche e regolabili, generalmente note come filtri attivi. In particolare per filtro attivo si intende un sistema elettronico di potenza in grado di scambiare con la rete solo potenza a valore medio nullo nel periodo. I filtri attivi sono in grado di compensare le armoniche di corrente e tensione, di compensare la potenza reattiva, di ridurre lo sbilanciamento di carico e i disturbi di tensione. Il loro vantaggio è che si adattano automaticamente alle variazioni della rete e alle fluttuazioni del carico. Essi possono compensare varie armoniche e non sono influenzati dai cambiamenti nelle caratteristiche di rete, eliminando il rischio di risonanza tra il filtro e l'impedenza di rete.

Esistono diverse topologie di filtri attivi (Figura 1.11) [3]:

- filtri attivi in configurazione parallelo (posti in parallelo al carico);
- filtri attivi in configurazione serie (posti in serie al carico);
- filtri attivi in configurazione unificata o universale (combinazione di serie e parallelo);
- filtri attivi in configurazione ibrida (combinazione di filtri attivi e passivi).

I filtri attivi parallelo sono ampiamente utilizzati per compensare le armoniche di corrente, la potenza reattiva e lo sbilanciamento del carico. I filtri attivi serie sono collegati prima del carico, in serie con l'alimentazione a corrente alternata tramite un trasformatore, servono a eliminare le armoniche di tensione e a bilanciare la tensione. I filtri attivi unificati o universali sono una combinazione di filtri attivi serie e parallelo e permettono di eliminare armoniche di tensione e di corrente. I filtri attivi ibridi sono

composti da un filtro attivo serie piccolo e poco costoso e da un filtro passivo parallelo che elimina le armoniche di corrente di ordine basso.

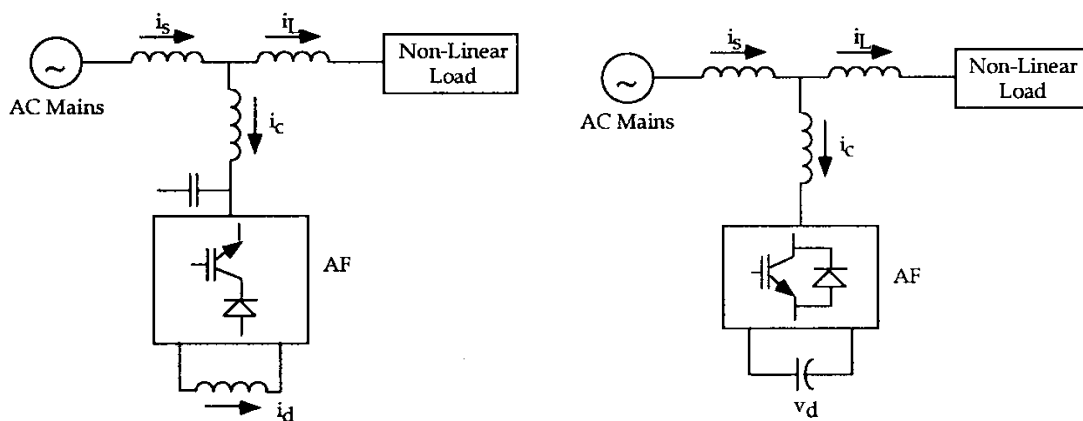


**Figura 1.11** Da sinistra a destra e dall'alto verso il basso: filtro attivo in configurazione parallelo; filtro attivo in configurazione serie; filtro attivo in configurazione unificata o universale; filtro attivo in configurazione ibrida.

Oggetto della presente tesi sono i filtri attivi in configurazione parallelo.

I filtri attivi possono inoltre essere classificati in accordo con il metodo utilizzato per immagazzinare energia nel seguente modo (Figura 1.12):

- filtri attivi con sorgente in corrente (CSAF, Current Source Active Filter): utilizzano induttori per accumulare energia magnetica;
- filtri attivi con sorgente in tensione (VSAF, Voltage Source Active Filter): utilizzano condensatori per accumulare energia elettrostatica.



**Figura 1.12** Da sinistra a destra: filtro attivo con sorgente in corrente; filtro attivo con sorgente in tensione.

Il filtro attivo è in genere costituito da un inverter trifase VSI (Voltage Source Inverter) collegato alla rete mediante tre impedenze (o induttanze) di disaccoppiamento e lo stadio in continua è chiuso su un condensatore.

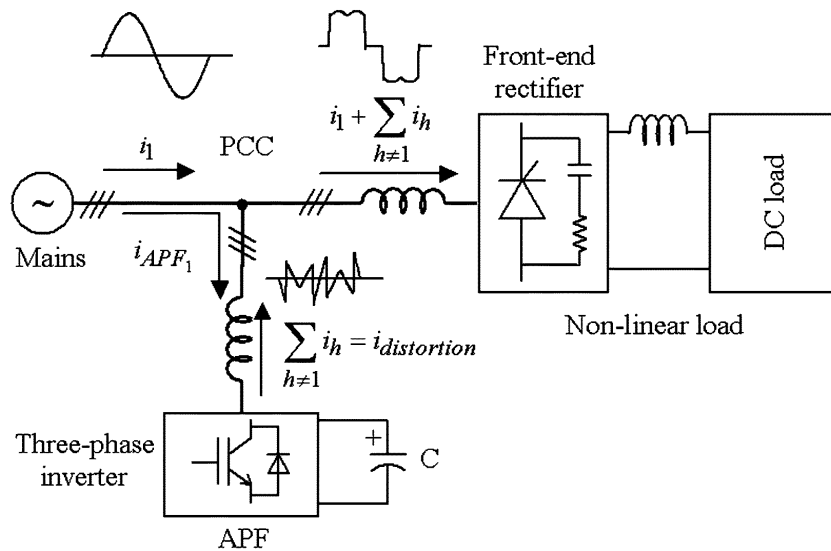
In assenza di un filtro attivo la corrente di rete coincide con la corrente di carico. Un carico trifase si dice ideale quando assorbe una terna di correnti sinusoidali e simmetriche in fase con la tensione di rete. In termini di vettori di spazio un carico trifase si dice ideale quando il vettore di spazio della corrente assorbita ruota su un cerchio a velocità angolare costante con angolo di sfasamento istantaneo (rispetto al vettore di spazio delle tensioni di rete) uguale a zero.

In generale il carico non è ideale e può assorbire dalla rete correnti con caratteristiche diverse. In particolare il carico può assorbire correnti sinusoidali e simmetriche sfasate rispetto alla tensione di rete (carico con fattore di potenza non unitario), può assorbire correnti distorte (carico non lineare) oppure può assorbire correnti sinusoidali non simmetriche (carico sbilanciato). In tutti questi casi un filtro attivo parallelo può intervenire facendo in modo che la corrente di rete risulti comunque circa ideale.

Per un carico del primo tipo occorre compensare la potenza reattiva; per un carico del secondo tipo è necessario compensare la distorsione armonica ad alta frequenza; per un carico del terzo tipo si deve compensare lo squilibrio introdotto.

Per una determinata corrente di carico, il filtro attivo agisce sulla corrente di rete assorbendo/iniettando un'opportuna corrente di compensazione. Scegliendo opportunamente la tensione generata dall'inverter è possibile imporre la corrente di filtro desiderata. Lo scopo del filtro attivo in configurazione parallelo è fare in modo che la corrente di rete sia ideale. Questo comportamento è ottenuto iniettando correnti di

compensazione armonica uguali ed opposte a quelle distorte assorbite dal carico. In altre parole il filtro attivo funziona come un generatore di corrente che inietta correnti con componenti armoniche pari a quelle generate dal carico ma in opposizione di fase (Figura 1.13) [4][5].



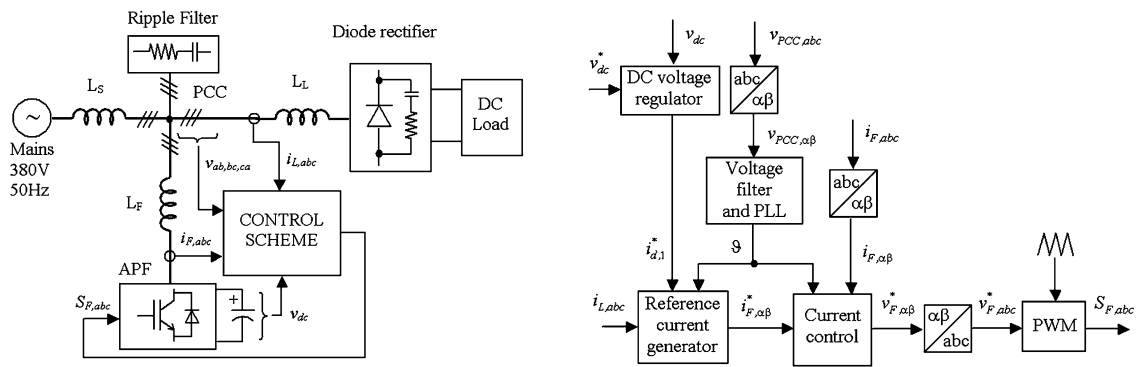
**Figura 1.13** Schema base di compensazione armonica delle correnti di un carico non lineare con filtro attivo in parallelo.

Il filtro attivo scambia potenza con la rete (variazione della tensione del bus DC) se, e solo se, è richiesta una correzione della componente d della corrente di carico. Una correzione della componente q della corrente di carico può essere ottenuta senza scambio di potenza con la rete.

Per implementare concretamente il principio di funzionamento del filtro attivo parallelo, il sistema di controllo deve comandare l'inverter in modo da:

- generare una corrente di filtro in grado di posizionare la corrente di rete in fase con la tensione di rete;
- mantenere carico il condensatore ad un valore di tensione sufficiente per iniettare in rete la corrente di filtro.

Uno schema generale del filtro attivo con il relativo sistema di controllo è rappresentato in Figura 1.14.



**Figura 1.14** Filtro attivo e relativo sistema di controllo (schema generale).

Al sistema di controllo arrivano le misure di tensione di rete  $v$ , corrente assorbita dal carico distortore  $i_L$ , corrente del filtro attivo  $i_F$  e tensione del bus DC  $V_{DC}$ . L'anello esterno del sistema di controllo si occupa del controllo della tensione del bus DC. Essa deve rimanere al valore desiderato e sufficientemente ampio per permettere un buon funzionamento del filtro attivo e la compensazione delle armoniche. L'anello di corrente considera la corrente di filtro per il controllo della fondamentale e la gestione della potenza attiva, e la corrente di carico per lo svolgimento della compensazione armonica.

Il regolatore di corrente, in base allo schema utilizzato per lo svolgimento della presente tesi, prevede l'utilizzo di un regolatore PI risonante e di un regolatore ripetitivo in parallelo. Il regolatore PI risonante si occupa di controllare la componente fondamentale della corrente e riceve il riferimento di corrente dal regolatore di tensione del bus DC. Il regolatore ripetitivo si occupa del controllo delle componenti armoniche della corrente di carico. Esso riceve come riferimenti le correnti armoniche di carico in quanto il filtro deve iniettare tali correnti per poter compensare quelle assorbite dal carico.

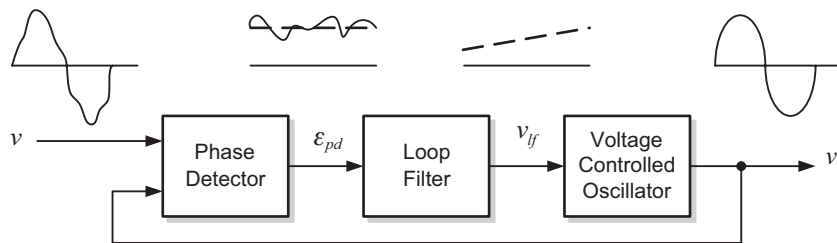
Il sistema di controllo produce in uscita le tensioni di riferimento che vengono inviate al modulatore dell'inverter.

È necessario un sistema PLL (Phase-Locked Loop) per l'implementazione del sistema di controllo e per ottenere il sincronismo con la tensione di rete. Un PLL è un sistema ad anello chiuso controllato per seguire il tempo caratteristico di un segnale periodico esterno [6].



La struttura base di un PLL è mostrata in Figura 1.15. Essa consiste di tre blocchi fondamentali:

- il rilevatore di fase (Phase Detector, PD). Tale blocco genera un segnale in uscita  $\varepsilon_{pd}$  proporzionale alla differenza di fase fra il segnale di ingresso  $v$  e il segnale  $v'$  generato dall'oscillatore interno del PLL;
- il filtro ad anello (Loop Filter, LF). Tale blocco presenta una caratteristica da filtro passa-basso per poter attenuare le componenti alternate in alta frequenza presenti all'uscita del rilevatore di fase. Tipicamente, tale blocco è costituito da un filtro passa-basso del primo ordine o da un regolatore PI;
- l'oscillatore controllato in tensione (Voltage-Controlled Oscillator, VCO). Tale blocco genera un segnale in alternata la cui frequenza è sfasata rispetto a una data frequenza centrale (indicata con  $\omega_c$  in figura 1.16), secondo una definita funzione della tensione di ingresso fornita dal filtro ad anello.



**Figura 1.15** Struttura base di un PLL.

Esistono molte tecniche per implementare ognuno dei blocchi costituenti un PLL.

Un semplice schema prevede di implementare il PD come un semplice moltiplicatore (che può essere un guadagno unitario), il LF come un regolatore PI e il VCO come un integratore.

Considerando una funzione di trasferimento del regolatore PI pari a  $G_{LF}(s) = K_p \left(1 + \frac{1}{T_i s}\right)$  si ottiene che la funzione di trasferimento ad anello chiuso del PLL (eguagliabile alla tipica espressione della funzione di trasferimento di un sistema del secondo ordine) è pari a:

$$G_{PLL}(s) = \frac{K_p s + \frac{K_p}{T_i}}{s^2 + K_p s + \frac{K_p}{T_i}} = \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}$$

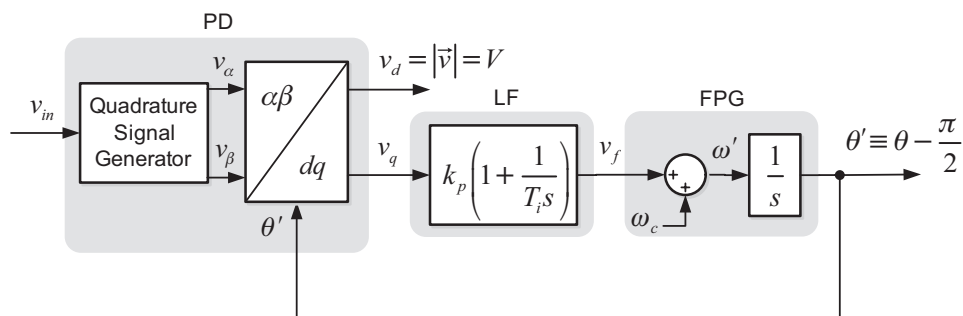
dove  $\omega_n = \sqrt{\frac{K_P}{T_i}}$  è la pulsazione naturale e  $\zeta = \frac{\sqrt{K_P T_i}}{2}$  è il fattore di smorzamento.

Indicando con  $t_s$  il tempo di assestamento, ovvero il tempo che intercorre dall'istante iniziale di applicazione di un gradino a un sistema del secondo ordine all'istante in cui la risposta del sistema rimane in un intervallo dell'1% attorno alla risposta a regime, si può scrivere  $t_s = 4.6\tau$  con  $\tau = \frac{1}{\zeta\omega_n}$  costante di tempo del sistema [7]. È così possibile ottenere delle espressioni approssimate utilizzabili per ricavare  $K_P$  e  $K_I$ :

$$K_P = 2\zeta\omega_n = \frac{9.2}{t_s} \qquad T_i = \frac{2\zeta}{\omega_n} = \frac{t_s\zeta^2}{2.3} = \frac{K_P}{K_I}$$

È necessario notare che le precedenti espressioni sono ottenute assumendo che il valore massimo del segnale di ingresso al PLL sia unitario. In caso contrario, esse devono essere divise per l'ampiezza del segnale di ingresso. Comunque, le espressioni precedenti per la taratura dei parametri del regolatore PI devono essere considerate come riferimenti e non come formule esatte. Esse forniscono una stima approssimativa del tempo di risposta del sistema PLL, il quale potrà essere verificato mediante simulazioni. Quindi, la taratura del regolatore PI di un sistema PLL è da realizzare spesso in modo empirico.

Lo schema di PLL che sarà considerato nel presente lavoro di tesi prevede l'utilizzo delle trasformate di Clarke e di Park e si basa sul concetto di individuare l'angolo  $\theta$  necessario per annullare la componente d'asse q della tensione di ingresso (cioè di rete)  $v_{in}$  come mostrato in Figura 1.16.



**Figura 1.16** PLL con il LF sull'asse q.  
FPG indica Frequency/Phase-angle Generator.

## 2. Regolatori risonanti e ripetitivi

### 2.1 Regolatori risonanti

I regolatori risonanti sono equivalenti a convenzionali regolatori PI (Proporzionali-Integrali) implementati contemporaneamente in due sistemi di riferimento rotanti sincroni (SRF, Synchronous Reference Frame): un sistema di riferimento sincrono di sequenza diretta e uno di sequenza inversa. Perciò, essi sono in grado di inseguire riferimenti sinusoidali di frequenza arbitraria sia di sequenza diretta sia inversa con errore nullo a regime. Essi possono raggiungere teoricamente le stesse prestazioni a regime e in transitorio dei controlli PI tradizionali in SRF.

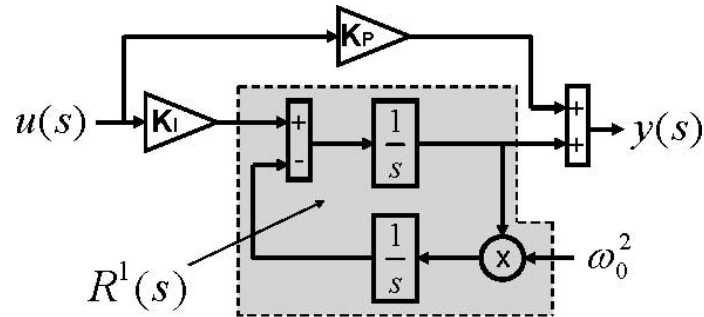
Inoltre essi permettono un risparmio computazionale e una minore complessità realizzativa in quanto non richiedono la trasformata di Park, sono meno sensibili a errori di sincronizzazione e compensano gli sbilanciamenti con un minore numero di regolatori grazie alla loro capacità di inseguire simultaneamente entrambe le sequenze. Per questi motivi i regolatori risonanti sono diventati ampiamente utilizzati in diverse applicazioni. Ad esempio sono stati utilizzati con risultati soddisfacenti in numerose applicazioni di elettronica di potenza, come filtri attivi, turbine eoliche, turbine idrauliche, inverter fotovoltaici, sistemi di continuità (UPS, Uninterruptible Power Supplies), raddrizzatori attivi, ecc.

Il tipico regolatore risonante è definito nel seguente modo [8][9]:

$$G(s) = K_P + K_I \frac{s}{s^2 + \omega_0^2} = K_P + K_I R^1(s)$$

dove  $K_P$  è il guadagno proporzionale,  $K_I$  è il guadagno integrale,  $\omega_0$  è la frequenza di risonanza e  $R^1(s)$  è il termine risonante che presenta guadagno infinito alla frequenza di risonanza ( $f_0 = \omega_0/2\pi$ ).

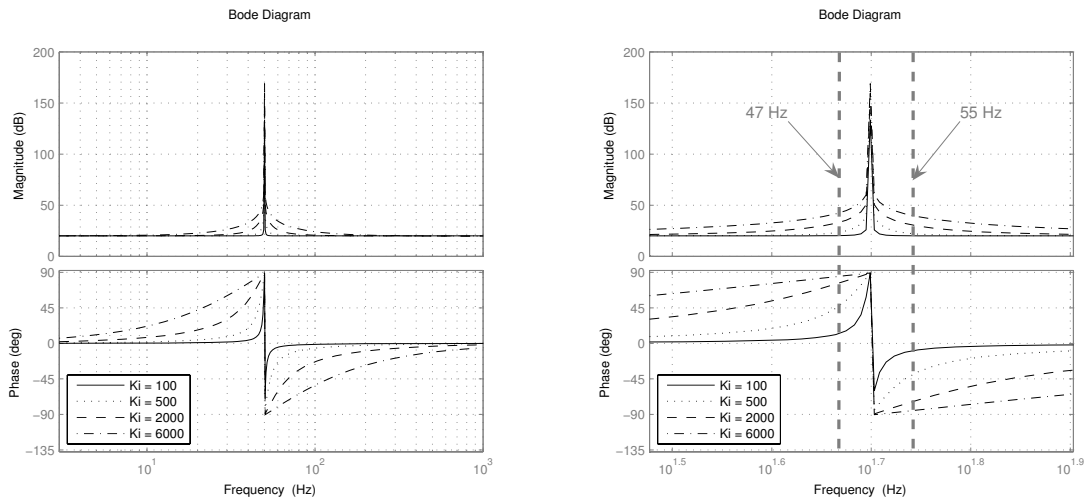
La funzione  $G(s)$  può essere vista come rappresentato in Figura 2.1.



**Figura 2.1** Scomposizione della funzione di trasferimento di un regolatore PI risonante mediante due integratori semplici.

Esempi di diagrammi di Bode di un regolatore risonante per diversi guadagni integrali e per  $\omega_0$  fissata a 50 Hz sono mostrati in Figura 2.2 [10]. Si può notare che il regolatore risonante presenta un altissimo guadagno in una banda di frequenza stretta centrata sulla frequenza di risonanza. L'ampiezza di tale banda di frequenza dipende dal guadagno integrale  $K_I$ . Un basso valore di  $K_I$  determina una banda molto stretta, mentre un alto valore di  $K_I$  determina una banda più ampia. Se la frequenza della rete cambia a 45 o 55 Hz, le prestazioni del regolatore diminuiscono ed esso non riesce a regolare la corrente alla nuova frequenza poiché si comporta come un guadagno proporzionale.

È possibile implementare la compensazione armonica selettiva utilizzando più termini integratori accordati per risonare alle desiderate frequenze.



**Figura 2.2** Diagrammi di Bode di un regolatore risonante accordato a 50 Hz avente differenti guadagni integrali (a sinistra) e relativo ingrandimento attorno alla frequenza di 50 Hz (a destra).

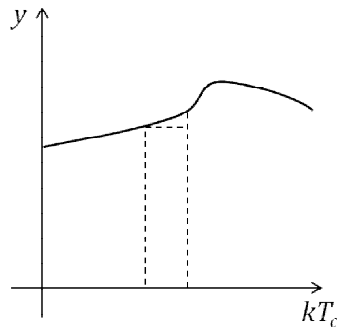
Per la realizzazione dei regolatori risonanti digitali è essenziale la scelta del metodo di discretizzazione. A causa della banda stretta e del guadagno infinito, essi sono particolarmente sensibili a tale processo. Sono possibili diverse implementazioni a tempo discreto, ma alcune di queste causano deviazioni dei picchi di risonanza rispetto alla frequenza desiderata. Tali imprecisioni possono determinare notevoli perdite prestazionali, in particolare per segnali ad alta frequenza. Infatti, molte delle tecniche di discretizzazione esistenti causano uno spostamento dei poli. Questo fatto si traduce in una deviazione della frequenza alla quale si verifica il guadagno infinito e di conseguenza non è garantito il raggiungimento di un errore nullo a regime. L'errore diventa più importante quando il periodo di campionamento e la frequenza di risonanza aumentano. La discretizzazione ha anche un effetto sugli zeri, modificando la loro distribuzione rispetto alla funzione di trasferimento tempo continua. Questo fenomeno non dovrebbe essere ignorato, perché ha un effetto diretto sulla stabilità del sistema.

I metodi di integrazione più comuni sono i seguenti:

- Eulero all'indietro (Figura 2.3): consiste nell'approssimare il segnale con rettangoli di ampiezza costante e pari al valore iniziale per ogni periodo  $T_c$  di campionamento. L'espressione è:

$$y((k+1)T_c) = y(kT_c) + T_c u(kT_c)$$

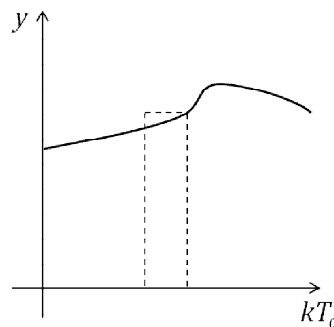
dove  $k$  indica l'istante di tempo considerato,  $u$  il segnale da discretizzare e  $y$  il segnale discretizzato.



**Figura 2.3** Metodo di discretizzazione Eulero all'indietro.

- Eulero in avanti (Figura 2.4): consiste nell'approssimare il segnale con rettangoli di ampiezza costante e pari al valore finale per ogni periodo  $T_c$  di campionamento. L'espressione è:

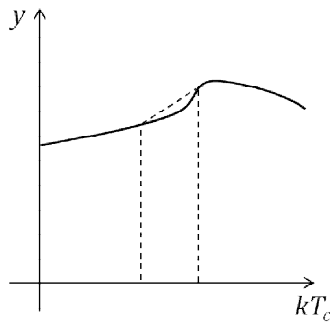
$$y((k + 1)T_c) = y(kT_c) + T_c(u(k + 1)T_c).$$



**Figura 2.4** Metodo di discretizzazione Eulero in avanti.

- Tustin (Figura 2.5): consiste nell'approssimare il segnale con trapezi per ogni periodo  $T_c$  di campionamento. L'espressione è:

$$y((k + 1)T_c) = y(kT_c) + \frac{u((k + 1)T_c) + u(kT_c)}{2} T_c.$$



**Figura 2.5** Metodo di discretizzazione di Tustin.

L'approssimazione di Tustin tempo discreta ha una risposta ottimale solo quando il segnale in ingresso è continuo. Se in ingresso vi è un segnale sinusoidale la risposta è generalmente deformata (distorsione di warping) rispetto a quella che si avrebbe con l'equivalente tempo continuo. Per questo è meglio utilizzare Tustin con prewarping che consiste nel compensare lo spostamento della frequenza di risonanza.

Si ricorda che la trasformata  $z$  costituisce il metodo matematico di base per trasformare un segnale campionato in una equazione numerica iterativa, nota come equazione alle differenze finite, facilmente implementabile su elaboratore elettronico [11]. Esiste una relazione tra trasformata di Laplace e trasformata  $z$  per cui è possibile operare una trasformazione tra segnali tempo-continui e segnali tempo-discreti. In questo modo, ad esempio, una funzione tempo-continua di un filtro passa-basso si potrà trasformare in un'equazione alle differenze finite e quindi si potrà realizzare un filtro passa-basso digitale con le stesse caratteristiche di quello analogico. La differenza è determinata dal fatto che quello analogico è realizzato da un circuito hardware mentre quello digitale è realizzato mediante software. Nei sistemi analogici i segnali di ingresso e di uscita sono funzioni continue del tempo e le relazioni matematiche che legano l'ingresso all'uscita sono di tipo integro-differenziale. La trasformata di Laplace consente di trasformare tali relazioni in equazioni algebriche di tipo razionale. Analogamente nel campo dei sistemi a dati campionati la trasformata  $z$  trasforma le equazioni alle differenze finite in equazioni algebriche.

La conversione dal dominio di Laplace  $s$  (continuo) a quello della trasformata  $z$  (discreto) e viceversa si ottiene sfruttando le relazioni:

$$z = e^{sT_c},$$

$$s = \frac{1}{T_c} \ln(z).$$

Le relazioni precedenti risultano alquanto complesse e, nella pratica, si preferisce usare delle relazioni approssimate. Le più utilizzate sono (Tabella 2.1) [8][9]:

- differenze all'indietro (o Eulero all'indietro): questo metodo di approssimazione presenta errori trascurabili solo per frequenze di lavoro piccole rispetto alla frequenza di campionamento;
- differenze in avanti (o Eulero in avanti): tale approssimazione presenta diversi inconvenienti per cui è poco usata;
- trasformazione ZOH (Zero Order Hold);
- trasformazione FOH (First Order Hold);
- trasformazione bilineare o Tustin;
- trasformazione di Tustin con prewarping.

Discretization method	Equivalence	Notation ( $i \in \{1, 2\}$ )
Zero-order hold	$X(z) = (1 - z^{-1})Z \left\{ L^{-1} \left\{ \frac{X(s)}{s} \right\} \right\}$	$R_{\text{zoh}}^i(z)$
First-order hold	$X(z) = \frac{(z-1)^2}{zT_s} Z \left\{ L^{-1} \left\{ \frac{X(s)}{s^2} \right\} \right\}$	$R_{\text{f}}^i(z)$
Forward Euler	$s = \frac{z-1}{T_s}$	$R_{\text{f}}^i(z)$
Backward Euler	$s = \frac{z-1}{zT_s}$	$R_{\text{b}}^i(z)$
Trapezoid (Tustin)	$s = \frac{2}{T_s} \frac{z-1}{z+1}$	$R_{\text{t}}^i(z)$
Tustin with pre-warping	$s = \frac{\omega_0}{\tan(\frac{\omega_0 T_s}{2})} \frac{z-1}{z+1}$	$R_{\text{tp}}^i(z)$
Zero-pole matching	$z = e^{sT_s}$	$R_{\text{zpm}}^i(z)$
Impulse invariant	$X(z) = Z \left\{ L^{-1} \{X(s)\} \right\}$	$R_{\text{imp}}^i(z)$

**Tabella 2.1** Relazioni di discretizzazione per i vari metodi.

I diversi metodi di discretizzazione applicati al termine risonante  $R^1(s)$  del regolatore risonante conducono alle espressioni riportate in Tabella 2.2 [8][9].



Discretized $R^1(s)$
$R_{\text{zoh}}^1(z) = \frac{\sin(\omega_0 T_s)}{\omega_0} \frac{z^{-1} - z^{-2}}{1 - 2z^{-1} \cos(\omega_0 T_s) + z^{-2}}$
$R_{\text{foh}}^1(z) = \frac{1 - \cos(\omega_0 T_s)}{\omega_0^2 T_s} \frac{1 - z^{-2}}{1 - 2z^{-1} \cos(\omega_0 T_s) + z^{-2}}$
$R_{\text{f}}^1(z) = T_s \frac{z^{-1} - z^{-2}}{1 - 2z^{-1} + z^{-2} (\omega_0^2 T_s^2 + 1)}$
$R_{\text{b}}^1(z) = T_s \frac{1 - z^{-1}}{(\omega_0^2 T_s^2 + 1) - 2z^{-1} + z^{-2}}$
$R_{\text{t}}^1(z) = 2T_s \frac{1 - z^{-2}}{(\omega_0^2 T_s^2 + 4) + z^{-1} (2\omega_0^2 T_s^2 - 8) + z^{-2} (\omega_0^2 T_s^2 + 4)}$
$R_{\text{tp}}^1(z) = \frac{\sin(\omega_0 T_s)}{2\omega_0} \frac{1 - z^{-2}}{1 - 2z^{-1} \cos(\omega_0 T_s) + z^{-2}}$
$R_{\text{zpm}}^1(z) = K_d \frac{z^{-1} - z^{-2}}{1 - 2z^{-1} \cos(\omega_0 T_s) + z^{-2}}$
$R_{\text{imp}}^1(z) = T_s \frac{1 - z^{-1} \cos(\omega_0 T_s)}{1 - 2z^{-1} \cos(\omega_0 T_s) + z^{-2}}$

**Tabella 2.2** Espressioni del termine risonante per i vari metodi di integrazione.

Si mostra lo sviluppo analitico relativo al metodo di Tustin con prewarping, in quanto questo è il criterio che è stato adottato nel seguito per implementare i regolatori PI risonanti del sistema di controllo del filtro attivo.

La trasformata di Tustin con prewarping è la seguente:

$$s = \omega_0 \frac{\cos\left(\omega_0 \frac{T_c}{2}\right) (z - 1)}{\sin\left(\omega_0 \frac{T_c}{2}\right) (z + 1)}$$

Sostituendo la precedente trasformata all'interno del termine risonante  $R^1(s)$  della funzione di trasferimento del regolatore risonante si ha:

$$\begin{aligned}
 R_{tp}^1(z) &= \frac{\omega_0 \frac{\cos\left(\omega_0 \frac{T_c}{2}\right)(z-1)}{\sin\left(\omega_0 \frac{T_c}{2}\right)(z+1)}}{\left(\omega_0 \frac{\cos\left(\omega_0 \frac{T_c}{2}\right)(z-1)}{\sin\left(\omega_0 \frac{T_c}{2}\right)(z+1)}\right)^2 + \omega_0^2} = \\
 &= \frac{\omega_0 \cos\left(\omega_0 \frac{T_c}{2}\right)(z-1)}{\left(\omega_0^2 + \omega_0^2 \frac{\left[\cos\left(\omega_0 \frac{T_c}{2}\right)\right]^2 (z-1)^2}{\left[\sin\left(\omega_0 \frac{T_c}{2}\right)\right]^2 (z+1)^2}\right) \sin\left(\omega_0 \frac{T_c}{2}\right)(z+1)}.
 \end{aligned}$$

Dopo alcune semplificazioni e ricordando che  $\sin(2\alpha) = 2 \sin \alpha \cos \alpha$ ,  $\cos^2 \alpha + \sin^2 \alpha = 1$ ,  $\cos(2\alpha) = 1 - 2 \sin^2 \alpha$  si ottiene:

$$\begin{aligned}
 R_{tp}^1(z) &= \frac{\frac{\omega_0}{2} \sin(\omega_0 T_c)(z-1)(z+1)}{\omega_0^2 \left[ \left( \sin\left(\omega_0 \frac{T_c}{2}\right) \right)^2 (z+1)^2 + \left( 1 - \left( \sin\left(\omega_0 \frac{T_c}{2}\right) \right)^2 \right) \right] (z-1)^2} = \\
 &= \frac{\sin(\omega_0 T_c)(z^2 - 1)}{2\omega_0(z^2 - 2\cos(\omega_0 T_c)z + 1)}.
 \end{aligned}$$

Questa espressione può essere divisa per  $z^2$  per ottenere una relazione che si riferisca unicamente ad istanti di tempo passati:

$$R_{tp}^1(z) = \frac{\sin(\omega_0 T_c)(1 - z^{-2})}{2\omega_0(1 - 2\cos(\omega_0 T_c)z^{-1} + z^{-2})}.$$

Tale espressione coincide con quella presente in Tabella 2.2.

## 2.2 Controllo ripetitivo

Il controllo ripetitivo [12] si basa sull'uso del Principio del Modello Interno (IMP, Internal Model Principle) [13]. Esso utilizza un modello interno (IM, Internal Model) che corrisponde al modello di un segnale periodico. Al fine di ricavare tale modello, si riporta l'espansione in serie di Fourier di un segnale periodico  $r(t)$  di periodo  $T$ :

$$r(t) = a_0 + \sum_{k=1}^{\infty} \left( a_k \cos \frac{2k\pi}{T} t + b_k \sin \frac{2k\pi}{T} t \right).$$

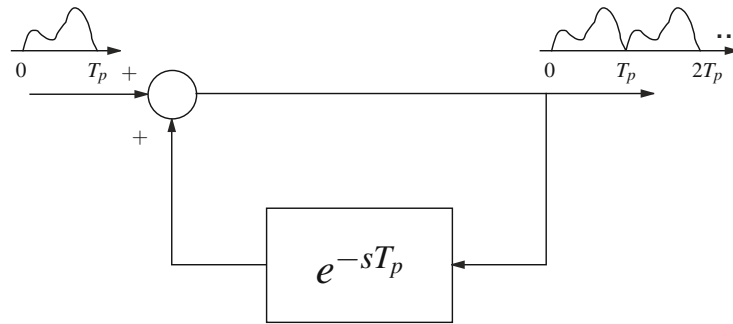
Secondo il Principio del Modello Interno (vedere approfondimento in Appendice B), l'inclusione di tale generatore nell'anello di controllo porta all'inseguimento/reiezione di qualunque segnale di riferimento/disturbo periodico di periodo  $T$ . Quindi la funzione di trasferimento di un generatore di segnale periodico potrebbe essere scritta come [14]:

$$G_r(s) = \frac{1}{s} \prod_{k=1}^{\infty} \frac{\left(\frac{2k\pi}{T}\right)^2}{s^2 + \left(\frac{2k\pi}{T}\right)^2} = \frac{T e^{-\frac{T}{2}s}}{1 - e^{-Ts}}.$$

Essendo  $T e^{-\frac{T}{2}s}$  un termine di ritardo con un guadagno pari a  $T$ , è sufficiente includere il seguente modello interno tempo continuo:

$$G_r(s) = \frac{1}{1 - e^{-Ts}}$$

all'interno dell'anello di controllo, il quale può essere implementato con una retroazione positiva come mostrato in Figura 2.6. Occorre notare che il modello interno possiede poli per  $s = \pm j k/T$ ,  $k \in \mathbb{N}$ . Perciò, dal punto di vista delle frequenze,  $G_r(s)$  presenta guadagni infiniti alle frequenze  $k/T$ ,  $\forall k \in \mathbb{N}$ . Questo assicura errore di inseguimento nullo a queste frequenze nell'anello chiuso, se il sistema ad anello chiuso è stabile.



**Figura 2.6** Struttura base di un generatore di segnale periodico di periodo  $T$  tempo-continuo.

È interessante notare che alcuni studi mettono in relazione le tecniche di controllo ripetitivo con le tecniche di controllo ad apprendimento. Questo è dovuto al fatto che le strutture ripetitive di base apprendono un segnale di periodo  $T$  e lo ripetono come un segnale periodico di periodo  $T$  se l'ingresso del sistema è riportato a zero.

L'implementazione di un ritardo temporale nel dominio tempo-continuo è complicata [15]. Nel dominio tempo-discreto è un'operazione semplice: se il periodo  $T$  è un multiplo del periodo di campionamento  $T_c$ , l'implementazione digitale si riduce a una coda circolare. Quindi, il modello interno discreto che dovrebbe essere incluso nell'anello di controllo è:

$$G_r(z) = \frac{z^{-N}}{1 - z^{-N}} = \frac{1}{z^N - 1}$$

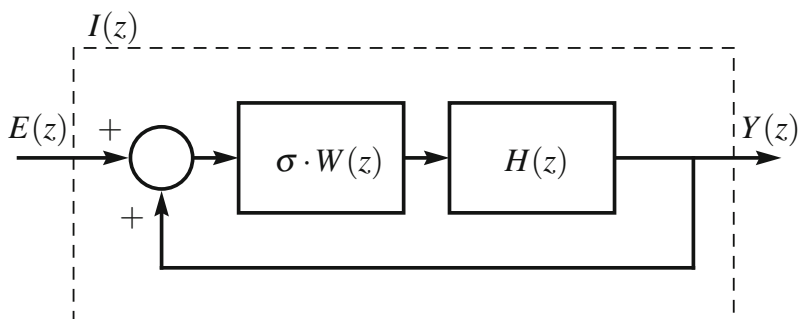
dove  $N = T/T_c \in \mathbb{N}$ .

Oltre al vincolo di richiedere un rapporto costante e intero fra il periodo del segnale  $T$  e il periodo di campionamento  $T_c$ , è importante notare che  $T_c$  deve essere scelto considerando che l'implementazione tempo-discreta può agire sulle armoniche con frequenza al di sotto della frequenza di Nyquist  $\omega_c/2 = \pi/T_c$ . Il diagramma delle ampiezze del modello interno indicato presenta alti guadagni alla frequenza fondamentale e alle sue armoniche.

Diversi tipi di modelli interni sono utilizzati a seconda dello specifico segnale periodico da gestire [16][17][18][19]. Si consideri il seguente modello interno generico del controllo ripetitivo:

$$I(z) = \frac{\sigma W(z)H(z)}{1 - \sigma W(z)H(z)}$$

dove  $W(z)$  è una funzione di ritardo temporale,  $H(z)$  è un filtro passa-basso per migliorare la robustezza alle alte frequenze [20] e  $\sigma$  determina il segno della retroazione, cioè  $\sigma = 1$  e  $\sigma = -1$  per retroazioni positive e negative rispettivamente. La Figura 2.7 mostra lo schema di retroazione rappresentato da tale modello interno.



**Figura 2.7** Schema di un modello interno generico di controllo ripetitivo, dove  $W(z)$  è una funzione ritardo,  $H(z)$  è un filtro passa-basso, e  $\sigma \in \{-1,1\}$ .

In Tabella 2.3 si mostrano differenti modelli interni comunemente utilizzati nei controlli ripetitivi.

IM/Azione	Full-harmonic	Odd-harmonic	$6l \pm 1$
RC (Repetitive Control)	$I_{st}(z) = \frac{H(z)}{z^N - H(z)}$ $W(z) = z^{-N}$ $\sigma = 1$	$I_{odd}(z) = \frac{-H(z)}{z^{\frac{N}{2}} + H(z)}$ $W(z) = z^{-\frac{N}{2}}$ $\sigma = -1$	$I_{6l \pm 1}(z) =$ $= \frac{W(z)H(z)}{1 + W(z)H(z)}$ $W(z) = z^{-\frac{N}{2}} - z^{-\frac{N}{6}}$ $\sigma = -1$
HORC (High- Order Repetitive Control)	$I_{ho}(z) =$ $= \frac{W(z)H(z)}{1 - W(z)H(z)}$ $W(z) =$ $= 1 - (1 - z^{-N})^M$ $\sigma = 1$	$I_{hodd}(z) =$ $= \frac{-W(z)H(z)}{1 + W(z)H(z)}$ $W(z) =$ $= -1 + \left(1 + z^{-\frac{N}{2}}\right)^M$ $\sigma = -1$	

**Tabella 2.3** Alcuni modelli interni usati nel controllo ripetitivo.  
M indica la molteplicità dei poli.

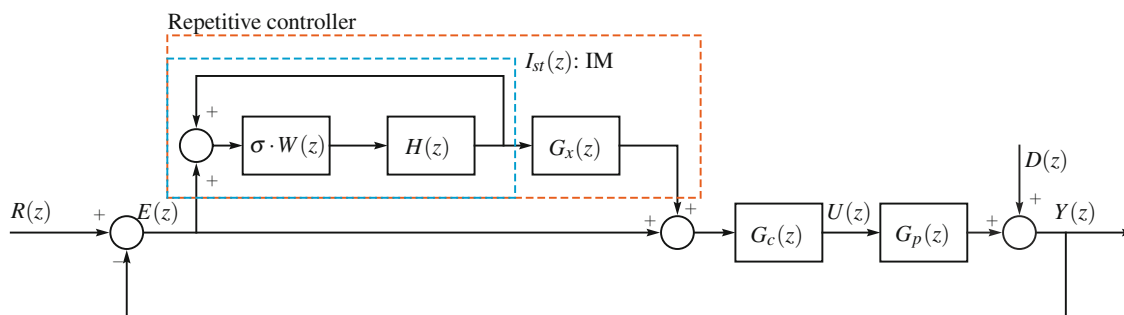
## 2.3 Regolatori ripetitivi

I regolatori ripetitivi sono composti da due elementi principali: il modello interno (IM)  $I(z)$  e il regolatore stabilizzante  $G_x(z)$ . Il modello interno deve essere tale da garantire errore a regime nullo o piccolo, mentre il regolatore stabilizzante assicura la stabilità dell'anello chiuso. Il modello interno standard  $I_{st}(z)$  è realizzato utilizzando l'espressione precedentemente riportata di  $I(z)$  e impostando  $W(z) = z^{-N}$  e  $\sigma = 1$ , ottenendo:

$$I_{st}(z) = \frac{H(z)}{z^N - H(z)}.$$

Quando  $H(z) = 1$ , i poli di  $I_{st}(z)$  sono uniformemente distribuiti sul cerchio unitario  $z = e^{j\frac{2\pi k}{N}}$ , realizzando guadagno infinito alle frequenze  $\omega_k = 2\pi k/N$ , con  $k = 0, 2, \dots, N-1$ .

Sebbene il modello interno e il regolatore stabilizzante possano essere realizzati in modi differenti, molti regolatori ripetitivi sono implementati nel modo "plug-in", come mostrato in Figura 2.8: il regolatore ripetitivo è utilizzato per supportare un regolatore nominale esistente  $G_c(z)$ . Questo compensatore nominale è realizzato per stabilizzare il sistema ("plant")  $G_p(z)$  e per attenuare i disturbi su un ampio spettro di frequenze. Si analizza tale tipo di implementazione per esporre alcuni concetti relativi alla stabilità dei regolatori ripetitivi.



**Figura 2.8** Schema a blocchi tempo-discreto della funzione di trasferimento del controllo ripetitivo di tipo plug-in.

Si assume che sia  $T$  che  $T_c$  siano costanti, il che rende anche  $N = T/T_c$  costante, e si indica con  $G_p(z)$  la corrispondente trasformata  $z$  di  $G_p(s)$ . Criteri sufficienti di stabilità sono affermati dalla seguente proposizione:

*Il sistema ad anello chiuso di Figura 2.8 è stabile se le seguenti condizioni sono soddisfatte [16][19]:*

1. *Il sistema ad anello chiuso senza il regolatore ripetitivo  $G_o(z)$  è stabile, dove*

$$G_o(z) = \frac{G_c(z)G_p(z)}{1 + G_c(z)G_p(z)}.$$

2.  $\|W(z)H(z)[1 - G_o(z)G_x(z)]\|_\infty < 1$ , dove  $G_x(z)$  è un filtro da scegliere.

La funzione di sensibilità [21] del sistema ad anello chiuso rappresentato in Figura 2.8, utilizzando il modello interno generico  $I(z)$ , è:

$$S(z) = \frac{E(z)}{R(z)} = S_o(z)S_{Mod}(z)$$

dove

$$S_o(z) = \frac{1}{1 + G_c(z)G_p(z)}$$

indica la funzione di sensibilità del sistema senza il regolatore ripetitivo e  $S_{Mod}(z)$  è la seguente funzione di sensibilità che modifica  $S_o(z)$ :

$$S_{Mod}(z) = \frac{1 - \sigma W(z)H(z)}{1 - \sigma W(z)H(z)(1 - G_x(z)G_o(z))}.$$

I poli del sistema ad anello chiuso sono i poli del sistema senza il regolatore ripetitivo, cioè sono i poli di  $S_o(z)$  e  $S_{Mod}(z)$ .

Si procede con l'analisi dei singoli blocchi che compongono il sistema di controllo considerato:

- Filtro stabilizzante  $G_x(z)$ . La condizione 2 della proposizione precedentemente esposta dovrebbe essere soddisfatta con un appropriato progetto del filtro  $G_x(z)$ . È necessario fornire sufficiente anticipo di fase per cancellare la fase di  $G_o(z)$ . In generale, sarebbe sufficiente che  $G_x(z)$  approssimi l'inversa di  $G_o(z)$ . Nel caso di sistemi a fase minima (ovvero assenza di poli nel semipiano destro del dominio di Laplace),  $G_x(z)$  è implementato come l'inverso della funzione di sensibilità complementare  $G_o(z)$ , ovvero  $G_x(z) = k_r [G_o(z)]^{-1}$ .
- Guadagno  $k_r$ . Il progetto del guadagno  $k_r$  deve trovare un compromesso fra una stabilità robusta e una buona risposta a regime [22].
- Filtro  $H(z)$ . A causa delle incertezze sul modello e di dinamiche non considerate la cancellazione compiuta dal filtro  $G_x(z)$  non è ottimale, specialmente alle alte frequenze. Inoltre, le incertezze del modello sono minori alle frequenze armoniche dove il modello interno determina guadagno infinito, mentre sono più critiche alle alte frequenze [23]. Perciò il filtro  $H(z)$  è utilizzato per limitare il guadagno infinito principalmente alle alte frequenze, migliorando così la stabilità. In questo modo,  $H(z)$  dovrebbe fornire sufficiente limitazione di banda in accordo con l'intervallo di frequenza dove esistono incertezze sul modello. In generale  $H(z)$  è scelto come un filtro FIR passa-basso a fase nulla [23]. Se fossero utilizzati convenzionali filtri passa-basso, sarebbe necessario compensare lo spostamento di fase da loro prodotto [24]. Quando il filtro  $H(z)$  limita il guadagno, le prestazioni di inseguimento/reiezione diminuiscono soprattutto ad alte frequenze e a causa dello spostamento dei poli si verifica una piccola deviazione delle frequenze armoniche generate. Come accade con gli altri componenti del controllo, il progetto di  $H(z)$  comporta l'individuazione di un compromesso fra stabilità e prestazioni.

Si evidenziano ora alcuni concetti utili per definire un metodo generale di progetto del sistema di controllo con regolatore ripetitivo.



Il progetto di  $H(z)$ ,  $G_x(z)$ ,  $G_c(z)$  dovrebbe tenere conto delle seguenti considerazioni [16][19]:

- è consigliabile progettare il regolatore  $G_c(z)$  con grande e sufficientemente robusto margine di fase;
- $H(z)$  è progettato per avere guadagno prossimo a 1 nella desiderata banda passante e per avere guadagno attenuato al di fuori di essa;
- una semplice struttura che è spesso utilizzata per  $G_x(z)$  quando  $G_o(z)$  è a fase minima è:

$$G_x(z) = k_r [G_o(z)]^{-1}.$$

In alternativa, tecniche differenti dovrebbero essere usate al fine di evitare instabili cancellazioni polo-zero. Inoltre,  $k_r$  deve essere scelto cercando un compromesso fra robustezza, incertezze del sistema e risposta transitoria.

Prestazioni con frequenza variabile.

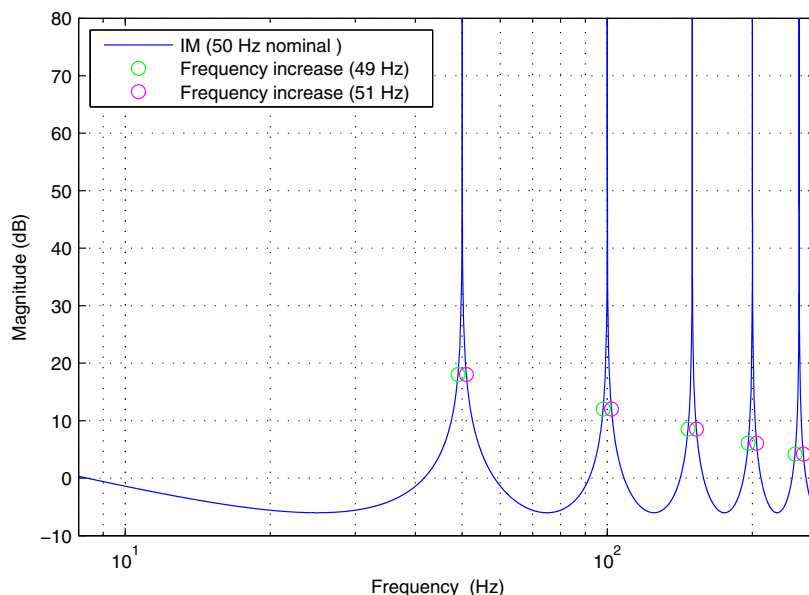
Le basi teoriche e il metodo di progetto sviluppati precedentemente assumono che la frequenza del segnale da inseguire/eliminare sia costante e nota. Nella maggior parte delle applicazioni pratiche è importante analizzare le prestazioni del sistema rispetto a variazioni di frequenza o incertezze sulla frequenza.

Il regolatore ripetitivo introdotto in precedenza contiene il rapporto  $N = T/T_c$ , che è inserito nell'implementazione del regolatore. Tale imposizione garantisce una buona prestazione se il segnale di riferimento/disturbo periodico ha un periodo noto e costante  $T$ . Le prestazioni del controllo si riducono quando compare una variazione di  $T$ .

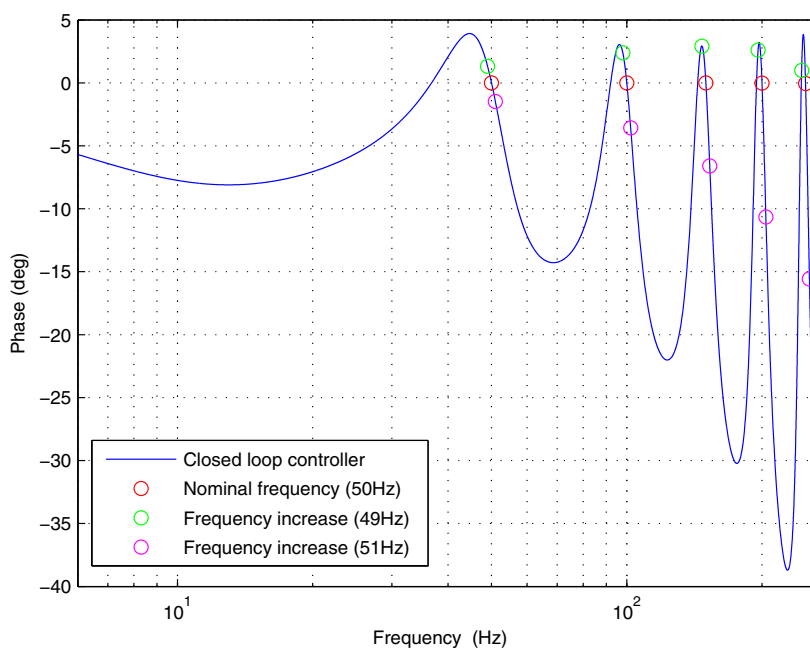
Qualitativamente tale comportamento può essere visualizzato considerando le figure seguenti. In Figura 2.9 è mostrata la risposta in ampiezza di un modello interno progettato per operare su segnali periodici a 50 Hz, con i guadagni a 49 Hz e a 51 Hz (e alcune delle loro armoniche) evidenziati da pallini colorati. Il guadagno è grande alla frequenza fondamentale e alle sue armoniche, ma è molto ridotto quando la frequenza è leggermente deviata da tali frequenze. Di conseguenza, le capacità di inseguimento/reiezione sono fortemente ridotte. Occorre anche notare come la riduzione del guadagno sia ancora più evidente per le più alte armoniche.

Qualcosa di simile avviene con il ritardo di fase del sistema di controllo ad anello chiuso. In Figura 2.10 è mostrato un esempio di risposta in fase ad anello chiuso di

un'implementazione del controllo ripetitivo. È possibile osservare che mentre per la frequenza nominale la fase è praticamente nulla, questo non accade per le altre frequenze. In tal modo si ha una riduzione delle capacità di inseguimento del segnale di riferimento, e una conseguente riduzione delle prestazioni del sistema. Inoltre, è da notare come la differenza di fase sia ancora più evidente per le più alte armoniche.



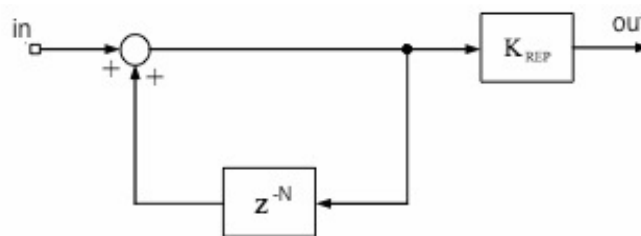
**Figura 2.9** Diagramma di Bode delle ampiezze di un modello interno ad anello aperto.



**Figura 2.10** Diagramma di Bode delle fasi di una funzione di trasferimento ad anello chiuso di un controllo ripetitivo.

Lo scopo principale di un regolatore ripetitivo consiste nel fare in modo che l'uscita del sistema controllato inseguia un determinato ingresso di riferimento con errore nullo a regime. Come è stato mostrato, tale obiettivo può essere raggiunto includendo una rappresentazione del segnale di riferimento all'interno del sistema di controllo. Questo può risultare di difficile implementazione. Comunque, in alcune applicazioni che trattano segnali di riferimento sinusoidali, come gli UPS e i filtri attivi, l'implementazione digitale di un regolatore ripetitivo risulta relativamente semplice dato che richiede l'inserimento di una opportuna linea di ritardo in un anello a retroazione positiva [25][26][27][28][29].

Un esempio di una struttura base di un regolatore ripetitivo è mostrato in Figura 2.11. In essa *in* rappresenta l'errore di ingresso, *out* l'uscita del regolatore,  $z^{-N}$  il ritardo di  $N$  campioni (con  $N = T/T_c$ ) e  $K_{REP}$  il guadagno in serie del regolatore ripetitivo.



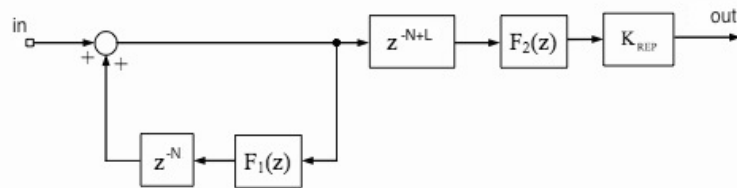
**Figura 2.11** Implementazione generale di un regolatore ripetitivo.

È possibile verificare che la funzione di trasferimento dello schema presentato in Figura 2.11 ha guadagno infinito alle frequenze che sono multiplo intero della frequenza fondamentale. La frequenza fondamentale del regolatore è associata alla durata del ritardo sulla retroazione. Se tale durata è impostata pari al valore desiderato della frequenza del segnale di uscita, la risposta in frequenza del regolatore ripetitivo è approssimativamente equivalente a quella ottenuta dalla connessione in parallelo di un banco di regolatori risonanti avente ognuno guadagno infinito a un multiplo intero della frequenza di uscita desiderata.

Ogni segnale che ripete esattamente se stesso nella durata del ritardo ottiene guadagno infinito. Perciò, tutti i segnali sinusoidali il cui periodo è un sottomultiplo intero del periodo della linea di ritardo  $NT_c$ , ottengono guadagno infinito. In altri termini il sistema di Figura 2.11 è un modo pratico di innalzare a infinito il guadagno del sistema ad ogni armonica fino alla frequenza di Nyquist. Proprio per tale comportamento, questa struttura presenta problemi di stabilità. Infatti, le componenti armoniche di

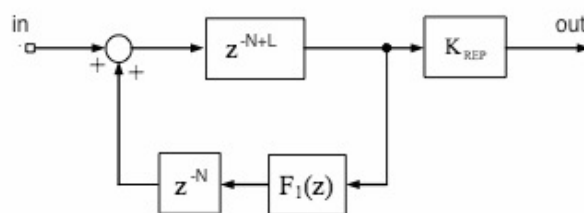
ordine più alto dell'errore in ingresso possono ridurre il margine di fase dell'anello di controllo e possono inficiare la stabilità del sistema.

In letteratura sono proposte molte soluzioni per implementare concretamente i regolatori ripetitivi. Per esempio, al fine di garantire la stabilità del sistema, alcuni filtri possono essere introdotti nello schema come mostrato in Figura 2.12. In particolare, si può aggiungere un filtro  $F_1(z)$  nella catena di retroazione oppure un filtro  $F_2(z)$  connesso in cascata oppure li si può aggiungere entrambi. Lo scopo di questi filtri consiste nel limitare l'amplificazione delle armoniche di ordine elevato. Inoltre, in letteratura è stato mostrato che la stabilità del regolatore ripetitivo può essere aumentata se un ritardo di  $N - L$  campioni è inserito all'uscita del regolatore, dove  $L$  è intero e generalmente di basso valore.



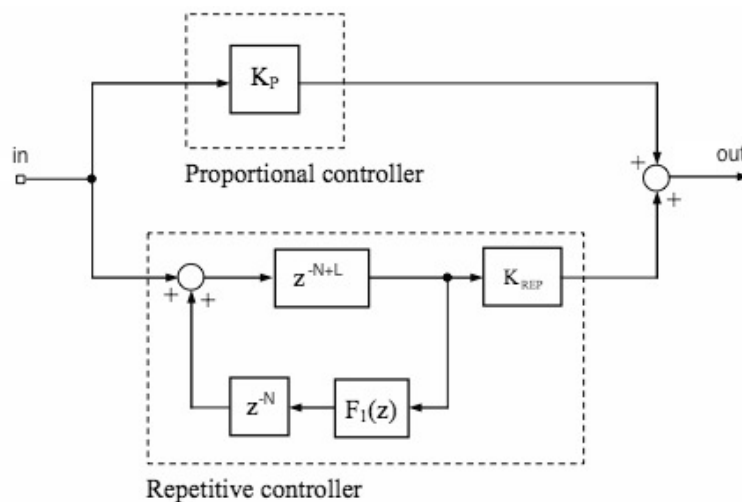
**Figura 2.12** Regolatore ripetitivo con filtri per migliorare la stabilità.

Si può ben comprendere come in letteratura non risulti definita una configurazione definitiva dei regolatori ripetitivi, anzi sono presenti vari schemi che permettono di ottenere risultati soddisfacenti e che sono implementati con i vari blocchi che compongono il regolatore posizionati in modo differente. Ad esempio, uno schema teoricamente equivalente a quello di Figura 2.12 è mostrato in Figura 2.13 in cui  $F_2(z) = 0$ . Tutti gli schemi presentano una linea di ritardo e uno o più filtri generalmente passa-basso a fase nulla. Tutte le diverse soluzioni cercano di risolvere i problemi tipici incontrati nelle applicazioni pratiche dei regolatori ripetitivi, ovvero cercano di garantire la stabilità del sistema trovando un compromesso con una buona risposta a regime e con un comportamento soddisfacente in transitorio.



**Figura 2.13** Schema equivalente a quello di Figura 2.12 con  $F_2(z) = 0$ .

Per le ragioni menzionate, il regolatore ripetitivo è spesso impiegato in parallelo con un regolatore tradizionale. In Figura 2.14 è mostrato un esempio di tale concetto: un regolatore puramente proporzionale è posto in parallelo al ripetitivo. In tal modo è possibile ridurre l'errore di inseguimento a regime e garantire più facilmente il raggiungimento della stabilità. Quindi, il regolatore ripetitivo potrebbe anche essere visto come una funzione opzionale da aggiungere in parallelo a un regolatore tradizionale ogniqualvolta sia necessario migliorare le prestazioni a regime. Infatti, in presenza di disturbi periodici, il regolatore ripetitivo permette di migliorare la qualità dell'uscita del controllo. Lo svantaggio consiste nel fatto che la risposta in transitorio risulterà più lenta.



**Figura 2.14** Regolatore ripetitivo di Figura 2.13 connesso in parallelo a un regolatore puramente proporzionale.

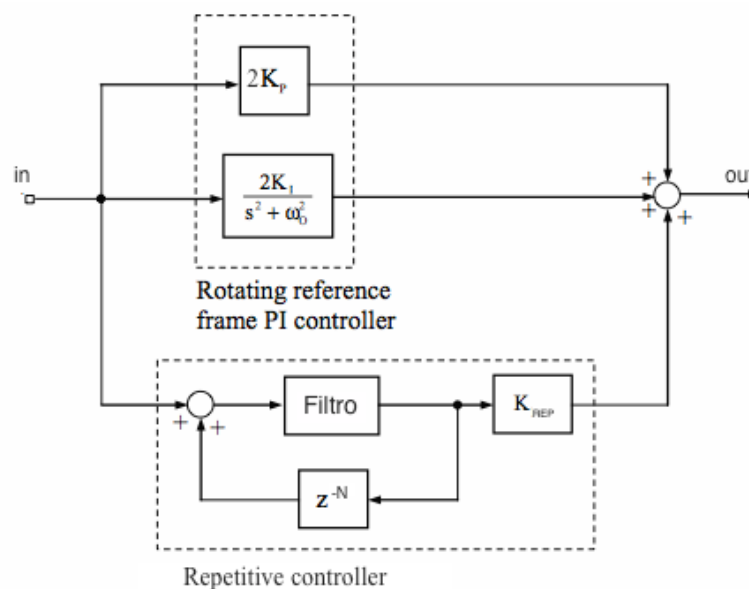
È possibile considerare uno schema del regolatore ripetitivo che permette di migliorarne le prestazioni. Si faccia riferimento allo schema di controllo di Figura 2.15. Si utilizza sempre un regolatore ripetitivo in parallelo con un regolatore di corrente tradizionale [30]. Il regolatore tradizionale è un regolatore PI risonante accordato sulla fondamentale. Esso opera in modo da raggiungere errore di inseguimento nullo a regime e da garantire la stabilità del sistema comprendente controllo e “plant” in assenza del regolatore ripetitivo. Si può verificare che una coppia di regolatori PI (con guadagni proporzionali pari a  $K_p$  e guadagni integrali pari a  $K_I$ ) nei riferimenti sincroni rotanti di sequenza diretta  $+\omega_0$  e inversa  $-\omega_0$  sono equivalenti a un regolatore PI risonante con guadagno proporzionale pari a  $2K_p$  e guadagno integrale pari a  $2K_I$ . Per tale motivo in Figura 2.15 compaiono i guadagni del regolatore risonante moltiplicati per due. Il

regolatore ripetitivo presenta un ritardo pari a  $N$  campioni sulla retroazione positiva e un filtro in catena diretta. Tale filtro è realizzato in modo tale da lasciare passare solo le armoniche del segnale di riferimento aventi una determinata frequenza. In genere si lasciano passare componenti armoniche fino al 13° ordine. In tal modo si ottiene amplificazione del guadagno solo in corrispondenza di selezionate armoniche e non ad ogni armonica. Si risolve così anche il problema del guadagno infinito che il regolatore ripetitivo presenta per le armoniche di ordine elevato.

È possibile notare che il regolatore ripetitivo agisce come un banco di regolatori risonanti ognuno accordato su una determinata frequenza. Col regolatore ripetitivo si ottiene il vantaggio di un minore carico computazionale. Lo svantaggio è rappresentato dal fatto che è necessario memorizzare un buffer di  $N$  campioni pari a un periodo del segnale di riferimento e quindi è necessaria una maggior capacità di memoria per una implementazione digitale.

Il filtro deve presentare sfasamento nullo in corrispondenza delle frequenze di interesse. Infatti, in caso contrario, il regolatore ripetitivo confronterebbe il segnale di riferimento da inseguire/compensare con un segnale ritardato e sfasato determinando un comportamento non ottimale del controllo.

Nel presente lavoro di tesi si è deciso di implementare un filtro IIR di tipo picco con in serie un guadagno di aggiustamento in corrispondenza delle frequenze armoniche desiderate (vedasi lo schema nel terzo capitolo). Infatti, esso lascia passare solo una frequenza di interesse con sfasamento nullo.



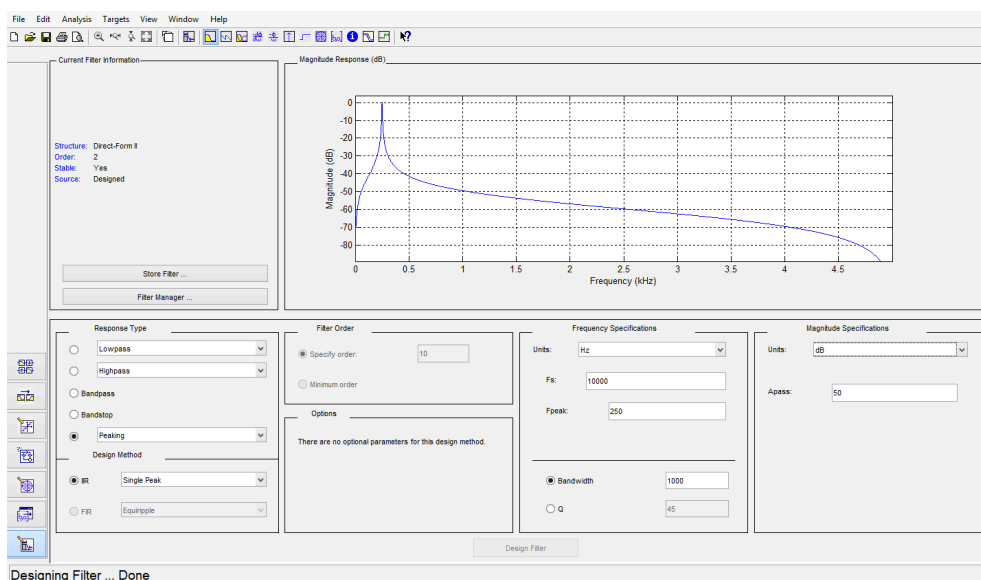
**Figura 2.15** Regolatore ripetitivo con filtro IIR, in parallelo a un regolatore risonante.

È stato scritto uno script in Matlab che permette di rappresentare i diagrammi di Bode delle funzioni di trasferimento (FdT) ottenute implementando l'ultimo schema del filtro attivo.

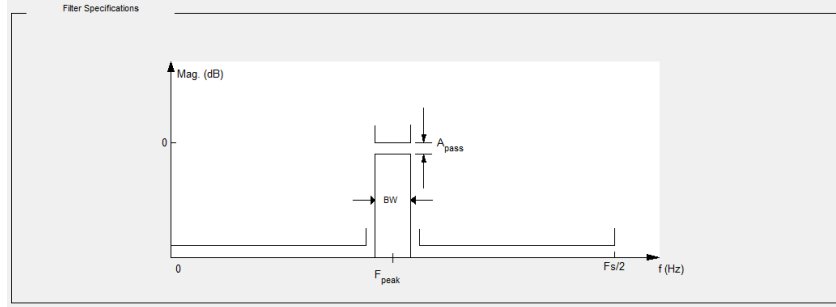
In particolare è stata calcolata la FdT dell'anello di controllo del regolatore ripetitivo avente sulla retroazione un ritardo di  $N = T/T_c = 200$  campioni con  $T = 20 \text{ ms}$  e  $T_c = 100 \mu\text{s}$  e sulla catena diretta il parallelo di diversi filtri IIR accordati sulle varie armoniche selezionate.

Per il progetto dei filtri IIR è stato utilizzato un apposito strumento di Matlab: `fdatool`. Esso permette di specificare il tipo di filtro da realizzare e di conseguenza fornisce la possibilità di selezionare i valori caratteristici del filtro. In particolare, guardando come schermata di esempio quella riportata in Figura 2.16, è stata scelta una risposta del tipo picco (*Peaking*), quindi un filtro IIR di tipo picco singolo (*Single Peak*; potrebbe anche essere scelto un filtro IIR di tipo *Comb*). Successivamente sono specificate la frequenza di campionamento  $F_s$ , la frequenza che deve essere selezionata dal filtro  $F_{peak}$ , la larghezza di banda *Bandwidth* e il guadagno della profondità del picco  $A_{pass}$  (vedere Figura 2.17 per una descrizione visiva dei vari termini da selezionare).

È stato deciso di implementare i filtri IIR per le armoniche 2, 3, 4, 5, 7, 9, 11, 13, 17, 19 della fondamentale a  $50 \text{ Hz}$  in quanto in fase di prove sperimentali è stato osservato che la corrente assorbita dal carico distortore presentava tali armoniche. Per tutti sono stati imposti  $F_s = 10000 \text{ Hz}$ ,  $\text{Bandwidth} = 1000 \text{ Hz}$  e  $A_{pass} = 50 \text{ dB}$ .



**Figura 2.16** Schermata di `fdatool` per progetto di filtri digitali. L'esempio si riferisce alla selezione della quinta armonica.



**Figura 2.17** Descrizione visiva dei termini da selezionare  $F_s$ ,  $F_{peak}$ ,  $BW$  e  $A_{pass}$ .

Per evitare il problema del warping nella discretizzazione dei filtri (poiché non è noto il metodo di discretizzazione adottato da Matlab), si è scelto di calcolare la funzione di trasferimento discretizzata rappresentativa di un filtro IIR. Tale funzione, nel dominio di Laplace, è del tipo:

$$G_{IIR}(s) = \frac{\frac{\omega_0}{Q} s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2}$$

dove  $\omega_0 = 2\pi f h = 2\pi f_0$  indica la pulsazione alla frequenza da selezionare ( $h$  è l'ordine armonico) e  $Q = \frac{f_0}{Bandwidth} = \frac{f h}{Bandwidth}$  è il fattore di qualità. Tale espressione può essere trasformata per poter ottenere un'equivalenza con i parametri da impostare nello strumento `fdatool`. Si ottiene:

$$G_{IIR}(s) = \frac{\frac{\omega_0}{KQ} s}{s^2 + \frac{\omega_0}{KQ} s + \omega_0^2}$$

con  $K = 10^{\frac{A_{pass}}{20}}$ .

Ora andando ad applicare la trasformazione di Tustin con prewarping  $s = \frac{\omega_0}{\tan\left(\frac{\omega_0 T_c}{2}\right)} \frac{z-1}{z+1}$ ,

dopo alcuni passaggi e raccoglimenti, si ottiene:

$$G_{IIR}(z) = \frac{Cz^2 - C}{[KQ(C^2 + 1) + C]z^2 + 2KQ(C^2 - 1)z + KQ(C^2 + 1) - C}$$

dove  $C = \tan\left(\frac{\omega_0 T_c}{2}\right)$ .



Per completezza si riportano le funzioni di trasferimento tempo-discrete dei filtri IIR implementati. Esse sono:

$$G_2(z) = \frac{0.0314z^2 - 0.0314}{31.7z^2 - 63.2z + 31.6}$$

$$G_4(z) = \frac{0.0629z^2 - 0.0629}{63.6z^2 - 126z + 63.4}$$

$$G_7(z) = \frac{0.110z^2 - 0.110}{112z^2 - 218z + 112}$$

$$G_{11}(z) = \frac{0.175z^2 - 0.175}{179z^2 - 337z + 179}$$

$$G_{17}(z) = \frac{0.274z^2 - 0.274}{289z^2 - 497z + 289}$$

$$G_3(z) = \frac{0.0472z^2 - 0.0472}{47.9z^2 - 94.7z + 47.5}$$

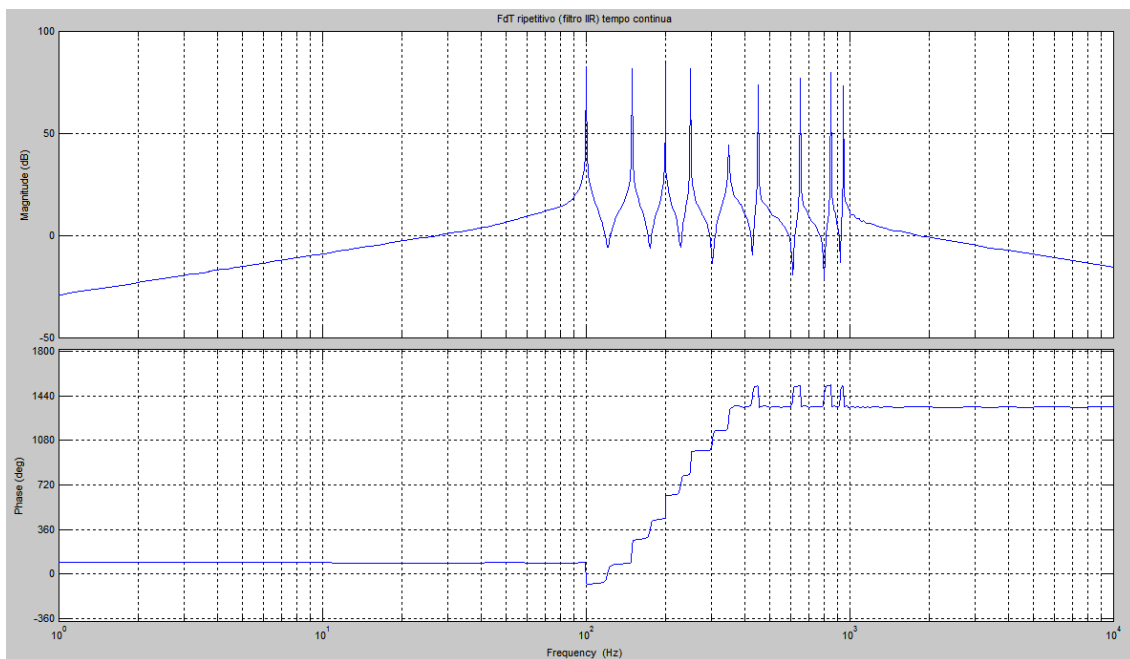
$$G_5(z) = \frac{0.0787z^2 - 0.0787}{79.6z^2 - 157z + 79.5}$$

$$G_9(z) = \frac{0.1423z^2 - 0.1423}{145z^2 - 279z + 145}$$

$$G_{13}(z) = \frac{0.207z^2 - 0.207}{215z^2 - 393z + 214}$$

$$G_{19}(z) = \frac{0.308z^2 - 0.308}{329z^2 - 543z + 329}$$

In Figura 2.18 si mostrano i diagrammi di Bode delle ampiezze e delle fasi della funzione di trasferimento del solo anello di controllo del regolatore ripetitivo. È possibile notare come siano presenti picchi di guadagno in corrispondenza delle armoniche selezionate con i filtri IIR.

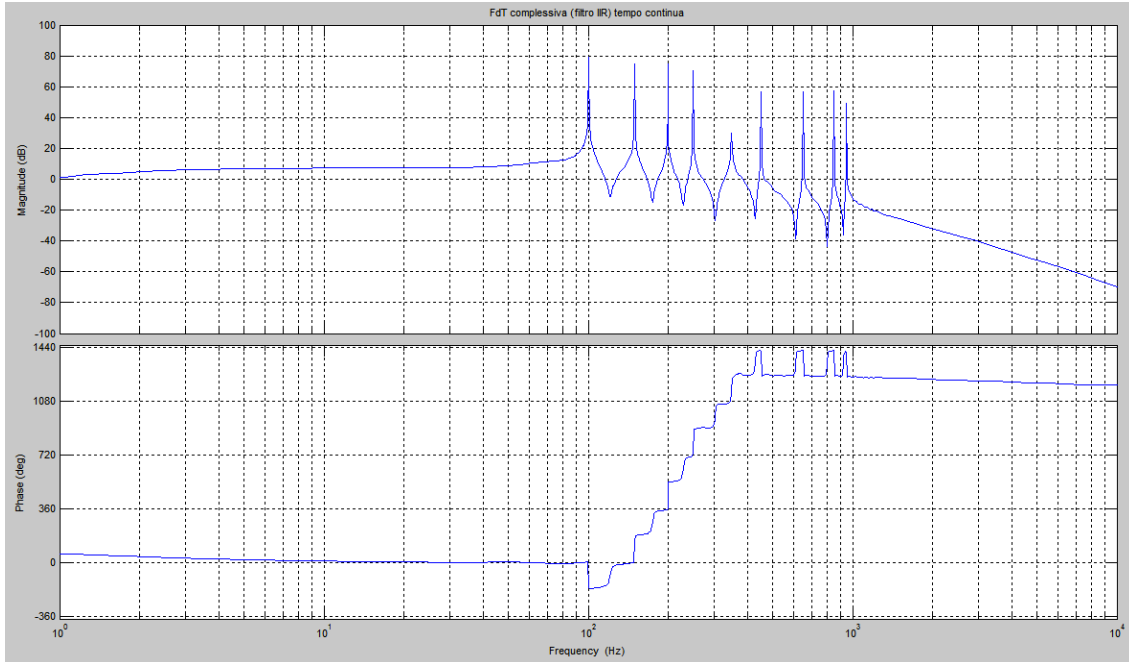


**Figura 2.18** Diagrammi di Bode della FdT del regolatore ripetitivo con filtri IIR.

In Figura 2.19 sono mostrati i diagrammi di Bode delle ampiezze e delle fasi della funzione di trasferimento complessiva considerando la serie di regolatore ripetitivo,

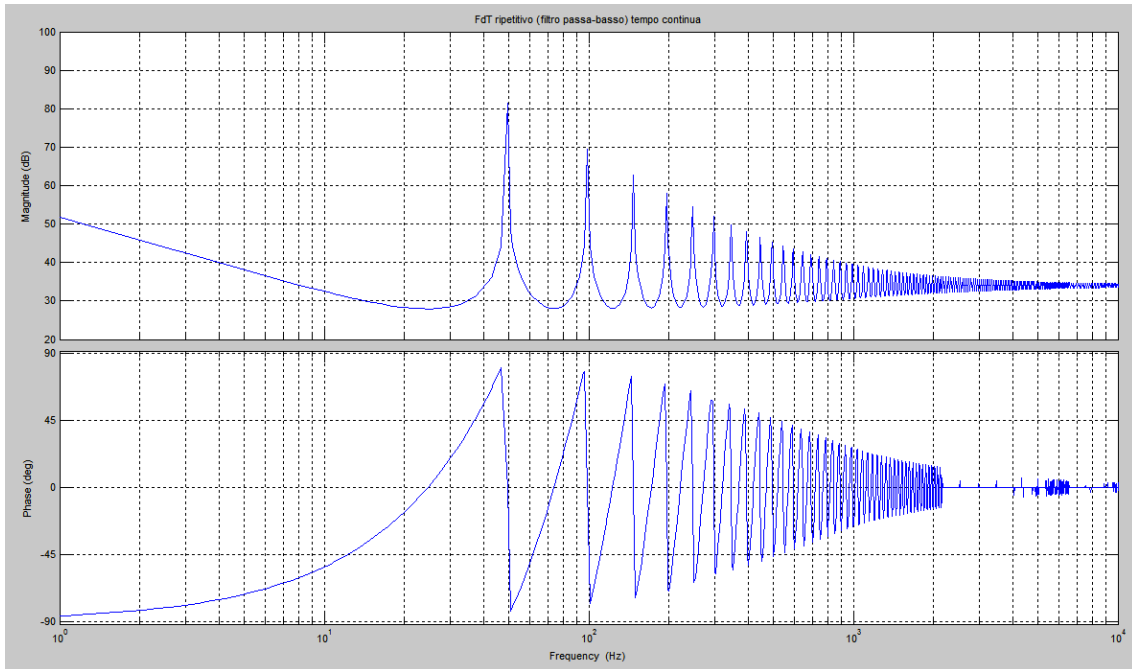
inverter e induttanze di disaccoppiamento. Le FdT dell'inverter e delle induttanze di disaccoppiamento sono rispettivamente  $G_{inv} = \frac{1}{1 + \frac{T_c s}{2}} = \frac{1}{1 + \frac{1 \cdot 10^{-4}}{2} s}$  e  $G_{dis} = \frac{1}{R_{dis} + sL_{dis}} =$

$$\frac{1}{0.02585 + s \cdot 0.00235}$$

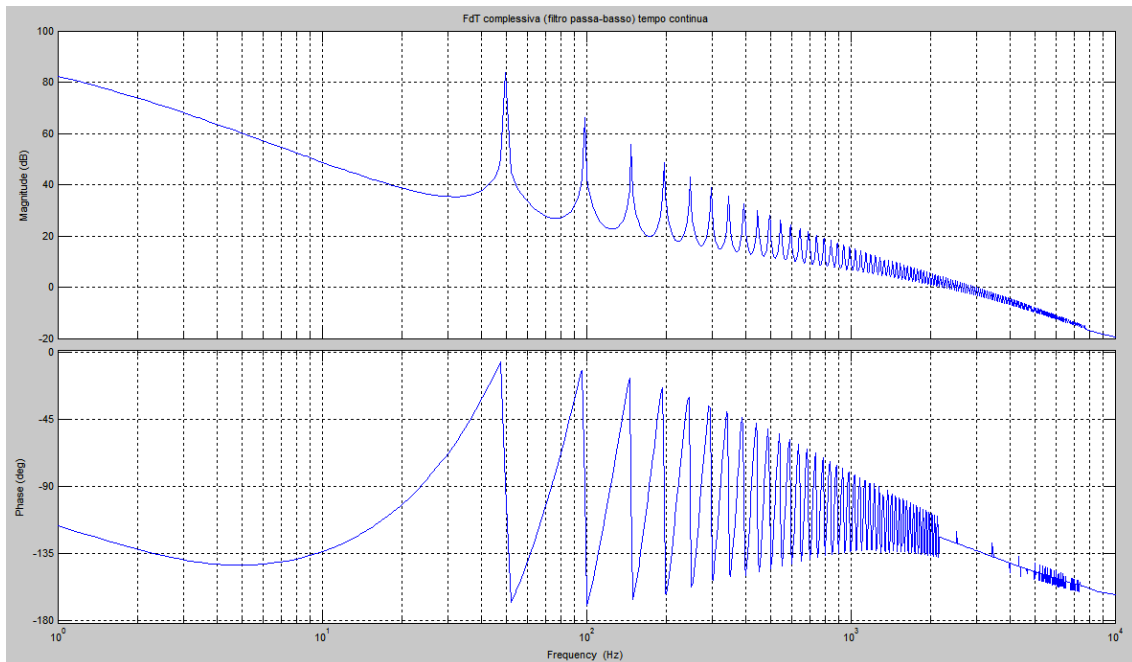


**Figura 2.19** Diagrammi di Bode della FdT complessiva (regolatore ripetitivo, inverter e induttanze di disaccoppiamento) con filtri IIR.

Nelle Figure 2.20 e 2.21 si riportano i diagrammi di Bode che si sarebbero ottenuti utilizzando lo schema del regolatore ripetitivo di Figura 2.12 (con filtro passa-basso). Si può notare che con tale schema sono presenti elevati guadagni anche per armoniche di ordine elevato e inoltre fra un'armonica e l'altra il guadagno non risulta essere trascurabile. Queste differenze, rispetto al caso con filtri IIR, possono causare problemi di stabilità e calo di prestazioni del controllo, come precedentemente descritto.



**Figura 2.20** Diagrammi di Bode della FdT del regolatore ripetitivo con filtro passa-basso del primo ordine.



**Figura 2.21** Diagrammi di Bode della FdT complessiva (regolatore ripetitivo, inverter e induttanze di disaccoppiamento) con filtro passa-basso del primo ordine.

È da osservare che tutti i grafici presentati si riferiscono a funzioni di trasferimento nel dominio di Laplace.

Si riportano ora i passaggi principali dello script “Bode\_ripetitivo.m” scritto in Matlab per la rappresentazione dei diagrammi precedenti.

```

%% Script per rappresentare i diagrammi di Bode di FdT tempo-discrete (FdTd)
% del controllo ripetitivo (schema semplice)
clear
close all
clc

%% Dati
tau=3e-4;    % Costante di tempo del filtro [s]

f=50;       % Frequenza fondamentale [Hz]
w=2*pi*f;   % Pulsazione [rad/s]

T=20e-3;    % Periodo fondamentale [s]
Tc=100e-6;  % Periodo di campionamento [s]
M=200;     % Numero di campioni in un periodo della fondamentale M=T/Tc

K=50;      % Guadagno del controllo ripetitivo

Rdis=0.0258; % Resistenza di disaccoppiamento [Ohm]
Ldis=0.0024; % Induttanza di disaccoppiamento [Ohm]

%% Filtro passa-basso
num_filtro=1;
den_filtro=[tau,1];
filtro=tf(num_filtro,den_filtro);
filtrod=c2d(filtro,Tc,'tustin');

%% Filtri IIR
z=tf('z',Tc);
%% Filtro IIR, armonica 2
k2=1; % Guadagno filtro
num_filtroIIR2d=0.00102643677921765*z^2 +0*z -0.00102643677921765;
den_filtroIIR2d=1*z^2 -1.99400463417514*z +0.997947126441565;
filtroIIR2d=num_filtroIIR2d/den_filtroIIR2d;
optsd2c=d2cOptions('Method','tustin','PrewarpFrequency',2*pi*2*f);
filtroIIR2=d2c(filtroIIR2d,optsd2c);
%% Filtro IIR, armonica 3
k3=1; % Guadagno filtro
num_filtroIIR3d=0.00102643677921765*z^2 +0*z -0.00102643677921765;
den_filtroIIR3d=1*z^2 -1.98908016637324*z +0.997947126441565;
filtroIIR3d=num_filtroIIR3d/den_filtroIIR3d;
optsd2c=d2cOptions('Method','tustin','PrewarpFrequency',2*pi*3*f);
filtroIIR3=d2c(filtroIIR3d,optsd2c);
%% Filtro IIR, armonica 4
k4=1; % Guadagno filtro
num_filtroIIR4d=0.00102643677921765*z^2 +0*z -0.00102643677921765;
den_filtroIIR4d=1*z^2 -1.98219271659169*z +0.997947126441565;
filtroIIR4d=num_filtroIIR4d/den_filtroIIR4d;
optsd2c=d2cOptions('Method','tustin','PrewarpFrequency',2*pi*4*f);
filtroIIR4=d2c(filtroIIR4d,optsd2c);
%% Filtro IIR, armonica 5
k5=1; % Guadagno filtro
num_filtroIIR5d=0.00102643677921765*z^2 +0*z -0.00102643677921765;
den_filtroIIR5d=1*z^2 -1.97334908191189*z +0.997947126441565;
filtroIIR5d=num_filtroIIR5d/den_filtroIIR5d;
optsd2c=d2cOptions('Method','tustin','PrewarpFrequency',2*pi*5*f);
filtroIIR5=d2c(filtroIIR5d,optsd2c);
%% Filtro IIR, armonica 7
k7=1; % Guadagno filtro
num_filtroIIR7d=0.00102643677921765*z^2 +0*z -0.00102643677921765;

```

```

den_filtroIIR7d=1*z^2 -1.94983009016168*z +0.997947126441565;
filtroIIR7d=num_filtroIIR7d/den_filtroIIR7d;
optsd2c=d2cOptions('Method','tustin','PrewarpFrequency',2*pi*7*f);
filtroIIR7=d2c(filtroIIR7d,optsd2c);
%% Filtro IIR, armonica 9
k9=1; % Guadagno filtro
num_filtroIIR9d=0.00102643677921765*z^2 +0*z -0.00102643677921765;
den_filtroIIR9d=1*z^2 -1.91861600983823*z +0.997947126441565;
filtroIIR9d=num_filtroIIR9d/den_filtroIIR9d;
optsd2c=d2cOptions('Method','tustin','PrewarpFrequency',2*pi*9*f);
filtroIIR9=d2c(filtroIIR9d,optsd2c);
%% Filtro IIR, armonica 11
k11=1; % Guadagno filtro
num_filtroIIR11d=0.00102643677921765*z^2 +0*z -0.00102643677921765;
den_filtroIIR11d=1*z^2 -1.87983002865622*z +0.997947126441565;
filtroIIR11d=num_filtroIIR11d/den_filtroIIR11d;
optsd2c=d2cOptions('Method','tustin','PrewarpFrequency',2*pi*11*f);
filtroIIR11=d2c(filtroIIR11d,optsd2c);
%% Filtro IIR, armonica 13
k13=1.; % Guadagno filtro
num_filtroIIR13d=0.00102643677921765*z^2 +0*z -0.00102643677921765;
den_filtroIIR13d=1*z^2 -1.83362521716376*z +0.997947126441565;
filtroIIR13d=num_filtroIIR13d/den_filtroIIR13d;
optsd2c=d2cOptions('Method','tustin','PrewarpFrequency',2*pi*13*f);
filtroIIR13=d2c(filtroIIR13d,optsd2c);
%% Filtro IIR, armonica 15
k15=1.; % Guadagno filtro
num_filtroIIR15d=0.*z^2 +0*z -0.;
den_filtroIIR15d=1*z^2 -1*z +0;
filtroIIR15d=num_filtroIIR15d/den_filtroIIR15d;
optsd2c=d2cOptions('Method','tustin','PrewarpFrequency',2*pi*15*f);
filtroIIR15=d2c(filtroIIR15d,optsd2c);
%% Filtro IIR, armonica 17
k17=1; % Guadagno filtro
num_filtroIIR17d=0.00102643677921765*z^2 +0*z -0.00102643677921765;
den_filtroIIR17d=1*z^2 -1.71971705946002*z +0.997947126441565;
filtroIIR17d=num_filtroIIR17d/den_filtroIIR17d;
optsd2c=d2cOptions('Method','tustin','PrewarpFrequency',2*pi*17*f);
filtroIIR17=d2c(filtroIIR17d,optsd2c);
%% Filtro IIR, armonica 19
k19=1; % Guadagno filtro
num_filtroIIR19d=0.00102643677921765*z^2 +0*z -0.00102643677921765;
den_filtroIIR19d=1*z^2 -1.65246325670750*z +0.997947126441565;
filtroIIR19d=num_filtroIIR19d/den_filtroIIR19d;
optsd2c=d2cOptions('Method','tustin','PrewarpFrequency',2*pi*19*f);
filtroIIR19=d2c(filtroIIR19d,optsd2c);

%% Filtro IIR totale
filtroIIR=k2*filtroIIR2+k3*filtroIIR3+k4*filtroIIR4+k5*filtroIIR5+k7*filtroIIR7+k9*filtroIIR9+k11*filtroIIR11+1*filtroIIR13+1*filtroIIR17+k19*filtroIIR19;
filtroIIRd=c2d(filtroIIR,Tc,'tustin');
figure
b=bodeoptions;
b.Xlim=[1,1/Tc];
b.FreqUnits='Hz';
b.grid='on';
bode(filtroIIR,filtroIIRd,b)
legend('FdT','FdTd')
title('Confronto FdT filtro IIR totale tempo continua e tempo discreta')

%% Ritardo
ritardod=1/z^M;
s=tf('s');
ritardo=exp(-M*Tc*s);

```

```

%% Regolatore ripetitivo (filtro passa-basso)
ripetitivo=K*feedback(1,ritardo*filtro,+1);
ripetitivod=K*feedback(1,ritardod*filtrod,+1);
figure
b=bodeoptions;
b.Xlim=[1,1/Tc];
b.FreqUnits='Hz';
b.grid='on';
bode(ripetitivo,ripetitivod,b)
legend('FdT','FdTd')
title('FdTd ripetitivo')

%% Regolatore ripetitivo (filtro IIR)
ripetitivoIIR=K*feedback(filtroIIR,ritardo,+1);
ripetitivoIIRd=K*feedback(filtroIIRd,ritardod,+1);
figure
b=bodeoptions;
b.Xlim=[1,1/Tc];
b.FreqUnits='Hz';
b.grid='on';
bode(ripetitivoIIR,ripetitivoIIRd,b)
legend('FdT','FdTd')
title('FdTd ripetitivo (filtro IIR)')

%% Regolatore risonante
A=tan(Tc*w*0.5);
B=w*A^2+w;
C=2*w*A^2-2*w;
num_risonanted=A*z^2-A;
den_risonanted=B*z^2+C*z+B;
risonanted=num_risonanted/den_risonanted;
risonante=d2c(risonanted,'tustin');

%% Inverter
num_inverter=1;
den_inverter=[Tc/2,1];
inverter=tf(num_inverter,den_inverter);
inverterd=c2d(inverter,Tc,'tustin');

%% Impedenza di disaccoppiamento
num_disaccoppiamento=1;
den_disaccoppiamento=[Ldis,Rdis];
disaccoppiamento=tf(num_disaccoppiamento,den_disaccoppiamento);
disaccoppiamentod=c2d(disaccoppiamento,Tc,'tustin');

%% FdT complessiva (filtro passa-basso)
FdT=ripetitivo*inverter*disaccoppiamento;
FdTd=ripetitivod*inverterd*disaccoppiamentod;
figure
b=bodeoptions;
b.Xlim=[1,1/Tc];
b.FreqUnits='Hz';
b.grid='on';
bode(FdT,FdTd,b);
legend('FdT','FdTd')
title('Confronto FdT complessiva (filtro passa-basso) tempo continua e tempo discreta')

%% FdT complessiva (filtro IIR)
FdTIIR=ripetitivoIIR*inverter*disaccoppiamento;
FdTIIRd=ripetitivoIIRd*inverterd*disaccoppiamentod;
figure
b=bodeoptions;
b.Xlim=[1,1/Tc];

```

```
b.FreqUnits='Hz';
b.grid='on';
bode(FdTIIR,FdTIIRd,b);
legend('FdT','FdTd')
title('Confronto FdT complessiva (filtro IIR) tempo continua e tempo
discreta')

%% Fdt complessiva (filtro IIR e risonante)
FdTIIRrisonante=(ripetitivoIIR+risonante)*inverter*disaccoppiamento;
FdTIIRrisonanted=(ripetitivoIIRd+risonanted)*inverterd*disaccoppiamentod;
```





## 3. Simulazioni del filtro attivo

### 3.1 Modello Simulink

È stato realizzato un modello dello schema di controllo e del sistema reale da testare in ambiente Simulink di Matlab (Figura 3.1). Si procede ora a descrivere tale modello.

Esso è composto dalle seguenti parti principali:

- modello della rete elettrica di alimentazione con generatori di tensione e impedenza di rete;
- modello del carico distorcente costituito da un ponte raddrizzatore e dal parallelo di un resistore e un condensatore. È presente anche l'impedenza di disaccoppiamento;
- modello dell'inverter con bus DC e della sua modulazione. È presente l'impedenza di disaccoppiamento;
- sistema di controllo che prende in ingresso le misure di due correnti di inverter, due correnti di carico distorte, due tensioni di fase e la tensione del bus DC e fornisce in uscita le tensioni di fase di riferimento per il modulatore dell'inverter.

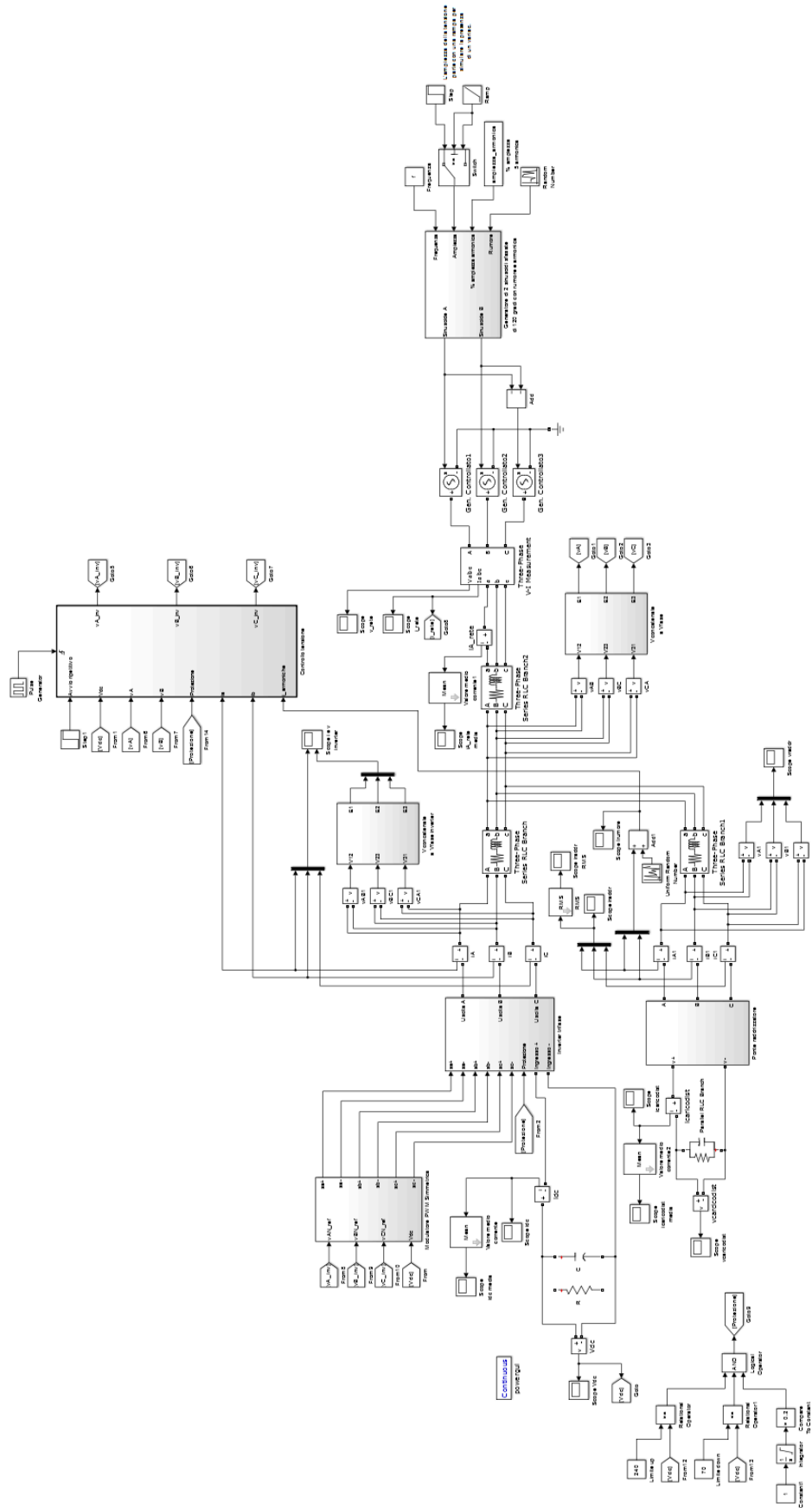
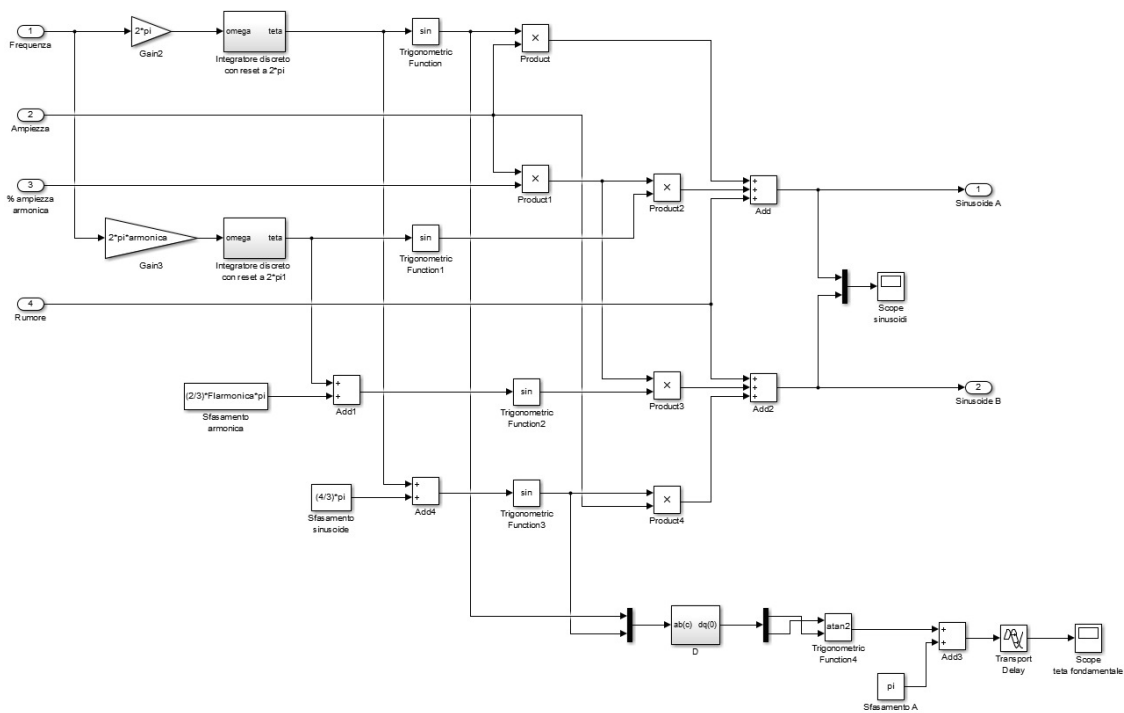


Figura 3.1 Modello Simulink di filtro attivo e sistema di controllo.

Per simulare la rete è stato utilizzato il sottosistema “Generatore di 2 sinusoidi sfasate di 120 gradi con rumore e armonica” il quale genera due tensioni sinusoidali e le loro rispettive armoniche (Figura 3.2). In ingresso al blocco sono forniti la frequenza delle sinusoidi da generare, l’ampiezza delle armoniche e un’eventuale disturbo che potrebbe essere presente in rete. Inoltre è aggiunto un insieme di blocchi che permette di regolare l’ampiezza della tensione. L’ingresso relativo all’ampiezza è stato gestito in modo da simulare l’incremento graduale della tensione tramite un variac. Nella prima fase l’ampiezza sale come una rampa; quando essa arriva al valore desiderato un blocco “Switch” commuta, facendola rimanere costante indefinitamente al valore di tensione di rete impostato.

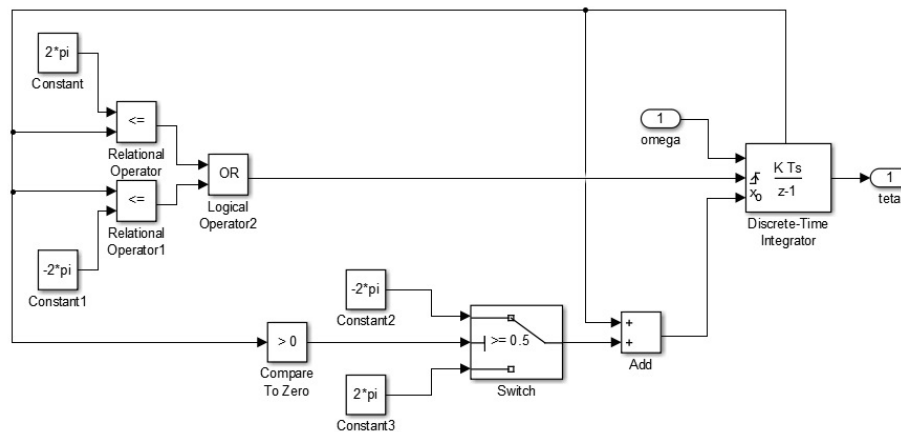
Dalle due sinusoidi prodotte si ricava la terza considerando che la loro somma è nulla. Le tre tensioni distorte così prodotte sono fornite a generatori controllati.

Sono state svolte simulazioni in cui non è stata introdotta alcuna distorsione armonica sulla tensione in quanto durante le prove sperimentali la tensione di rete presentava principalmente una quinta armonica di valore molto basso ed è quindi stata trascurata in simulazione.



**Figura 3.2** Sottosistema “Generatore di 2 sinusoidi sfasate di 120 gradi con rumore e armonica”.

All'interno del sottosistema che genera le sinusoidi di tensione è presente il sottosistema "Integratore discreto con reset a  $2\pi$ " il quale permette di ricavare l'angolo a partire dalla pulsazione (Figura 3.3; è descritto nel dettaglio più avanti). Inoltre è presente uno "Scope" che permette di visualizzare l'andamento dell'angolo della fondamentale durante il tempo di simulazione.



**Figura 3.3** Sottosistema "Integratore discreto con reset a  $2\pi$ ".

In cascata al sottosistema che genera le sinusoidi di tensione è inserito un misuratore di tensione e corrente. Successivamente sono inseriti tre blocchi che rappresentano ciascuno tre rami ohmico-induttivi. In tal modo si simulano l'impedenza di rete e le impedenze di disaccoppiamento dell'inverter e del carico distorto con la rete.

I valori di impedenza di rete considerati sono:

$$R_{rete} = 10 \text{ m}\Omega,$$

$$L_{rete} = 4 \text{ mH}.$$

I valori di impedenza di disaccoppiamento (coerenti con quelli utilizzati nelle prove reali a banco) sono:

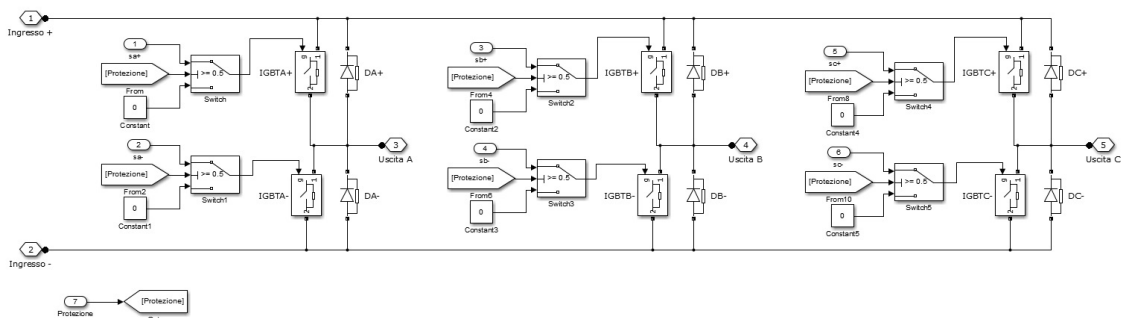
$$R_{disaccoppiamento} = 25.85 \text{ m}\Omega,$$

$$L_{disaccoppiamento} = 2.35 \text{ mH}.$$

Il modello dell'inverter è realizzato all'interno del sottosistema "Inverter trifase" (Figura 3.4). Esso presenta tre rami di inverter e gli IGBT sono comandati dai segnali di gate prodotti dal sottosistema "Modulatore PWM Simmetrica". È da notare che in

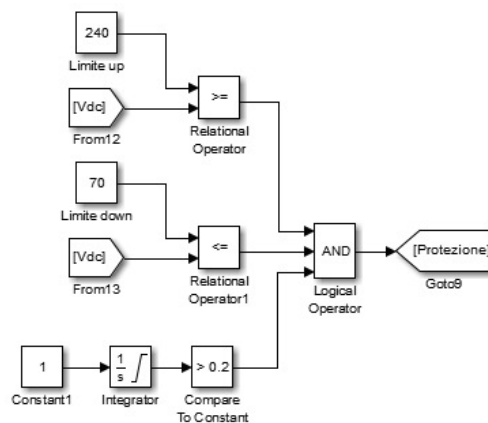
ingresso all'inverter è presente il segnale Protezione il quale considera le condizioni di sicurezza operativa impostate sul banco prova e che in simulazione non intervengono. Tale segnale è in grado di fermare il funzionamento dell'inverter nel caso in cui si perda il controllo del sistema e il sincronismo con il vettore di spazio della tensione di rete ottenuto mediante un apposito sottosistema descritto nel seguito ("PLL tempo discreto").

Sul bus DC dell'inverter è presente un condensatore di capacità pari a  $2.2\text{ mF}$ . Inoltre è presente anche un resistore che è inseribile con un valore desiderato qualora si voglia far funzionare il sistema come un raddrizzatore attivo.



**Figura 3.4** Sottosistema "Inverter trifase".

Il segnale Protezione (Figura 3.5) è gestito, in simulazione, in modo tale che esso assuma valore 1, e che quindi faccia partire l'inverter e il sistema di controllo, quando la tensione del bus DC è compresa fra 70 V e 240 V (condizione sempre soddisfatta in simulazione, ma necessaria nelle prove a banco per ragioni di sicurezza) e dopo che è trascorso un tempo di simulazione di 0.2 s in modo da permettere al condensatore sul bus DC dell'inverter di caricarsi alla tensione impostata fissando la tensione di rete.



**Figura 3.5** Blocchi per gestire il segnale Protezione.

Il sottosistema “Modulatore PWM Simmetrica” (Figura 3.6), a partire dalla tensione di bus DC e dalle tensioni di fase di riferimento provenienti dal controllo del sistema, fornisce in uscita i segnali di gate da applicare al modello dell’inverter. I segnali di gate sono ottenuti mediante intersezione fra tre modulanti e una portante triangolare. In particolare le modulanti sono calcolate utilizzando la tecnica di modulazione PWM (Pulse Width Modulation) di tipo simmetrico a 7 intervalli. Tale tecnica permette di alimentare un carico trifase con un vettore di spazio di tensione, il cui valore medio, nel periodo di commutazione, coincide con quello desiderato. Nel caso in esame l’inverter dovrà essere in grado di fornire una terna di correnti tale da eliminare la distorsione armonica di corrente presente in rete e aggiunta dal carico distorcente. La tensione massima fornibile dall’inverter è pari a  $V_{dc}/\sqrt{3}$ , dove  $V_{dc}$  è la tensione sul bus DC la quale è portata a 150 V nella prima fase di simulazione in cui l’inverter non è in funzione e si simula la carica progressiva del condensatore sul bus DC dell’inverter mediante il ponte a diodi.

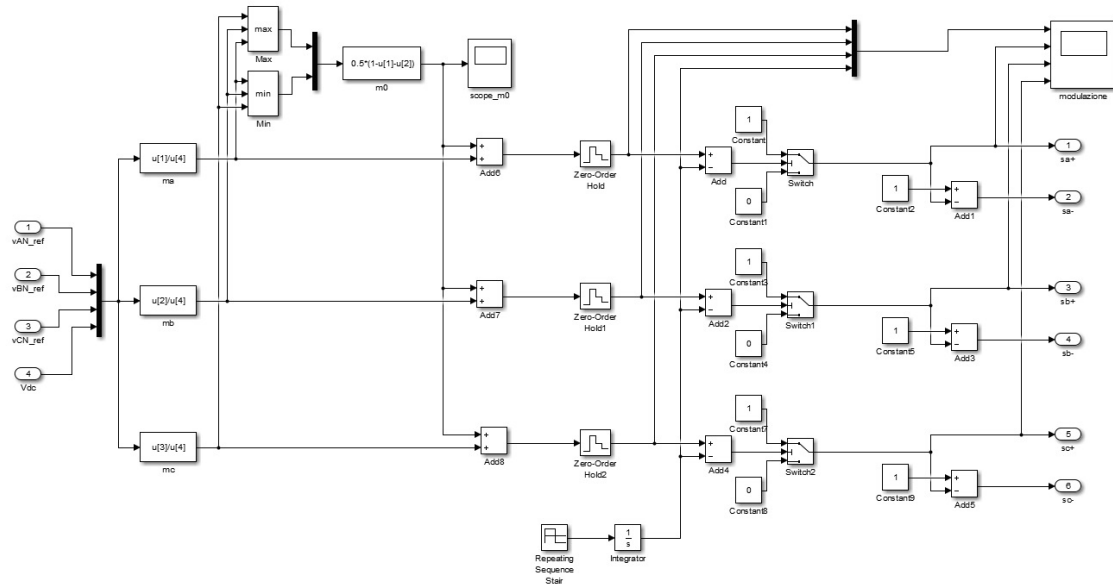
Le espressioni utilizzate per implementare il calcolo delle modulanti  $m_A$ ,  $m_B$  e  $m_C$  sono:

$$\begin{aligned} m_A &= m_0 + \frac{1}{V_{dc}} \bar{v}_{c,ref} \cdot 1 = m_0 + \frac{1}{V_{dc}} v_{AN,ref}, \\ m_B &= m_0 + \frac{1}{V_{dc}} \bar{v}_{c,ref} \cdot \bar{\alpha} = m_0 + \frac{1}{V_{dc}} v_{BN,ref}, \\ m_C &= m_0 + \frac{1}{V_{dc}} \bar{v}_{c,ref} \cdot \bar{\alpha}^2 = m_0 + \frac{1}{V_{dc}} v_{CN,ref} \end{aligned}$$

dove  $\bar{v}_{c,ref}$  è il vettore di spazio della tensione di riferimento sul carico e  $m_0$  è un grado di libertà della strategia di modulazione. Esso consente una traslazione verticale rigida delle tre modulanti e per la modulazione a 7 intervalli simmetrica è calcolabile nel seguente modo:

$$\begin{aligned} m_0 &= \frac{1}{2} \left[ 1 - \min \left( \frac{1}{V_{dc}} \bar{v}_{c,ref} \cdot 1, \frac{1}{V_{dc}} \bar{v}_{c,ref} \cdot \bar{\alpha}, \frac{1}{V_{dc}} \bar{v}_{c,ref} \cdot \bar{\alpha}^2 \right) \right. \\ &\quad \left. - \max \left( \frac{1}{V_{dc}} \bar{v}_{c,ref} \cdot 1, \frac{1}{V_{dc}} \bar{v}_{c,ref} \cdot \bar{\alpha}, \frac{1}{V_{dc}} \bar{v}_{c,ref} \cdot \bar{\alpha}^2 \right) \right]. \end{aligned}$$

Una volta generate le tre modulanti è effettuata l'intersezione portante-modulante. Per fare ciò si utilizza il blocco "Repeating Sequence Stair" per generare un adeguato segnale rettangolare che, integrato, fornisce la portante triangolare. Successivamente, sottraendo alla modulante la portante e utilizzando opportuni "Switch", che portano l'uscita al valore uno o zero a seconda che le differenze siano positive o negative, si ottengono i segnali di gate e i loro inversi.

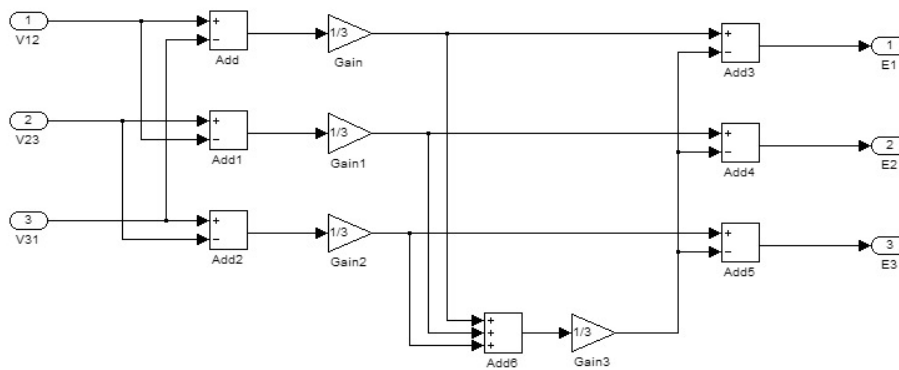


**Figura 3.6** Blocchi per gestire il segnale Protezione.

Per rendere la simulazione ancora più simile al modello che verrà utilizzato per l'implementazione su dSPACE si utilizza il sottosistema "Vconcatenate a Vfase" (Figura 3.7) che permette di passare dalle tensioni concatenate misurate a quelle di fase secondo la seguente relazione (riportata per la fase A):

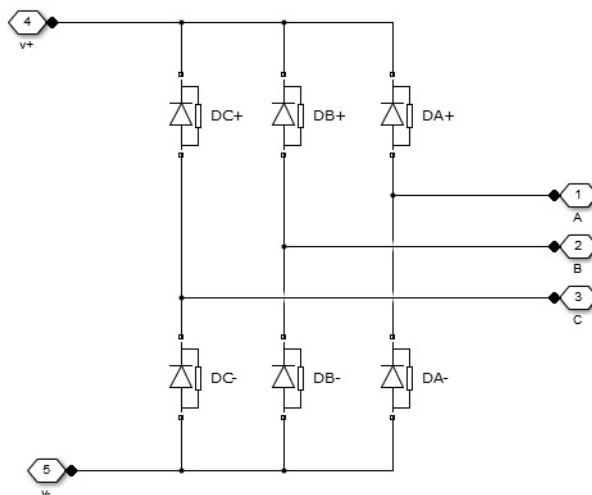
$$E_A = \frac{1}{3}(V_{AB} - V_{CA}) - \frac{1}{3}(V_{AB} + V_{BC} + V_{CA}).$$

Il secondo termine serve per eliminare la componente omopolare delle tensioni concatenate. Nella figura le fasi A, B, C sono indicate con 1, 2, 3.



**Figura 3.7** Sottosistema “Vconcatenate a Vfase”.

Il carico distortente è realizzato con un ponte raddrizzatore (Figura 3.8) alla cui uscita è presente il parallelo di un resistore di resistenza  $60 \Omega$  e di un condensatore di capacità  $600 \mu F$ .



**Figura 3.8** Sottosistema “Ponte raddrizzatore”.

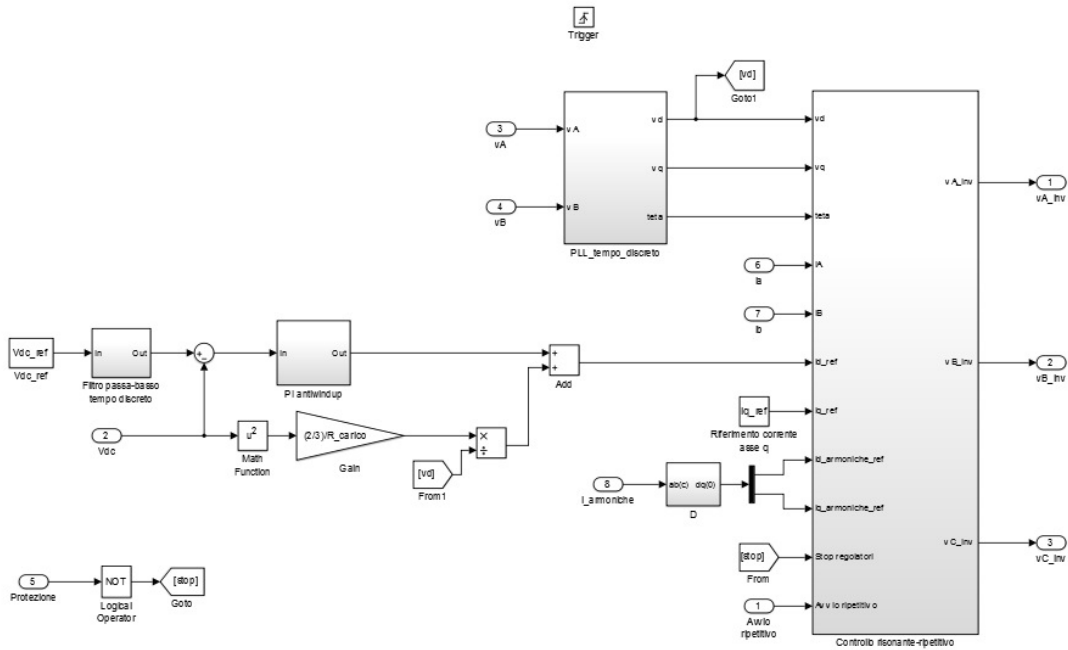
Il sottosistema “Controllo tensione” (Figura 3.9) fornisce i riferimenti delle tensioni di fase che dovranno essere prodotte dall’inverter. Tale sottosistema riceve in ingresso due correnti dell’inverter e due correnti del carico distortente. Inoltre acquisisce due tensioni di fase di rete e la tensione sul bus DC dell’inverter.

Poiché il modello realizzato in Simulink è risolto con metodo di integrazione a passo variabile (Variable step in Simulation/Model Configuration Parameters), il sottosistema che implementa il controllo deve essere realizzato con metodo di integrazione a passo fisso (Fixed step) per fare in modo che esso possa essere convertito e caricato sulla scheda DS1104 della dSPACE (descrizione dettagliata nel capitolo 4). Quindi



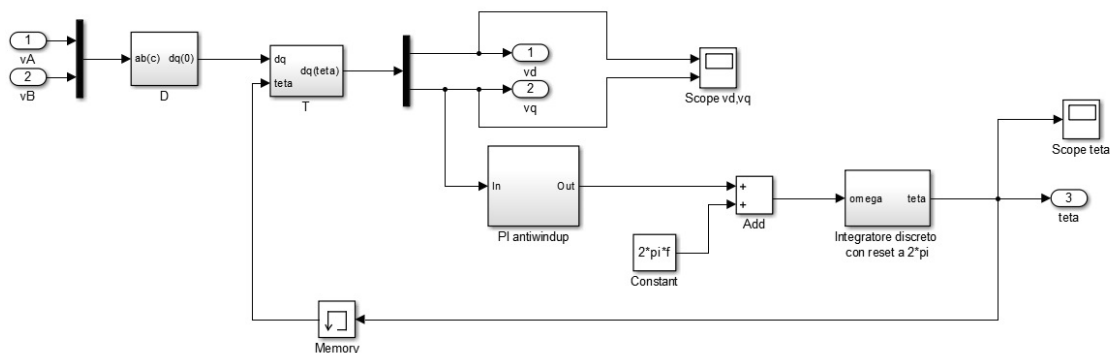
all'interno del sottosistema di controllo deve essere inserito il blocco "Trigger", il quale è controllato dal blocco "Pulse Generator" impostato al periodo di commutazione

$$T_c = \frac{1}{f_c} = \frac{1}{10 \text{ kHz}} = 100 \mu\text{s} \text{ scelto (con } f_c \text{ frequenza di commutazione).}$$



**Figura 3.9** Sottosistema "Controllo tensione".

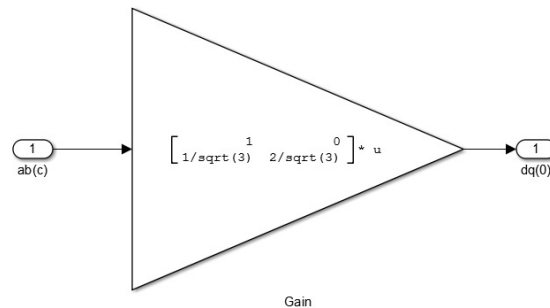
Il controllo, per operare correttamente, ha bisogno di conoscere istantaneamente l'angolo di rotazione del vettore di spazio della tensione di rete. Per questo motivo è presente un PLL che fornisce il valore dell'angolo della tensione e i valori di  $v_d$  e  $v_q$  nel riferimento sincrono. Il circuito PLL è realizzato all'interno del sottosistema "PLL\_tempo\_discreto" (Figura 3.10).



**Figura 3.10** Sottosistema "PLL\_tempo\_discreto".

Le due tensioni stellate in ingresso subiscono una prima trasformazione per passare al sistema di riferimento bifase stazionario mediante la seguente matrice (Figura 3.11):

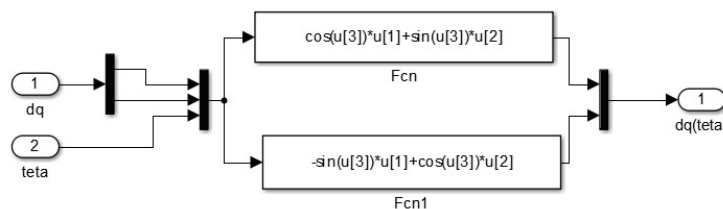
$$D = \begin{bmatrix} 1 & 0 \\ \frac{1}{\sqrt{3}} & \frac{2}{\sqrt{3}} \end{bmatrix}.$$



**Figura 3.11** Matrice D per il passaggio dal sistema di riferimento trifase a quello bifase stazionario.

È poi effettuata una seconda trasformazione per passare dal sistema di riferimento bifase stazionario a quello bifase sincrono con il vettore di spazio della tensione di rete. Si utilizza la seguente matrice (Figura 3.12):

$$T(\theta) = \begin{bmatrix} \cos\theta & \sin\theta \\ -\sin\theta & \cos\theta \end{bmatrix}.$$

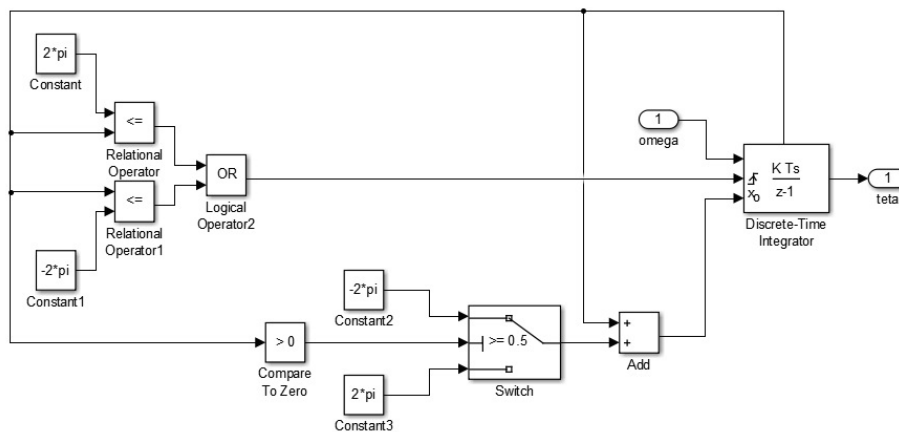


**Figura 3.12** Matrice T per il passaggio dal sistema di riferimento bifase stazionario a quello bifase sincrono con la tensione di rete.

Con tali trasformazioni si passa dai valori di fase della tensione nel sistema trifase a due valori di tensione  $v_d$  e  $v_q$  nel riferimento sincrono con la tensione di rete.

Si vuole che il sistema di riferimento sia sincronizzato con la tensione di rete, in particolare che l'asse d abbia istantaneamente la stessa direzione del vettore di spazio della tensione di rete. Pertanto la componente d'asse q della tensione di rete nel riferimento sincrono dovrà risultare sempre nulla. Questo concetto è sfruttato per il

funzionamento del PLL. In particolare la componente d'asse q è l'errore che il sistema deve annullare. Essa entra perciò nel sottosistema “PI antiwindup” il quale in uscita fornisce la pulsazione necessaria per annullare la componente d'asse q. È stata inserita una compensazione in avanti dopo il “PI antiwindup” in modo da migliorare il comportamento del controllo. Questa è inseribile in quanto è nota la frequenza di rete ( $f = 50 \text{ Hz}$ ). La pulsazione è poi integrata dal blocco “Discrete-Time Integrator” all'interno del sottosistema “Integratore discreto con reset a  $2\pi$ ” per trovare l'angolo istantaneo del riferimento sincrono. L'integratore è fatto in modo da resettarsi quando l'uscita arriva a  $2\pi$  (o  $-2\pi$  se l'angolo è negativo). Per fare questo viene presa la variabile di stato (porta superiore del blocco “Discrete-Time Integrator”) e confrontata con  $2\pi$  e  $-2\pi$ , in modo che quando  $teta$  supera uno di questi due valori sia inviato all'integratore il segnale di reset. Quando  $teta$  viene resettato vi è però un problema di discontinuità, perché non è detto che il reset avvenga esattamente a  $2\pi$  (o  $-2\pi$ ). Si utilizza allora la condizione iniziale  $x_0$  del blocco integratore (Initial condition source: external), facendo in modo che il reset non porti l'uscita a zero ma sottragga  $2\pi$  (o aggiunga  $2\pi$ ) al valore precedente dell'uscita stessa.



**Figura 3.13** Sottosistema “Integratore discreto con reset a  $2\pi$ ”.

Infine, l'angolo  $teta$  calcolato è posto in retroazione mediante un blocco “Memory” ed è utilizzato nella trasformazione da sistema bifase stazionario a sistema bifase sincrono all'interno nella matrice T.

Il sottosistema “PI antiwindup” (Figura 3.14) è realizzato mediante la seguente Embedded MATLAB Function:

```
function out = fcn(error, kp, ki, min, max, Tc)
% Regolatore PI con antiwindup.
% Discretizzazione con Eulero all'indietro.

persistent start
persistent error_p
persistent out_p

if (isempty(start))
    start=1;
    error_p=0;
    out_p=0;
end

out=out_p+kp*(error-error_p)+ki*error*Tc;

if out>max
    out=max;
    error=(max-out_p+(kp*error_p))/(kp+(ki*Tc));
elseif out<min
    out=min;
    error=(min-out_p+(kp*error_p))/(kp+(ki*Tc));
end

out_p=out;
error_p=error;
```

Essa implementa l’espressione tipica di un regolatore PI con anti-windup discretizzata secondo Eulero all’indietro. In generale, a partire da un errore in ingresso, un regolatore PI definisce in uscita il valore che deve assumere la variabile di ingresso di un sistema. È necessario che il PI preveda una limitazione della sua uscita per evitare possibili problemi di windup che determinerebbero un ritardo della risposta del PI a causa dell’azione integrale che farebbe assumere all’uscita valori molto elevati.

A partire dall’espressione di un regolatore PI  $out = \left(K_P + \frac{K_I}{s}\right) in$  e effettuando la discretizzazione secondo Eulero all’indietro  $s = \frac{1}{T_c} \frac{z-1}{z}$  si ottiene:

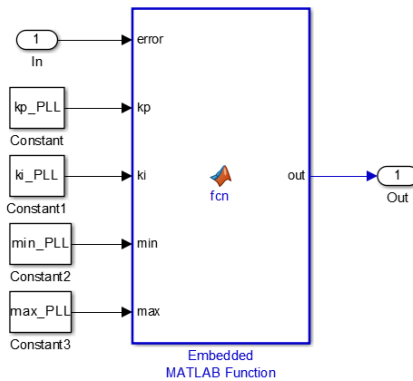
$$out = \frac{K_P(z-1) + K_I T_c z}{z-1} in.$$

L'espressione precedente può essere scritta esplicitando gli istanti a cui si riferiscono l'uscita e l'ingresso (ricordando che l'ingresso  $in$  è l'errore  $e$  che deve essere annullato). Si ottiene:

$$out[k] = out[k - 1] + K_p(e[k] - e[k - 1]) + K_I T_c e[k].$$

Infine, inserendo i limiti massimo ( $max$ ) o minimo ( $min$ ) che può assumere l'uscita, si ricava:

$$out[k] = (max/min - out[k - 1] + K_p e[k - 1]) \frac{1}{K_p + K_I T_c}.$$



**Figura 3.14** Sottosistema “PI antiwindup” del PLL.

La taratura del PLL è stata svolta per tentativi fino ad ottenere un andamento della risposta desiderato. Si sono scelti i seguenti parametri (utilizzati anche sul banco prove e validi se la misura delle tensioni è svolta a monte dell'impianto, cioè subito a valle della rete):

$$K_{P\_PLL} = 0.9 \text{ rad}/(Vs),$$

$$K_{I\_PLL} = 1000 \text{ rad}/(Vs),$$

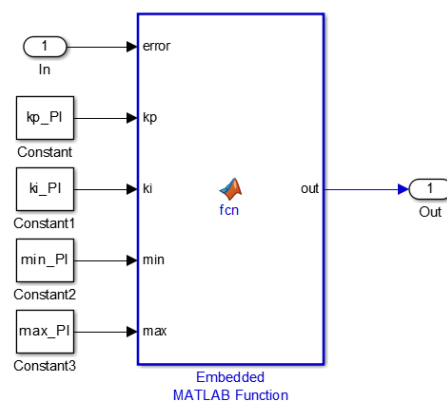
$$max_{PLL} = 1000 \text{ rad}/s,$$

$$min_{PLL} = -1000 \text{ rad}/s.$$

Un'informazione importante per il controllo è sapere se il PLL sta svolgendo correttamente la sua funzione. Infatti, se l'angolo che individua il sistema di riferimento sincrono non è corretto, non si può sapere come si comporterà il controllo. Per questo motivo, in tali circostanze, il funzionamento del sistema va evitato. Lo stop di

funzionamento del sistema è fissato su due livelli di tensione (uno minimo e uno massimo) come presentato nella discussione relativa al segnale Protezione.

Una parte importante del sistema è rappresentata dai regolatori che determinano i valori di riferimento di corrente di asse d e asse q. La corrente di asse d è controllata in modo da mantenere costante la tensione sul bus DC; la corrente di asse q è controllata allo scopo di regolare la potenza reattiva assorbita dal sistema. È stato scelto di utilizzare un PI con anti-windup (Figura 3.15) per la determinazione della corrente di riferimento d'asse d a partire dal riferimento di tensione del bus DC fissato dall'utente, mentre il riferimento della corrente d'asse q è impostabile dall'utente.



**Figura 3.15** Sottosistema “PI antiwindup” per la determinazione del riferimento di corrente d’asse d.

Il riferimento della tensione di bus DC è filtrato mediante il sottosistema “Filtro passa-basso tempo discreto” (Figura 3.15) realizzato con la seguente Embedded MATLAB Function:

```
function out = fcn(in,tau,Tc)
% Filtro passa-basso tempo discreto.
% Discretizzazione con Eulero all'indietro.

persistent start
persistent out_p

if (isempty(start))
    start=1;
    out_p=0;
end

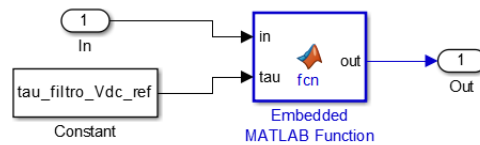
out=(tau/(tau+Tc))*out_p+(Tc/(tau+Tc))*in;

out_p=out;
```

Essa implementa l'espressione tipica di un filtro passa-basso del primo ordine discretizzato secondo Eulero all'indietro. A partire dall'espressione di un regolatore PI  $out = \frac{1}{1+\tau s} in$  e effettuando la discretizzazione secondo Eulero all'indietro  $s = \frac{1}{T_c} \frac{z-1}{z}$  si ottiene:

$$out[k] = \frac{\tau}{\tau + T_c} out[k - 1] + \frac{T_c}{\tau + T_c} in[k].$$

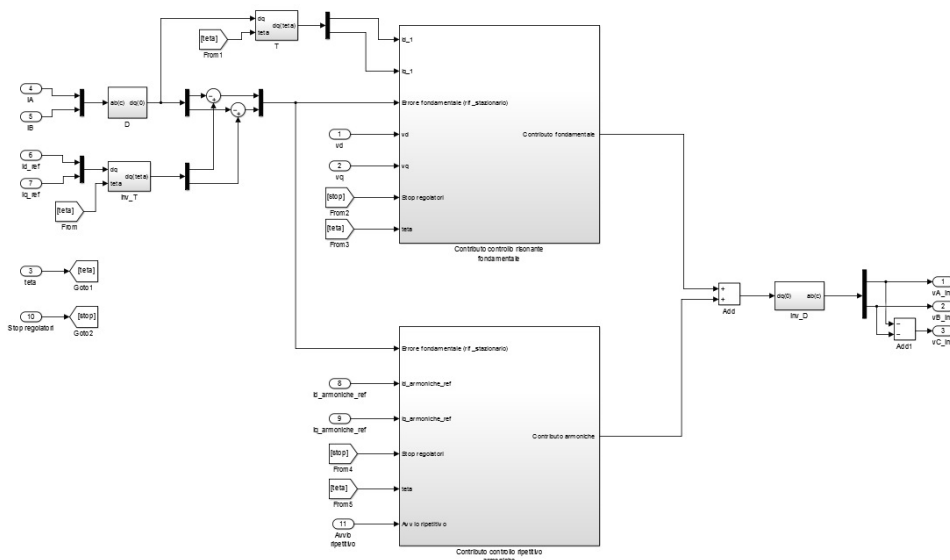
È stato scelto  $\tau = 0.15 \text{ s}$  per il filtro sul riferimento della tensione del bus DC.



**Figura 3.16** Sottosistema “Filtro passa-basso tempo discreto”.

Prima di presentare il metodo di taratura del regolatore PI con anti-windup della corrente di riferimento d'asse d, si continua con la descrizione dei sottosistemi costituenti il “Controllo tensione”. Al termine del presente capitolo si tratterà la taratura del suddetto regolatore e del regolatore risonante. Si spiegherà anche la presenza della linea con  $(2/3)R_{carico}$ , necessaria solo quando è presente un carico resistivo sul bus DC.

Si analizza il sottosistema “Controllo risonante-ripetitivo” (Figura 3.17).

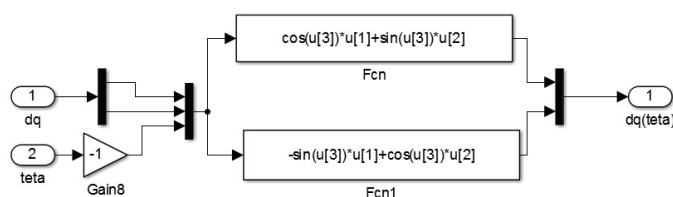


**Figura 3.17** Sottosistema “Controllo risonante-ripetitivo”.

Sono presenti due sottosistemi: uno implementa il regolatore risonante sulla fondamentale e l'altro il regolatore ripetitivo sulle armoniche.

Le correnti di fase dell'inverter sono portate su un sistema bifase stazionario mediante la matrice D e sono confrontate con le correnti di riferimento dell'inverter d'asse d e q portate anch'esse sul sistema bifase stazionario mediante la matrice inversa  $inv\_T$  (Figura 3.18) definita dalle seguenti espressioni:

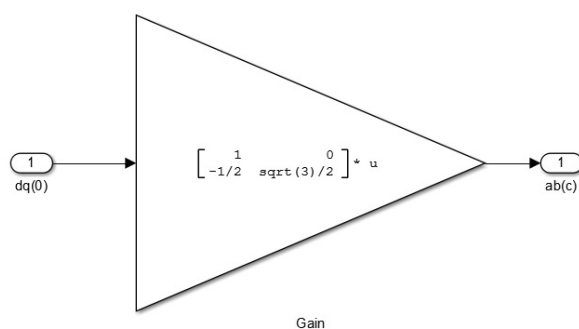
$$T^{-1}(\theta) = \begin{bmatrix} \cos\theta & -\sin\theta \\ \sin\theta & \cos\theta \end{bmatrix}.$$



**Figura 3.18** Inversa della matrice T  $inv\_T$  per il passaggio dal sistema di riferimento bifase sincrono con la tensione di rete a quello bifase stazionario.

L'inversa della matrice D  $inv\_D$  (Figura 3.19) è definita dalla seguente matrice:

$$D^{-1} = \begin{bmatrix} 1 & 0 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} \end{bmatrix}.$$



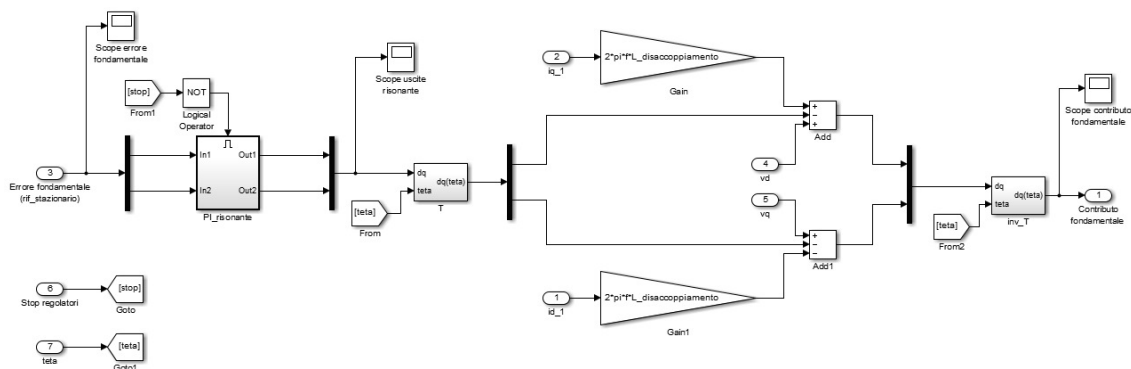
**Figura 3.19** Inversa della matrice D  $inv\_D$  per il passaggio dal sistema di riferimento trifase a quello bifase stazionario.

Mediante tale confronto si ricava l'errore fondamentale sul riferimento stazionario che è dato in ingresso ad entrambi i sottosistemi “Contributo controllo risonante fondamentale” e “Contributo controllo ripetitivo armoniche”. Il primo sottosistema riceve in ingresso anche le correnti di fase dell'inverter riportate nel sistema bifase



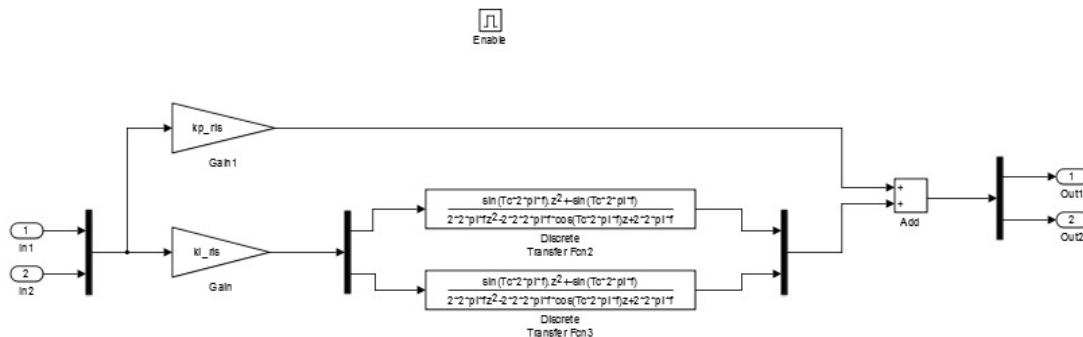
sincrono con la tensione di rete mediante la matrice T e le tensioni  $v_d$  e  $v_q$ . Il secondo sottosistema prende in ingresso i riferimenti delle correnti armoniche sul sistema di riferimento sincrono e il segnale Avvio ripetitivo il quale è posto uguale a 1 (cioè regolatore attivo) a 0.3 s per soli scopi di simulazione (sul banco prove è l'utente ad azionare il controllo ripetitivo al momento voluto).

All'interno del sottosistema "Contributo controllo risonante fondamentale" (Figura 3.20) è implementato il regolatore PI risonante sul riferimento bifase stazionario poiché è un regolatore che non necessita di essere posto sul riferimento sincrono. È invece effettuata sul riferimento sincrono la compensazione della tensione di asse d e q di rete e della caduta di tensione sulle induttanze di disaccoppiamento dell'inverter.



**Figura 3.20** Sottosistema "Contributo controllo risonante fondamentale".

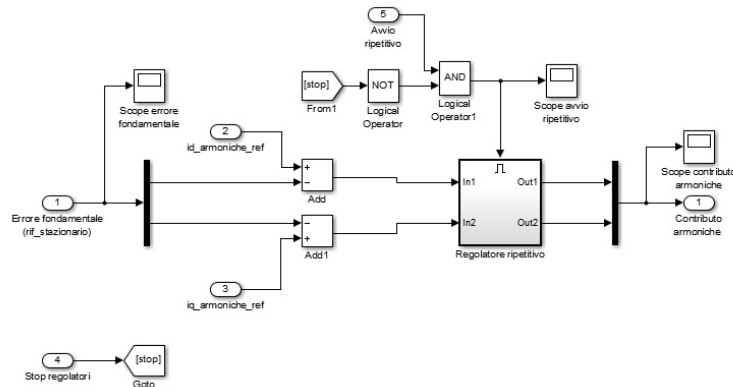
In Figura 3.21 è mostrato il sottosistema "PI\_risonante". Esso è implementato secondo le espressioni ricavate nel capitolo 2.



**Figura 3.21** Sottosistema "PI\_risonante"

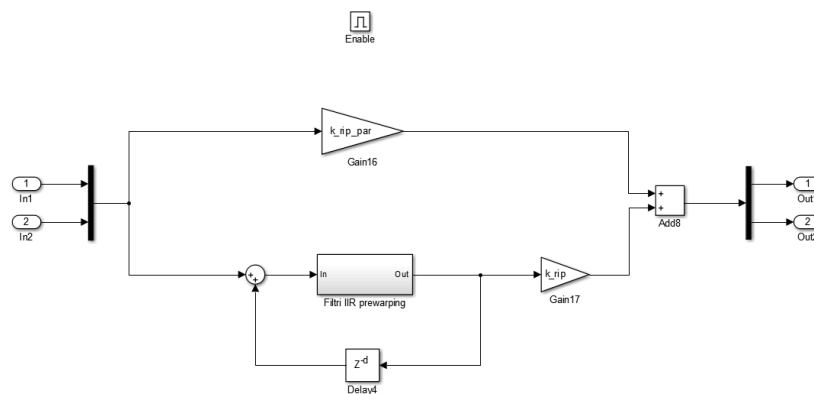
All'interno del sottosistema "Contributo controllo ripetitivo armoniche" (Figura 3.22) è implementato il regolatore ripetitivo. I riferimenti d'asse d e q delle correnti armoniche

sono confrontati con l'errore fondamentale. Il regolatore ripetitivo ha la funzione di eliminare le armoniche di corrente.



**Figura 3.22** Sottosistema “Contributo controllo ripetitivo armoniche”.

Il rischio che il regolatore ripetitivo possa essere in competizione con quello risonante sulla frequenza fondamentale è eliminato mediante la scelta dell'insieme di filtri IIR inseriti all'interno del sottosistema “Regolatore ripetitivo” (Figura 3.23).



**Figura 3.23** Sottosistema “Regolatore ripetitivo”.

Si noti che il guadagno in parallelo  $k_{rip\_par}$  è posto a zero perché è stato osservato che non influisce sulla risposta del regolatore. Inoltre la catena di retroazione positiva presenta un ritardo di 200 campioni.

I filtri IIR (Figura 3.24) sono stati implementati come mostrato nel capitolo 2. In particolare sono stati inseriti filtri IIR con prewarping con i rispettivi guadagni in serie per le armoniche di ordine 2, 3, 4, 5, 7, 9, 11, 13, 17, 19. Sono stati inseriti filtri anche per le armoniche 2, 3, 4, 9 perché durante le prove sperimentali è stato notato che esse erano presenti.

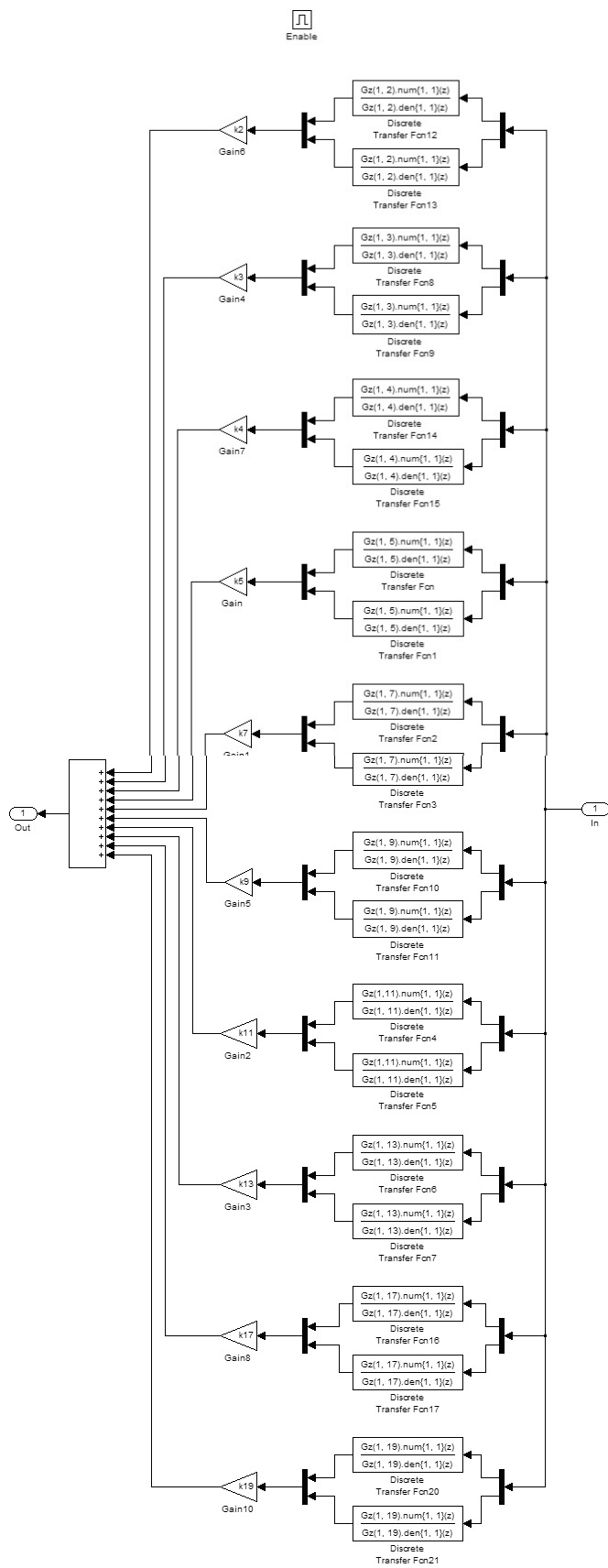


Figura 3.24 Sottosistema “Filtri IIR prewarping”.

Si affronta ora la taratura dei regolatori PI risonante e per la corrente di riferimento d'asse d. Si considera prima il regolatore PI risonante.

Il controllo della corrente è effettuato in catena chiusa usando una coppia di regolatori PI risonanti (uno per l'asse d e uno per l'asse q) con compensazioni delle forze controelettromotrici.

Si richiedono le seguenti specifiche:

- la dinamica di corrente non deve avere sovraelongazione, oppure la sovraelongazione deve essere trascurabile;
- l'errore a regime al gradino di corrente deve essere nullo;
- il tempo di assestamento della corrente deve essere il minore possibile (non deve essere presente una lunga coda di assestamento).

La funzione di trasferimento del convertitore è (approssimazione di Padè, cioè approssimazione razionale della funzione  $e^{-\frac{T_c}{2}s}$ ):

$$G_{inv} = \frac{1}{1 + \frac{T_c}{2}s} = \frac{1}{1 + \frac{1 \cdot 10^{-4}}{2}s}$$

La funzione di trasferimento delle induttanze di disaccoppiamento è:

$$G_{dis} = \frac{1}{R_{dis} + sL_{dis}} = \frac{1}{0.02585 + s \cdot 0.00235}$$

La funzione di trasferimento complessiva in catena aperta è:

$$G_{corrente} = G_{inv}G_{dis}$$

Un regolatore PI risonante può essere tarato come un normale PI e i coefficienti così ottenuti sono divisi per due.

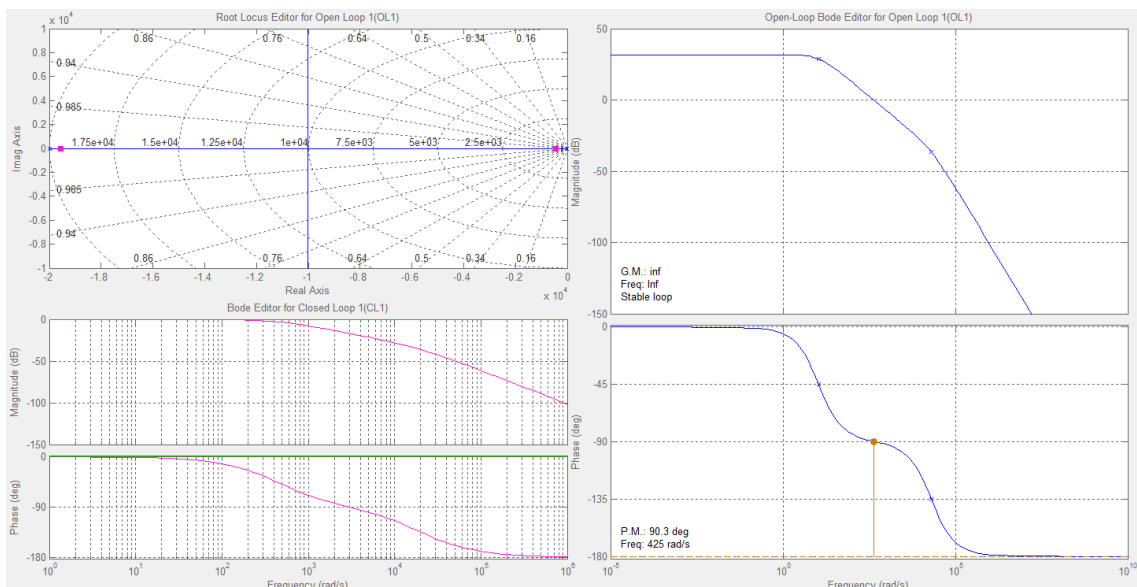
La funzione di trasferimento generica di un regolatore proporzionale-integrale può essere espressa nel modo seguente:

$$PI(s) = \frac{K_I}{s} + K_P = K_I \frac{1 + \frac{K_P}{K_I}s}{s} = K_I \frac{1 + \tau s}{s}$$

Per il progetto del regolatore PI si utilizza il Control Toolbox di Matlab. In particolare si deve digitare il comando `sisotool` nella Command Window.

Prima di procedere allo studio del regolatore, si deve caricare la funzione di trasferimento tensione→corrente  $G_{corrente}$ , presente nel Workspace di Matlab.

La funzione di trasferimento  $G_{corrente}$  è del 2° ordine (i poli corrispondono alla costante di tempo dell'inverter e alla costante di tempo elettrica dell'impedenza di disaccoppiamento). La Figura 3.25 mostra il comportamento della funzione di trasferimento  $G_{corrente}$  in esame.



**Figura 3.25** Studio della funzione di trasferimento ad anello aperto tensione→corrente  $G_{corrente}$ .

Si suppone inizialmente che il regolatore di corrente sia vuoto (cioè è solo un guadagno unitario). In primo luogo, si aggiunge al regolatore un polo nell'origine per garantire che l'errore sia nullo a regime (tasto destro del mouse, funzione Add Pole/Zero, Integrator). Il polo nell'origine però determina una riduzione della fase di  $-90^\circ$ , allora si aggiunge al regolatore lo zero (tasto destro del mouse, funzione Add Pole/Zero, Real Zero), ponendolo in cancellazione del polo elettrico delle induttanze di disaccoppiamento (la cui posizione è abbastanza nota). L'effetto utile dello zero del PI consiste in un anticipo di fase. A questo punto, l'unico grado di libertà rimasto è il guadagno del PI, che viene aumentato il più possibile, compatibilmente con il margine di fase, il quale deve essere almeno di  $75^\circ$ .

Al termine della taratura, la pulsazione critica risulta pari a  $5290 \text{ rad/s}$ , mentre il regolatore PI ha la seguente funzione di trasferimento (visualizzabile nella scheda Compensator Editor all'interno della finestra Control and Estimation Tools Manager):

$$PI_{corrente}(s) = 145.41 \frac{1 + \tau_i s}{s}$$

da cui si ricavano i guadagni del PI da usare nel modello:

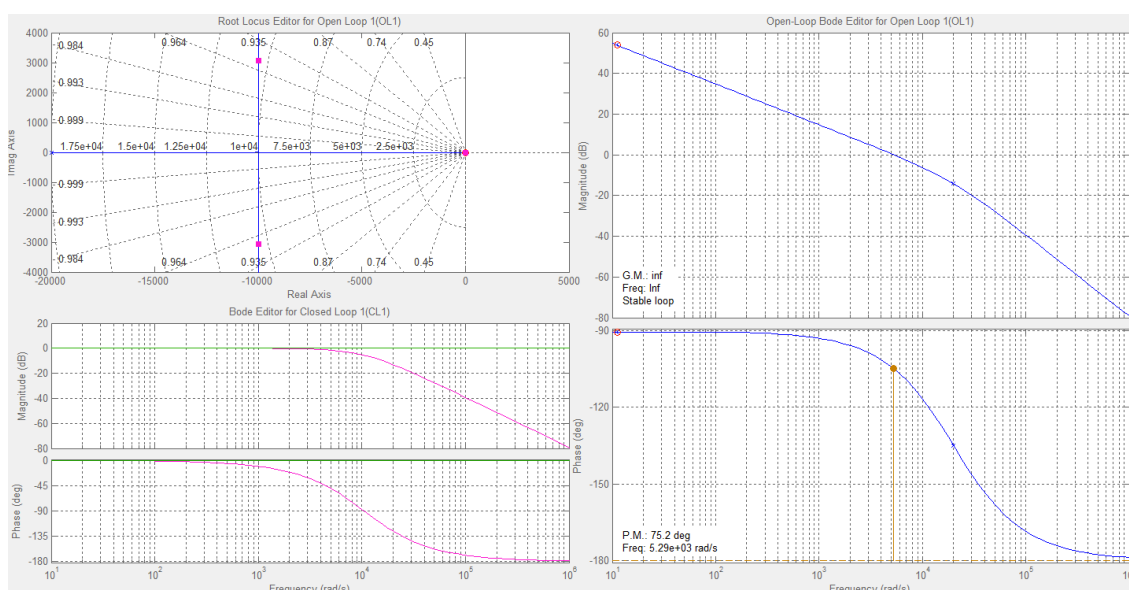
$$K_{Ii} = 145.41 \Omega,$$

$$K_{Pi} = K_{Ii} \tau_i = 12.94 \Omega,$$

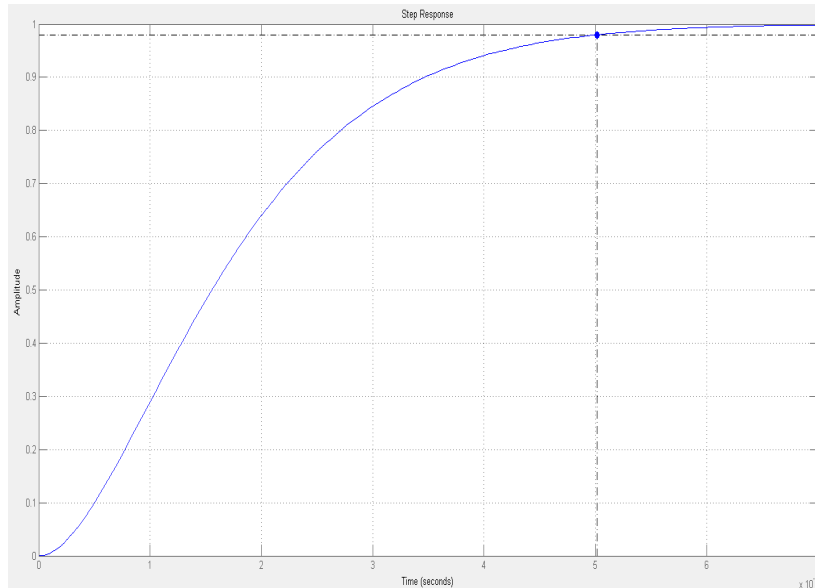
$$\text{con } \tau_i = 0.089 \text{ s}.$$

Il problema delle code di assestamento è evitato aumentando il guadagno, in modo che il polo in bassa frequenza (vicino all'origine) si avvicini molto allo zero legato alla costante di tempo del carico (impedenze di disaccoppiamento).

La Figura 3.26 mostra il comportamento della funzione di trasferimento  $G_{corrente}$  chiusa in retroazione con il regolatore PI progettato, mentre la Figura 3.27 mostra la forma d'onda della corrente a seguito di un gradino del riferimento. Tale figura è ottenuta andando nel menù Analysis... nella finestra SISO Design for SISO Design Task e selezionando Response to Step Command. In particolare nel diagramma è rappresentata la risposta ad anello chiuso del sistema considerato (tasto destro, Systems, Closed Loop r to y (blue)). Si nota come la risposta risulti essere ottimale.



**Figura 3.26** Studio della funzione di trasferimento tensione→corrente  $G_{corrente}$  con l'aggiunta del regolatore PI.



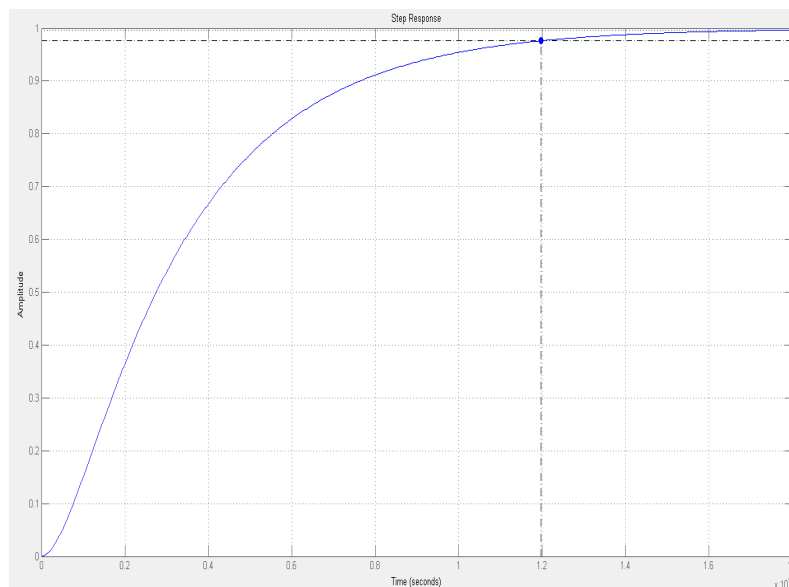
**Figura 3.27** Risposta di corrente al gradino di riferimento (tempo di assestamento (tasto destro, Characteristics, Settling Time) al 98%).

Con i guadagni definiti posti pari a:

$$K_{Pi} = 6.48 \Omega,$$

$$K_{Ii} = 72.71 \Omega$$

si ottiene la risposta al gradino di Figura 3.28.



**Figura 3.28** Risposta di corrente al gradino di riferimento (tempo di assestamento (tasto destro, Characteristics, Settling Time) al 98%).

Si tara ora il regolatore della tensione del bus DC dell'inverter.

Si utilizza un PI con anti-windup. Sia  $\omega_{ci}$  la pulsazione critica relativa all'anello di corrente precedentemente tarato. La funzione di trasferimento ad anello chiuso della regolazione di corrente può essere approssimata come:

$$G_{anello\_corrente} = \frac{1}{\left(1 + \frac{s}{\omega_{ci}}\right)} \frac{1}{1 + s \frac{T_c}{2}}.$$

Per ricavare la funzione di trasferimento complessiva dell'anello di tensione si applica il metodo delle piccole variazioni, considerando per il momento l'assenza di un eventuale carico sul bus DC del filtro attivo.

La potenza scambiata dal bus DC con la rete è esprimibile come:

$$\frac{3}{2} v_L i_{Ld} - \frac{3}{2} R i_{Ld}^2 = \frac{d}{dt} \left( \frac{1}{2} C e_{DC}^2 \right) = C e_{DC} \frac{de_{DC}}{dt}$$

dove il termine  $\frac{3}{2} R i_{Ld}^2$  rappresenta le perdite associate alla resistenza dell'impedenza di disaccoppiamento e le perdite di conduzione e di commutazione dell'inverter.

Si definisce una posizione di equilibrio per le variabili (pedice *nom*):

$$\begin{aligned} v_L &\rightarrow V_{Lnom}, \\ i_{Ld} &\rightarrow I_{Ldnom}, \\ e_{DC} &\rightarrow E_{DCnom}. \end{aligned}$$

Si riscrivono le variabili come somma del valore di equilibrio più una piccola variazione ( $v_L$  è assunta costante e pari al valore all'equilibrio  $V_{Lnom}$ ):

$$\begin{aligned} v_L &= V_{Lnom}, \\ i_{Ld} &= I_{Ldnom} + \Delta i_{Ld}, \\ e_{DC} &= E_{DCnom} + \Delta e_{DC}. \end{aligned}$$



Sostituendo nell'espressione iniziale si ottiene:

$$\begin{aligned} \frac{3}{2}V_{Lnom}(I_{Ldnom} + \Delta i_{Ld}) - \frac{3}{2}R(I_{Ldnom} + \Delta i_{Ld})^2 = \\ = C(E_{DCnom} + \Delta e_{DC}) \frac{d(E_{DCnom} + \Delta e_{DC})}{dt} \end{aligned}$$

ovvero

$$\begin{aligned} \frac{3}{2}V_{Lnom}I_{Ldnom} + \frac{3}{2}V_{Lnom}\Delta i_{Ld} - \frac{3}{2}R(I_{Ldnom}^2 + 2I_{Ldnom}\Delta i_{Ld} + \Delta i_{Ld}^2) = \\ = C(E_{DCnom} + \Delta e_{DC}) \frac{d\Delta e_{DC}}{dt}. \end{aligned}$$

È possibile fare le seguenti approssimazioni:

$$\begin{aligned} \Delta e_{DC} \frac{d\Delta e_{DC}}{dt} \cong 0, \\ \Delta i_{Ld}^2 \ll \Delta i_{Ld} \quad \Rightarrow \quad \Delta i_{Ld}^2 \cong 0 \end{aligned}$$

ottenendo:

$$\frac{3}{2}V_{Lnom}I_{Ldnom} + \frac{3}{2}V_{Lnom}\Delta i_{Ld} - \frac{3}{2}R(I_{Ldnom}^2 + 2I_{Ldnom}\Delta i_{Ld}) = CE_{DCnom} \frac{d\Delta e_{DC}}{dt}.$$

Considerando di effettuare la sostituzione delle variabili con i loro valori all'equilibrio all'interno dell'espressione iniziale del bilancio di potenza si può scrivere:

$$\frac{3}{2}V_{Lnom}I_{Ldnom} - \frac{3}{2}R\Delta i_{Ld}I_{Ldnom}^2 = 0.$$

Perciò si ha:

$$\left(\frac{3}{2}V_{Lnom}I_{Ldnom} - 3RI_{Ldnom}\right)\Delta i_{Ld} = CE_{DCnom} \frac{d\Delta e_{DC}}{dt}.$$

Ora si trascura  $3RI_{Ldnom}$ , essendo  $R = 0.0258 \Omega$ :

$$\frac{3}{2}V_{Lnom}\Delta i_{Ld} = CE_{DCnom} \frac{d\Delta e_{DC}}{dt}.$$

Essa è riscrivibile con la trasformata di Laplace come:

$$\Delta I_{Ld} = \frac{2CE_{dcnom}}{3V_{Lnom}} s \Delta E_{DC}.$$

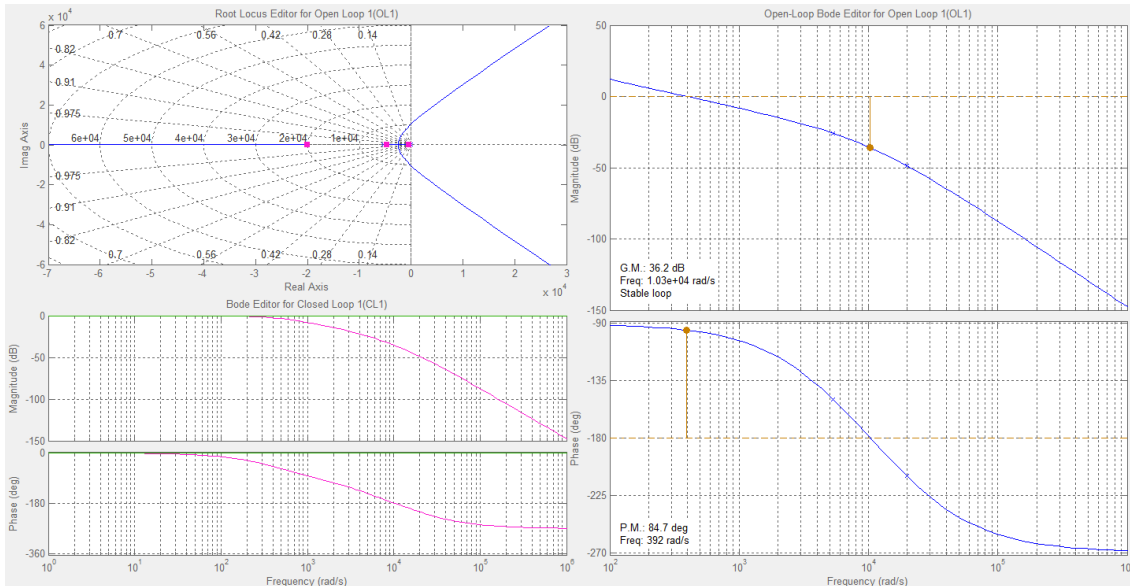
La funzione di trasferimento ad anello aperto complessiva diventa pertanto:

$$G_{tensione} = G_{anello\_corrente} \frac{3V_{Lnom}}{2CE_{dcnom}} \frac{1}{s}.$$

La taratura del regolatore PI avviene tenendo conto delle seguenti specifiche:

- la dinamica di corrente non deve avere sovraelongazione, oppure la sovraelongazione deve essere trascurabile;
- l'errore a regime al gradino di corrente deve essere nullo;
- il tempo di assestamento della corrente deve essere il minore possibile (non deve essere presente una lunga coda di assestamento).

Prima di procedere allo studio del regolatore di tensione si deve caricare la funzione di trasferimento  $G_{tensione}$ , presente nel Workspace di Matlab. Per fare ciò nella finestra Control and Estimation Tools Manager si clicca su System Data..., dopodiché si seleziona G e mediante il pulsante Browse... si seleziona la FdT che si vuole analizzare. La Figura 3.29 mostra l'andamento della funzione di trasferimento ad anello aperto  $G_{tensione}$ .



**Figura 3.29** Studio della funzione di trasferimento ad anello aperto  $G_{tensione}$ .

Per la taratura del regolatore di tensione si suppone inizialmente che il regolatore sia vuoto (cioè è solo un guadagno unitario). In primo luogo, si aggiunge al regolatore un polo nell'origine per garantire che l'errore sia nullo a regime (tasto destro del mouse, funzione Add Pole/Zero, Integrator). Il polo nell'origine però determina una riduzione della fase di  $-90^\circ$ , allora si aggiunge al regolatore lo zero (tasto destro del mouse, funzione Add Pole/Zero, Real Zero), ponendolo a bassa frequenza, almeno una o due decadi prima di  $\omega_{ci}$  (la cui posizione è abbastanza nota). L'effetto utile dello zero del PI consiste in un anticipo di fase. Lo zero ha una pulsazione di circa  $5290 \text{ rad/s}$ . A questo punto, l'unico grado di libertà rimasto è il guadagno del PI, che viene aumentato il più possibile, compatibilmente con il margine di fase, il quale deve essere almeno di  $75^\circ$ .

Al termine della taratura, la pulsazione critica risulta pari a  $10300 \text{ rad/s}$ , mentre il regolatore PI ha la seguente funzione di trasferimento (visualizzabile nella scheda Compensator Editor all'interno della finestra Control and Estimation Tools Manager):

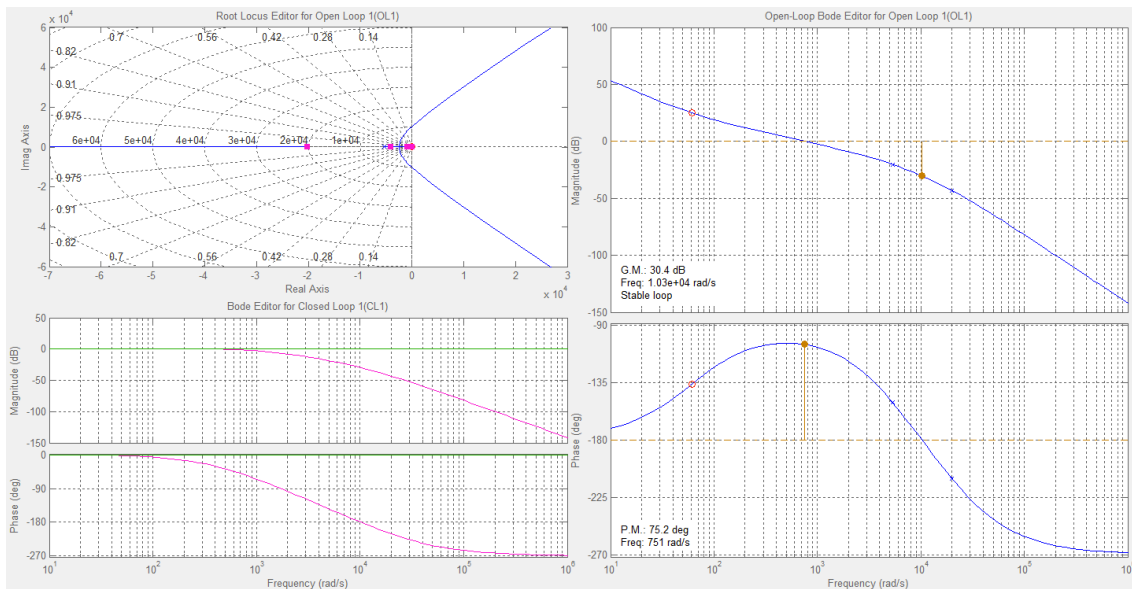
$$PI_{tensione}(s) = 117.78 \frac{1 + 0.016s}{s}$$

da cui si ricavano i guadagni del PI da usare nel modello ( $S = \text{Siemens}$ ):

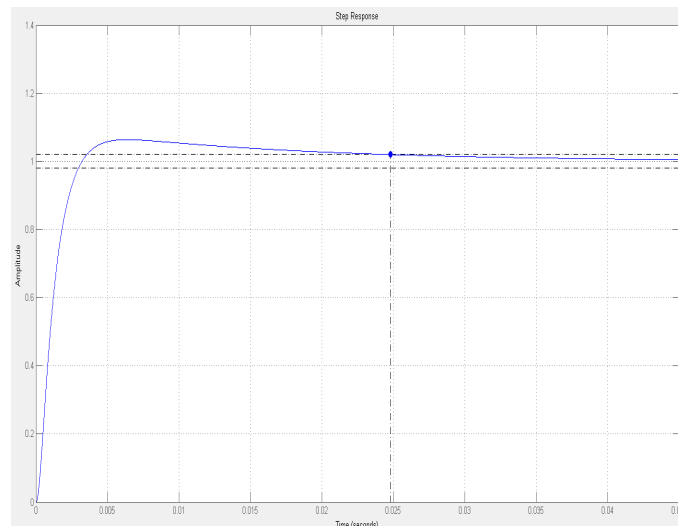
$$K_{Iv} = 117.78 S,$$

$$K_{Pv} = K_{Iv} \cdot 0.019 = 2.24 S.$$

La Figura 3.30 mostra il comportamento della funzione di trasferimento  $G_{tensione}$  chiusa in retroazione con il regolatore PI progettato, mentre la Figura 3.31 mostra la forma d'onda della corrente a seguito di un gradino del riferimento. Tale figura è ottenuta andando nel menù Analysis... nella finestra SISO Design for SISO Design Task e selezionando Response to Step Command. In particolare nel diagramma è rappresentata la risposta ad anello chiuso del sistema considerato (tasto destro, Systems, Closed Loop r to y (blue)). Si nota come la risposta risulti avere una piccola sovraelongazione. Il problema delle code di assestamento è evitato aumentando il guadagno.



**Figura 3.30** Studio della funzione di trasferimento  $G_{tensione}$  con l'aggiunta del regolatore PI.



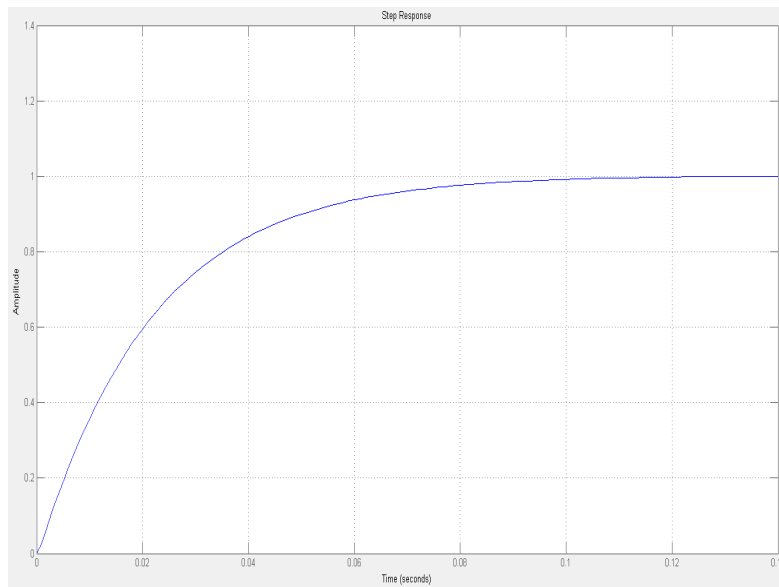
**Figura 3.31** Risposta di corrente al gradino di riferimento (tempo di assestamento (tasto destro, Characteristics, Settling Time) al 98%).

Dopo tale analisi è però stato deciso sperimentalmente di adottare i seguenti valori di guadagno proporzionale e integrale:

$$K_{pv} = 0.1 S,$$

$$K_{Iv} = 0.01 S.$$

Utilizzando ancora il comando `sisotool` è possibile visualizzare la risposta al gradino del regolatore PI con tali guadagni (Figura 3.32).



**Figura 3.32** Risposta di corrente al gradino di riferimento al 98%).

Nel caso in cui sia presente un carico sul bus DC, la corrente  $i_{Ld}$  risulta maggiore di quella necessaria solamente per mantenere caricato il bus DC. Si effettua quindi una compensazione in avanti dopo il regolatore PI con anti-windup. Si considera ad esempio un carico resistivo sul bus DC di valore  $R = 50 \Omega$ . La potenza da esso assorbita si può esprimere come:

$$P_{carico \ bus \ DC} = E_{dc} I_{dc} = \frac{E_{dc}^2}{R}.$$

La potenza proveniente dalla rete è esprimibile come:

$$P_L = \frac{3}{2} V_L i_{Ld}.$$

Si trascurano le perdite di potenza associate alla resistenza delle impedenze di disaccoppiamento e le perdite di conduzione e commutazione nell'inverter, essendo queste di piccola entità. Eguagliando le due espressioni precedenti si ricava la corrente  $i_{Ld}$  necessaria a fornire potenza al carico:

$$i_{Ld} = \frac{2 E_{dc}^2}{3 R V_L}$$

Questa quantità è sommata in uscita al regolatore PI con anti-windup.

Per quanto riguarda il regolatore ripetitivo sono stati impostati empiricamente i seguenti valori di guadagno:

$$k_{rip} = 60 \Omega,$$

$$k_{rip\_par} = 0 \Omega.$$

Si riporta lo script di Matlab "Taratura\_PI.m" utilizzato per la taratura dei regolatori:

```
%% Taratura PI

clear
close all
clc

%% Dati
% Periodo di commutazione [s]
Tc=100e-6;
% Resistenza di disaccoppiamento [Ohm]
Rdisaccoppiamento=12.95e-3+12.9e-3;
% Induttanza di disaccoppiamento [Ohm]
Ldisaccoppiamento=1.18e-3+1.17e-3;
% Capacità condensatore bus DC [F]
C=2.2e-3;

% Tensione sul bus DC nominale [V]
EDCnom=150;
% Tensione rete nominale [V]
VLnom=150/sqrt(3);

s=tf('s');

%% PI risonanti (anello di corrente)
% FdT inverter
Ginv=1/(1+0.5*Tc*s);
% FdT carico (induttanza di disaccoppiamento)
Gcarico=1/(Rdisaccoppiamento+s*Ldisaccoppiamento);
% FdT anello di corrente
```

```

Gcorrente=Ginv*Gcarico;

%% PI antiwindup riferimento id
% Pulsazione critica anello di corrente [rad/s]
wc=5340;
% FdT ad anello chiuso dell'anello di regolazione della corrente
Ganellocorrente=1/(1+s/wc)*Ginv;

% FdT anello di tensione
Gtensione=Ganellocorrente*(3*VLnom/(2*C*EDCnom))*1/s;

% Verifica con guadagni scelti
%% PI risonanti (anello di corrente)
% FdT inverter
Ginv=1/(1+0.5*Tc*s);
% FdT carico (induttanza di disaccoppiamento)
Gcarico=1/(Rdisaccoppiamento+s*Ldisaccoppiamento);
% FdT anello di corrente
Gcorrente=Ginv*Gcarico;

% FdT PI risonante
PIR=6.48+72.71*s/(s^2+(2*pi*50)^2);
PI=6.48+72.71/s;
sisotool(Gcorrente,PIR)

%% FdT complessiva
% Condensatore
Cond=1/(s*C);
PI_id=0.1+0.01/s;
Gc=PIR*Gcorrente/(1+PIR*Gcorrente);
sisotool(Gc*Cond,PI_id)

```

Si riporta lo script di Matlab “Dati\_filtro\_attivo.m” contenete i dati di simulazione per il modello Simulink:

```

%% Dati filtro attivo

clear all
close all
clc
load Filtri_IIR.mat

%% Filtro attivo
% Resistenza carico inverter [Ohm]
R_carico=50;
% Capacità condensatore bus DC [F]
C=2.2e-3;
% Tensione iniziale condensatore bus DC [V]
V_cond_iniz=0;

%% Carico Raddrizzatore
% Resistenza [Ohm]
R_raddr=60;
% Capacità [F]
C_raddr=600e-6;

%% Rete
% Frequenza rete [Hz]
f=50;
% Pulsazione rete [rad/s]

```

```

w=2*pi*f;
% Periodo di rete nominale [s]
T=20e-3;

% Ampiezza fondamentale [V]
ampiezza_rete=150/sqrt(3);
% Pendenza variac [-]
pendenza=1000;
% Ampiezza armonica [%]
ampiezza_armonica=0;
% Ordine armonica
armonica=-5;
% Fase armonica [-]
FIarmonica=5;

% Ampiezza armonica -1 [%]
ampiezza_linv=0.1;

% Resistenza rete [Ohm]
R_rete=10e-3;
% Induttanza rete [H]
L_rete=4e-3;

%% Disaccoppiamento
% Resistenza di disaccoppiamento [Ohm]
R_disaccoppiamento=2*13e-3;
% Induttanza di disaccoppiamento [H]
L_disaccoppiamento=2*1.18e-3;

%% Riferimenti
% Tensione di riferimento sul bus DC [V]
Vdc_ref=200;
% Corrente di riferimento asse q (riferimento sincrono con la rete) [A]
iq_ref=0;

% Costante di tempo del filtro su Vdc_ref [s]
tau_filtro_Vdc_ref=0.15;

%% Campionamento
% Periodo di campionamento [s]
Tc=100e-6;
% Campioni di ritardo [-]
M=round(T/Tc);

%% Regolazione asse d (idref)
% Guadagno Vdc_ref [S]
Gain_Vdc=0.1;

%% Regolatore PI antiwindup del PLL
% Guadagno proporzionale [rad/(Vs)]
kp_PLL=0.9;
% Guadagno integrale [rad/(Vs)]
ki_PLL=1000;
% Limiti di pulsazione [rad/s]
min_PLL=-1000;
max_PLL=1000;

%% Regolatore PI antiwindup (idref)
% Guadagno proporzionale [S]
kp_PI=Gain_Vdc;
% Guadagno integrale [S]
ki_PI=0.01;
% Limiti di corrente [A]
min_PI=-8;
max_PI=8;

```



```

%% Regolatore risonante
% Costante proporzionale regolatore di corrente [Ohm]
kp_ris=145.41*0.089/2;
% Costante integrale regolatore di corrente [Ohm]
ki_ris=145.41/2;

%% Regolatore ripetitivo
% Guadagno ripetitivo [Ohm]
k_rip=60;
% Guadagno ripetitivo in parallelo [Ohm]
k_rip_par=0;

% Guadagni filtri IIR ripetitivo
k2=1;
k3=1;
k4=1;
k5=1;
k7=1;
k9=0;
k11=0.3;
k13=0.1;
k17=0;
k19=0;

% Filtri IIR con Tustin con prewarping
run IIRdiscreto.m

```

Lo script “IIRdiscreto.m” serve per calcolare i coefficienti dell’espressione che rappresenta un filtro IIR. È scritto nel seguente modo:

```

% Discretizzazione di un filtro IIR con Tustin con prewarping

z=tf('z',Tc);

h=17;
BW=1000;
Apass=50;

f=50;

w0=2*pi*f*h;
Q=(f*h)/BW;
K=10^(Apass/20);
pw=tan(w0*Tc/2);

count1=1;
for count=1:1:19
    w0=2*pi*f*count;
    Q=(f*count)/BW;
    K=10^(Apass/20);
    pw=tan(w0*Tc/2);
    Gz(count1)=(pw*z^2-pw)/((K*Q*(1+pw^2)+pw)*z^2+2*K*Q*(pw^2-
1)*z+K*Q*(1+pw^2)-pw);
    count1=count1+1;
end
Gt=0;
for count=1:9
    Gt=Gt+Gz(count);
end

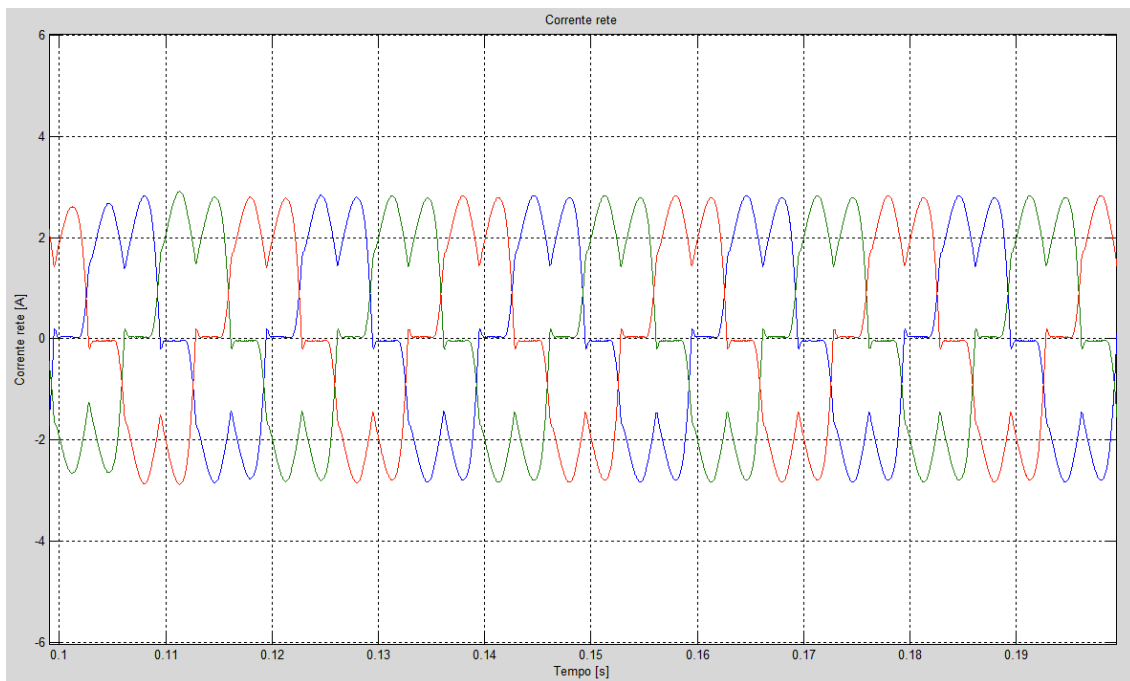
```

## 3.2 Risultati simulazioni del filtro attivo

Si riportano i risultati ottenuti mediante le simulazioni svolte in Simulink. La durata di simulazione è stata impostata a 1 s.

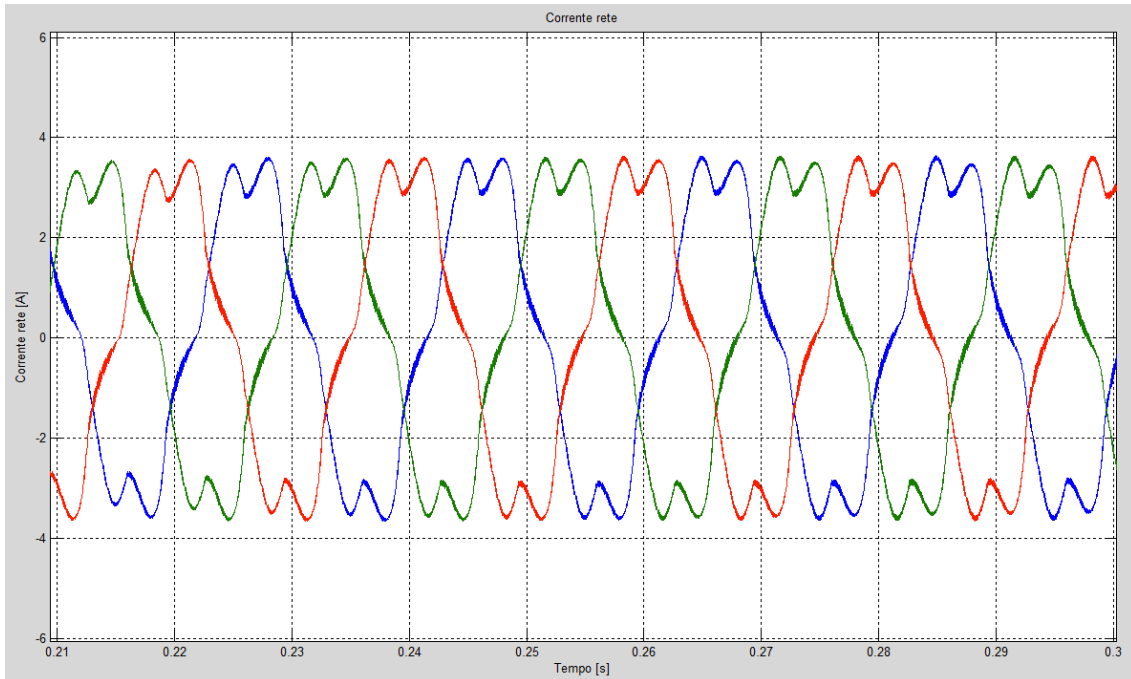
Si mostrano i risultati ottenuti per il filtro attivo.

In Figura 3.33 sono raffigurate le tre correnti di fase in rete quando il controllo non è attivo. Si nota come la forma d'onda sia quella caratteristica della corrente assorbita da un ponte raddrizzatore.



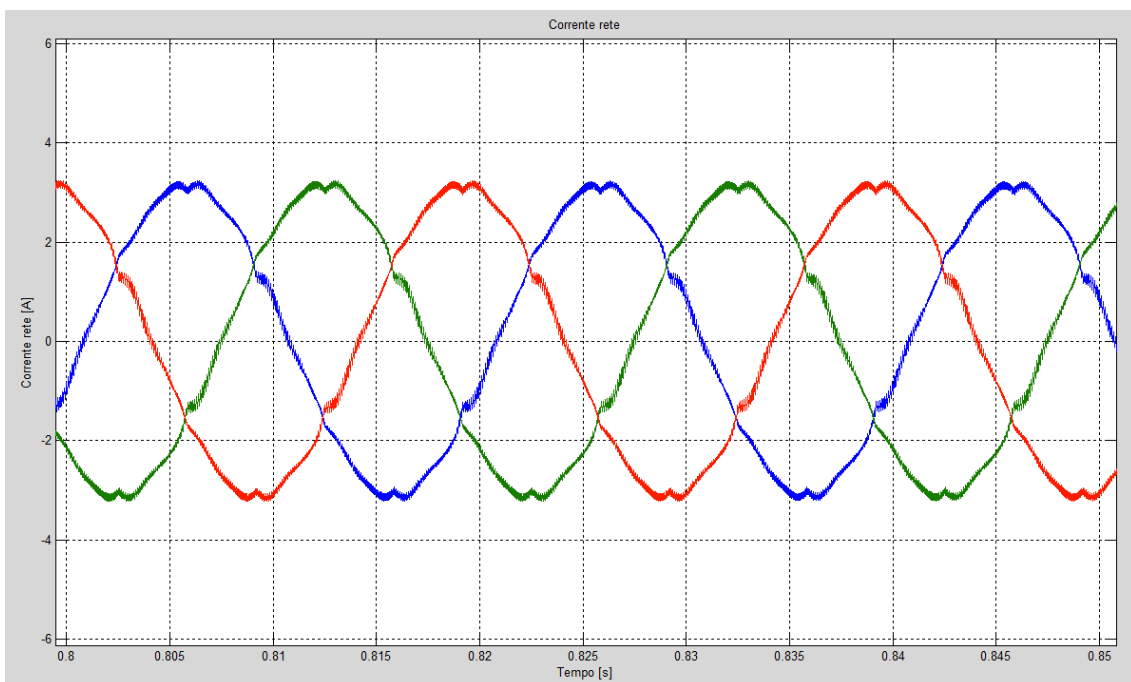
**Figura 3.33** Tre correnti di fase in rete quando il controllo non è attivo.

In Figura 3.34 sono mostrate le tre correnti di fase in rete quando è attivato il regolatore risonante. Si può osservare che la corrente è circa uguale a quella ottenuta senza controllo in quanto il regolatore risonante non agisce sulle armoniche ma solo sulla fondamentale per gestire la tensione sul bus DC dell'inverter.



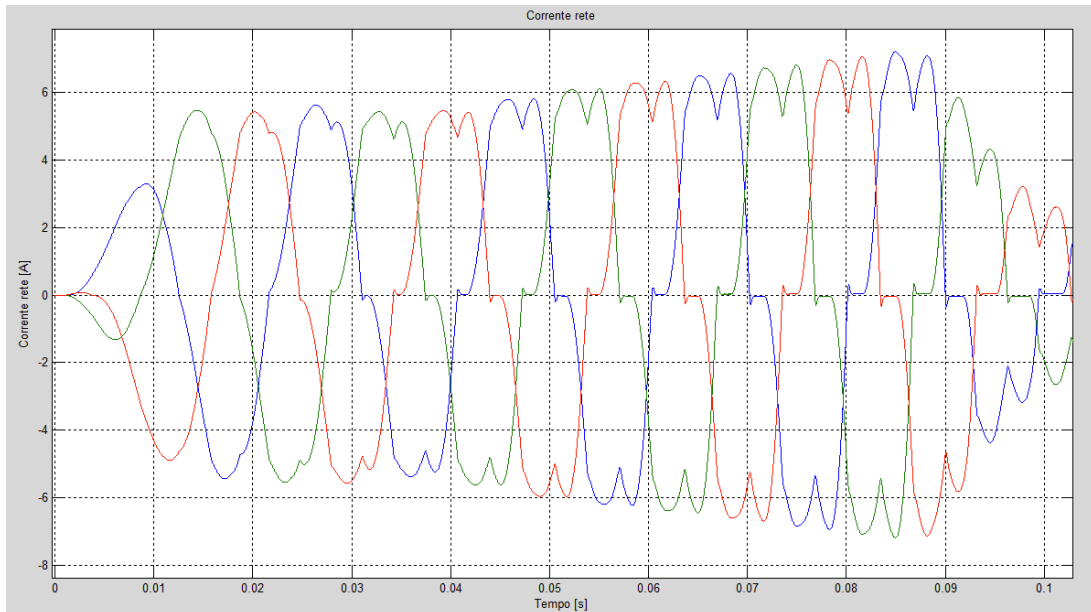
**Figura 3.34** Tre correnti di fase in rete quando è attivato il regolatore risonante.

In Figura 3.35 sono mostrate le tre correnti di fase in rete quando è attivato il regolatore ripetitivo. Si può osservare che la forma d'onda della corrente risulta notevolmente migliorata, sebbene non sia perfettamente sinusoidale.



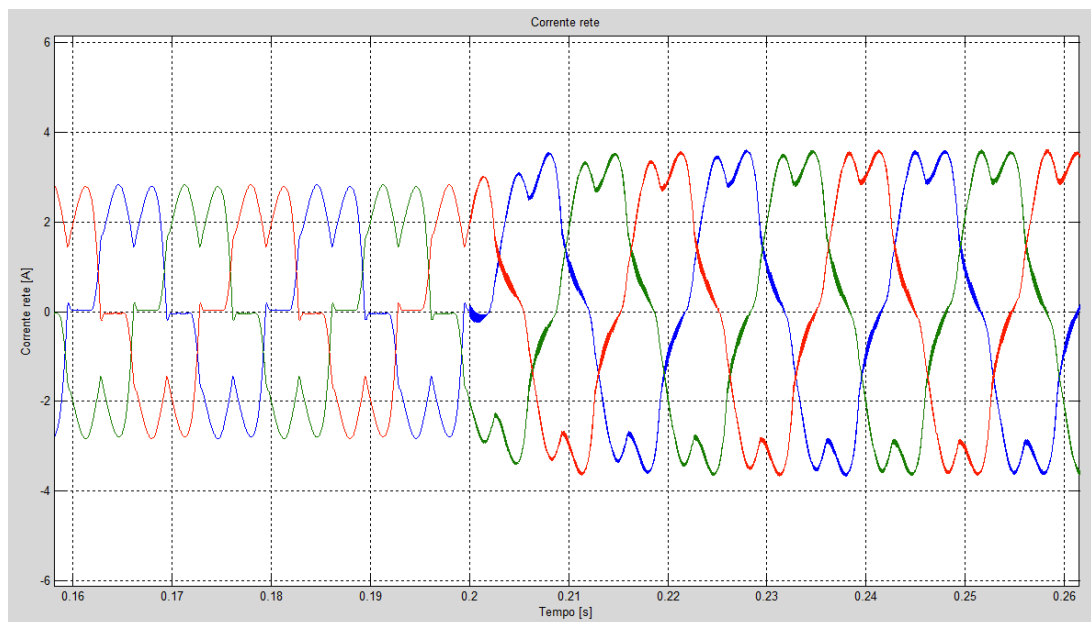
**Figura 3.35** Tre correnti di fase in rete quando è attivato il regolatore ripetitivo.

In Figura 3.36 è mostrato il transitorio iniziale di corrente che si verifica quando il controllo non è attivato e che determina la carica del condensatore sul bus DC.



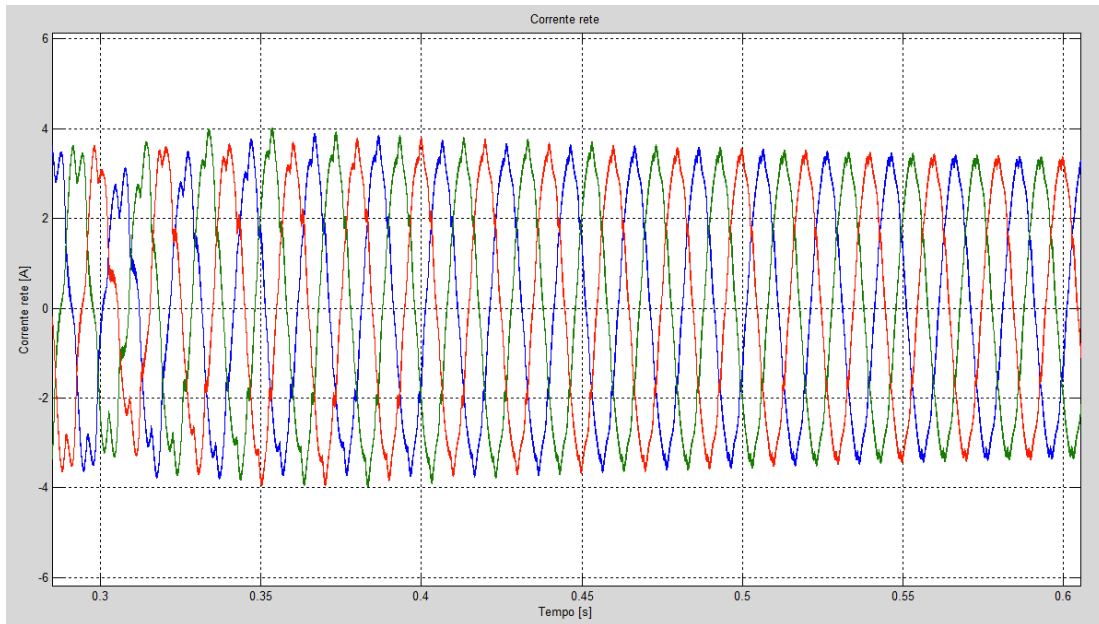
**Figura 3.36** Transitorio iniziale di corrente di fase in rete che si verifica quando il controllo non è attivato e che determina la carica del condensatore sul bus DC.

In Figura 3.37 è mostrato il transitorio di corrente che si verifica quando è attivato il regolatore risonante. In circa 30 ms esso si esaurisce. La tensione sul bus DC raggiunge il valore di riferimento.



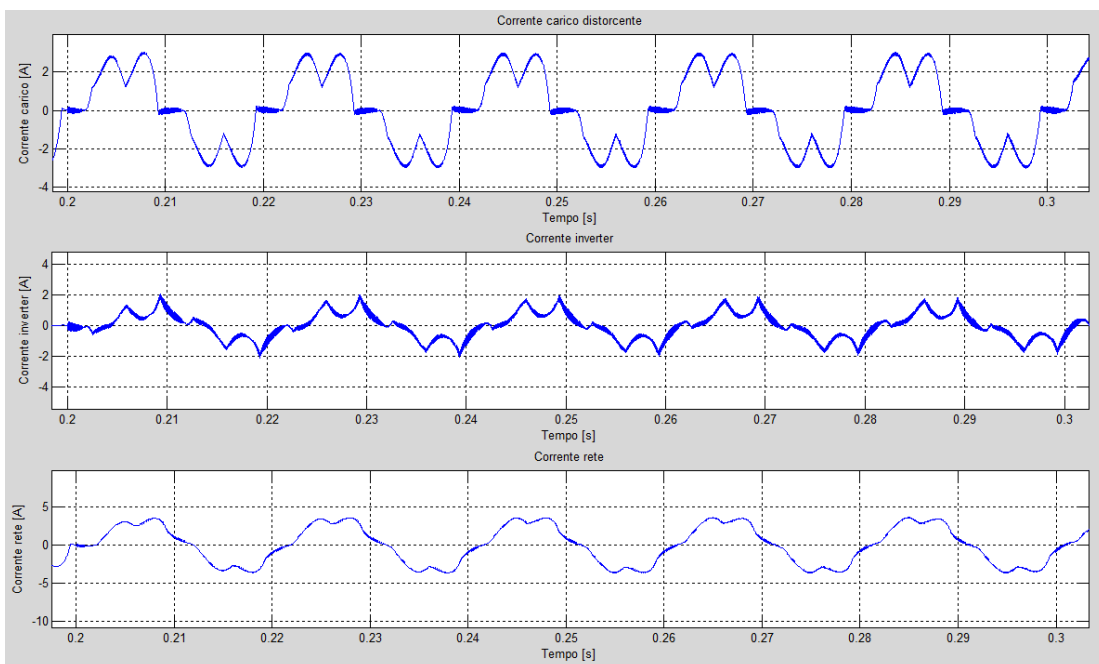
**Figura 3.37** Transitorio di corrente di fase in rete che si verifica quando è attivato il regolatore risonante.

In Figura 3.38 è mostrato il transitorio di corrente che si verifica quando è attivato il regolatore ripetitivo. Si noti che tale transitorio ha una durata di circa 300 ms.



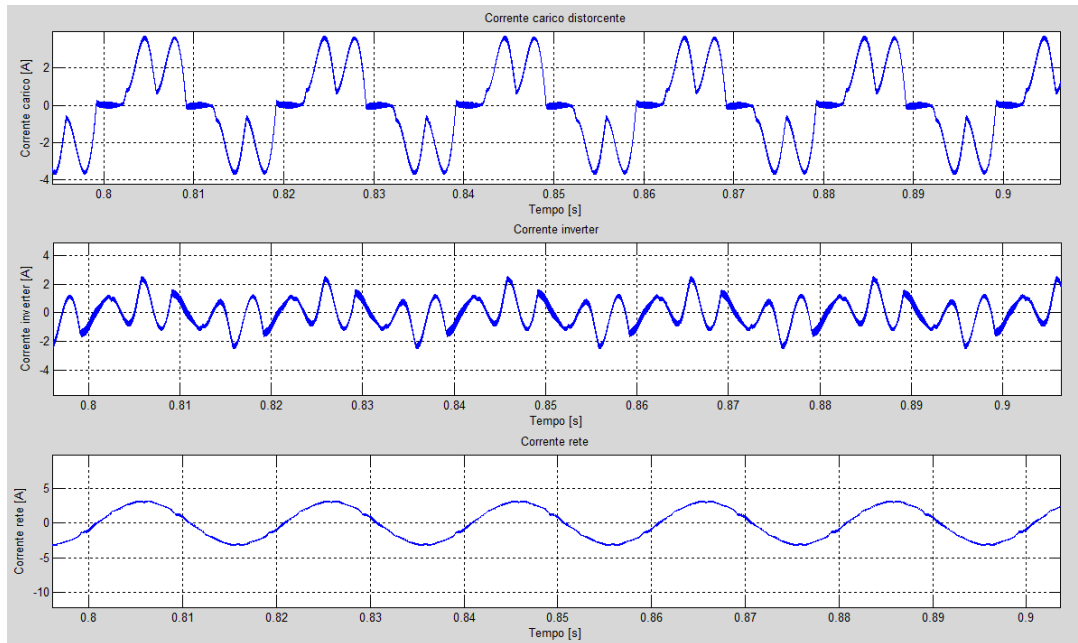
**Figura 3.38** Transitorio di corrente di fase in rete che si verifica quando è attivato il regolatore ripetitivo.

In Figura 3.39 sono mostrate le correnti di carico, di inverter e in rete presenti quando è attivo il regolatore risonante.



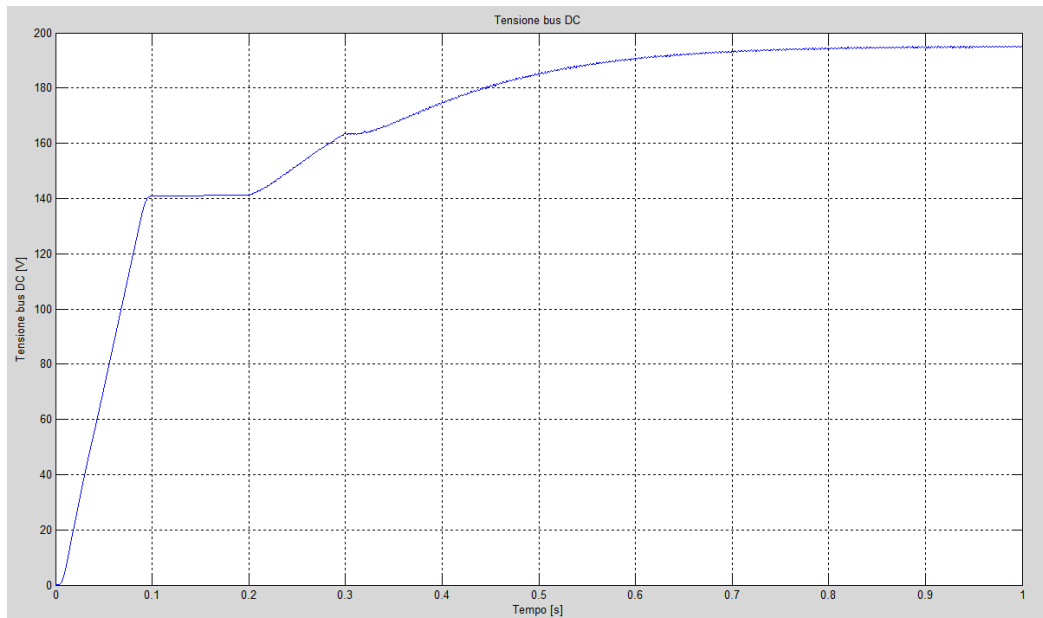
**Figura 3.39** Correnti di carico, di inverter e in rete presenti quando è attivo il regolatore risonante.

In Figura 3.40 sono mostrate le correnti di carico, di inverter e in rete presenti quando è attivo il regolatore ripetitivo.



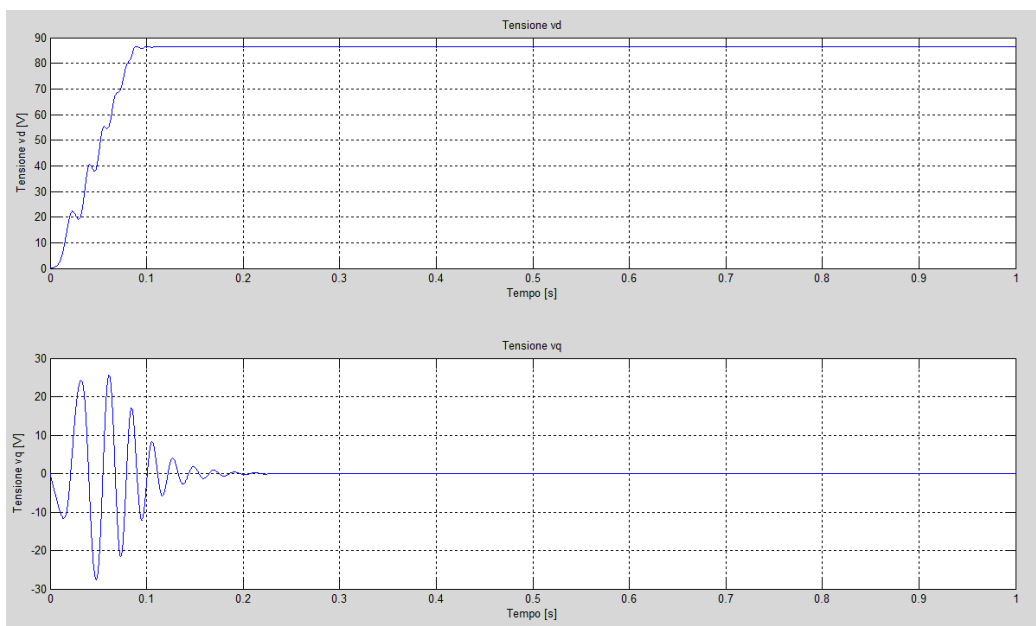
**Figura 3.40** Correnti di carico, di inverter, in rete presenti quando è attivo il regolatore ripetitivo.

In Figura 3.41 è mostrato l'andamento della tensione sul bus DC durante il tempo di simulazione di 1 s.



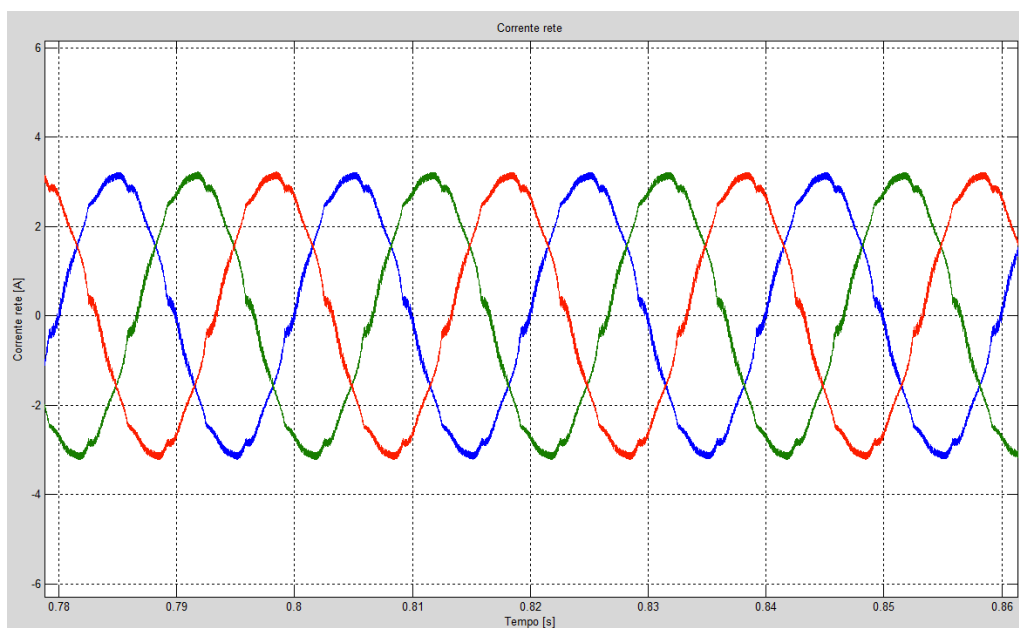
**Figura 3.41** Andamento della tensione sul bus DC durante il tempo di simulazione di 1 s.

In Figura 3.42 si mostrano gli andamenti delle componenti  $v_d$  e  $v_q$  della tensione di rete gestite dal PLL.



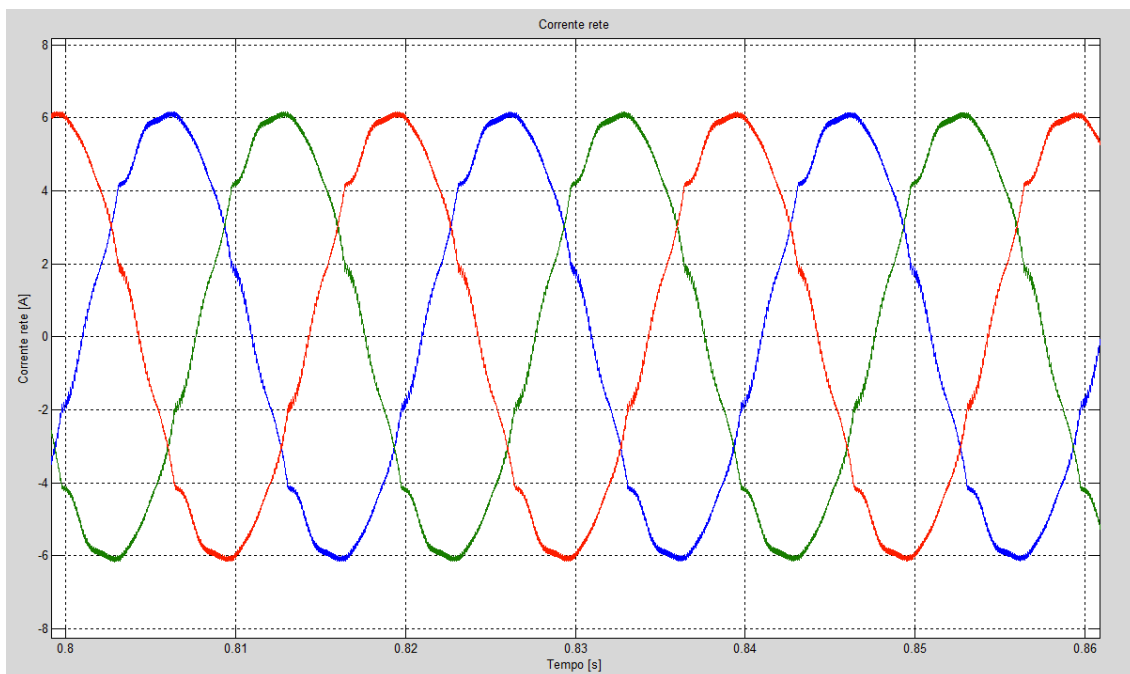
**Figura 3.42** Andamenti delle componenti  $v_d$  e  $v_q$  della tensione di rete gestite dal PLL.

In Figura 3.43 sono mostrate le tre correnti di fase in rete quando è attivato il regolatore ripetitivo ed è richiesta dal controllo una corrente d'asse q pari a  $i_q = 1 A$ . In tal modo è possibile modificare l'angolo di sfasamento fra tensione e corrente di fase in rete.



**Figura 3.43** Tre correnti di fase in rete quando è attivato il regolatore ripetitivo ed è richiesta dal controllo una corrente d'asse q pari a  $i_q = 1 A$ .

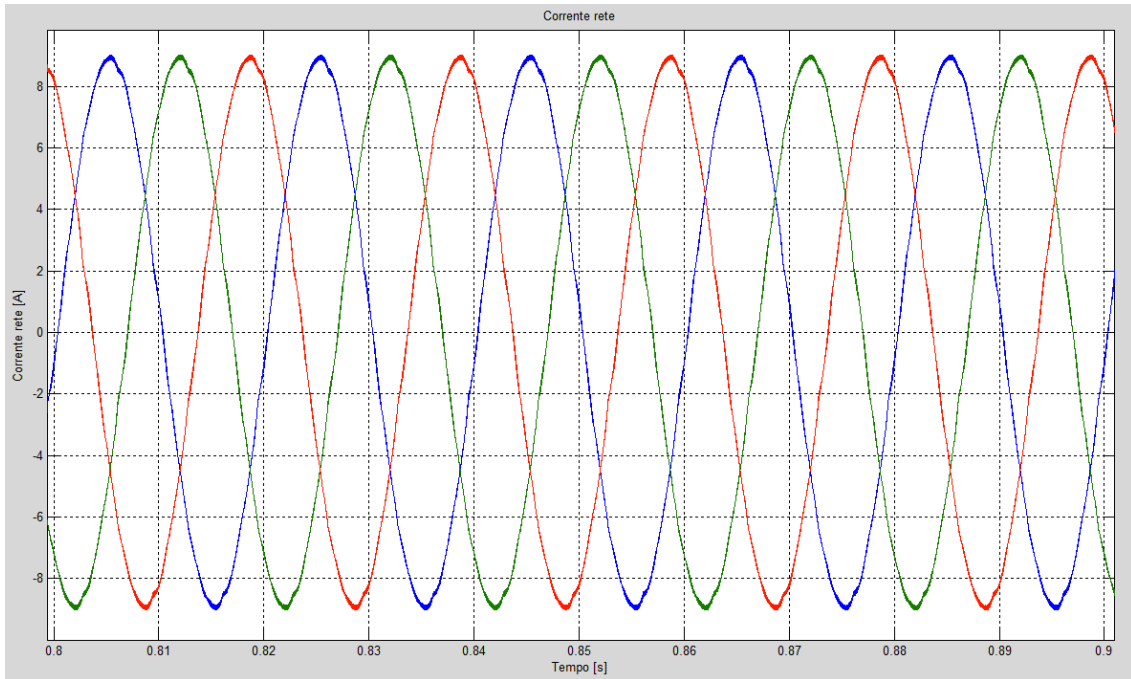
A questo punto è stata effettuata una simulazione in cui il carico alimentato dal ponte raddrizzatore non era più il parallelo di un resistore e di un condensatore ma era costituito da un carico ohmico-induttivo ideale rappresentato da un generatore di corrente costante da 5 A. In Figura 3.44 si mostrano le tre correnti di fase in rete in tali condizioni di funzionamento e con il regolatore ripetitivo attivo.



**Figura 3.44** Tre correnti di fase in rete presenti quando il carico alimentato dal ponte raddrizzatore è di tipo ohmico-induttivo ideale rappresentato da un generatore di corrente costante da 5 A. Il regolatore ripetitivo è attivo.

È stata svolta anche una simulazione in cui era inserito un resistore di resistenza pari a 50  $\Omega$  sul bus DC dell'inverter. Il carico alimentato dal ponte raddrizzatore era sempre di tipo ohmico-capacitivo. In Figura 3.45 si mostrano le tre correnti di fase in rete in tali condizioni di funzionamento e con il regolatore ripetitivo attivo. In questo caso nel sottosistema "Controllo tensione" deve essere collegato il ramo che esegue la compensazione in avanti dopo al regolatore PI con anti-windup relativo alla tensione del bus DC.





**Figura 3.45** Tre correnti di fase in rete presenti quando è inserito un resistore di resistenza pari a  $50 \Omega$  sul bus DC dell'inverter. Il regolatore ripetitivo è attivo.



## 4. Prototipazione rapida

### 4.1 Sistema dSPACE

In ingegneria del controllo difficilmente un regolatore è progettato senza svolgere simulazioni. La procedura tipica consiste nel disegnare un modello del sistema da controllare e simularlo su elaboratore elettronico. Successivamente il regolatore è aggiunto alla simulazione ed è ottimizzato.

Per interfacciarsi con il sistema dSPACE le simulazioni svolte nel presente lavoro di tesi sono realizzate in ambiente Simulink di Matlab. Il vantaggio principale di svolgere le simulazioni consiste nel fatto che il computer ha tutto il tempo necessario per compiere le operazioni previste dal sistema e dal suo controllo. Ovvero, se il modello è semplice, i risultati possono essere calcolati velocemente; se il modello è complesso, più tempo è necessario per svolgere i calcoli. Comunque, visto che non è necessario soddisfare richieste specifiche di tempo di calcolo, non è sentito il bisogno di ridurre la complessità del sistema simulato.

La situazione è diversa quando, una volta individuato il sistema di controllo desiderato mediante simulazioni, si desidera testare il regolatore sul sistema reale. Poiché il regolatore avrà bisogno di ulteriori modifiche, non è ottimale implementarlo fisicamente producendo l'hardware necessario. Quindi, bisogna connettere il sistema reale a un regolatore simulato che sia implementato in tempo reale. Tale tecnica è chiamata prototipazione rapida di controllo (RCP, Rapid Control Prototyping). La principale caratteristica di tale simulazione in tempo reale è il fatto che la simulazione deve essere svolta con la stessa velocità con cui opera il sistema reale. Quando il regolatore simulato è capace di controllare il sistema reale con le specifiche desiderate, il progetto è terminato.

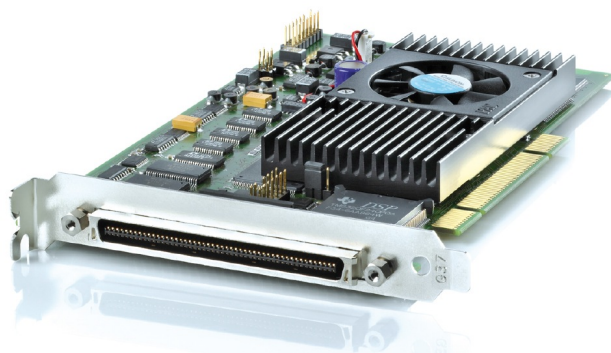
Per la verifica finale si connette il regolatore reale a un modello del sistema, il quale deve essere simulato in tempo reale. In tal modo è possibile accertare che il regolatore non contenga errori che potrebbero danneggiare il sistema reale. Tale tecnica è chiamata simulazione hardware-in-the-loop (HIL).

Sia per RCP sia per HIL la simulazione in tempo reale è molto importante. La potenza computazionale richiesta dalla simulazione in tempo reale dipende dalle caratteristiche del modello simulato: se esso contiene calcoli molto onerosi si deve avere una grande potenza computazionale per poter soddisfare i limiti di tempo di calcolo.

Per il sistema dSPACE, la Real-Time Interface (RTI/RTI-MP) permette di generare automaticamente il codice in tempo reale dalla simulazione svolta con un modello Simulink e di implementarlo su hardware in tempo reale prodotto da dSPACE. Perciò è possibile risparmiare tempo nella progettazione. Infatti, non è necessario convertire manualmente il modello Simulink in un altro linguaggio (come ad esempio il linguaggio C), non è necessario occuparsi di realizzare un programma in tempo reale o di implementare delle funzioni di input/output e non si deve implementare e memorizzare il codice in un hardware specifico come ad esempio un processore DSP (Digital Signal Processing).

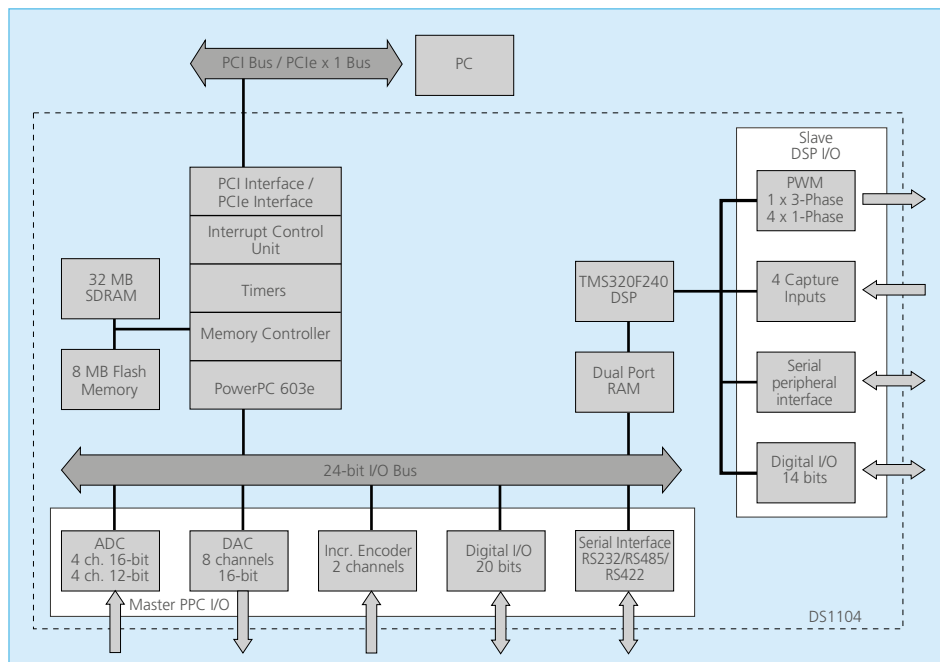
Tutte queste funzioni sono svolte da RTI. È sufficiente aggiungere i necessari blocchi dSPACE (per esempio interfaccia I/O) al modello Simulink mediante una apposita libreria che è installata nel momento della configurazione del sistema dSPACE sul computer.

L'hardware dSPACE utilizzato nel presente lavoro di tesi è costituito dalla scheda DS1104 (Figura 4.1) installata nel computer.



**Figura 4.1** Scheda dSPACE DS1104.

In Figura 4.2 è mostrato lo schema che rappresenta l'architettura della scheda e in Tabella 4.1 sono riportate le sue caratteristiche.



**Figura 4.2** Architettura scheda dSPACE DS1104.

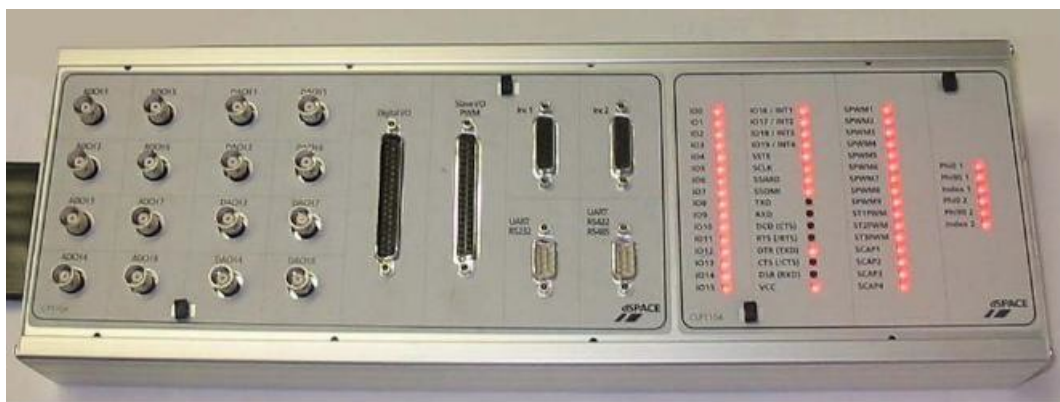
Parameter	Specification	
Processor	<ul style="list-style-type: none"> <li>■ MPC8240 processor with PPC 603e core and on-chip peripherals</li> <li>■ 64-bit floating-point processor</li> <li>■ CPU clock: 250 MHz</li> <li>■ 2 x 16 KB cache, on-chip</li> </ul>	
Memory	Global memory	■ 32 MB SDRAM
	Flash memory	■ 8 MB
Timer	4 general-purpose timers	<ul style="list-style-type: none"> <li>■ 32-bit down counter</li> <li>■ Reload by hardware</li> <li>■ 80-ns resolution</li> </ul>
	1 sampling rate timer (decrementer)	<ul style="list-style-type: none"> <li>■ 32-bit down counter</li> <li>■ Reload by software</li> <li>■ 40-ns resolution</li> </ul>
	1 time base counter	<ul style="list-style-type: none"> <li>■ 64-bit up counter</li> <li>■ 40-ns resolution</li> </ul>
Interrupt controller	<ul style="list-style-type: none"> <li>■ 5 timer interrupts</li> <li>■ 2 incremental encoder index line interrupts</li> <li>■ 1 UART interrupt</li> <li>■ 1 slave DSP interrupt</li> <li>■ 1 slave DSP PWM interrupt</li> <li>■ 5 A/D converter (end of conversion) interrupts</li> <li>■ 1 host interrupt</li> <li>■ 4 external interrupts (user interrupts)</li> </ul>	

Parameter		Specification		
A/D converter	Channels	<ul style="list-style-type: none"> <li>4 multiplexed channels equipped with one sample &amp; hold A/D converter (1x16-bit)</li> <li>4 parallel channels each equipped with one sample &amp; hold A/D converter (4x12-bit)</li> <li>Note: 5 A/D converter channels (1x16-bit and 4x12-bit) can be sampled simultaneously</li> </ul>		
	Resolution	<ul style="list-style-type: none"> <li>Multiplexed channels: 16 bit</li> <li>Parallel channels: 12 bit</li> </ul>		
	Input voltage range	<ul style="list-style-type: none"> <li>±10 V</li> </ul>		
	Conversion time	<ul style="list-style-type: none"> <li>Multiplexed channels: 2 μs<sup>1)</sup></li> <li>Parallel channels: 800 ns<sup>1)</sup></li> </ul>		
	Offset error	<ul style="list-style-type: none"> <li>±5 mV</li> </ul>		
	Gain error	<ul style="list-style-type: none"> <li>Multiplexed channels: ±0.25%</li> <li>Parallel channels: ±0.5%</li> </ul>		
	Offset drift	<ul style="list-style-type: none"> <li>40 μV/K</li> </ul>		
	Gain drift	<ul style="list-style-type: none"> <li>25 ppm/K</li> </ul>		
	Signal-to-noise ratio	<ul style="list-style-type: none"> <li>Multiplexed channels: &gt;80 dB</li> <li>Parallel channels: &gt;65 dB</li> </ul>		
D/A converter	Channels	<ul style="list-style-type: none"> <li>8 channels</li> </ul>		
	Resolution	<ul style="list-style-type: none"> <li>16-bit</li> </ul>		
	Output range	<ul style="list-style-type: none"> <li>±10 V</li> </ul>		
	Settling time	<ul style="list-style-type: none"> <li>Max. 10 μs (full-scale, accuracy ½ LSB)</li> </ul>		
	Offset error	<ul style="list-style-type: none"> <li>±1 mV</li> </ul>		
	Gain error	<ul style="list-style-type: none"> <li>±0.1%</li> </ul>		
	Offset drift	<ul style="list-style-type: none"> <li>130 μV/K</li> </ul>		
	Gain drift	<ul style="list-style-type: none"> <li>25 ppm/K</li> </ul>		
	Signal-to-noise ratio	<ul style="list-style-type: none"> <li>&gt;80 dB</li> </ul>		
	I <sub>max</sub>	<ul style="list-style-type: none"> <li>±5 mA</li> </ul>		
Digital I/O	Channels	<ul style="list-style-type: none"> <li>20-bit parallel I/O</li> <li>Single bit selectable for input or output</li> </ul>		
	Voltage range	<ul style="list-style-type: none"> <li>TTL input/output levels</li> </ul>		
	I <sub>out, max</sub>	<ul style="list-style-type: none"> <li>±5 mA</li> </ul>		
Digital incremental encoder interface	Channels	<ul style="list-style-type: none"> <li>2 independent channels</li> <li>Selectable single-ended (TTL) or differential (RS422) input (software programmable for each channel)</li> </ul>		
	Position counters	<ul style="list-style-type: none"> <li>24-bit resolution</li> <li>Max. 1.65 MHz input frequency, i.e., fourfold pulse count up to 6.6 MHz</li> <li>Counter reset or reload via software</li> </ul>		
	Sensor supply voltage	<ul style="list-style-type: none"> <li>5 V/0.5 A</li> </ul>		
Serial interface	Configuration	<ul style="list-style-type: none"> <li>Single UART (universal asynchronous receiver and transmitter) with FIFO</li> <li>PLL-driven UART for accurate baud rate selection</li> <li>RS232/RS422/RS485 compatibility</li> </ul>		
	Baud rate	<ul style="list-style-type: none"> <li>Up to 115.2 kBd (RS232)</li> <li>Up to 1 MBd (RS422/RS485)</li> </ul>		
Slave DSP	Type	<ul style="list-style-type: none"> <li>Texas Instruments TMS320F240 DSP</li> <li>16-bit fixed-point processor</li> </ul>		
	Clock rate	<ul style="list-style-type: none"> <li>20 MHz</li> </ul>		
	Memory	<ul style="list-style-type: none"> <li>64Kx16 external code memory</li> <li>28Kx16 external data memory</li> <li>4Kx16 dual-port memory for communication</li> <li>32 KB flash memory</li> </ul>		
	I/O channels <sup>1)</sup>	<ul style="list-style-type: none"> <li>10 PWM outputs</li> <li>4 capture inputs</li> <li>1 serial peripheral interface</li> </ul>		
	Input voltage range	<ul style="list-style-type: none"> <li>TTL input/output level</li> <li>A/D converter inputs: 0 ... 5 V</li> </ul>		
	Output current	<ul style="list-style-type: none"> <li>Max. ±13 mA</li> </ul>		
Host interface (requires one PCI or one PCIe x 1 slot)		<table border="1"> <tr> <td>PCI</td> <td>PCIe</td> </tr> </table>	PCI	PCIe
PCI	PCIe			

Parameter		Specification	
Physical characteristics	Physical size	■ 185 x 107 mm (7.28 x 4.2 in)	■ 220 x 111 mm (8.66 x 4.3 in)
	Ambient temperature	■ 0 ... 55 °C (32 ... 131 °F)	■ 0 ... 55 °C (32 ... 131 °F)
	Cooling	■ Active cooling by fan	■ Active cooling by fan
	Power consumption	■ 18.5 W	Please inquire
	Power supply	■ +5 V ±5%, 2.5 A ■ +12 V ±5%, 0.3 A ■ -12 V ±5%, 0.2 A	Please inquire

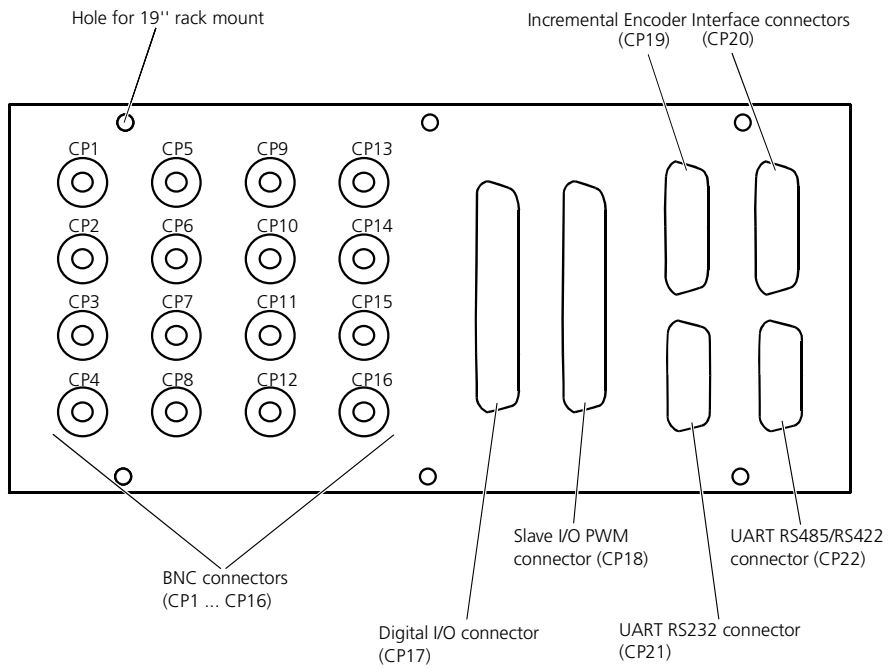
**Tabella 4.1** Caratteristiche scheda dSPACE DS1104.

La scheda DS1104 comunica all'esterno mediante il pannello connettore CP1104 (Figura 4.3), il quale permette l'acquisizione e l'invio di segnali gestiti dalla scheda. Il pannello connettore è provvisto di sedici connettori BNC (otto relativi ai canali ADC e otto ai canali DAC), di un connettore sub-D a 37 pin (Digital I/O Connector), di un secondo connettore sub-D a 37 pin (Slave I/O PWM Connector) per i segnali di modulazione PWM, di due connettori sub-D a 15 pin (Incremental Encoder Interface Connectors) per l'utilizzo di due encoder incrementali, di due connettori sub-D a 9 pin (UART RS232 e UART RS485/RS422 Connectors) che permettono la comunicazione con dispositivi esterni (UART significa Universal Asynchronous Receiver and Transmitter) e di 54 led indicanti lo stato dei segnali digitali. I dispositivi utilizzati durante le prove possono quindi essere facilmente collegati e scollegati.



**Figura 4.2** Pannello connettore CP1104.

In Figura 4.3 si mostra una semplice schematizzazione degli elementi costituenti il pannello connettore. Per informazioni più dettagliate si rimanda ai manuali e cataloghi dSPACE [31].

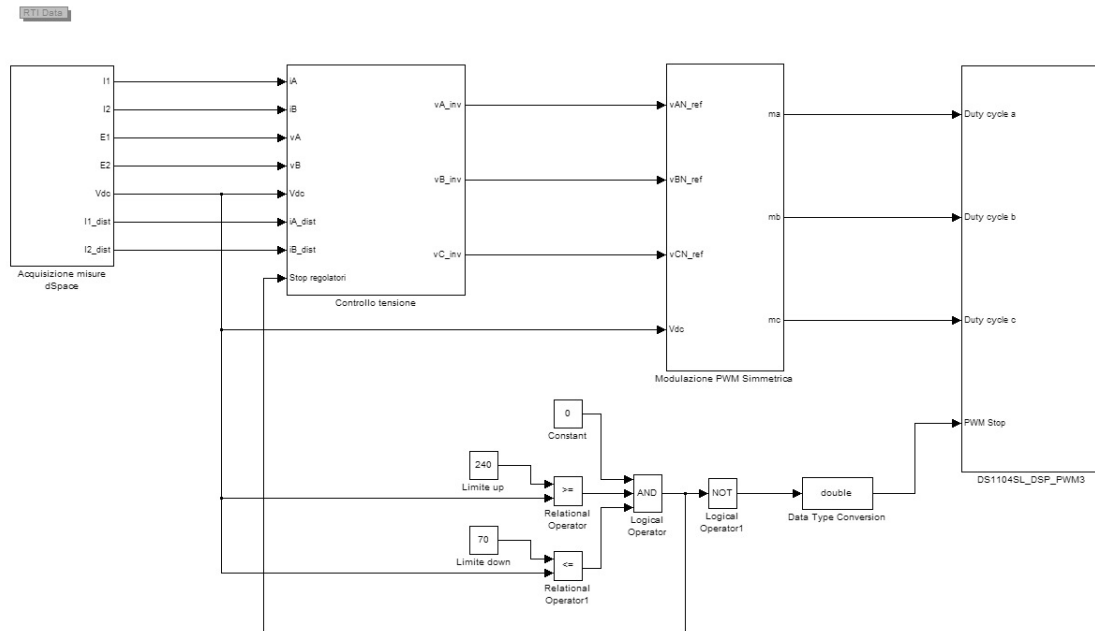


**Figura 4.3** Schematizzazione elementi del pannello connettore CP1104.



## 4.2 Modello Simulink per scheda dSPACE

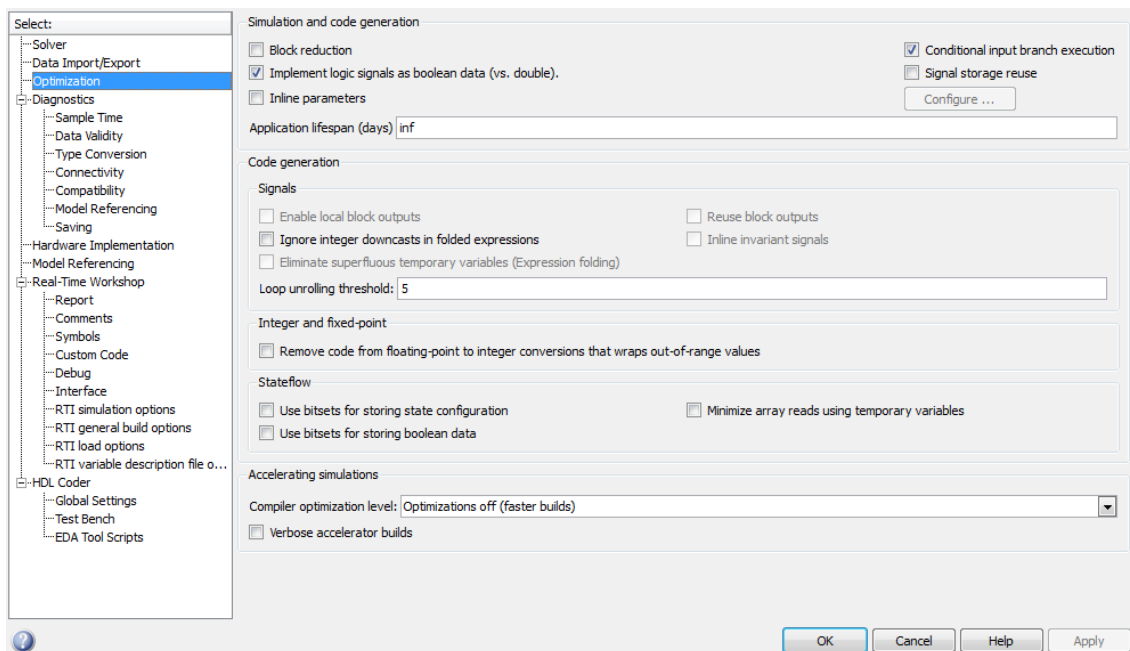
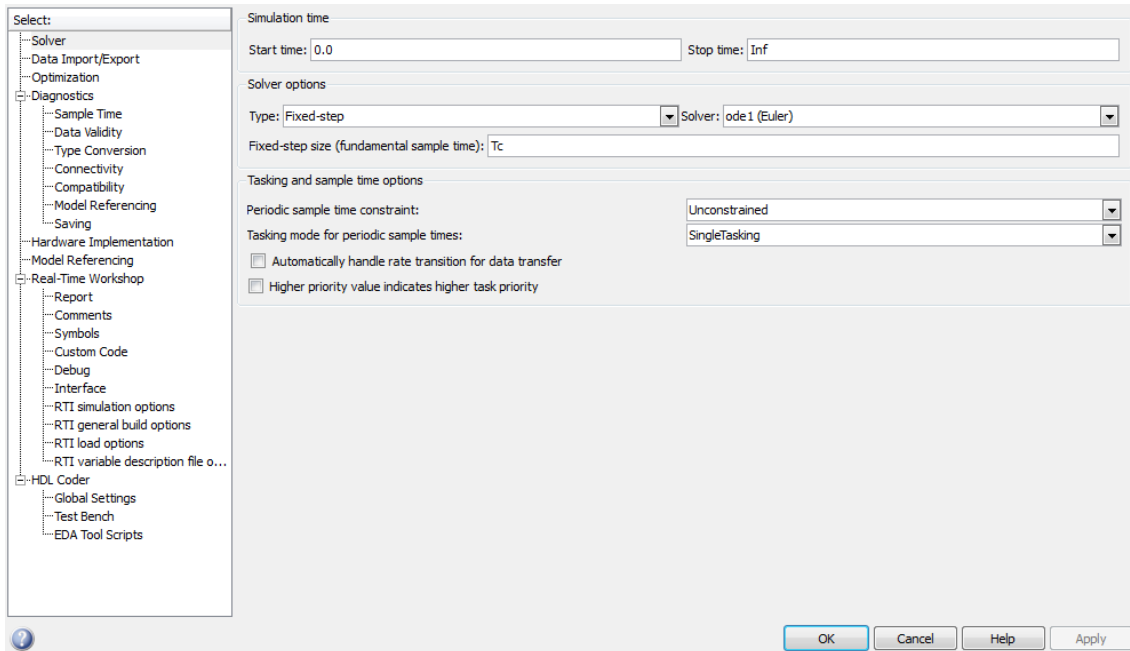
Si presenta ora lo schema Simulink realizzato per potersi interfacciare correttamente con il sistema dSPACE (Figura 4.3).



**Figura 4.3** Modello Simulink per interfacciarsi con scheda dSPACE DS1104.

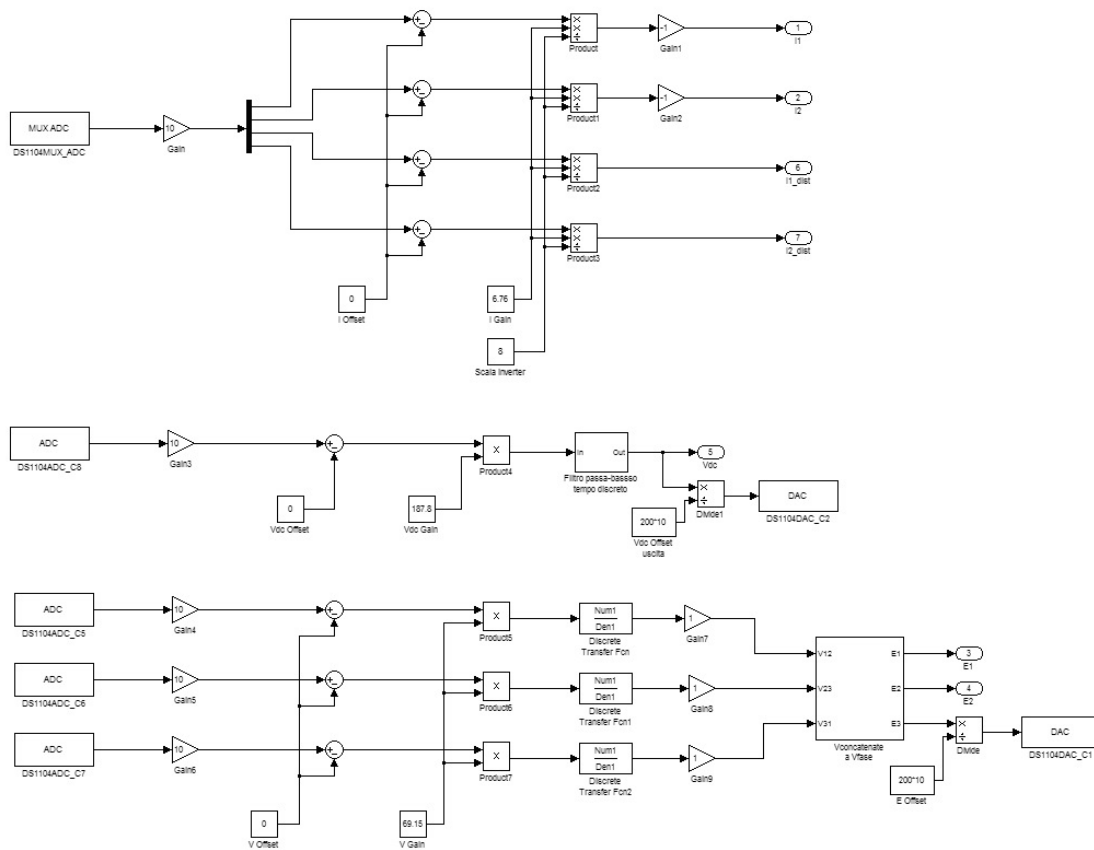
Innanzitutto è necessario modificare i parametri di configurazione dello schema andando in Simulation/Model Configuration Parameters e modificando le impostazioni nelle schede Solver e Optimization (Figura 4.4), e selezionando la scheda hardware di destinazione rti1104.tlc in Real-Time Workshop. Si noti che il modello deve essere impostato con metodo di integrazione a passo fisso (Fixed-step) e non si deve utilizzare l'opzione Block reduction.

È opportuno inoltre evitare loop algebrici in quanto non è noto a priori come il programma li risolva. Nel caso in cui essi siano presenti si deve utilizzare il blocco "Memory" sulla retroazione in modo tale che essa si riferisca sempre al passo di integrazione precedente.



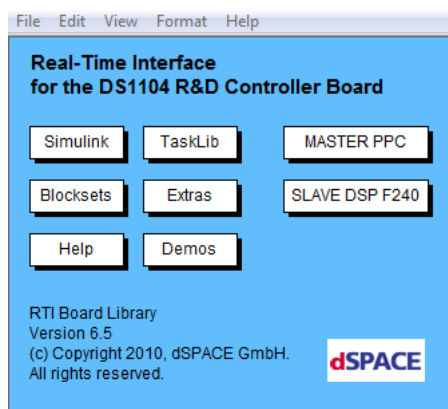
**Figura 4.4** Impostazioni da inserire nelle schede Solver e Optimization nel Model Configuration Parameters.

Lo schema generale presenta il sottosistema “Acquisizione misure dSpace” (Figura 4.5), il quale permette di acquisire e mandare in uscita segnali a determinati pin del pannello connettore.



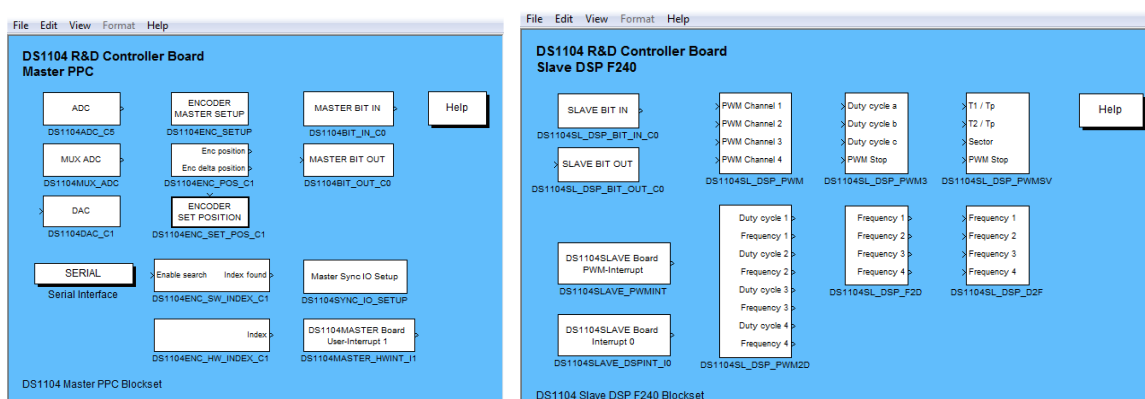
**Figura 4.5** Sottosistema “Acquisizione misure dSpace”.

Tale sottosistema acquisisce le misure di correnti di inverter, correnti distorte sul carico, tensione del bus DC dell’inverter e tensioni concatenate. Per l’acquisizione e l’invio dei segnali viene utilizzata una libreria di simboli fornita assieme all’hardware, denominata RTI (Real Time Interface). Si può accedere ad essa dalla classica libreria di Simulink o digitando nella Command Window di Matlab il comando `rti1104`. Così facendo apparirà la finestra di dialogo riportata in Figura 4.6.



**Figura 4.6** Finestra di dialogo della libreria RTI.

Da tale finestra è possibile avere accesso ai sottomenù MASTER PPC o SLAVE DSP F240 della libreria RTI. In essi sono presenti i principali blocchi utilizzati nel modello dello schema di controllo e riportati in Figura 4.7.



**Figura 4.7** Sottomenù MASTER PPC (a sinistra) e SLAVE DSP F240 (a destra)

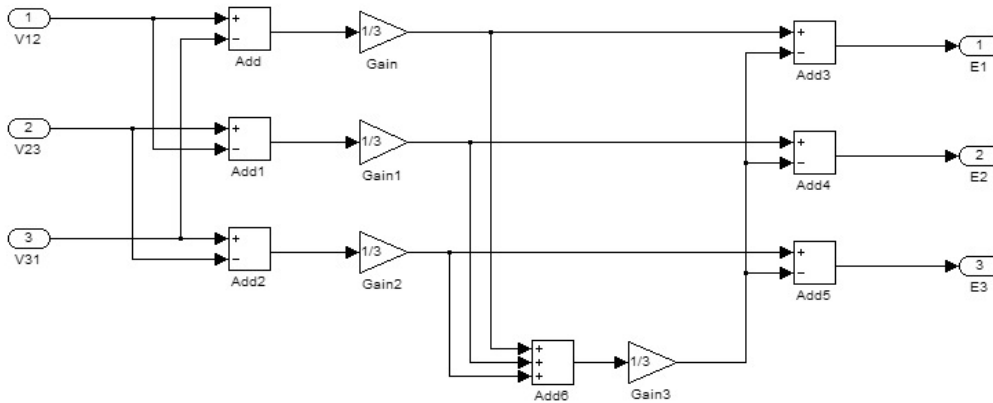
Come è possibile osservare dallo schema del blocco “Acquisizione misure dSpace”, l’acquisizione dei segnali viene gestita dai blocchi che rappresentano i canali analogico-digitale del pannello connettore. In particolare si utilizza il blocco “DS1104MUX\_ADC” che accetta in ingresso quattro segnali con tensione compresa tra  $-10\text{ V}$  e  $+10\text{ V}$  e fornisce in uscita la lettura dei primi quattro canali tramite un output che varia tra  $-1$  e  $+1$ . La sua uscita è unica e dovrà essere successivamente demuxata. Per gli altri quattro canali di acquisizione da gestire si utilizza il blocco “DS1104ADC\_Cx” che differisce dal precedente in quanto permette la lettura singola di uno tra i quattro canali analogico-digitali rimanenti. Gli ingressi fisici dei canali in questione sono facilmente distinguibili tra i connettori BNC presenti sul pannello connettore CP1104.

L’invio di segnali in uscita verso il pannello connettore CP1104 è invece realizzato tramite i blocchi “DS1104DAC\_Cx”. Questi canali di conversione digitale-analogica funzionano in modo analogo a quelli precedentemente descritti: a fronte di un segnale in ingresso al blocco Simulink compreso tra  $-1$  e  $+1$ , l’output analogico che si ottiene in uscita dal connettore hardware va da  $-10\text{ V}$  a  $+10\text{ V}$ . Questi blocchi sono stati utilizzati per mandare in uscita i segnali di tensione del bus DC e di tensione di fase.

Le tensioni di fase sono state calcolate col sottosistema “Vconcatenate a Vfase” (Figura 4.8) secondo la seguente espressione (valida per la fase 1):

$$E_1 = \frac{1}{3}(V_{12} - V_{31}) - \frac{1}{3}(V_{12} + V_{23} + V_{31}).$$

Il secondo termine serve per eliminare la componente omopolare delle tensioni concatenate.



**Figura 4.8** Sottosistema “Vconcatenate a Vfase”.

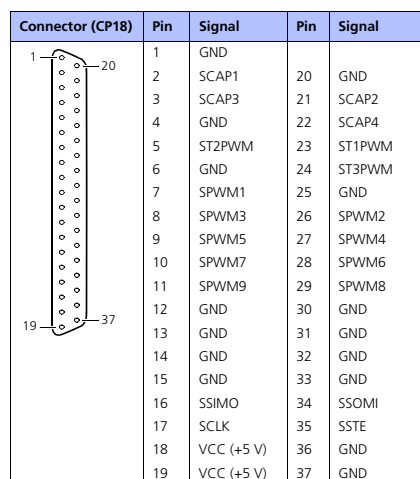
Tutti i segnali acquisiti sono moltiplicati per 10 per considerare le caratteristiche proprie dei canali indicate in precedenza e sono stati trattati per eliminare eventuali offset di misura e per tenere in considerazione i guadagni delle schede di misura utilizzate nel banco prove. Gli offset e i guadagni sono stati impostati durante prove preliminari di taratura. Tali prove sono state svolte collegando un generatore di corrente continua alla scheda di acquisizione e confrontando il valore in ingresso indicato nel display dello strumento con quello rilevato dalla scheda dSPACE e visualizzato tramite ControlDesk (per una descrizione di tale programma vedere il sotto capitolo 4.3). Quando si impone una corrente nulla è possibile leggere l’offset; quando si impone una corrente non nulla è possibile regolare il guadagno. Inoltre, i segnali di tensione sono stati opportunamente filtrati: la misura della tensione del bus DC è stata filtrata con un filtro passa-basso con costante di tempo pari a  $0.318 \cdot 10^{-3} s$  e le tre misure delle tensioni concatenate sono state filtrate con filtri IIR tarati sulla frequenza fondamentale a 50 Hz.

I segnali mandati in uscita con i blocchi digitale-analogico sono prima divisi per 200 per simulare lo stesso rapporto di reali sonde di tensione utilizzate nelle prove a banco e sono divise anche per 10 per considerare il rapporto proprio del canale BNC.

Per quanto riguarda l’invio dei segnali per la modulazione dell’inverter, come si può osservare dalla Figura 4.3, è stato utilizzato il blocco “DS1104SL\_DSP\_PWM3”, il

quale genera direttamente i tre duty cycle della modulazione PWM per il sistema trifase da inviare ai gate degli interruttori statici. Inoltre è presente un quarto ingresso che funge da segnale di stop in grado di interrompere tempestivamente il funzionamento dell'hardware. Il segnale di stop può essere fornito manualmente oppure è creato in automatico qualora la tensione del bus DC dovesse scendere al di sotto dei 70 V o dovesse salire oltre i 240 V.

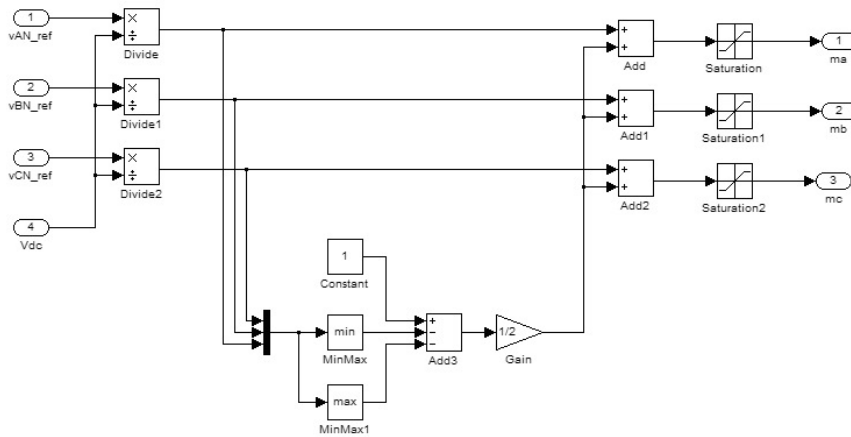
In Figura 4.9 è mostrato lo schema dello Slave I/O PWM Connector a 37 pin *DS1104SL\_DSP\_PWM3* (CP18), mediante il quale è possibile inviare i segnali di controllo al convertitore elettronico. In particolare i pin utilizzati dal blocco “DS1104SL\_DSP\_PWM3” sono SPWM1, SPWM3, SPWM5 corrispondenti ai segnali non invertiti, e SPWM2, SPWM4, SPWM6 corrispondenti ai segnali invertiti.



Connector (CP18)	Pin	Signal	Pin	Signal
	1	GND	20	GND
	2	SCAP1	21	SCAP2
	3	SCAP3	22	SCAP4
	4	GND	23	ST1PWM
	5	ST2PWM	24	ST3PWM
	6	GND	25	GND
	7	SPWM1	26	SPWM2
	8	SPWM3	27	SPWM4
	9	SPWM5	28	SPWM6
	10	SPWM7	29	SPWM8
	11	SPWM9	30	GND
	12	GND	31	GND
	13	GND	32	GND
	14	GND	33	GND
	15	GND	34	SSOMI
	16	SSIMO	35	SSTE
	17	SCLK	36	GND
	18	VCC (+5 V)	37	GND
	19	VCC (+5 V)		

**Figura 4.9** Pinout dello Slave I/O PWM Connector a 37 pin *DS1104SL\_DSP\_PWM3* (CP18).

Le modulanti sono fornite all'inverter tramite il sottosistema “Modulazione PWM Simmetrica” (Figura 4.10). Il calcolo della modulazione è stato semplificato rispetto al modello Simulink per poter ridurre il carico computazionale. Per ogni fase è presente una saturazione compresa tra 0 e 1.



**Figura 4.10** Sottosistema “Modulazione PWM Simmetrica”.

Il sottosistema più importante è quello chiamato “Controllo tensione” (Figura 4.11). Esso riceve in ingresso i segnali misurati di correnti e tensioni e il segnale di stop funzionamento dei regolatori e fornisce i riferimenti delle tensioni di fase per l’inverter. Lo schema di tale sottosistema è sostanzialmente identico a quello utilizzato nel modello di simulazione con alcune modifiche necessarie per ridurre il tempo di calcolo impiegato dalla scheda dSPACE.

Nelle figure successive (Figure 4.12, 4.13, 4.14, 4.15, 4.16, 4.17) si riportano i vari sottosistemi all’interno di “Controllo tensione” per darne una visualizzazione grafica. È da notare che sono stati eliminati i comandi di “Enable” in quanto non necessari e visto che comportano un maggiore carico computazionale.

Si noti che il cambiamento maggiore è stato applicato all’implementazione del regolatore risonante. Le espressioni che lo descrivono sono state scritte all’interno di una Embedded MATLAB Function che prende in ingresso i termini di seno e coseno calcolati una sola volta. Esse si ricavano da  $R_{tp}^1(z) = \frac{\sin(\omega_0 T_c)(1-z^{-2})}{2\omega_0(1-2\cos(\omega_0 T_c)z^{-1}+z^{-2})}$ , ottenendo:

$$out[k] = \frac{\sin(\omega_0 T_c)(in[k] - in[k - 2])}{2\omega_0} + 2\cos(\omega_0 T_c)out[k - 1] - out[k - 2]$$

dove  $k$  indica il  $k$ -esimo istante di discretizzazione e  $in$  e  $out$  indicano l’ingresso e l’uscita del blocco.

Il codice dell' Embedded MATLAB Function per il regolatore risonante è il seguente:

```
function out = fcn(in,A,B,stop)
% Regolatore PI risonante.
% Discretizzazione di Tustin con prewarping.

persistent outp
persistent outpp
persistent inp
persistent inpp

w=2*pi*50;
if (isempty(outp) || stop==0)
    outp=0;
    outpp=0;
    inp=0;
    inpp=0;
    out=0;
else
    out=A/(2*w)*(in-inpp)+2*B*outp-outpp;
    outpp=outp;
    out=out;
    inpp=inp;
    inp=in;
end
```

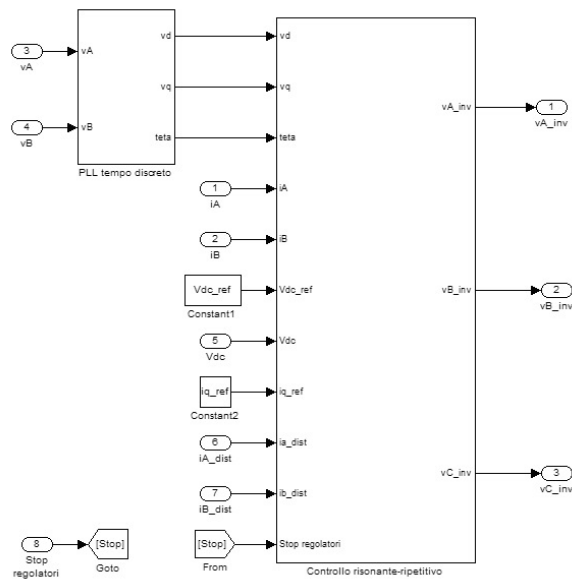


Figura 4.11 Sottosistema "Controllo tensione".



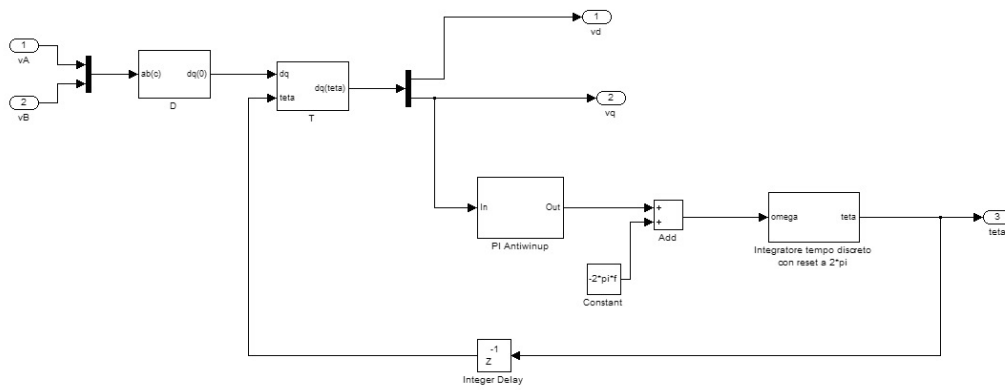


Figura 4.12 Sottosistema “PLL tempo discreto”.

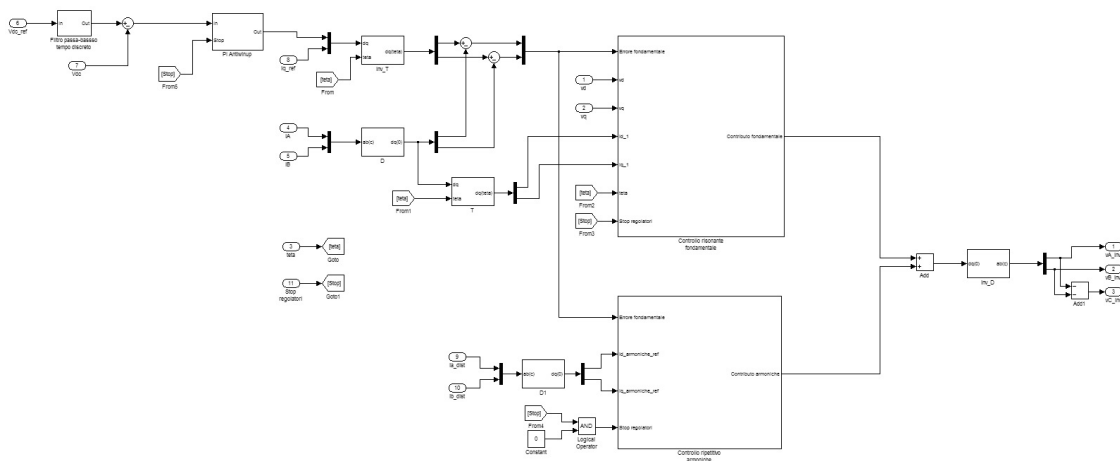


Figura 4.13 Sottosistema “Controllo risonante-ripetitivo”.

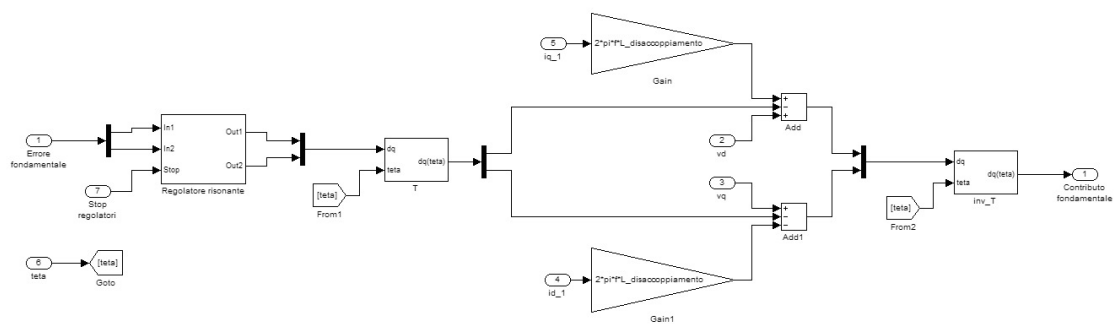
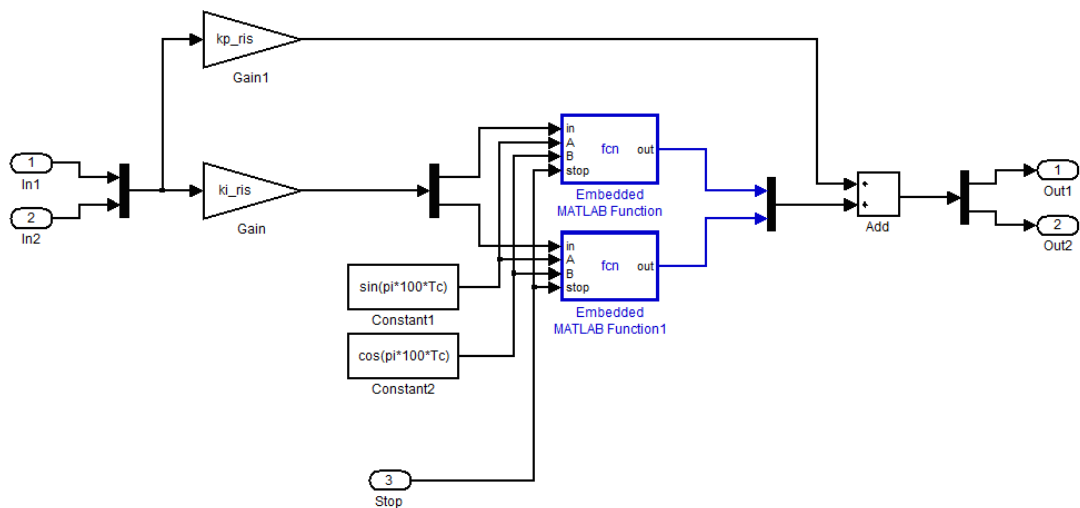
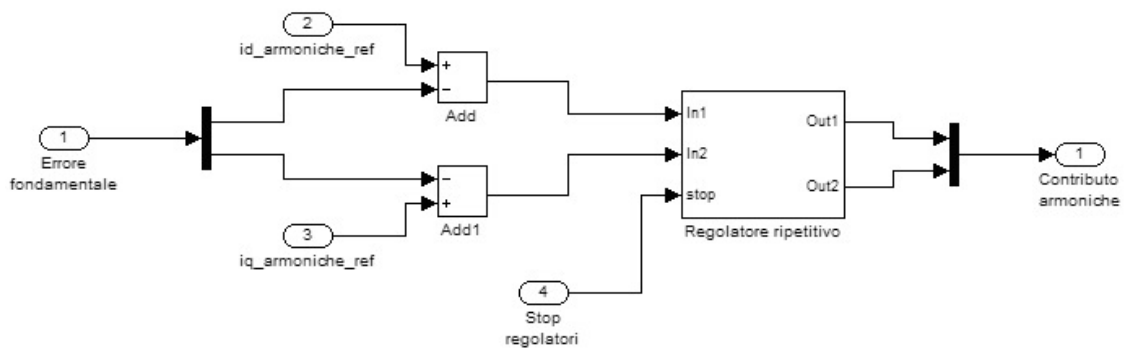


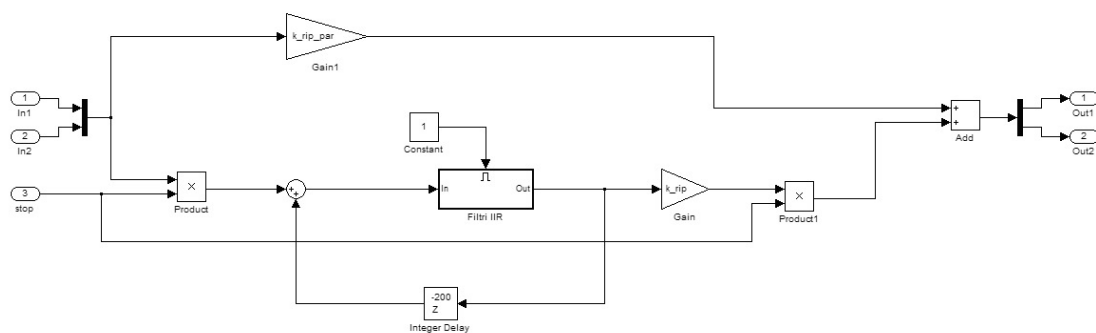
Figura 4.14 Sottosistema “Contributo risonante fondamentale”.



**Figura 4.15** Sottosistema “Regolatore risonante”.



**Figura 4.16** Sottosistema “Contributo ripetitivo armoniche”.



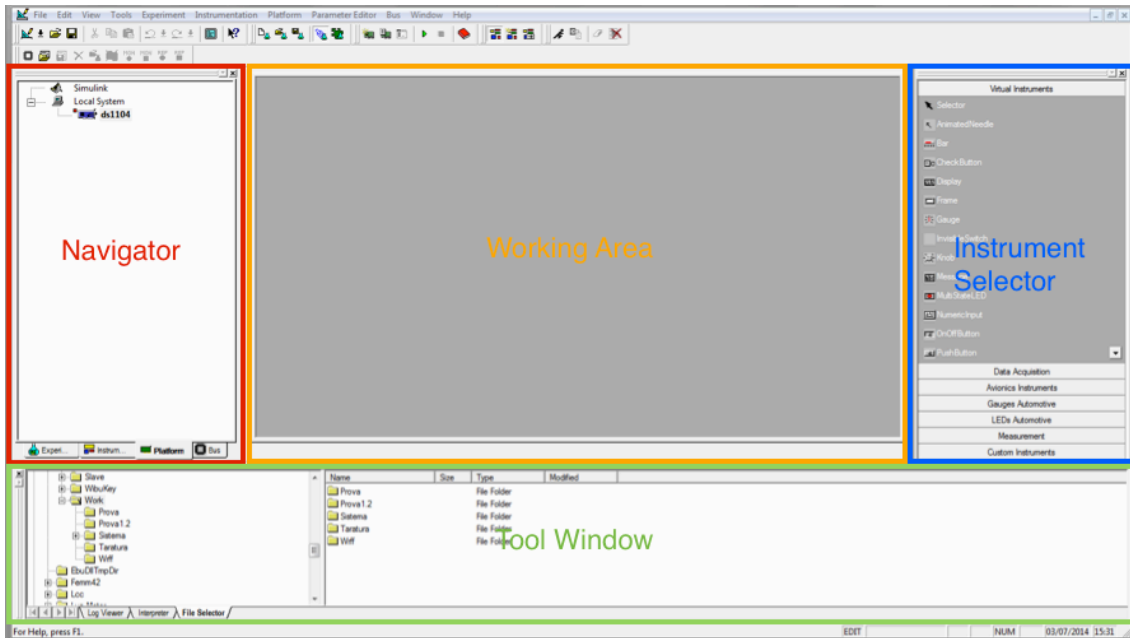
**Figura 4.17** Sottosistema “Regolatore ripetitivo”.

Il sottosistema “Filtri IIR” è identico al blocco “Filtri IIR prewarping” utilizzato in simulazione.

Una volta implementato lo schema di controllo e di acquisizione misure seguendo le precedenti indicazioni, è necessario convertire il modello Simulink in linguaggio compatibile con la scheda dSPACE. Mediante il comando collocato in Tools/Real time workshop/Build model o digitando la combinazione di tasti Ctrl+B, sono generati i file necessari alla scheda dSPACE ed è aggiunto allo schema Simulink il blocco RTI Data. Tra i file creati tramite questa procedura quello con estensione .sdf verrà utilizzato all'interno del programma ControlDesk. Durante la fase di compilazione è possibile visualizzare le operazioni effettuate dal compilatore ed analizzare eventuali errori all'interno del Workspace di Matlab.

## 4.3 ControlDesk

ControlDesk è il software dSPACE che permette di realizzare interfacce grafiche da utilizzare per gestire le applicazioni realizzate e caricate su hardware dSPACE. La schermata base si presenta come in Figura 4.18.



**Figura 4.18** Schermata base del software ControlDesk.

Grazie all'ausilio di tale interfaccia grafica, l'utente ha a disposizione un gran numero di strumenti virtuali che gli permettono di variare i parametri del sistema, rilevare le grandezze misurate e visualizzarne l'andamento. In questo modo l'analisi delle prove sperimentali risulta notevolmente agevolata.

Come mostrato in Figura 4.18 nella schermata base sono presenti quattro settori:

- il settore a sinistra è il *Navigator* ed è composto da una serie di schede selezionabili dalle linguette poste sul bordo inferiore. Tra di esse le più utili sono:
  - Experiment: permette di visualizzare e gestire i file appartenenti all'esperimento aperto;
  - Instrumentation: descrive i layout aperti e gli strumenti in essi inseriti;
  - Platform: descrive la piattaforma di simulazione con cui il software può interfacciarsi (nel caso in esame contiene le icone della scheda DS1104).
- la sezione in basso è la *Tool Window* anch'essa composta da più schede:
  - Log Viewer: visualizza messaggi, avvisi ed errori;

- File Selector: consente di selezionare e caricare l'applicazione sulla scheda hardware;
- Interpreter: mostra i messaggi dell'interprete Python;
- Variable Manager: mostra nella forma di elenco ad albero le variabili e i parametri dell'applicazione caricata sulla scheda hardware.
- il riquadro principale centrale è la *Working Area* e ha lo scopo di visualizzare e modificare l'esperimento tramite la creazione di layout, cioè di pannelli di controllo che racchiudono i vari strumenti virtuali. Tramite questi è possibile interagire con la scheda in tempo reale modificando parametri in ingresso o elaborando segnali in uscita provenienti dall'hardware.
- l'area a destra è *Instrument Selector* e permette l'accesso alla libreria di tutti gli strumenti virtuali che possono essere posizionati sui layout.

Viene ora descritta la procedura per lavorare col programma ControlDesk. Una volta aperto il programma, è necessario creare un nuovo esperimento (estensione .cdx) tramite il comando File/New experiment; successivamente, si deve trascinare il file con estensione .sdf dal File selector della *Tool Window* sull'icona *ds1104* presente nella scheda Platform del riquadro *Navigator*. In tal modo è caricata l'applicazione creata durante la precedente fase di compilazione. Al termine della procedura, nella *Tool Window* comparirà una lista delle variabili presenti nell'applicazione caricata.

Una volta conclusa la fase preliminare di preparazione dell'esperimento, è necessario creare l'interfaccia grafica sulla quale l'utente potrà operare. Per fare ciò basta fare click su File/New/Layout, selezionare gli strumenti virtuali desiderati dalla sezione *Instrument Selector* e posizionarli sul pannello di controllo appena realizzato. Per associare ad un generico strumento una variabile è necessario selezionarla dalla finestra Variable Manager della sezione *Tool Window* e trascinarla sulla rappresentazione grafica dello strumento stesso presente nella *Working Area*.

Tra i principali strumenti virtuali a disposizione sono presenti:

- strumenti di comando, quali pulsanti (Button), interruttori, manopole, cursori e finestre per l'inserimento dei dati da tastiera (NumericInput);
- strumenti indicatori, quali display (Display), led multistato (MultiStateLed) e caselle di testo (StaticText);
- strumenti di acquisizione ed elaborazione, quali grafici (Plotter) e impostazioni di visualizzazione dei grafici (Capture Settings).

La procedura di creazione e modifica dei layout è svolta in una particolare modalità di utilizzo del ControlDesk, l'Edit Mode. Oltre a questa modalità sono presenti altre due condizioni di funzionamento del programma, indispensabili allo svolgimento delle prove: la Test Mode, utile a collaudare i pannelli di controllo creati, e l'Animation Mode, con la quale l'esperimento viene mandato in esecuzione. Tali modalità di utilizzo sono selezionabili dal menù Instrumentation o tramite apposite combinazioni di tasti: MAIUSC+F5 per l'Edit Mode, ALT+F5 per il Test Mode e F5 per l'Animation Mode. Una volta creato l'esperimento e impostati gli strumenti virtuali desiderati è possibile avviare e terminare l'esecuzione attraverso i comandi Run e Stop, le cui icone sono presenti direttamente nella barra degli strumenti del programma.

Per il controllo del banco prova del filtro attivo sono stati realizzati cinque layout. Nel primo layout (Figura 4.19) sono inseriti gli strumenti che permettono di modificare alcuni parametri del controllo come i riferimenti di tensione del bus DC, i suoi limiti di variazione per assicurare la protezione del sistema, il riferimento di corrente d'asse q, le costanti di tempo dei filtri passa-basso e IIR, i guadagni del regolatore risonante e ripetitivo e i parametri dei regolatori PI della corrente di riferimento d'asse d e del circuito PLL. Nel secondo layout (Figura 4.20) sono presenti i grafici delle tensioni. Nel terzo layout (Figura 4.21) sono presenti i grafici delle correnti di inverter, delle correnti distorte di carico, della corrente di riferimento d'asse d e dell'angolo teta. Nel quarto layout (Figura 4.22) sono mostrati gli ingressi e le uscite dei regolatori risonante e ripetitivo. Nel quinto layout (Figura 4.23) è possibile visualizzare il tempo di calcolo in modo da controllare che non si verifichi mai la condizione di overrun, la quale implicherebbe il conseguente blocco dell'esecuzione del programma. Le grandezze da visualizzare sono estraibili dal menù Variable Manager della *Tool Window* sotto le voci Turnaround Time e Sample Time. Si noti che il tempo di calcolo è inferiore ai 100  $\mu$ s di tempo di ciclo.

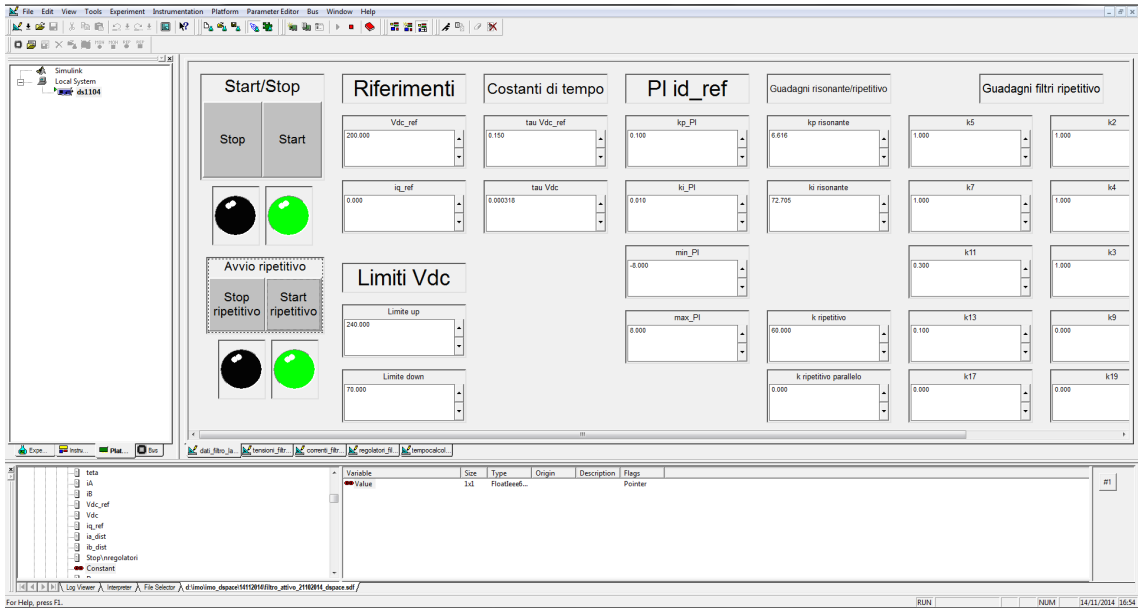


Figura 4.19 Layout dati e parametri.

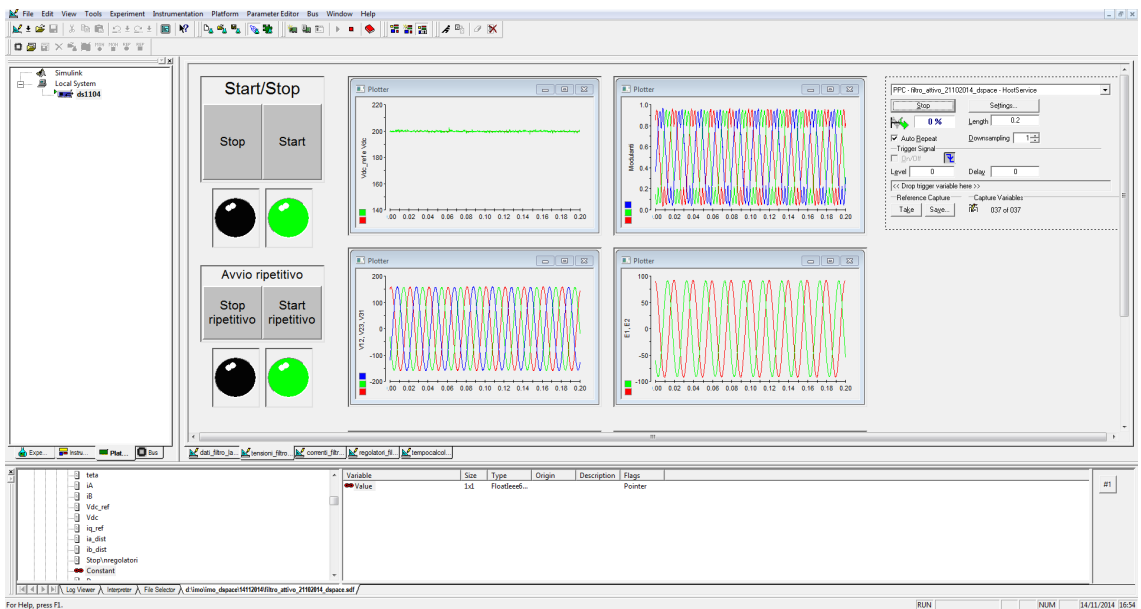


Figura 4.20 Layout tensioni.

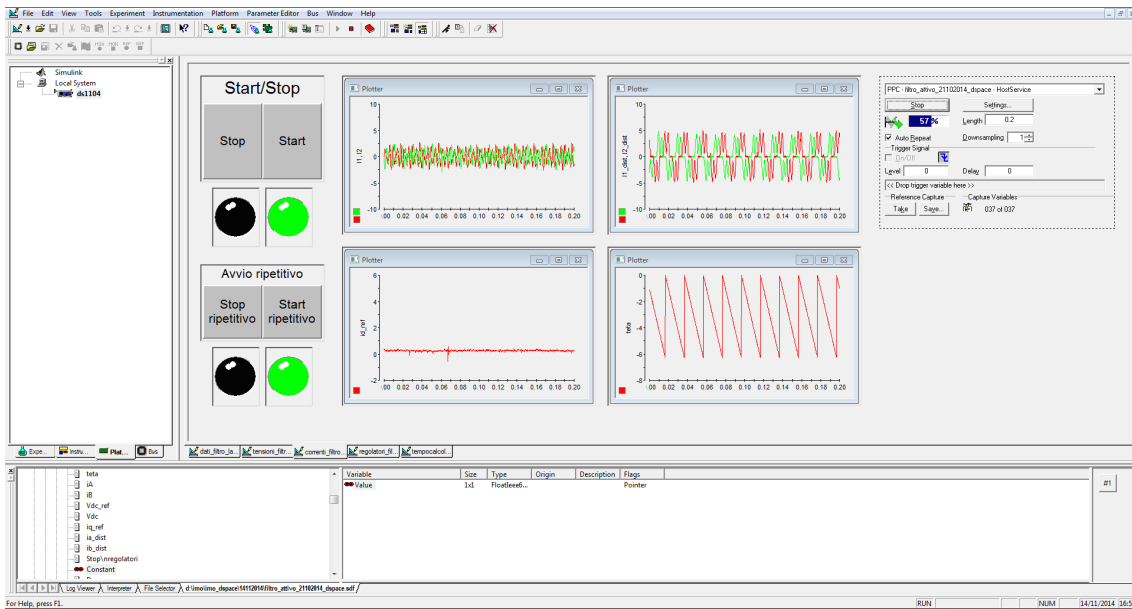


Figura 4.21 Layout correnti e teta.

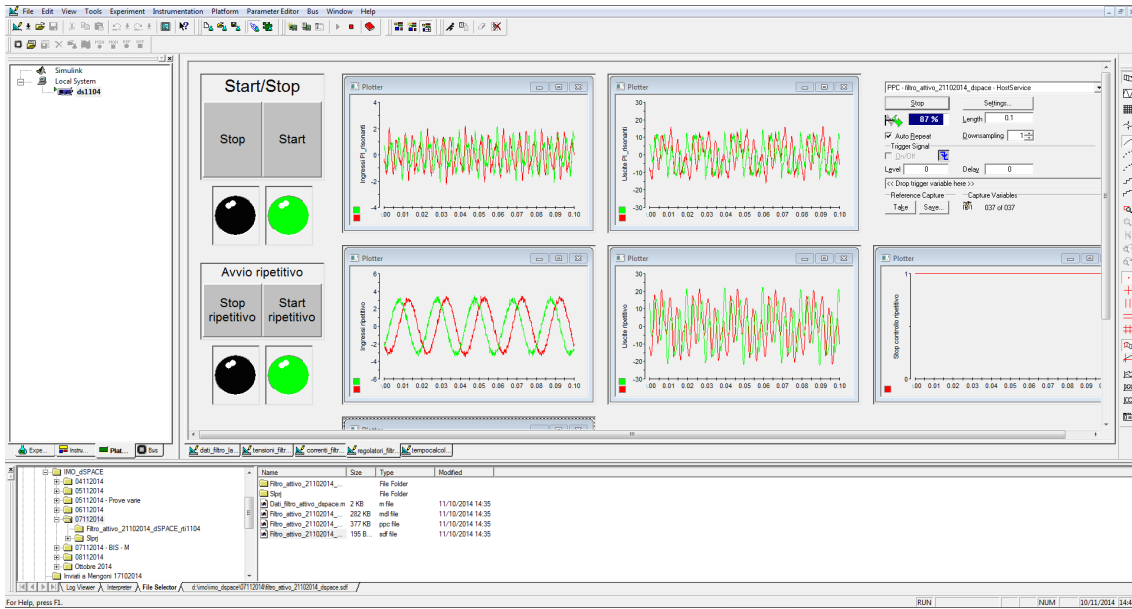
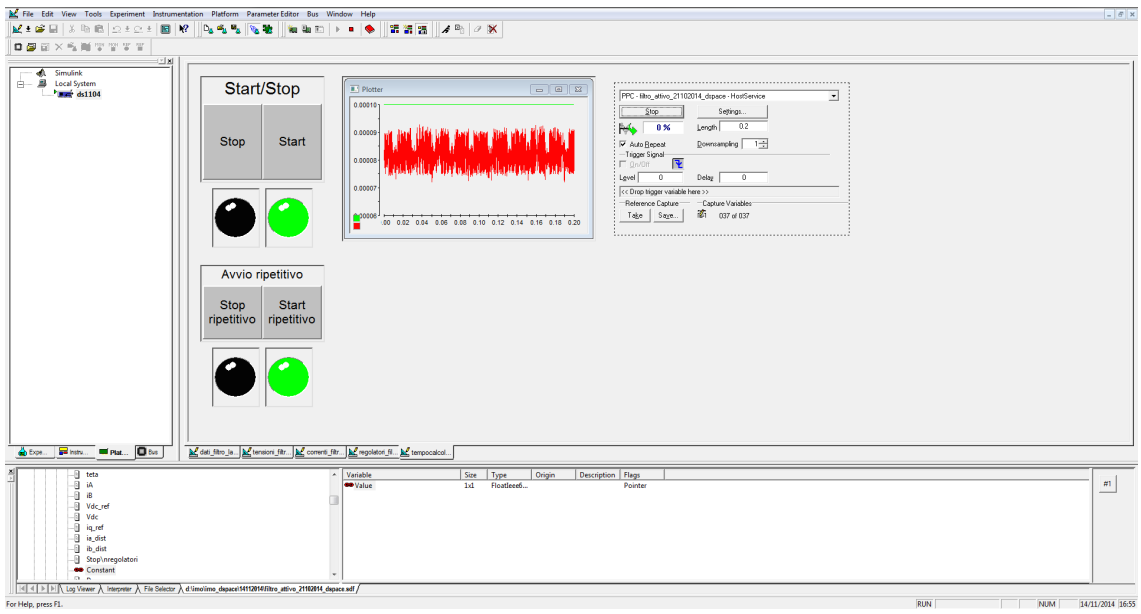


Figura 4.22 Layout ingressi e uscite regolatori risonante e ripetitivo.





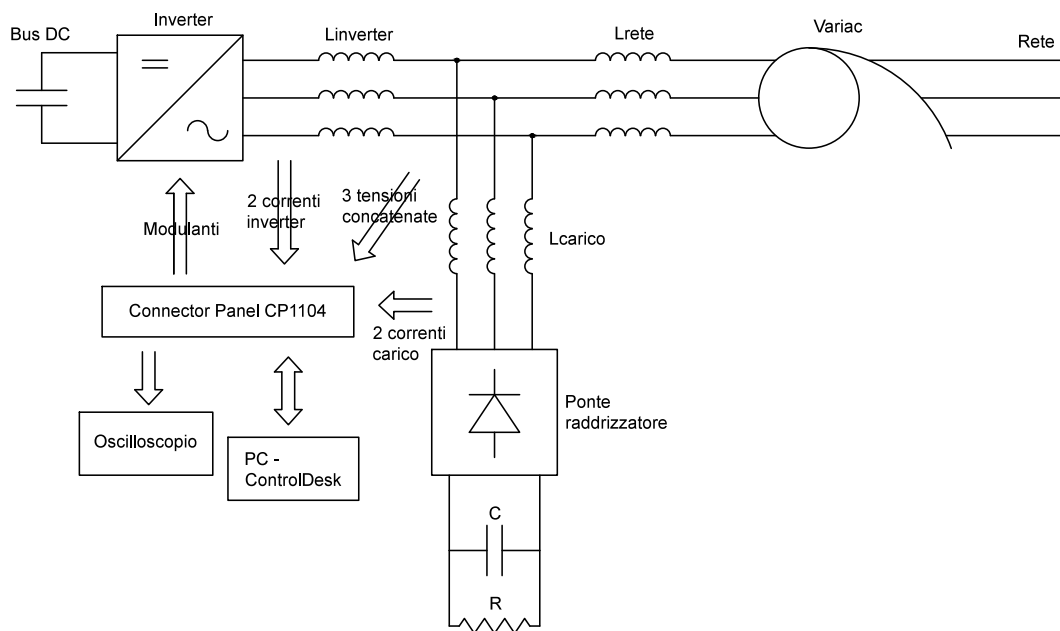
**Figura 4.23** Layout tempi di calcolo.



## 5. Prove sperimentali

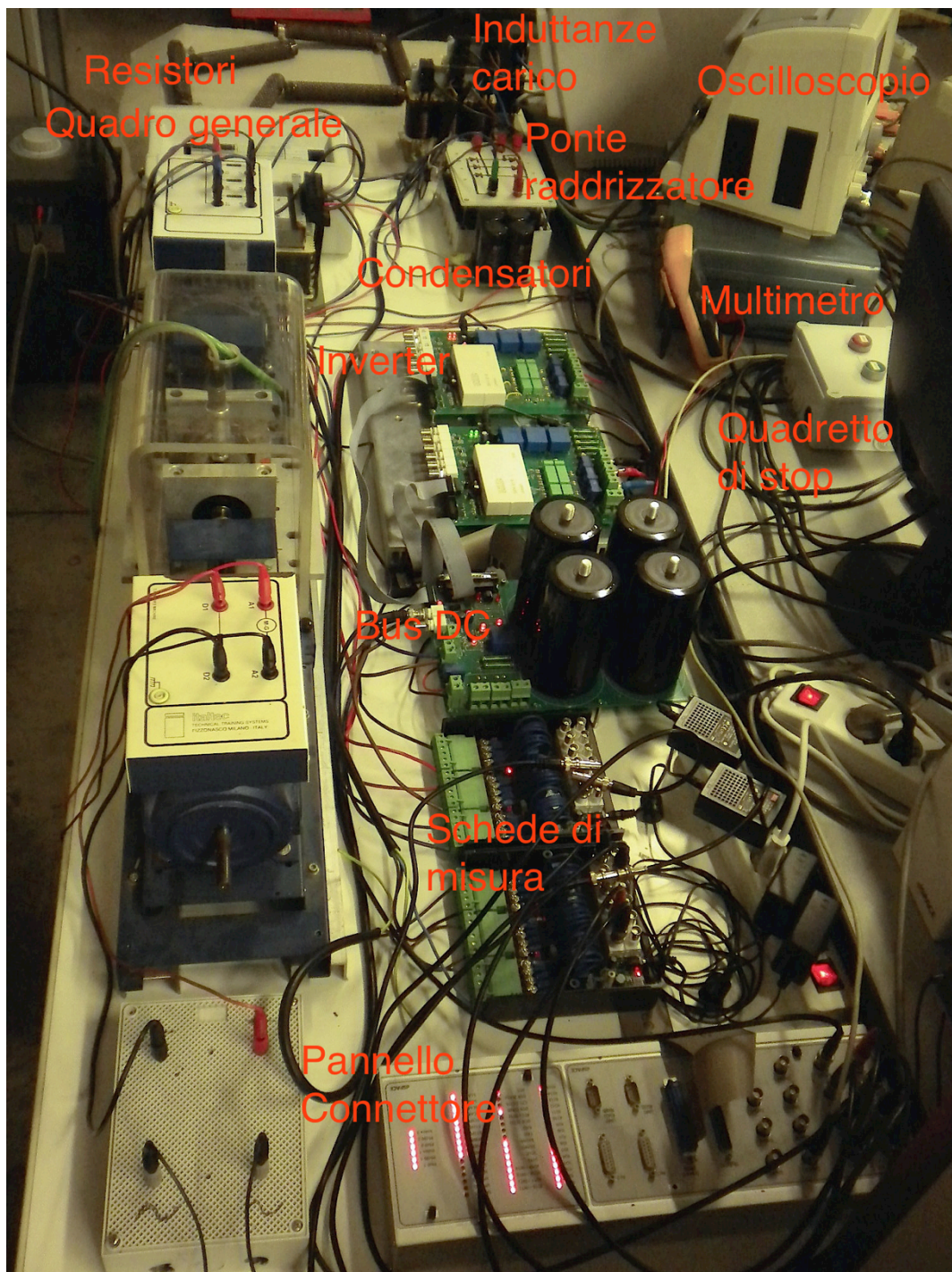
### 5.1 Descrizione del banco prove

I componenti del banco prove sono mostrati in modo schematico in Figura 5.1. È presente un variac per la selezione della tensione da rete di alimentazione a 380 V concatenati. Tra il variac e i componenti del banco prove è inserita una induttanza di valore circa  $L_{rete} = 2.7 \text{ mH}$ . Il filtro attivo è posto in parallelo al carico distorto. Il filtro attivo è composto da un inverter con condensatori posti sul bus DC. Il carico distorto è costituito da un ponte raddrizzatore trifase che alimenta il parallelo di una serie di resistori (aventi resistenza  $R = 60 \Omega$ ) e di un gruppo di condensatori (avente capacità  $C = 600 \mu\text{F}$ ). Al pannello connettore CP1104 arrivano le misure di due correnti di fase di inverter, di due correnti distorte sul carico distorto e di tre tensioni concatenate. Le misure sono effettuate mediante apposite schede di misura. Il pannello connettore fornisce in uscita le misure di tensione del bus DC e di tensione di fase, le quali sono visualizzate mediante un oscilloscopio. Il sistema è gestito tramite computer sul quale è installato il programma ControlDesk. Inoltre nelle varie prove sono state utilizzate tre sonde di corrente con rapporto 1: 10 A e tre sonde di tensione con rapporto 1: 200 V.



**Figura 5.1** Schematizzazione componenti del banco prove.

In Figura 5.2 è mostrata una panoramica del banco prove. Si noti che subito in uscita dal variac e a monte di tutto il banco è posizionato un quadro generale il quale può essere armato e disarmato per mezzo di un teleruttore comandato dal quadretto di start/stop posto vicino alla postazione computer da cui si gestisce il banco prove. Inoltre è presente un multimetro che mostra la misura della tensione del bus DC.



**Figura 5.2** Panoramica del banco prove.

Si procede ora con una analisi dettagliata dei singoli componenti.

Il variac (Figura 5.3) è utilizzato per portare gradualmente la tensione del bus DC da zero al valore richiesto per lo svolgimento delle prove sperimentali. In questo modo si evitano picchi di corrente indesiderati nella fase di carica del bus DC le quali potrebbero

danneggiare i componenti. Inoltre il variac risulta comodo per regolare la tensione a piacimento in ogni prova.



**Figura 5.3** Variac.

Per garantire un certo livello di sicurezza durante lo svolgimento delle prove è stato installato tra il variac e il lato alternata del raddrizzatore un quadro generale (Figura 5.4) munito di opportune protezioni magneto-termiche. Il quadro è inoltre collegato ad una pulsantiera posta a fianco della postazione di controllo e avente lo scopo di comandare in remoto l'apertura dell'interruttore in caso di eventuali condizioni di guasto.



**Figura 5.4** Quadro generale (a sinistra) e quadretto con pulsanti di start/stop (a destra).

A valle del quadro generale è presente una induttanza di disaccoppiamento con la rete (Figura 5.5). I suoi parametri sono:

$$R_{Arete} = 0.009 \Omega$$

$$R_{Brete} = 0.009 \Omega$$

$$R_{Crete} = 0.009 \Omega$$

$$L_{Arete} = 2.5 \text{ mH}$$

$$L_{Brete} = 3.0 \text{ mH}$$

$$L_{Crete} = 2.6 \text{ mH}$$

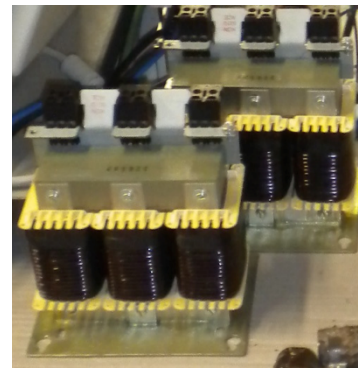
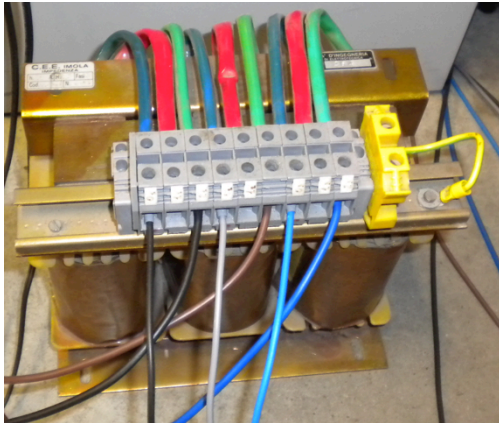
Sono utilizzate anche due coppie uguali di induttanze di disaccoppiamento a monte dell'inverter e a monte del ponte raddrizzatore (Figura 5.5). I parametri di una coppia di induttanze di disaccoppiamento sono (le singole induttanze sono indicate con 1 e 2):

$$R_{1disaccoppiamento} = 12.95 \Omega$$

$$L_{1disaccoppiamento} = 1.18 \text{ mH}$$

$$R_{2disaccoppiamento} = 12.9 \Omega$$

$$L_{2disaccoppiamento} = 1.17 \text{ mH}$$



**Figura 5.5** Induttanza di disaccoppiamento verso la rete (a sinistra) e una delle due coppie di induttanze di disaccoppiamento per l'inverter e per il carico distortore (a destra).

Si utilizza un inverter (Figura 5.6) il quale fa parte di un convertitore elettronico di potenza di tipo back-to-back. Le parti costituenti la scheda inverter sono: modulo di potenza, modulo driver, alimentazione a 15 V, interfaccia di comando e circuiti di misura costituiti da sensori ad effetto Hall per correnti e da sensori di tensione.

Nella figura è possibile notare in alto a destra la morsettiera per il collegamento delle tre fasi e i due morsetti per il collegamento del bus DC. In basso sono presenti i connettori BNC per prelevare le misure di tensione e corrente alternata.



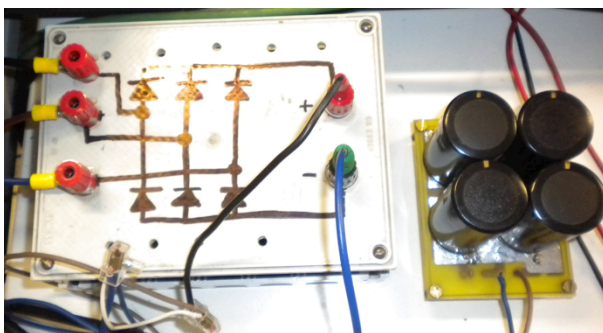
**Figura 5.6** Inverter.

In Figura 5.7 è mostrata la scheda hardware del bus DC che comprende un ponte raddrizzatore e il banco di condensatori elettrolitici collegati all'inverter. La scheda prevede un'interfaccia di comando e le morsettiere adibite alla misura delle grandezze elettriche. Il banco di condensatori è realizzato con quattro unità di capacità pari a  $2.2\text{ mF}$  disposte in serie-parallelo. In parallelo ad essi sono presenti resistenze da  $10\text{ k}\Omega$  adibite a velocizzare la fase di scarica. Come gli inverter, anche tale scheda è alimentata da un alimentatore esterno da  $15\text{ V}$ .



**Figura 5.7** Bus DC.

In Figura 5.8 si mostrano il ponte raddrizzatore e il carico composto dal parallelo di una serie di resistori per un valore totale di resistenza pari a circa  $60\ \Omega$  e di un gruppo di condensatori elettrolitici di capacità  $600\ \mu\text{F}$ .



**Figura 5.8** Ponte raddrizzatore e condensatori (a sinistra) e serie di resistori (a destra).



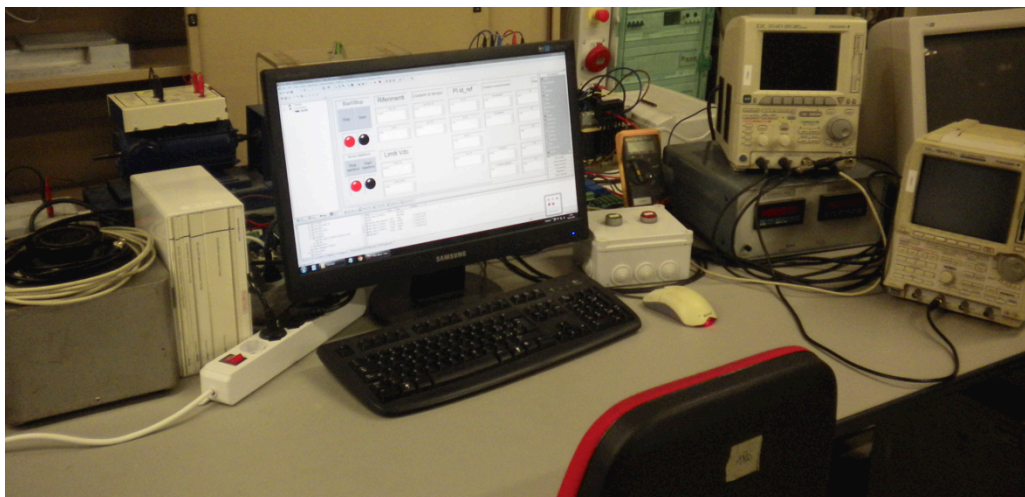
Sono presenti anche due schede di misura che permettono di misurare correnti e tensioni concatenate (Figura 5.9). Tali schede sono alimentate tramite alimentazione ausiliaria a 15 V.



**Figura 5.9** Schede di misura.

L'invio dei segnali per la modulazione degli inverter, l'acquisizione delle grandezze da banco e l'invio delle grandezze da visualizzare su oscilloscopio sono svolte dal pannello connettore CP1104 (Figura 4.2), il quale permette di interfacciarsi con la scheda dSPACE e col programma ControlDesk.

In Figura 5.10 si mostra una foto della postazione di gestione e di controllo del banco prove.



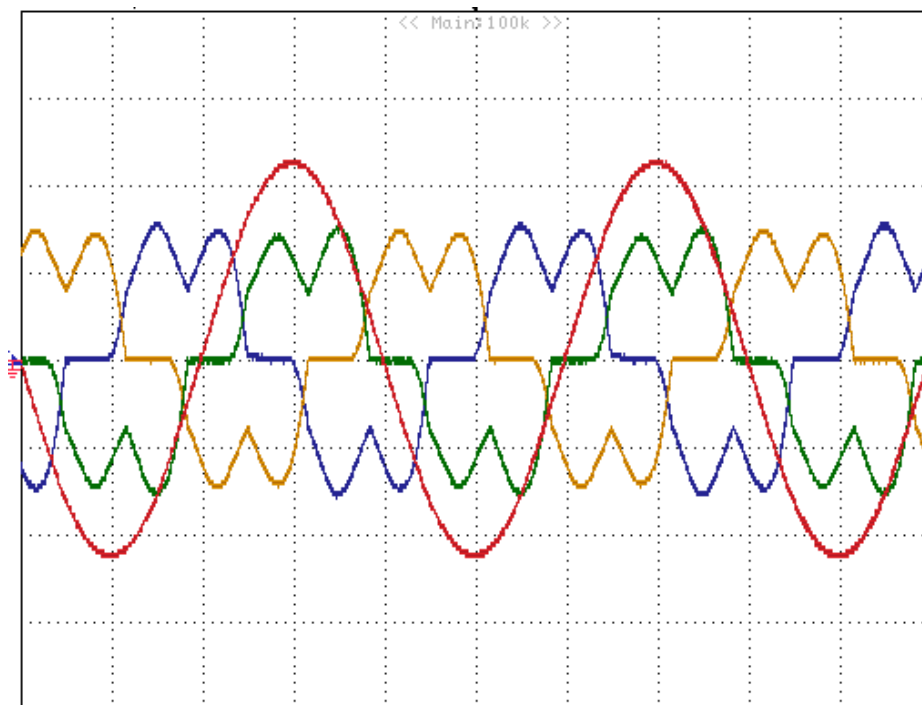
**Figura 5.10** Postazione di gestione e di controllo del banco prove.

## 5.2 Risultati sperimentali

Si mostrano ora i risultati ottenuti da prove sperimentali a banco per verificare il corretto funzionamento del sistema di controllo del filtro attivo nell'eliminazione delle armoniche di corrente introdotte dal carico distorto descritto nel sotto capitolo precedente.

I risultati mostrati sono stati ottenuti con una tensione iniziale sul bus DC pari a 150 V e un valore di riferimento di tale tensione di 200 V.

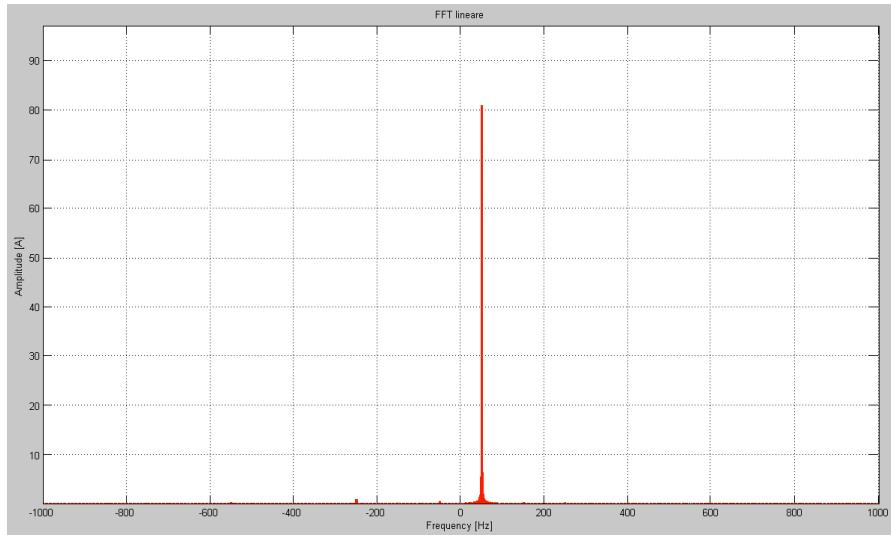
In Figura 5.11 sono mostrate le tre correnti di fase presenti in rete quando il carico distorto è inserito e il filtro attivo non è in funzione. È raffigurata anche la tensione di fase filtrata alla prima armonica. Se essa non fosse filtrata presenterebbe la sommità appiattita in quanto si è notato che in rete è presente una quinta armonica di tensione; la tensione concatenata invece risulterebbe appuntita. Si noti che è presente un leggero sfasamento fra tensione e corrente in quanto sono presenti le induttanze di disaccoppiamento che provocano una traslazione. Come verrà mostrato in figure successive è possibile agire sullo sfasamento fra tensione e corrente modificando il riferimento di corrente d'asse q. Quindi, è possibile rifasare il carico.



**Figura 5.11** Tre correnti di fase e fondamentale della tensione di fase presenti in rete quando il carico distorto è inserito e il filtro attivo non è in funzione.

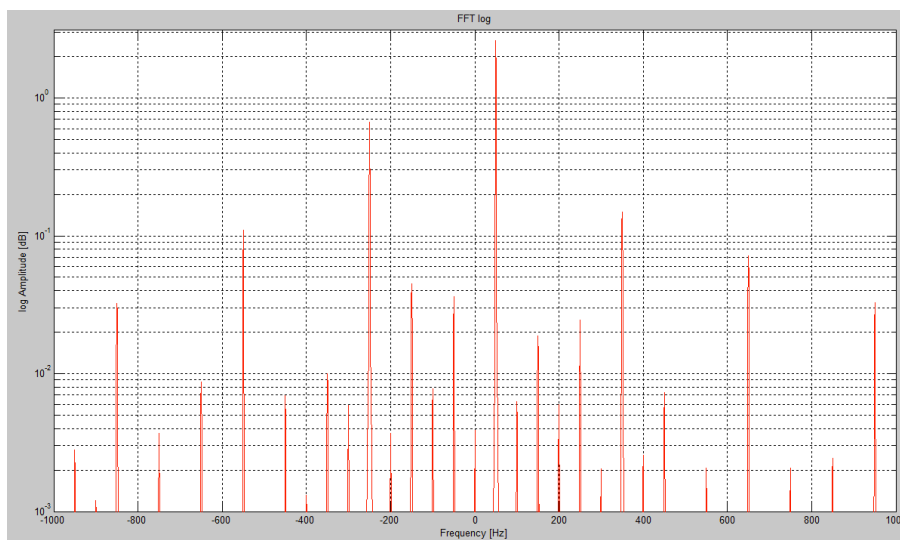
Scale: 2 A/div, 40 V/div, 5 ms/div.

La tensione di fase di rete presenta un THD (Total Harmonic Distortion; vedere appendice A per un approfondimento) calcolato pari a 1.95%. In Figura 5.12 è mostrato lo spettro armonico delle ampiezze in scala lineare della tensione di fase presente in rete. Si nota la presenza di una piccola quinta armonica di tensione.

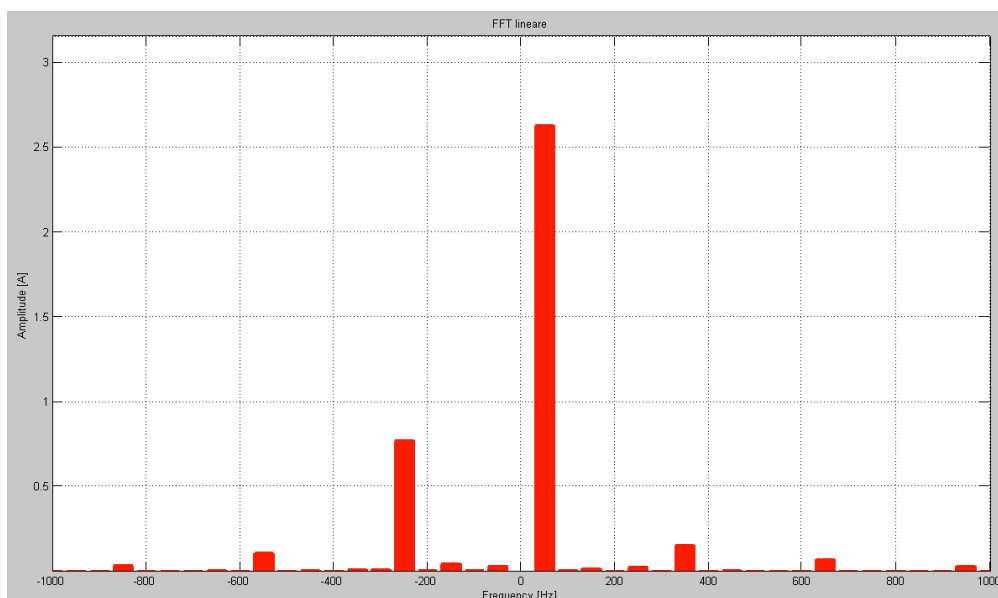


**Figura 5.12** Spettro armonico delle ampiezze in scala lineare della tensione di fase presente in rete.

In Figura 5.13 è mostrato lo spettro armonico delle ampiezze in scala logaritmica della corrente assorbita dal carico distortente. In Figura 5.14 è invece mostrato il medesimo spettro in scala lineare. È possibile notare la presenza di una consistente quinta armonica. Il THD della corrente calcolato è pari a 30.74%.

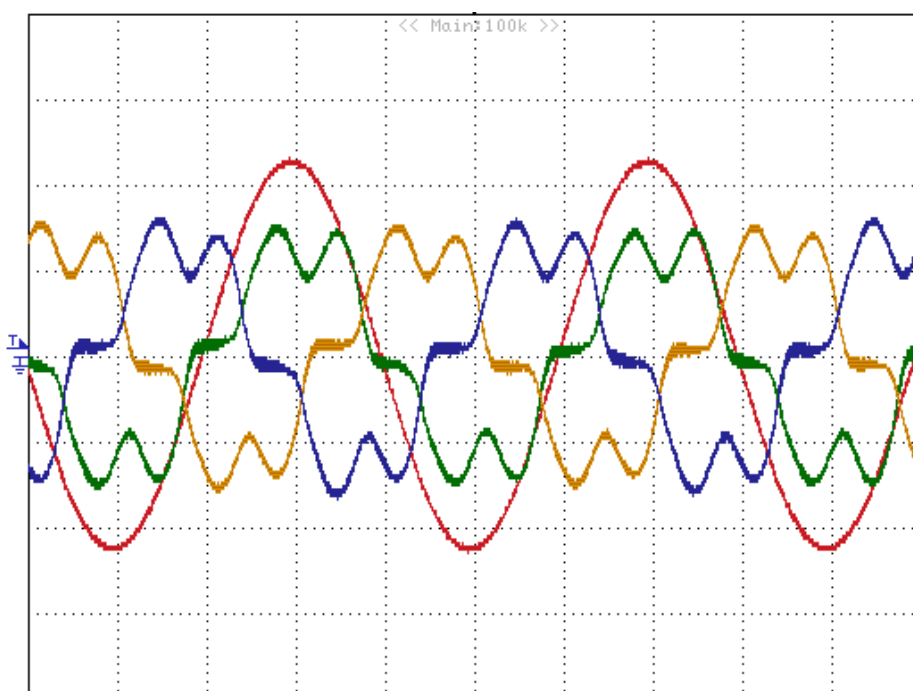


**Figura 5.13** Spettro armonico delle ampiezze in scala logaritmica della corrente assorbita dal carico distortente.



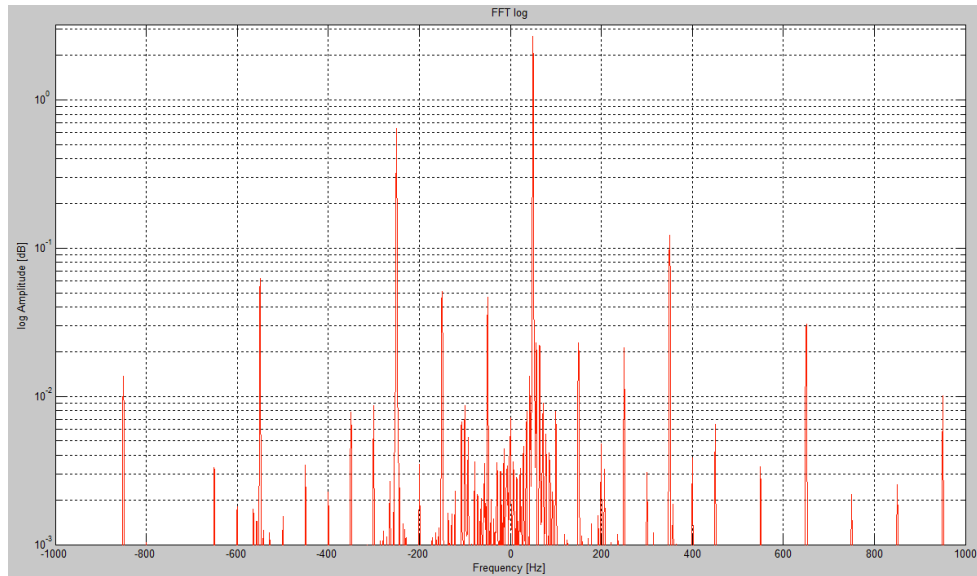
**Figura 5.14** Spettro armonico delle ampiezze in scala lineare della corrente assorbita dal carico distortente.

In Figura 5.15 si mostrano le tre correnti di fase e la tensione di fase presenti in rete in seguito all'entrata in funzione del regolatore risonante il quale agisce in modo tale da raggiungere il riferimento di tensione del bus DC e può gestire potenza reattiva.

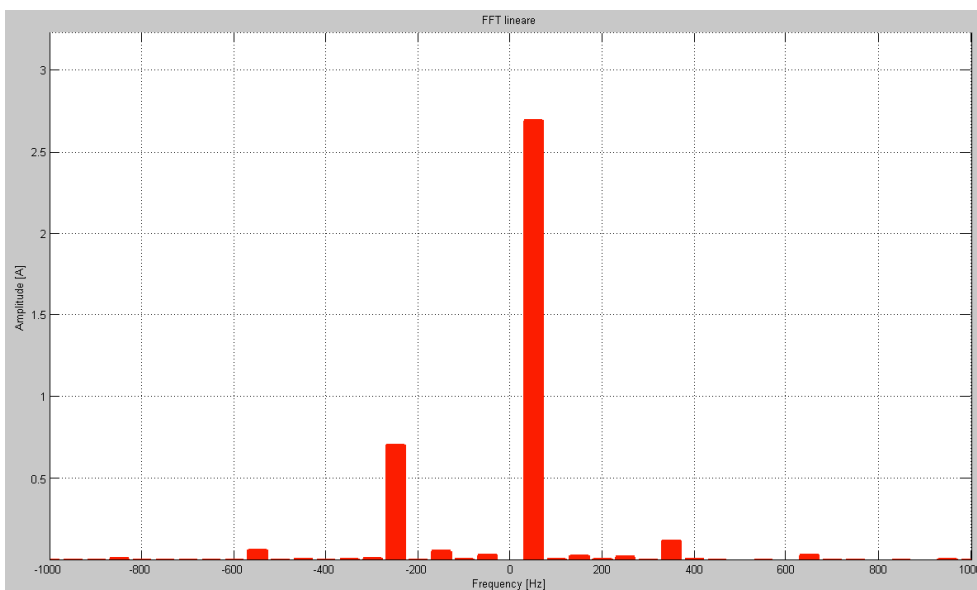


**Figura 5.15** Tre correnti di fase e fondamentale della tensione di fase presenti in rete quando entra in funzione il regolatore risonante.  
Scale: 2 A/div, 40 V/div, 5 ms/div.

In Figura 5.16 è mostrato lo spettro armonico delle ampiezze in scala logaritmica della corrente presente in rete in seguito all'entrata in funzione del regolatore risonante. In Figura 5.17 è invece mostrato il medesimo spettro in scala lineare. È possibile notare che la quinta armonica è ancora presente in quanto il regolatore risonante non è utilizzato per la compensazione armonica. Il THD della corrente calcolato è pari a 26.96%.

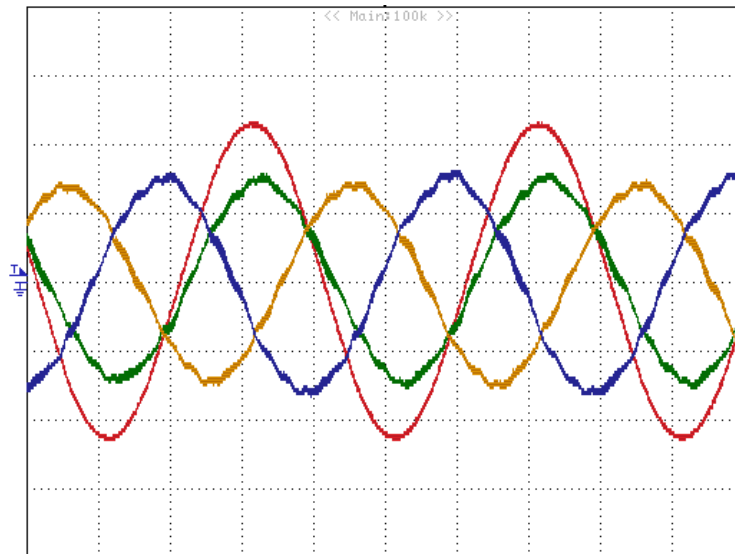


**Figura 5.16** Spettro armonico delle ampiezze in scala logaritmica della corrente in rete in seguito all'entrata in funzione del regolatore risonante.



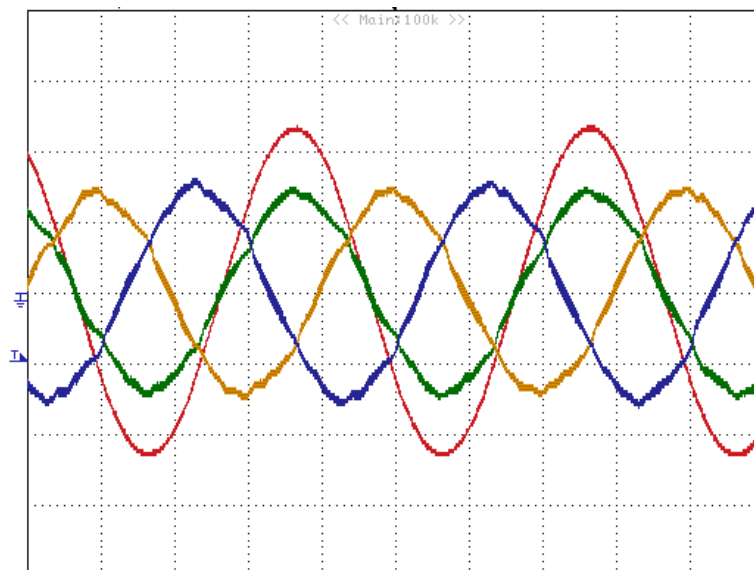
**Figura 5.17** Spettro armonico delle ampiezze in scala lineare della corrente in rete in seguito all'entrata in funzione del regolatore risonante.

In Figura 5.18 si mostrano le tre correnti di fase e la fondamentale della tensione di fase presenti in rete in seguito all'entrata in funzione del regolatore ripetitivo. È possibile notare come la forma d'onda delle correnti diventi notevolmente più sinusoidale.



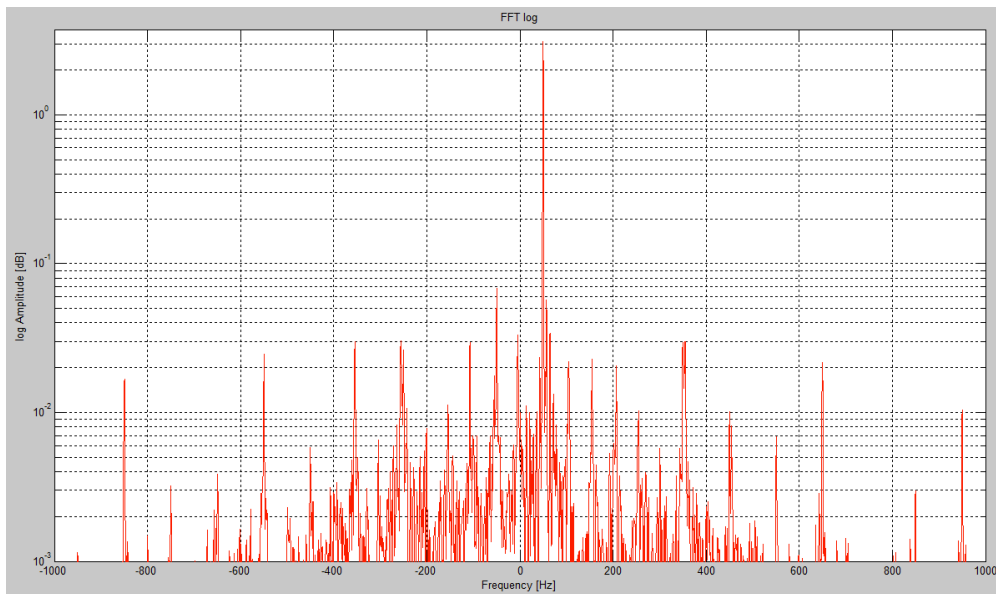
**Figura 5.18** Tre correnti di fase e fondamentale della tensione di fase presenti in rete quando entra in funzione il regolatore ripetitivo.  
Scale: 2 A/div, 40 V/div, 5 ms/div.

In Figura 5.19 si mostra che agendo sul riferimento della corrente d'asse q è possibile porre in fase tensione e corrente.

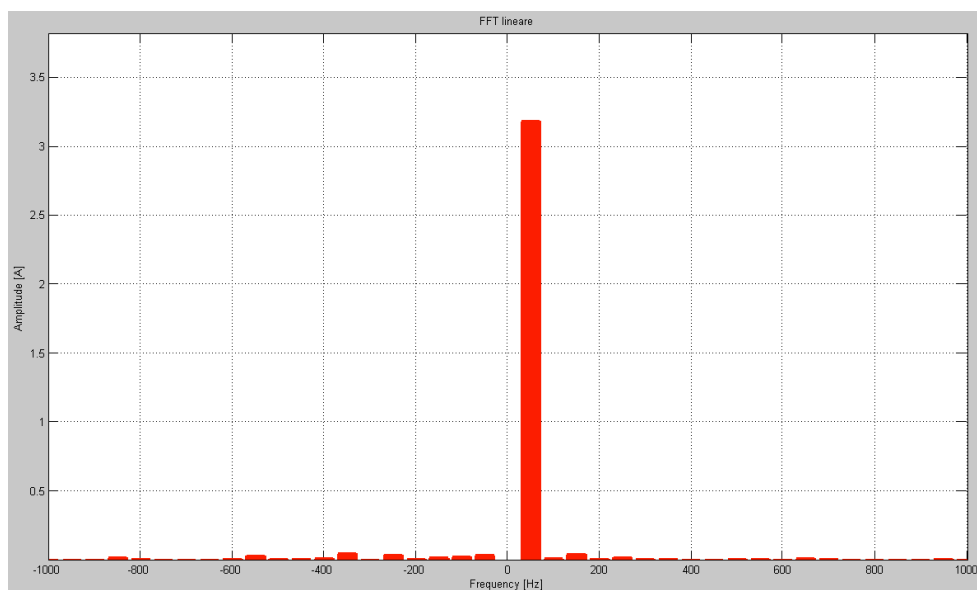


**Figura 5.19** Tre correnti di fase e fondamentale della tensione di fase presenti in rete quando entra in funzione il regolatore ripetitivo. Sfasamento annullato agendo sul riferimento di corrente d'asse q.  
Scale: 2 A/div, 40 V/div, 5 ms/div.

In Figura 5.20 è mostrato lo spettro armonico delle ampiezze in scala logaritmica della corrente presente in rete in seguito all'entrata in funzione del regolatore ripetitivo. In Figura 5.21 è invece mostrato il medesimo spettro in scala lineare. È possibile notare che si ottiene un ottimo abbattimento delle armoniche di corrente. Infatti, il THD della corrente calcolato è pari a 3.78%, ovvero al di sotto dei limiti imposti da normative e standard sul contenuto armonico di tensioni e correnti in rete (vedere appendice A).

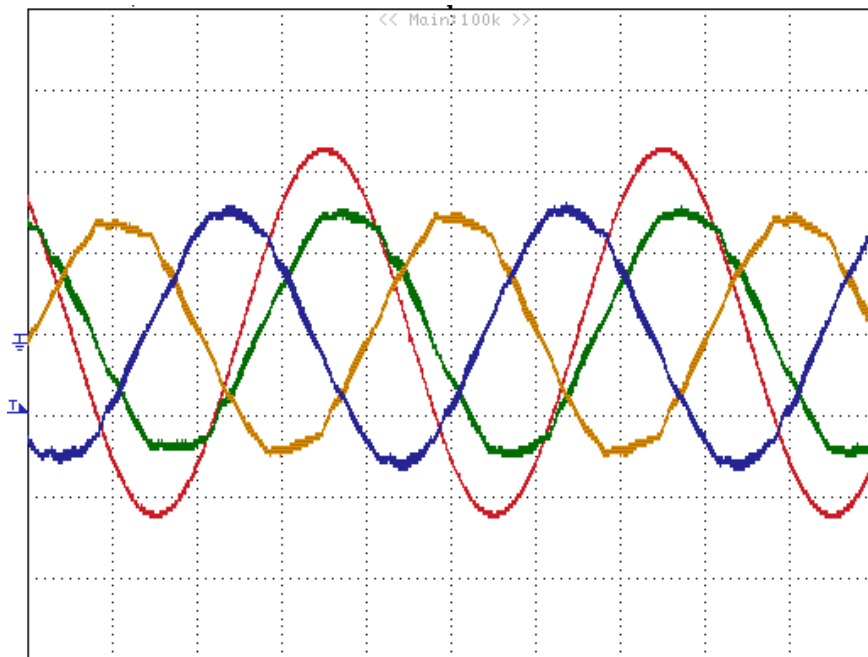


**Figura 5.20** Spettro armonico delle ampiezze in scala logaritmica della corrente in rete in seguito all'entrata in funzione del regolatore ripetitivo.

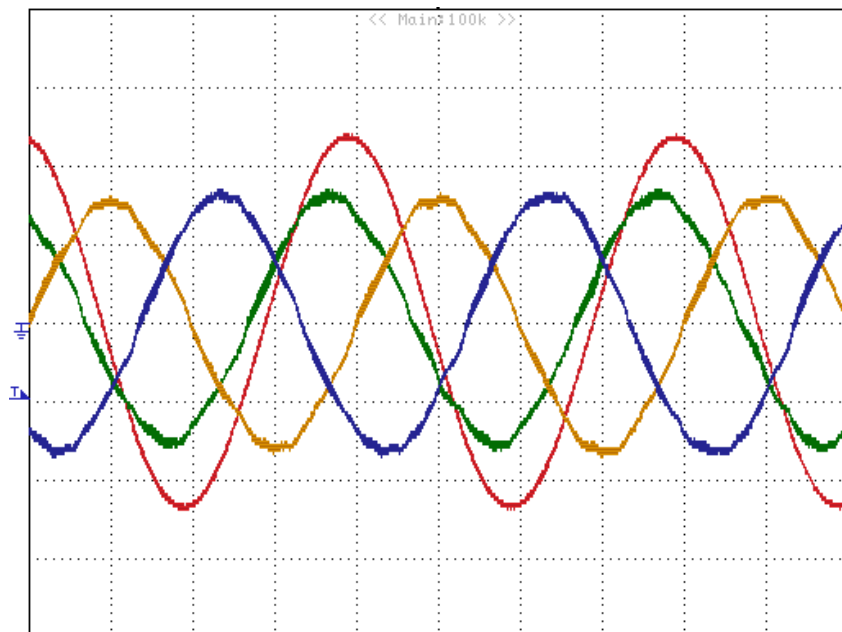


**Figura 5.21** Spettro armonico delle ampiezze in scala lineare della corrente in rete in seguito all'entrata in funzione del regolatore ripetitivo.

Nelle Figure 5.22 e 5.23 è mostrato che è possibile effettuare un rifasamento di carico ohmico-induttivo e ohmico-capacitivo agendo sul riferimento di corrente d'asse q.



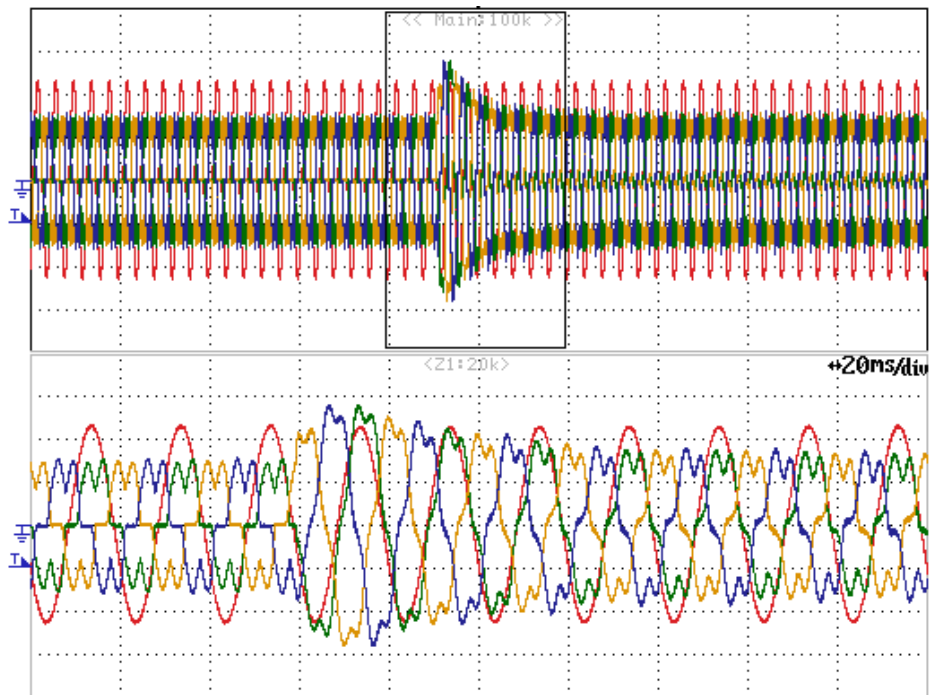
**Figura 5.22** Tre correnti di fase e fondamentale della tensione di fase presenti in rete quando entra in funzione il regolatore ripetitivo. La tensione è portata in anticipo sulla corrente agendo sul riferimento di corrente d'asse q.  
Scale: 2 A/div, 40 V/div, 5 ms/div.



**Figura 5.23** Tre correnti di fase e fondamentale della tensione di fase presenti in rete quando entra in funzione il regolatore ripetitivo. La tensione è portata in ritardo sulla corrente agendo sul riferimento di corrente d'asse q.  
Scale: 2 A/div, 40 V/div, 5 ms/div.

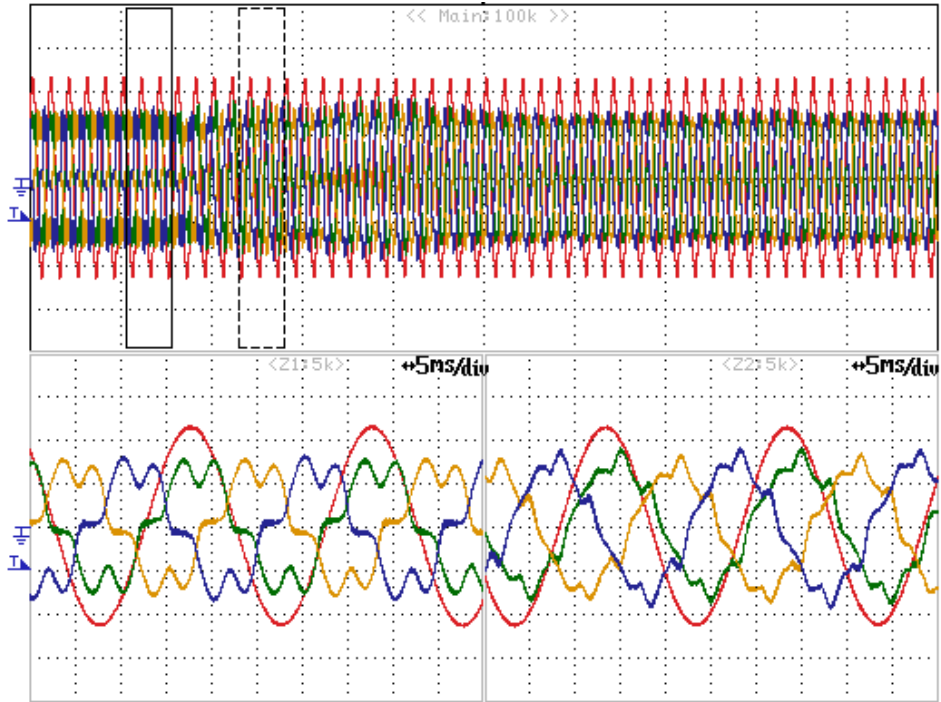


In Figura 5.24 è mostrato il transitorio di corrente che avviene per caricare il condensatore sul bus DC all'entrata in funzione del regolatore risonante. Si può notare che in circa 40 ms, cioè in due periodi della fondamentale, è raggiunto il regime.

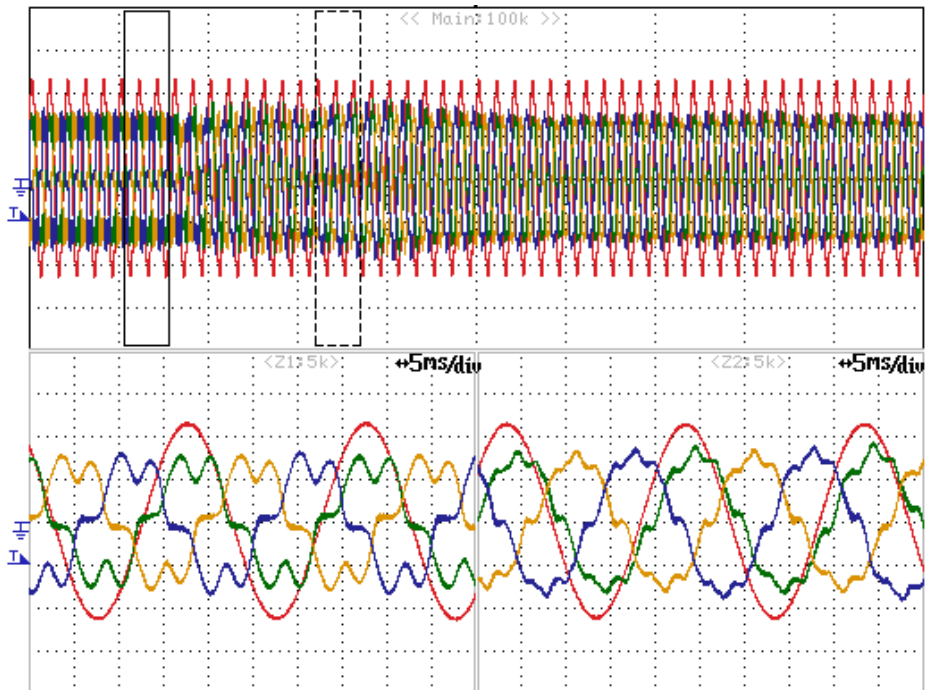


**Figura 5.24** Transitorio di corrente che avviene per caricare il condensatore sul bus DC all'entrata in funzione del regolatore risonante. Sono mostrate tre correnti di fase e la fondamentale della tensione di fase presenti in rete.  
Scale: 2 A/div, 40 V/div, 100 ms/div.

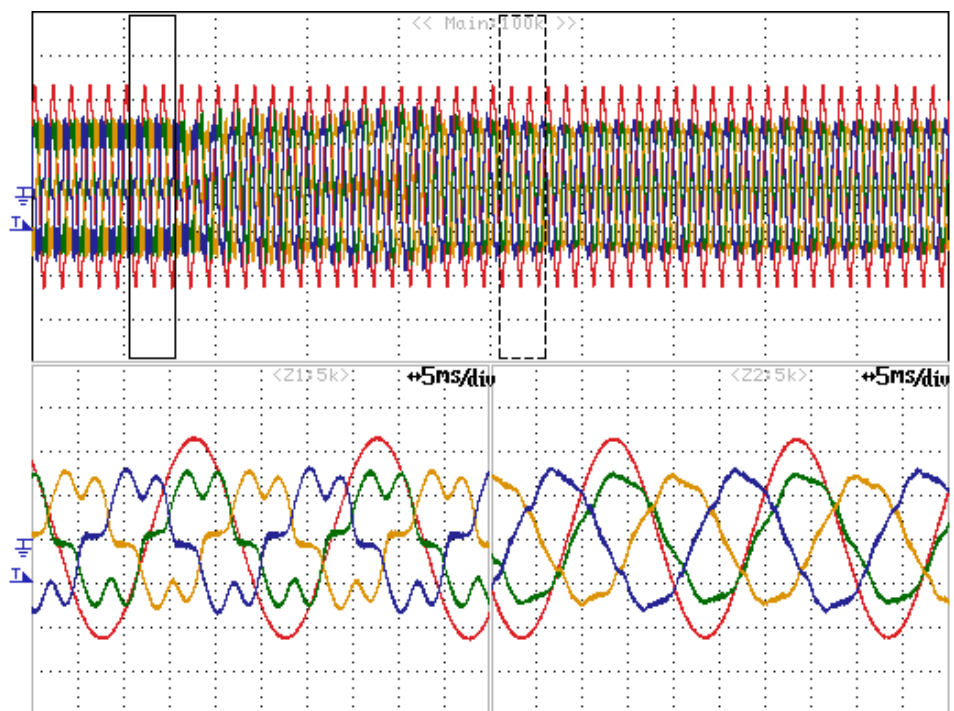
Si mostrano ora nelle Figure 5.25, 5.26, 5.27, 5.28 vari istanti relativi al transitorio che si verifica quando interviene il regolatore ripetitivo. Si noti che il transitorio è abbastanza lungo, a causa delle caratteristiche proprie del regolatore ripetitivo. La sua durata è di circa 300 ms.



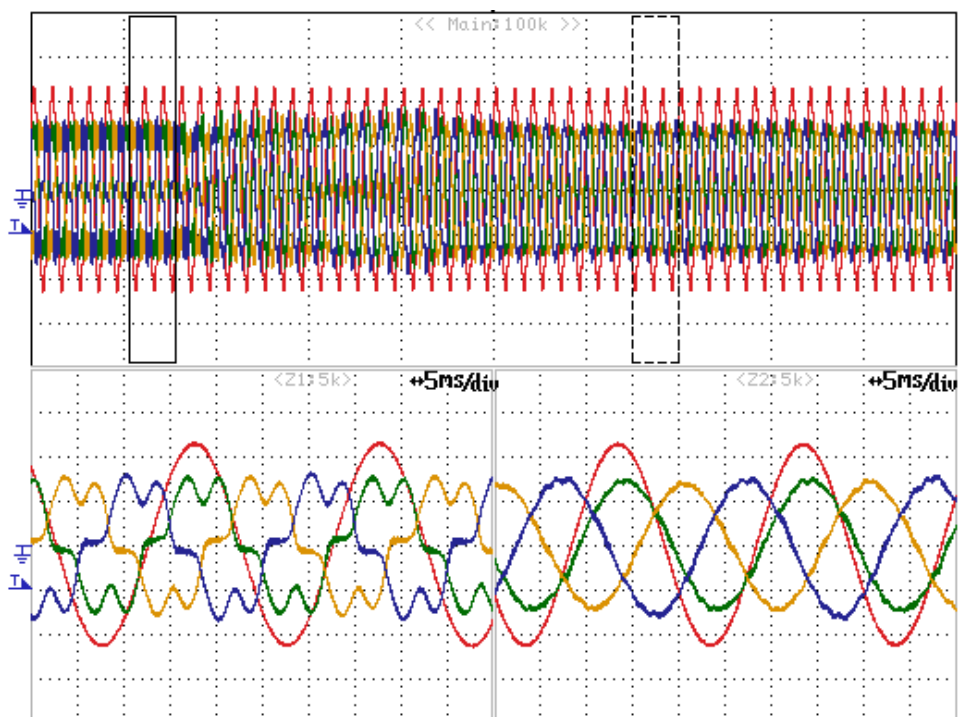
**Figura 5.25** Transitorio di entrata in funzione del regolatore ripetitivo. Istante 1 di 4.  
Sono mostrate tre correnti di fase e la fondamentale della tensione di fase presenti in rete.  
Scale: 2 A/div, 40 V/div, 100 ms/div.



**Figura 5.26** Transitorio di entrata in funzione del regolatore ripetitivo. Istante 2 di 4.  
Sono mostrate tre correnti di fase e la fondamentale della tensione di fase presenti in rete.  
Scale: 2 A/div, 40 V/div, 100 ms/div.



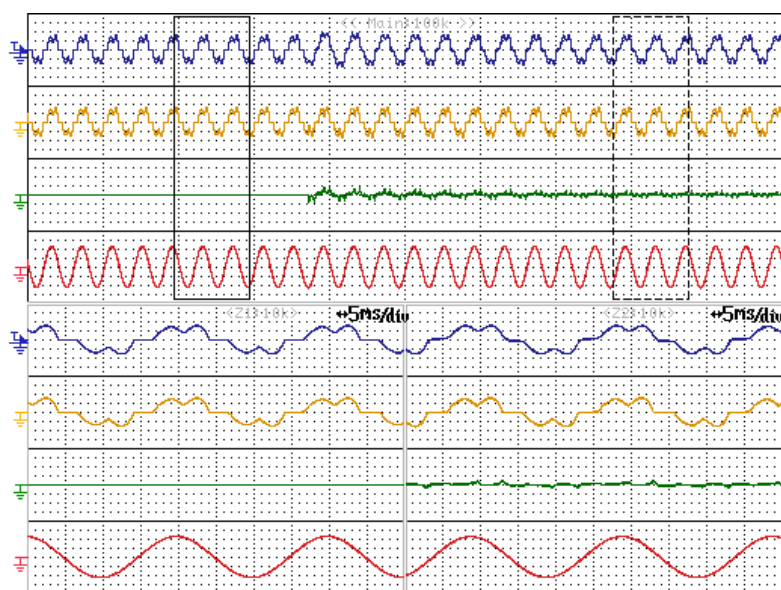
**Figura 5.27** Transitorio di entrata in funzione del regolatore ripetitivo. Istante 3 di 4.  
 Sono mostrate tre correnti di fase e la fondamentale della tensione di fase presenti in rete.  
 Scale: 2 A/div, 40 V/div, 100 ms/div.



**Figura 5.28** Transitorio di entrata in funzione del regolatore ripetitivo. Istante conclusivo 4 di 4.  
 Sono mostrate tre correnti di fase e la fondamentale della tensione di fase presenti in rete.  
 Scale: 2 A/div, 40 V/div, 100 ms/div.

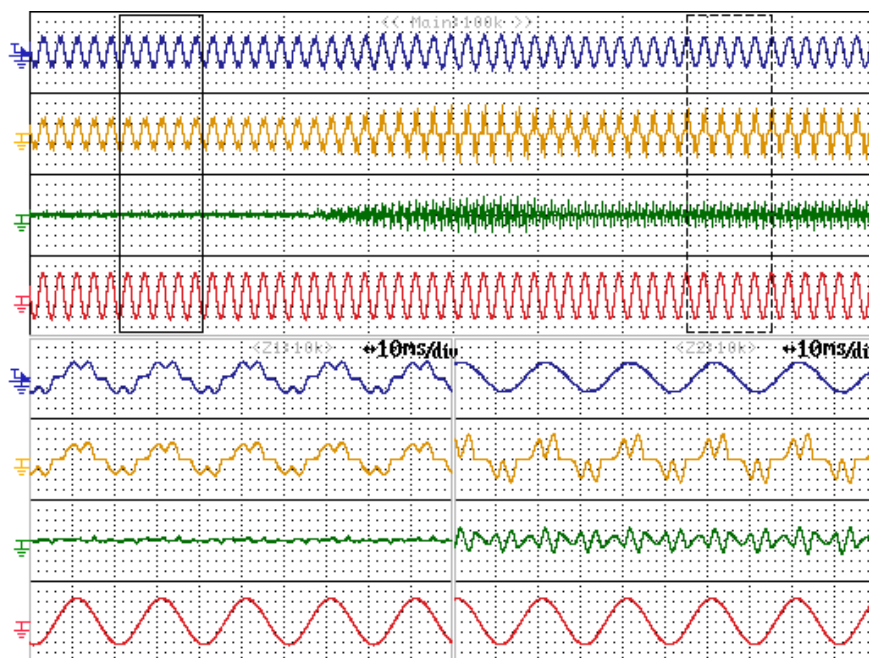
Nelle Figure 5.29 e 5.30 si mostrano separatamente quattro tracce: la prima è la corrente presente in rete; la seconda è la corrente assorbita dal carico; la terza è la corrente di inverter; la quarta è la fondamentale della tensione di fase. In particolare nella Figura 5.29 sono confrontate le tracce fra la condizione in cui il controllo è spento e la condizione in cui è attivo il regolatore risonante, mentre nella Figura 5.30 il confronto è svolto fra il funzionamento del solo regolatore risonante e quello con il regolatore ripetitivo attivato. In Figura 5.31 è mostrato un ingrandimento delle tracce quando il regolatore ripetitivo è attivo.

Si noti che col funzionamento del solo regolatore risonante la corrente sull'inverter è piccola e la distorsione armonica della corrente in rete non è eliminata. Quando si attiva il regolatore ripetitivo la corrente gestita dall'inverter aumenta e la corrente in rete si porta ad una forma d'onda circa sinusoidale. È da osservare che la corrente sul carico aumenta e diventa maggiormente distorta in quanto il condensatore a valle del raddrizzatore scambia una maggiore corrente come mostrato dalla prima traccia in Figura 5.32. In particolare in tale figura si mostra il cambiamento della corrente sul condensatore e anche sull'intero carico a monte del ponte raddrizzatore nel passaggio di funzionamento da regolatore ripetitivo acceso a spento. Sempre in tale figura la terza traccia (verde) mostra la tensione sul bus DC a transitorio concluso nel passaggio da 150 V a 200 V.



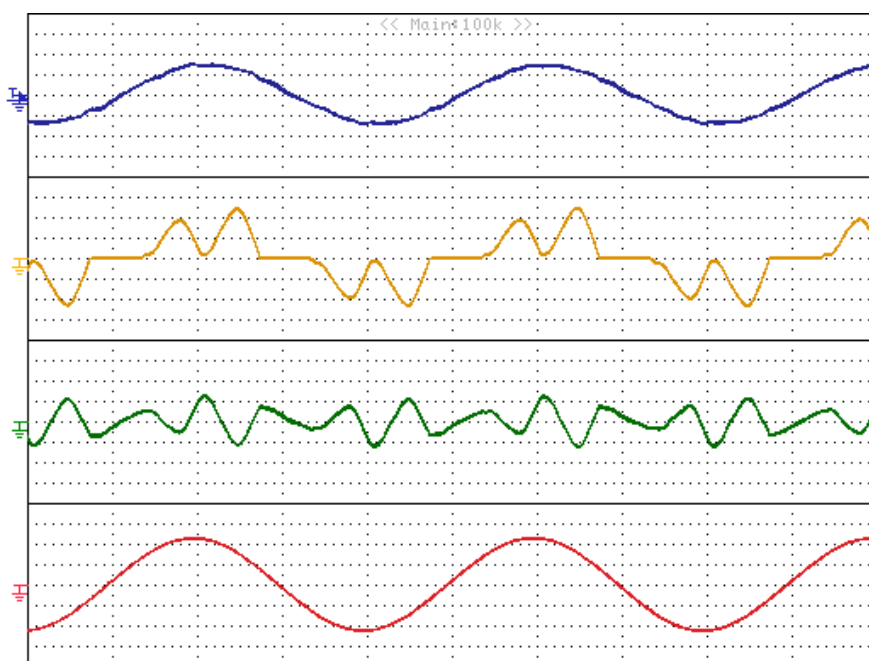
**Figura 5.29** Confronto tra assenza di controllo e attivazione del regolatore risonante. Si mostrano la corrente presente in rete (traccia blu), la corrente assorbita dal carico (traccia gialla), la corrente di inverter (traccia verde) e la fondamentale della tensione di fase (traccia rossa).

Scale: 2 A/div, 40 V/div, 50 ms/div.



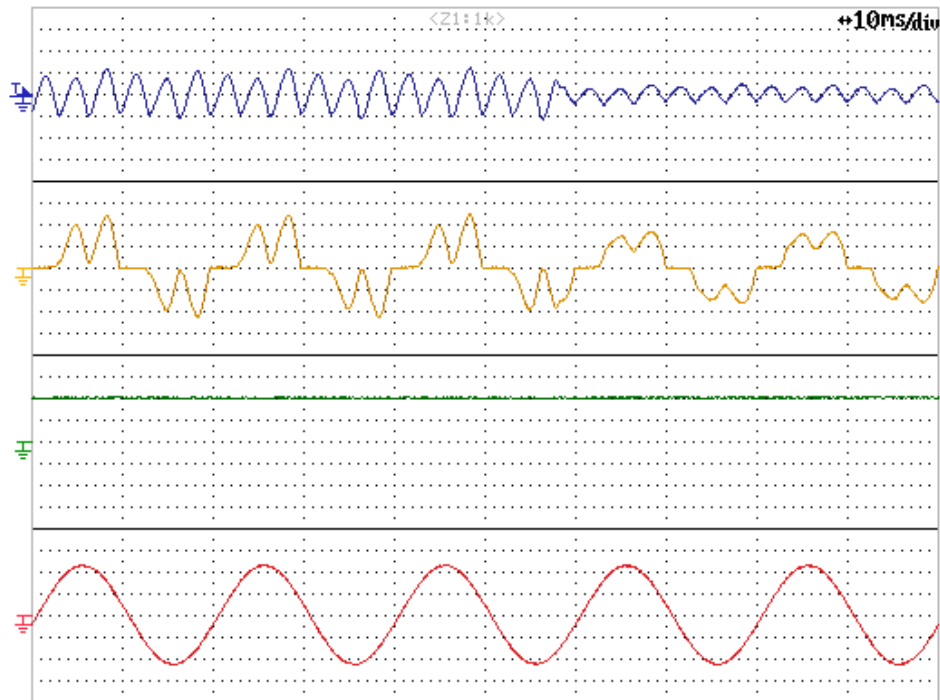
**Figura 5.30** Confronto tra funzionamento del solo regolatore risonante e attivazione del regolatore ripetitivo. Si mostrano la corrente presente in rete (traccia blu), la corrente assorbita dal carico (traccia gialla), la corrente di inverter (traccia verde) e la fondamentale della tensione di fase (traccia rossa).

Scale: 2 A/div, 40 V/div, 50 ms/div.



**Figura 5.31** Ingrandimento delle tracce delle Figure 5.25 e 5.26 quando il regolatore ripetitivo e attivo. Si mostrano la corrente presente in rete (traccia blu), la corrente assorbita dal carico (traccia gialla), la corrente di inverter (traccia verde) e la fondamentale della tensione di fase (traccia rossa).

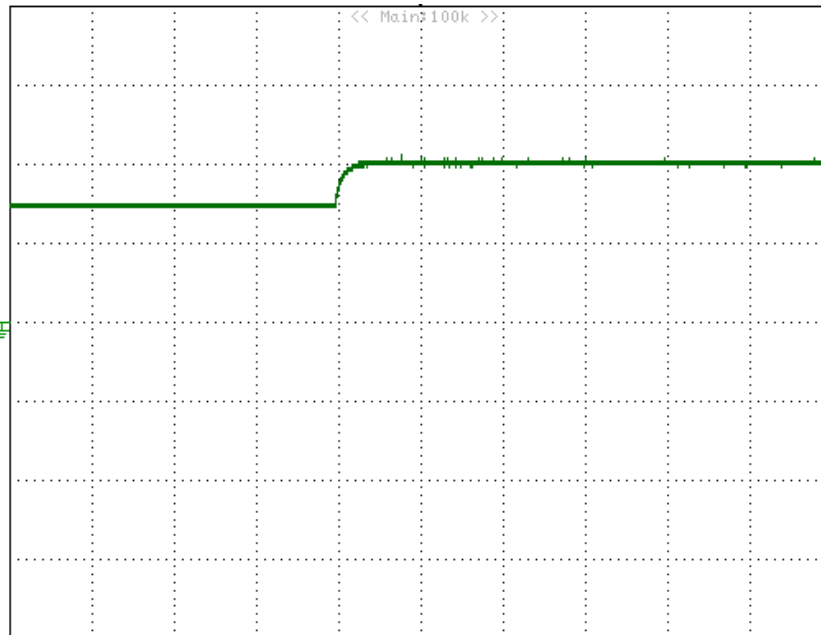
Scale: 2 A/div, 40 V/div, 5 ms/div.



**Figura 5.32** Andamento della corrente sul condensatore (traccia blu) e sul carico distorto (traccia gialla) nel passaggio di funzionamento da regolatore ripetitivo acceso a spento. In verde è mostrata la tensione sul bus DC e in rosso la fondamentale della tensione di rete.

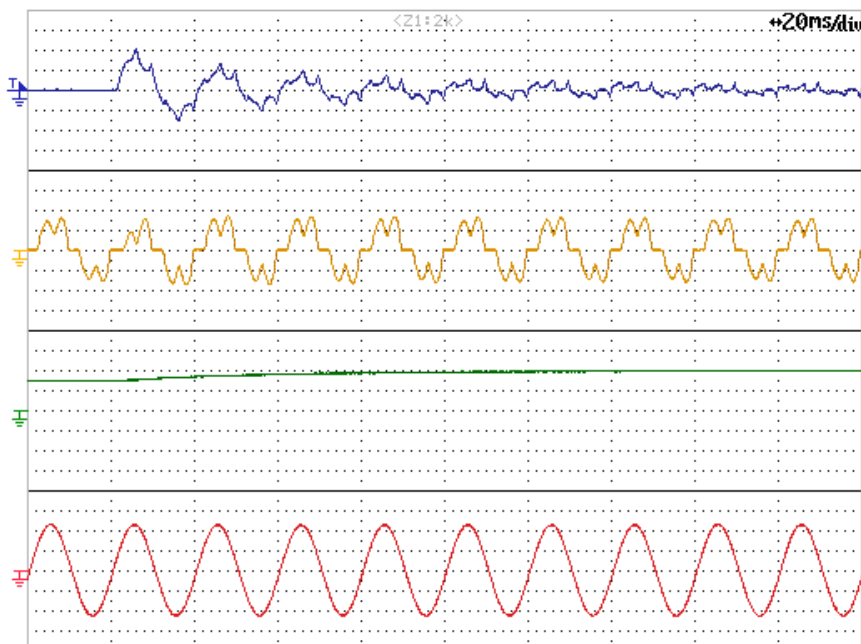
Scale: 2 A/div, 100 V/div (verde), 40 V/div (rossa), 10 ms/div.

In Figura 5.33 è mostrato il transitorio della tensione sul bus DC all'attivazione del regolatore risonante. La tensione passa da 150 V a 200 V. È possibile notare che il transitorio è rapido (si conclude in circa 100 ms) e che quindi la taratura del regolatore PI per l'asse d è corretta.



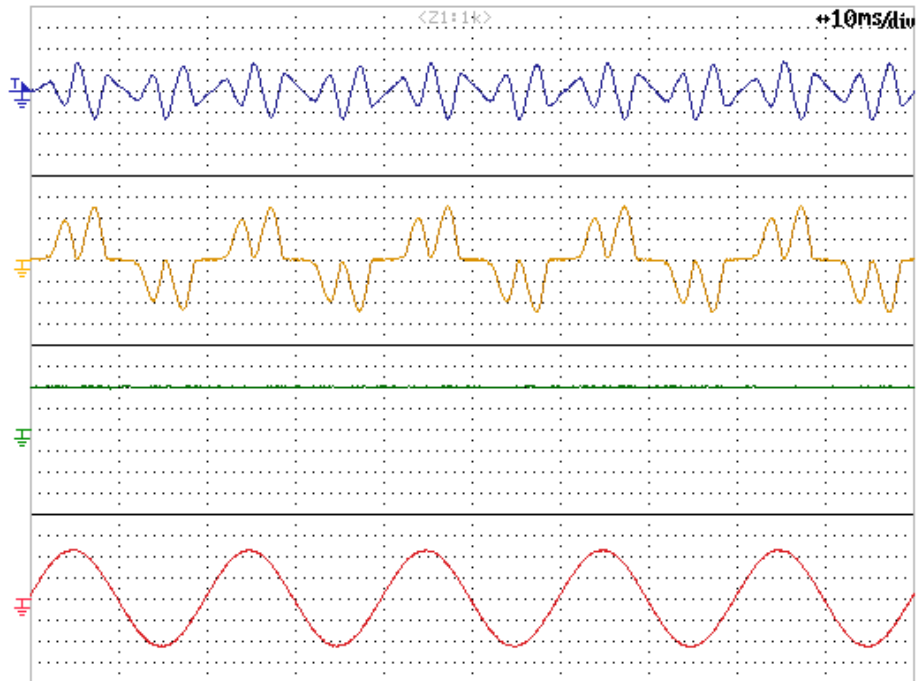
**Figura 5.33** Transitorio della tensione sul bus DC all'attivazione del regolatore risonante. La tensione passa da 150 a 200 V.  
Scale: 100 V/div, 500 ms/div.

Nelle Figure 5.34 e 5.35 si mostrano la corrente di inverter, la corrente del carico distortore, la tensione sul bus DC e la tensione di fase durante e dopo il transitorio della tensione sul bus DC.



**Figura 5.34** Corrente di inverter, corrente del carico distortore, tensione sul bus DC e fondamentale della tensione di fase durante il transitorio della tensione sul bus DC. La tensione passa da 150 a 200 V.

Scale: 2 A/div, 100 V/div (verde), 40 V/div (rossa), 20 ms/div.



**Figura 5.35** Corrente di inverter, corrente del carico distortente, tensione sul bus DC e fondamentale della tensione di fase dopo il transitorio della tensione sul bus DC. La tensione passa da 150 a 200 V.

Scale: 2 A/div, 100 V/div (verde), 40 V/div (rossa), 10 ms/div.



# Conclusioni

Nella presente tesi è stato analizzato l'utilizzo di regolatori ripetitivi per il controllo di un filtro attivo al fine di eliminare armoniche di corrente prodotte da un carico distortore rappresentato da un ponte raddrizzatore trifase connesso in rete. Inizialmente è stata presentata la teoria riguardante i filtri attivi, i raddrizzatori attivi e i regolatori risonanti e ripetitivi. Successivamente è stato descritto il modello Simulink utilizzato per simulare il funzionamento del controllo e per individuarne una possibile implementazione. In seguito si è proceduto con la verifica della soluzione scelta mediante prove su un apparato sperimentale appositamente costruito. L'apparato sperimentale era composto da un inverter utilizzato come filtro attivo posto in parallelo a un carico distortore costituito da un ponte raddrizzatore che alimentava un carico ohmico-capacitivo parallelo. Il tutto era connesso alla rete elettrica mediante impedenze di disaccoppiamento. Il filtro attivo è stato controllato utilizzando il sistema dSPACE, il quale permette di svolgere prove di prototipazione di controllo rapida. Infatti, è stato possibile fare prove sperimentali modificando frequentemente il controllo semplicemente convertendo, mediante interfaccia RTI, un modello del controllo realizzato in Simulink in linguaggio comprensibile dalla scheda hardware DS1104 della dSPACE e caricandolo sulla stessa tramite il programma ControlDesk.

Nella trattazione svolta è stato mostrato che per il controllo di potenza attiva e reattiva sul bus DC dell'inverter è stato utilizzato un regolatore risonante implementato alla frequenza fondamentale. Infatti, i regolatori risonanti risultano essere regolatori ben consolidati e di facile taratura e determinazione della stabilità. Per l'eliminazione di armoniche è invece stato utilizzato il regolatore ripetitivo e un opportuno sistema di filtraggio composto da filtri IIR. Dal lavoro svolto si è potuto constatare come il regolatore ripetitivo sia in grado di gestire in modo efficiente l'inseguimento e reiezione di segnali appunto ripetitivi come le componenti armoniche di corrente in un sistema a frequenza pressoché costante (50 Hz di rete elettrica). Inoltre, esso presenta uno schema implementativo relativamente semplice sebbene non sia altrettanto semplice definire criteri di stabilità generale. Comunque è sembrato che la maggiore attenzione dovesse essere posta sulla definizione di un buon sistema di filtri da integrare col regolatore ripetitivo.

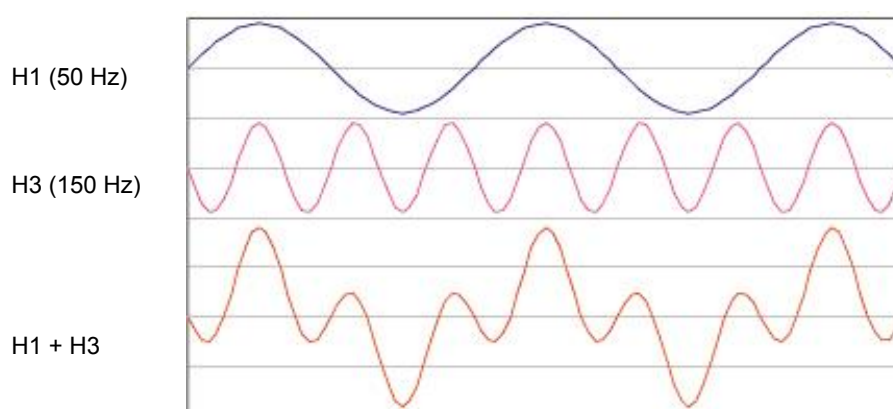
In conclusione, il regolatore ripetitivo può essere considerato una valida soluzione per la gestione di filtri attivi per l'eliminazione di armoniche in rete.



# Appendice A: generalità sulle armoniche

Le armoniche sono correnti o tensioni sinusoidali con frequenza pari a un multiplo intero ( $h$ ) della frequenza del sistema di alimentazione, denominata fondamentale (50 o 60 Hz nelle reti di trasmissione dell'energia elettrica). Se sommate, rispettivamente, alla corrente o alla tensione fondamentale sinusoidale, le armoniche distorcono la forma d'onda della corrente o della tensione (esempio in Figura A.1).

Solitamente le armoniche sono indicate con il pedice  $h$ , il quale ne rappresenta l'ordine.  $I_h$  e  $V_h$  indicano se l'armonica è di corrente o di tensione.  $I_1$  (o  $V_1$ ) designa, in valore di picco, la corrente (o la tensione) sinusoidale a 50 o 60 Hz presente quando non ci sono armoniche (ovvero la corrente o la tensione fondamentale).



**Figura A.1** Distorsione della fondamentale H1 provocata da armonica di ordine tre H3.

I principali produttori di armoniche sono apparecchiature dotate di elettronica di potenza. Per fornire l'alimentazione in corrente continua a queste componenti, l'apparecchiatura è dotata di un alimentatore a commutazione con un raddrizzatore

all'ingresso che assorbe correnti armoniche. Possibili esempi sono i computer, i variatori di velocità, i raddrizzatori e così via. Altri carichi distorcono la corrente a causa del proprio principio di funzionamento il quale genera delle armoniche. Possibili esempi sono le lampade a fluorescenza, le lampade a scarica, le saldatrici e i dispositivi con un nucleo magnetico che può essere saturato. Tutti i carichi che distorcono la normale corrente sinusoidale generano armoniche e si definiscono carichi non lineari.

## A.1 Carichi lineari e non lineari

L'alimentazione di rete fornisce teoricamente tensione sinusoidale con frequenza di 50 – 60 Hz ai carichi. La forma d'onda della corrente fornita dalla sorgente in risposta al fabbisogno del carico dipende dal tipo di carico.

Nel caso di carichi lineari la corrente assorbita è sinusoidale e ha la stessa frequenza della tensione. La corrente può essere sfasata (angolo  $\varphi$ ) rispetto alla tensione. La legge di Ohm stabilisce un rapporto lineare tra la tensione e la corrente ( $V = ZI$ ) con un coefficiente costante, cioè l'impedenza del carico. Il rapporto tra la corrente e la tensione è lineare. Possibili esempi di carichi lineari sono le classiche lampadine ad incandescenza, i dispositivi di riscaldamento, i carichi resistivi, i motori, i trasformatori. Questo tipo di carico non include componenti elettronici attivi, ma solo resistori (R), induttori (L) e condensatori (C).

Nel caso di carichi non lineari la corrente assorbita dal carico è periodica, ma non sinusoidale: la forma d'onda della corrente è distorta dalle correnti armoniche. La legge di Ohm che definisce il rapporto tra la tensione e la corrente totali non è più valida, poiché l'impedenza del carico varia nel singolo periodo (vedere Figura A.2). Il rapporto tra la corrente e la tensione non è lineare.

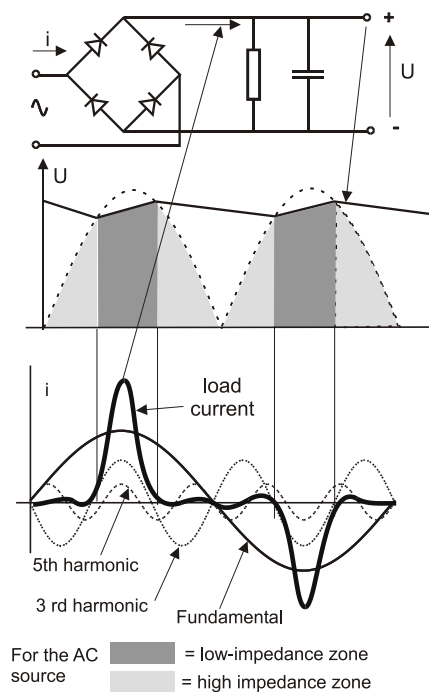
La corrente assorbita dal carico equivale, secondo lo sviluppo in serie di Fourier, alla combinazione di:

- una corrente sinusoidale denominata fondamentale, alla frequenza di 50 o 60 Hz;
- correnti armoniche, ossia correnti sinusoidali con un'ampiezza minore di quella della fondamentale, ma una frequenza che è un multiplo della fondamentale e che definisce l'ordine armonico (ad esempio, l'armonica di ordine 3 ha una frequenza pari a  $3 \cdot (50 \text{ o } 60) \text{ Hz}$ ).

Occorre osservare che la legge di Ohm si applica a ogni coppia di tensione e corrente del medesimo ordine armonico,  $V_h = Z_h I_h$ , dove  $Z_h$  è l'impedenza di carico di un dato ordine, ma non è più valida per la tensione e la corrente totali.

Un possibile esempio di carichi non lineari è rappresentato dai carichi RCD (Resistore, Condensatore, Diodo) che si trovano in gran parte degli alimentatori dei dispositivi elettronici. Il loro funzionamento può essere descritto nel seguente modo: il condensatore C, in condizioni stazionarie, si carica solo quando la tensione di linea istantanea è maggiore della tensione presente ai relativi morsetti. In tale situazione il diodo è in conduzione e l'impedenza di carico è bassa. Prima della conduzione l'impedenza è elevata (diodo disattivato).

L'impedenza di un carico non lineare, pertanto, varia a seconda della tensione presente ai relativi morsetti. L'impedenza quindi non è costante; tensione e corrente non sono più sinusoidali.



**Figura A.2** Distorsione prodotta da un carico RCD (Resistenza, Condensatore, Diodo).

I carichi non lineari generano tre tipi di correnti armoniche, tutte di ordine dispari (poiché la sinusoidale è una funzione “dispari”):

- armoniche H7 - H13 - ...: sequenza diretta;
- armoniche H5 - H11 - ...: sequenza inversa;

- armoniche H3 - H9 - ...: sequenza omopolare.

Le correnti armoniche omopolari (H3 e multipli dispari, scritte come  $3(2k + 1)$  con  $k$  intero) in sistemi trifase si sommano nel conduttore di neutro. Ciò è dovuto al fatto che il loro ordine  $3(2k + 1)$  è multiplo del numero di fasi (3), ossia vanno a coincidere con lo spostamento (un terzo di periodo) delle correnti di fase.

Quando non ci sono armoniche, la corrente nel neutro è uguale a zero:  $I_N = I_A + I_B + I_C = 0$ . Quando ci sono armoniche, la corrente nel neutro è uguale a:  $I_N = I_A + I_B + I_C = 3I_3$ .

Pertanto bisogna prestare particolare attenzione alle armoniche di questo tipo negli impianti con neutro distribuito.

## A.2 Analisi delle armoniche

L'analisi delle armoniche di una corrente non lineare consiste nel determinare gli ordini armonici presenti nella corrente e l'importanza relativa, rispetto alla fondamentale, di ciascun ordine armonico.

Di seguito vengono descritti alcuni valori caratteristici delle armoniche e alcune relazioni fondamentali utilizzate nell'analisi delle stesse.

### Valore efficace delle armoniche

È possibile misurare il valore efficace di ciascun ordine armonico, poiché le varie correnti armoniche sono sinusoidali, ma con frequenze diverse e multiple di quella fondamentale.

Si può calcolare il valore efficace totale della corrente come:

$$I_{RMS} = \sqrt{I_{RMS,1}^2 + I_{RMS,2}^2 + I_{RMS,3}^2 + \dots + I_{RMS,h}^2 + \dots}$$

dove RMS (Root Mean Square) indica il valore efficace.

Ogni singola armonica è espressa in percentuale, ossia come rapporto tra il suo valore efficace e il valore efficace della fondamentale. Questo rapporto è detto livello della singola armonica. Esso è calcolato nel seguente modo:

$$\text{Livello\_armonica\_h\%} = \frac{I_{RMS,h}}{I_{RMS,1}} 100$$

### **Distorsione armonica totale della tensione e della corrente**

I carichi non lineari generano armoniche sia nella corrente sia nella tensione, poiché per ogni armonica della corrente di carico esiste un'armonica della tensione di alimentazione con identica frequenza a causa della caduta di tensione sull'impedenza di rete. Di conseguenza, anche la tensione risulta distorta dall'armonica di corrente.

La distorsione armonica totale (THD, Total Harmonic Distortion) in percentuale è calcolata nel seguente modo:

$$THD_I\% = \frac{\sqrt{\sum_{h=2}^{\infty} I_{RMS,h}^2}}{I_{RMS,1}} 100 = \frac{\sqrt{\sum_{h=2}^{\infty} I_h^2}}{I_1} 100$$

Essa può essere definita sia per le correnti ( $THD_I$ ) sia per le tensioni ( $THD_V$ ). A seconda della normativa o raccomandazione di riferimento il THD è da calcolare fino all'armonica di ordine 25, 40 o 50.

### **Fattore di cresta**

Il fattore di cresta ( $FC$ ), utilizzato per caratterizzare la forma del segnale (corrente o tensione), è il rapporto tra il valore di picco e il valore efficace totale della corrente:

$$FC = \frac{I}{I_{RMS}}$$

### **Fattore di potenza**

Il fattore di potenza (PF, Power Factor) è il rapporto tra la potenza attiva  $P$  (espressa in kW) e la potenza apparente  $S$  (espressa in kVA) ai capi di un determinato carico non lineare:

$$PF = \frac{P}{S}$$

Non si tratta dello sfasamento tra la tensione e la corrente, poiché tali grandezze non sono più sinusoidali.

Lo sfasamento tra la corrente e la tensione fondamentali, entrambe sinusoidali, si può definire come:

$$\cos\varphi_1 = \frac{P_1}{S_1}$$

dove  $P_1$  e  $S_1$  sono rispettivamente la potenza attiva e la potenza apparente della fondamentale.

Si può allora definire il fattore di distorsione (DF, Distortion Factor) come:

$$DF = \frac{PF}{\cos\varphi_1}$$

Quando non ci sono armoniche, questo fattore vale 1 e il fattore di potenza è semplicemente  $\cos\varphi$ .

### **Potenza**

Ai capi di un carico lineare trifase bilanciato, alimentato con una tensione concatenata  $V$  e una corrente  $I$  in valore efficace, dove lo sfasamento tra  $V$  e  $I$  è  $\varphi$ , i valori della potenza sono:

- potenza apparente [kVA]:  $S = \sqrt{3}VI = \sqrt{P^2 + Q^2}$ ;
- potenza attiva [kW]:  $P = S\cos\varphi$ ;
- potenza reattiva [kVAr]:  $Q = S\sin\varphi$ .

Ai capi di un carico non lineare l'equazione per determinare la potenza attiva  $P$  è più complicata, poiché tensione e corrente contengono componenti armoniche. Tuttavia essa può essere espressa semplicemente come:

$$P = S \cdot PF$$

Per  $V_1$  e  $I_1$  fondamentali in valore efficace sfasate di  $\cos\varphi_1$  si definiscono:

- potenza apparente fondamentale:  $S_1 = \sqrt{3}V_1I_1$ ;
- potenza attiva fondamentale:  $P_1 = S_1 \cos\varphi_1$ ;



- potenza reattiva fondamentale:  $Q_1 = S_1 \sin\varphi_1$ .

Si può definire la potenza apparente complessiva (ottenuta considerando i vari ordini armonici presenti) come:

$$S = \sqrt{P_1^2 + Q_1^2 + D^2}$$

dove  $D$  è la potenza di distorsione dovuta alle armoniche.

### A.3 Conseguenze della presenza di armoniche

La presenza di armoniche determina numerose conseguenze negative per il buon funzionamento di un impianto elettrico. Ad esempio causa:

- perdita di potenza apparente in quanto una parte è consumata dalle armoniche;
- aumento di temperatura dei cavi;
- aumento di corrente e di perdite sul conduttore di neutro;
- distorsione della tensione a causa di cadute di tensione sulle impedenze incontrate a partire dalla sorgente;
- aumento del rischio di rottura di condensatori. Infatti, il valore della corrente su un condensatore aumenta con l'ordine armonico in quanto essa è esprimibile come:  $I_C = \omega CV = 2\pi fhCV$ . Inoltre, si possono verificare risonanze fra condensatore e induttanza della sorgente per determinate frequenze armoniche comportando un'amplificazione della corrente armonica;
- declassamento dei trasformatori. Infatti, a causa dell'effetto pelle la resistenza degli avvolgimenti del trasformatore aumenta con l'ordine armonico; le perdite per isteresi sono proporzionali alla frequenza; le perdite per correnti parassite sono proporzionali al quadrato della frequenza;
- aumento delle perdite nei generatori e presenza di vibrazioni;
- aumento delle perdite per effetto Joule e nel ferro e formazione di coppie pulsanti nelle macchine asincrone.

## A.4 Strategie di abbattimento delle armoniche

Esistono fondamentalmente due strategie per contrastare la presenza di armoniche:

- accettare le armoniche e conviverci, il che comporta la necessità di sovradimensionare le apparecchiature per poter tenere sotto controllo gli effetti delle armoniche;
- eliminare le armoniche, in parte o del tutto, mediante filtri passivi o compensatori attivi di armoniche.

Secondo la prima soluzione, dato che gli effetti negativi delle correnti armoniche aumentano con l'impedenza cumulativa di cavi e sorgenti, la strategia più ovvia consiste nel limitare l'impedenza totale al fine di ridurre sia la distorsione di tensione sia l'aumento di temperatura.

Per quanto riguarda la seconda soluzione, esistono diverse strategie per eliminare le armoniche. Si possono utilizzare filtri passivi LC i quali vengono sintonizzati sulla frequenza da eliminare o attenuano una determinata banda di frequenze. Essi però presentano due svantaggi principali: l'eliminazione delle armoniche è efficace solo per l'impianto specifico, quindi l'aggiunta o la rimozione di carichi può compromettere il sistema di filtraggio; è spesso difficile implementarli in un impianto esistente.

Possono essere impiegati filtri attivi, detti anche compensatori attivi di armoniche, i quali cancellano le armoniche iniettando correnti armoniche esattamente uguali ed opposte nel momento in cui si verificano. Questo tipo di filtro reagisce in tempo reale (ossia attivamente) alle armoniche esistenti al fine di eliminarle. Più efficace e flessibile dei filtri passivi, ne supera gli svantaggi e, al confronto, costituisce una soluzione che offre migliori prestazioni (consente l'eliminazione di tutte le armoniche) e che è adattabile (la sua azione può essere riconfigurata) e riutilizzabile.

## A.4 Normativa sulle armoniche

Esistono diverse normative che definiscono limiti che devono essere rispettati per ridurre la presenza di armoniche di tensione e corrente in rete. Normative di riferimento sono la norma CEI EN 50160, la norma CEI EN 61000-2-4 e la raccomandazione IEEE Std 519-2014.

Ad esempio la norma CEI EN 50160 stabilisce che “in condizioni normali di esercizio, durante ciascun periodo di una settimana, il 95% dei valori efficaci di ogni singola tensione armonica, mediati sui 10 minuti, deve essere inferiore o uguale ai valori indicati nella Tabella A.1.” Inoltre essa stabilisce che “i valori corrispondenti alle armoniche di ordine superiore a 25 non sono indicati in tale tabella poiché essi sono generalmente piccoli ma imprevedibili a causa degli effetti di risonanza.” Infatti, “le risonanze possono causare tensioni più elevate per una singola armonica.” È stabilito anche che “la distorsione armonica totale (THD) della tensione di alimentazione (comprese tutte le armoniche fino al 40° ordine) deve essere inferiore o uguale all’8%” osservando però che “La limitazione posta al 40° ordine è convenzionale”. In effetti, ad esempio la norma CEI EN 61000-2-4 considera armoniche fino al 50° ordine.

Senza indugiare in ulteriori dettagli si riportano i limiti fissati dalla norma CEI EN 50160 per i livelli di distorsione massima per le tensioni armoniche in reti di distribuzioni BT e MT (Tabella A.1) e i limiti raccomandati dallo standard IEEE Std 519-2014 per le correnti armoniche per impianti con tensione compresa fra 120 V e 69 kV.

Armoniche dispari				Armoniche pari	
Non multiple di 3		Multiple di 3		Ordine h	Ampiezza relativa $u_h$
Ordine h	Ampiezza relativa $u_h$	Ordine h	Ampiezza relativa $u_h$		
5	6,0 %	3	5,0 %	2	2,0 %
7	5,0 %	9	1,5 %	4	1,0 %
11	3,5 %	15	0,5 %	6 ... 24	0,5 %
13	3,0 %	21	0,5 %		
17	2,0 %				
19	1,5 %				
23	1,5 %				
25	1,5 %				

NOTA I valori corrispondenti alle armoniche di ordine superiore a 25 non sono indicati in questa tabella poiché essi sono generalmente piccoli ma imprevedibili a causa degli effetti di risonanza.

**Tabella A.1** Valori delle singole tensioni armoniche ai terminali di alimentazione, fino al 25° ordine, espressi in percentuale della tensione fondamentale  $u_1$  (CEI EN 50160).

Maximum harmonic current distortion in percent of $I_L$						
Individual harmonic order (odd harmonics) <sup>a, b</sup>						
$I_{sc}/I_L$	$3 \leq h < 11$	$11 \leq h < 17$	$17 \leq h < 23$	$23 \leq h < 35$	$35 \leq h \leq 50$	TDD
$< 20^c$	4.0	2.0	1.5	0.6	0.3	5.0
$20 < 50$	7.0	3.5	2.5	1.0	0.5	8.0
$50 < 100$	10.0	4.5	4.0	1.5	0.7	12.0
$100 < 1000$	12.0	5.5	5.0	2.0	1.0	15.0
$> 1000$	15.0	7.0	6.0	2.5	1.4	20.0

<sup>a</sup>Even harmonics are limited to 25% of the odd harmonic limits above.

<sup>b</sup>Current distortions that result in a dc offset, e.g., half-wave converters, are not allowed.

<sup>c</sup>All power generation equipment is limited to these values of current distortion, regardless of actual  $I_{sc}/I_L$ .

where

$I_{sc}$  = maximum short-circuit current at PCC

$I_L$  = maximum demand load current (fundamental frequency component)  
at the PCC under normal load operating conditions

**Tabella A.2** Limiti di distorsione della corrente per sistemi con tensione da 120 V a 69 kV (IEEE Std 519-2014).

Nel presente lavoro di tesi è stato utilizzato il seguente script scritto in Matlab per il calcolo dello spettro armonico complesso delle ampiezze mediante la FFT (Fast Fourier Transform), e del THD considerando armoniche fino al 40° ordine. Sono state memorizzate tre tracce di dati campionati a 100000 *sps* (sample per second) su 1 secondo tramite l'oscilloscopio e sono state elaborate.

```

% Calcolo dello spettro complesso di un segnale

clear
close all
clc

% Importa i dati (insieme di tre segnali)
y1=importdata('0000.txt');
y2(:,1:3)=y1(:,2:4);    % 2:4 per correnti, 3:5 per tensioni

y2=y2*10;    % 10 per correnti, 200 per tensioni
% y2(:,2)=-y2(:,1)-y2(:,3);    % Usare se manca uno dei tre segnali

y2(:,1)=y2(:,1)-sum(y2(:,1))/length(y2(:,1));
y2(:,2)=y2(:,2)-sum(y2(:,2))/length(y2(:,2));
y2(:,3)=y2(:,3)-sum(y2(:,3))/length(y2(:,3));

% Vettori di spazio del sistema trifase
yv(:,1)=2/3*(y2(:,1)*cos(0*2*pi/3)+y2(:,2)*cos(1*2*pi/3)+y2(:,3)*cos(2*2*pi/3));
yv(:,2)=-2/3*(y2(:,1)*sin(0*2*pi/3)+y2(:,2)*sin(1*2*pi/3)+y2(:,3)*sin(2*2*pi/3));    % + o - a seconda dei versi

y=yv(:,1)+1i*yv(:,2);

% Frequenza di campionamento [Hz]
SampleRate=1e5;

```

```

% Dimensione vettore dati importati
DisplayBlockSize=length(y);

% Figura segnale
x=0:1/SampleRate:DisplayBlockSize*1/SampleRate-1/SampleRate;
y3(:,1:4)=y1(:,2:5);
figure
plot(x,y1)
axis tight
grid on
title('Segnale')

% Figura segnale importato
figure
plot(x,y2)
axis tight
grid on
title('Segnale importato')

% Figura segnale complesso
figure
plot(x,real(y(1:DisplayBlockSize)),x,imag(y(1:DisplayBlockSize)))
axis tight
grid on
title('Segnale complesso')

% Calcolo FFT
var_size=length(y);
pp=hann(length(yv)); % Applicazione della finestra di Hanning
yyv=zeros(length(yv),2);
for count1=1:2
    for count=1:length(yv)
        yyv(count,count1)=yv(count,count1)*pp(count);
    end
end
yy=yyv(:,1)+1i*yyv(:,2);
ft=fft(yy);
Pyypp=abs(ft)/(length(x))*2;
fp=SampleRate/length(x)*(0:length(x)/2-1);

% Figure
figure
semilogy(fp,Pyypp(1:length(x)/2,1),'r');
hold on
semilogy(-fp(2:length(fp)),Pyypp(length(x):-1:length(x)/2+2,1),'r');
axis([-1e3 1e3 1e-3 max(Pyypp(1:length(x)/2,1))*1.2])
grid on
xlabel('Frequency [Hz]')
ylabel('log Amplitude [dB]')
title('FFT log')
hold off

figure
plot(fp,Pyypp(1:length(x)/2,1),'r','lineWidth',2);
hold on
plot(-fp(2:length(fp)),Pyypp(length(x):-1:length(x)/2+2,1),'r','lineWidth',2);
axis([-1e3 1e3 1e-3 max(Pyypp(1:length(x)/2,1))*1.2])
grid on
xlabel('Frequency [Hz]')
ylabel('Amplitude [-]')
title('FFT lineare')
hold off

```

```

% Calcolo THD
n=2000;
periodi=50;      % periodi=(100200-200)/n;
THDp=zeros(periodi,1);
j=0;
for i=1:periodi
    selezione=y( 1+j*n : n+1+j*n , 1);
    ftTHD=fft(selezione);
    PyTHD=abs(ftTHD)/(length(n))*2;

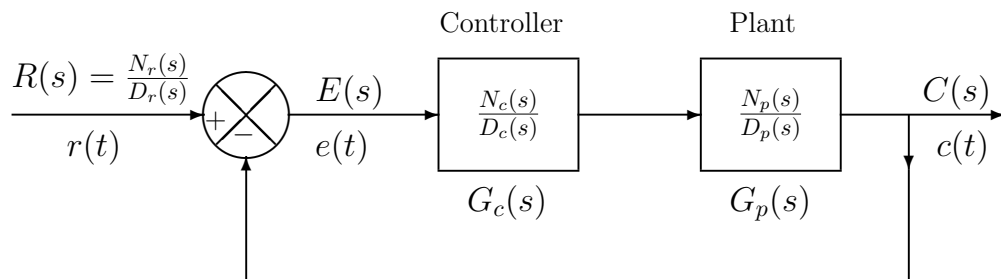
    THDp(i,1)=sqrt(sum(PyTHD(3:1:41).^2+PyTHD(1962:1:2000).^2))/PyTHD(2)*100;
    j=j+1;
end
THD=sum(THDp)/periodi;
fprintf('THD = %f\n\n',THD)

```

## Appendice B: principio del modello interno (IMP, Internal Model Principle)

Il concetto di modello interno riveste un ruolo cruciale nello studio dei regolatori. Il principio del modello interno può essere espresso nel modo seguente: ogni buon regolatore deve realizzare un modello della struttura dinamica del processo da controllare, all'interno del sistema stesso di controllo ad anello chiuso [32].

Si consideri il diagramma a blocchi di un sistema di controllo ad anello chiuso riportato nella figura seguente (Figura B.1).



**Figura B.1** Diagramma a blocchi di un sistema controllo ad anello chiuso.

Utilizzando le regole dei diagrammi a blocchi si può esprimere il segnale errore  $E(s)$  come:

$$E(s) = R(s) - G_p(s)G_c(s)E(s) = \frac{1}{1 + G_p(s)G_c(s)}R(s).$$

Considerando i numeratori e denominatori delle funzioni di trasferimento  $G_c(s)$  e  $G_p(s)$  e del segnale ingresso  $R(s)$  si ottiene:

$$E(s) = \frac{D_p(s)D_c(s)}{D_p(s)D_c(s) + N_p(s)N_c(s)} \frac{N_r(s)}{D_r(s)}$$

L'obiettivo è realizzare un regolatore  $G_c(s) = \frac{N_c(s)}{D_c(s)}$  tale che:

$$\lim_{t \rightarrow \infty} e(t) = \lim_{t \rightarrow \infty} (r(t) - c(t)) = 0$$

dove  $e(t) = \mathcal{L}^{-1}(E(s))$ .

Si suppone che i poli della trasformata di Laplace del segnale di riferimento  $r(t)$  siano nel semipiano destro, cioè appartengano all'insieme  $\{s: \Re(s) \geq 0\}$ . Il polinomio

$$P_c(s) = D_p(s)D_c(s) + N_p(s)N_c(s)$$

è il polinomio caratteristico del sistema ad anello chiuso rappresentato in Figura B.1 e i suoi zeri sono i poli ad anello chiuso. Considerando l'espressione di  $E(s)$  si può verificare il seguente risultato, il quale è chiamato Principio del Modello Interno (Internal Model Principle (IMP)):

*Nella configurazione rappresentata in Figura B.1, dove i poli di  $R(s)$  sono nel semipiano destro, si ha che*

$$\lim_{t \rightarrow \infty} e(t) = 0$$

*se, e solo se,*

1. *i poli ad anello chiuso sono nel semipiano sinistro aperto;*
2.  *$D_r(s)$  è un fattore del polinomio caratteristico ad anello aperto  $D_p(s)D_c(s)$ , cioè, esiste un polinomio, chiamato  $Q(s)$ , tale che  $D_p(s)D_c(s) = Q(s)D_r(s)$ .*

La seconda condizione del IMP afferma che il regolatore (controller) deve essere scelto in modo tale che la funzione di trasferimento ad anello aperto  $G_p(s)G_c(s)$  contenga un modello del segnale di riferimento da inseguire. Se nessun polo di  $R(s)$  è un polo della

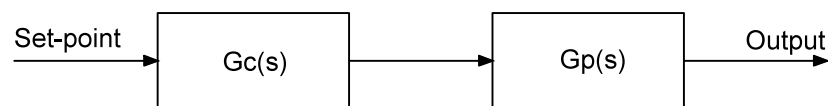


funzione di trasferimento del sistema (“plant”) in esame  $G_p(s)$ , allora si può ridefinire il IMP nel modo seguente:

*ogni buon regolatore deve stabilizzare il sistema ad anello chiuso e deve contenere un modello del segnale di riferimento.*

È anche possibile svolgere un’analisi più dettagliata del principio del modello interno [33]. Il principio del modello interno afferma che se un modello del riferimento e del disturbo è incluso nell’anello di controllo in retroazione allora è assicurata una buona capacità di inseguire il riferimento e di resistere a disturbi. In particolare se lo schema di controllo è stato sviluppato basandosi su un esatto modello del processo da controllare, allora è teoricamente possibile realizzare un controllo perfetto. Se lo scopo consiste nell’inseguire e/o eliminare segnali periodici che possono essere scomposti in componenti sinusoidali (armoniche), questa procedura porta alla definizione di regolatori che possiedono una coppia di poli sull’asse immaginario in corrispondenza delle frequenze delle armoniche da inseguire e/o eliminare.

Si consideri il sistema mostrato in Figura B.2.

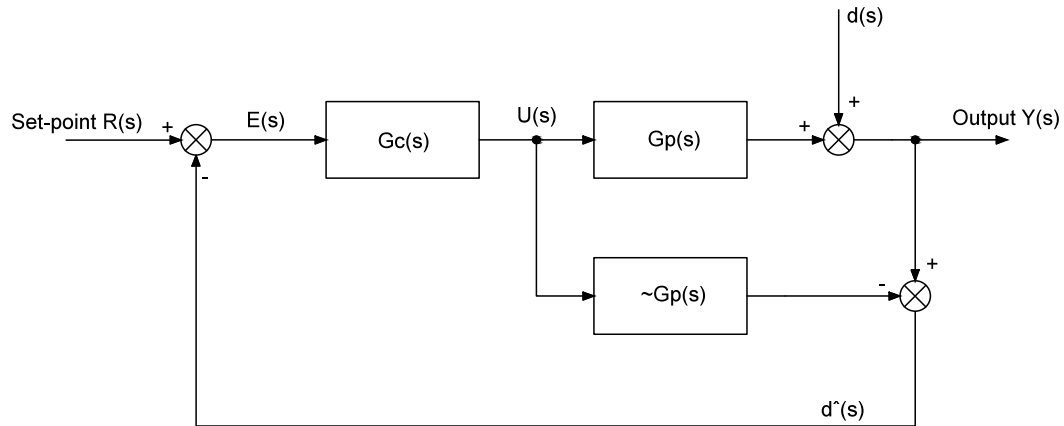


**Figura B.2** Strategia di controllo ad anello aperto.

Il regolatore  $G_c(s)$  è usato per controllare il processo  $G_p(s)$ . Si supponga che  $\tilde{G}_p(s)$  sia un modello di  $G_p(s)$ . Impostando che  $G_c(s)$  sia il modello inverso del processo, cioè  $G_c(s) = [\tilde{G}_p(s)]^{-1}$ , e se  $G_p(s) = \tilde{G}_p(s)$  (ovvero se il modello è un’esatta rappresentazione del processo), allora si ha che l’uscita è sempre uguale al riferimento. Quindi, se si ha una completa conoscenza del processo (racchiuso nel modello utilizzato di tale processo) controllato, è possibile ottenere un controllo perfetto. Inoltre il controllo in retroazione risulta necessario solo quando la conoscenza del processo è inaccurata o incompleta.

Nella pratica i modelli dei processi non sono mai esatti e possono sempre essere presenti dei disturbi. Per tali motivi il controllo in catena aperta non è in grado di mantenere l’uscita al riferimento. Ciononostante esso costituisce la base per lo sviluppo di una strategia di controllo che potenzialmente può raggiungere un controllo perfetto.

Tale strategia è nota come Controllo del Modello Interno (IMC, Internal Model Control) e ha la struttura mostrata in Figura B.3.



**Figura B.3** Schematizzazione generale di IMC (Internal Model Control).

Nello schema,  $d(s)$  è un disturbo non noto che agisce sul sistema. L'ingresso manipolato  $U(s)$  è introdotto sia nel processo  $G_p(s)$  sia nel suo modello  $\tilde{G}_p(s)$ . L'uscita del processo  $Y(s)$  è confrontata con l'uscita del modello determinando il segnale  $\hat{d}(s)$ . Cioè si ha:

$$\hat{d}(s) = [G_p(s) - \tilde{G}_p(s)]U(s) + d(s).$$

Se, per esempio,  $d(s)$  è nullo, allora  $\hat{d}(s)$  è una misura della differenza di comportamento fra il processo e il suo modello. Se  $G_p(s) = \tilde{G}_p(s)$ , allora  $\hat{d}(s)$  è uguale al disturbo non noto. Perciò  $\hat{d}(s)$  può essere considerato come l'informazione che manca nel modello  $\tilde{G}_p(s)$ , e quindi può essere usato per migliorare il controllo. Questo è realizzato sottraendo  $\hat{d}(s)$  dal segnale di riferimento  $R(s)$ , il che equivale a modificare il riferimento. Il segnale di controllo risultante è esprimibile come:

$$U(s) = [R(s) - \hat{d}(s)]G_c(s) = \{R(s) - [G_p(s) - \tilde{G}_p(s)]U(s) - d(s)\}G_c(s)$$

ovvero

$$U(s) = \frac{[R(s) - d(s)]G_c(s)}{1 + [G_p(s) - \tilde{G}_p(s)]G_c(s)}$$

Poiché  $Y(s) = G_p(s)U(s) + d(s)$ , la funzione di trasferimento ad anello chiuso dello schema IMC è:

$$\begin{aligned} Y(s) &= \frac{[R(s) - d(s)]G_c(s)G_p(s)}{1 + [G_p(s) - \tilde{G}_p(s)]G_c(s)} + d(s) = \\ &= \frac{G_c(s)G_p(s)R(s) + [1 - G_c(s)\tilde{G}_p(s)]d(s)}{1 + [G_p(s) - \tilde{G}_p(s)]G_c(s)}. \end{aligned}$$

Da tale espressione ad anello chiuso si può osservare che se  $G_c(s) = [\tilde{G}_p(s)]^{-1}$  e se  $G_p(s) = \tilde{G}_p(s)$ , si ottengono un perfetto inseguimento del riferimento e la reiezione del disturbo. È da notare che, teoricamente, anche se  $G_p(s) \neq \tilde{G}_p(s)$ , una perfetta reiezione del disturbo può ancora essere ottenuta.

Per migliorare la robustezza, gli effetti di imprecisioni nel modello del processo dovrebbero essere minimizzati. Dato che differenze di comportamento tra il processo e il suo modello avvengono di solito alle più alte frequenze della risposta in frequenza del sistema, un filtro passa-basso  $G_f(s)$  è in genere aggiunto per attenuare gli effetti di imprecisioni fra processo e modello. Quindi, il regolatore con il modello interno è di solito realizzato come l'inverso del processo in serie ad un filtro passa-basso, cioè  $G_{IMC}(s) = G_c(s)G_f(s)$ . La funzione ad anello chiuso risultante diventa:

$$Y(s) = \frac{G_{IMC}(s)G_p(s)R(s) + [1 - G_{IMC}(s)\tilde{G}_p(s)]d(s)}{1 + [G_p(s) - \tilde{G}_p(s)]G_{IMC}(s)}.$$

Progettare un regolatore con modello interno è abbastanza semplice. Innanzitutto, dato un modello del processo  $\tilde{G}_p(s)$ , lo si fattorizza nelle componenti “invertibile”  $\tilde{G}_p^+(s)$  e “non invertibile”  $\tilde{G}_p^-(s)$ :

$$\tilde{G}_p(s) = \tilde{G}_p^+(s)\tilde{G}_p^-(s).$$

La componente non invertibile  $\tilde{G}_p^-(s)$  presenta termini che se invertiti portano all'instabilità del sistema, ovvero termini contenenti zeri positivi e ritardi temporali.

Successivamente, si imposta  $G_c(s) = [\tilde{G}_p^+(s)]^{-1}$  e si ottiene  $G_{IMC}(s) = G_c(s)G_f(s)$ , dove  $G_f(s)$  è un filtro passa-basso di opportuno ordine. L'ordine del filtro è di solito scelto in modo tale che  $G_c(s)G_f(s)$  sia propria (ovvero la differenza tra l'ordine del polinomio a denominatore e quello a numeratore sia zero) per impedire un'eccessiva azione differenziale del regolatore.

Ad esempio, dato il modello del processo  $\tilde{G}_p(s) = \frac{2e^{-5s}}{1+20s}$ ,  $G_{IMC}(s)$  è realizzata come segue. Si fattorizza  $\tilde{G}_p(s) = \tilde{G}_p^+(s)\tilde{G}_p^-(s)$ , dove  $\tilde{G}_p^+(s) = \frac{2}{1+20s}$  e  $\tilde{G}_p^-(s) = e^{-5s}$ . In seguito, si imposta  $G_{IMC}(s)$  pari all'inverso di  $\tilde{G}_p^+(s)$  in serie con un filtro passa-basso  $G_f(s) = \frac{1}{(1+\tau_f s)^n}$  dove  $\tau_f$  è la costante di tempo del filtro e  $n$  è il suo ordine. Quindi si ha:  $G_{IMC}(s) = \frac{1+20s}{2(1+\tau_f s)^n}$ . Si nota che la funzione di trasferimento  $G_{IMC}(s)$  è propria se  $n = 1$ . Inoltre, una buona regola è scegliere  $\tau_f$  in modo che la velocità di risposta sia il doppio di quella in catena aperta. Quindi, in questo esempio si pone  $\tau_f = 10$  s. In tal modo è terminata la realizzazione del regolatore basato sul controllo del modello interno di un processo in esame.

## Appendice C: filtri FIR e IIR

I filtri digitali sono particolari sistemi LTI (Lineari Tempo Invarianti) causali (cioè l'uscita in un certo istante dipende solo dal valore dell'ingresso nel dato istante e dai valori che l'ingresso ha assunto in precedenza, ma non dai valori futuri) a tempo discreto [34]. Essi possono essere implementati e simulati su macchine digitali (microprocessori o processori specializzati come i DSP); per molti anni addirittura essi sono risultati la più comune applicazione dei DSP.

Il vantaggio sui filtri analogici è duplice:

- essi possono essere riprogrammati via software sullo stesso hardware;
- è possibile modificare in tempo reale i coefficienti dei filtri, ottenendo in tal modo filtri “adattativi”.

I principali tipi di filtri digitali sono i filtri FIR (Finite Impulse Response) e IIR (Infinite Impulse Response). Tecnicamente, un filtro FIR è un sistema LTI causale con risposta finita all'impulso; la funzione di trasferimento di un filtro FIR risulta essere un polinomio in  $z^{-1}$ . Con filtri IIR invece, si intende quella sottoclasse dei sistemi LTI causali con risposta anche infinita all'impulso, dotati di una funzione di trasferimento razionale in  $z^{-1}$ .

Nelle applicazioni pratiche, il filtro FIR è da preferire a quello IIR dove vi sia richiesta di fase lineare, altrimenti, se la distorsione in fase è tollerabile, si preferisce l'uso di filtri IIR perché comportano un minor numero di parametri, meno memoria e minor complessità computazionale.

I filtri FIR e IIR hanno differenti vantaggi e svantaggi:

- un filtro FIR è sempre stabile e può avere fase lineare;

- un filtro IIR può essere instabile e non ha in generale fase lineare; essi possono tuttavia avere alcune caratteristiche (banda di transizione, attenuazione) migliori rispetto a quelle dei filtri FIR.

È possibile la realizzazione di filtri mediante reti i cui elementi costitutivi sono operatori di somma, moltiplicazione per costante e ritardo temporale. Il progetto di queste reti è agevolato da proprietà composizionali quali:

- la funzione di trasferimento del sistema ottenuto dalla “cascata” di due reti è il prodotto delle funzioni di trasferimento dei sistemi realizzati dalle singole reti;
- la funzione di trasferimento del sistema ottenuto dalla “somma” di due reti è la somma delle funzioni di trasferimento dei sistemi realizzati dalle singole reti.

Il capitolo si conclude con un cenno ai principali tipi di rumore introdotti dal fatto che segnali e sistemi analogici vengono trattati con tecniche digitali. In particolare, viene discusso il rumore prodotto dalla quantizzazione del segnale, quello dovuto alla quantizzazione dei coefficienti e quello causato dai troncamenti nel calcolo digitale.

## C.1 Filtri FIR e IIR causali

La causalità, sinonimo di realizzabilità, ha implicazioni importanti sul comportamento in frequenza del filtro che meritano di essere discusse brevemente.

Il progetto di filtri FIR e IIR causali consiste nel determinarne i coefficienti mediante specifiche formulate normalmente nel dominio delle frequenze, espresse in termini di ampiezza e fase della risposta del filtro desiderata. Questa attitudine non garantisce tuttavia che una determinata risposta in frequenza produca una risposta all’impulso causale. Sebbene non vi sia una soluzione generale al problema, si possono individuare condizioni necessarie o almeno sufficienti ponendo restrizioni sulla risposta in frequenza.

Il teorema di Paley e Wiener dimostra che, se una sequenza  $h(n)$  è nulla per  $n < 0$  e ha energia finita, cioè  $\sum_{n=0}^{+\infty} |h(n)|^2 < +\infty$ , allora la sua trasformata di Fourier verifica:

$$\int_{-\infty}^{\infty} \left| \ln |H(e^{j\omega})| \right| d\omega < +\infty.$$

Viceversa, se  $|H(e^{j\omega})|$  è quadrato integrabile, cioè se

$$\int_{-\pi}^{\pi} |H(e^{j\omega})|^2 d\omega < +\infty$$

e se la condizione di Paley-Wiener è rispettata, allora è sempre possibile associare al modulo di  $H(e^{j\omega})$  una risposta in fase  $\Phi(\omega)$  in modo tale che il filtro con risposta in frequenza

$$H(e^{j\omega}) = |H(e^{j\omega})|e^{j\Phi(\omega)}$$

sia causale. Un'importante conseguenza di questo risultato è che un filtro causale ha un risposta in frequenza che non può essere nulla su una banda finita, il che conferma la non causalità del filtro ideale.

In aggiunta alla suddetta condizione, la causalità impone anche una relazione forte tra la parte reale  $H_R(e^{j\omega})$  e la parte immaginaria  $H_I(e^{j\omega})$  di  $H(e^{j\omega})$ . La spiegazione deriva dalla decomposizione della sequenza  $h(n)$  in due sequenze: una pari  $h_p(n)$  e una dispari  $h_d(n)$ , definite come segue:

$$h_p(n) = \frac{1}{2}[h(n) + h(-n)], \quad h_d(n) = \frac{1}{2}[h(n) - h(-n)].$$

È indubbio che un segnale  $h(n)$ , nullo per  $n < 0$ , coincide con la sequenza pari  $h_p(n)$  associata o alla sequenza dispari  $h_d(n)$  associata più  $h(0)$ . Ne consegue che le due sequenze, quella pari e quella dispari associate a  $h(n)$ , non sono tra loro indipendenti.

Poiché si può mostrare che le trasformate di  $h_p(n)$  e  $h_d(n)$  risultano essere rispettivamente:

$$h_p(n) \xleftrightarrow{\mathcal{F}_d} H_R(e^{j\omega}), \quad h_d(n) \xleftrightarrow{\mathcal{F}_d} H_I(e^{j\omega})$$

si deduce che sussiste una relazione di interdipendenza anche tra le due trasformate  $H_R(e^{j\omega})$  e  $H_I(e^{j\omega})$ .

Riassumendo la causalità ha importanti implicazioni sul progetto e la realizzazione di filtri digitali:

- la risposta in frequenza  $H(e^{j\omega})$  non può essere zero eccetto che in un insieme finito di punti;
- l'ampiezza  $|H(e^{j\omega})|$  della risposta in frequenza non può essere costante su una banda finita di frequenze; le bande passante e proibita presentano oscillazioni che non possono essere eliminate a causa del troncamento operato su  $h(n)$  (fenomeno di Gibbs);
- la parte reale  $H_R(e^{j\omega})$  e la parte immaginaria  $H_I(e^{j\omega})$  di  $H(e^{j\omega})$  sono tra loro interdipendenti, di conseguenza il modulo  $|H(e^{j\omega})|$  e la fase  $\Phi(e^{j\omega})$  di  $H(e^{j\omega})$  non possono essere scelti arbitrariamente.

## C.2 Filtri FIR e filtri a fase lineare

Un sistema LTI causale a tempo discreto è detto filtro FIR se la risposta  $h(n)$  all'impulso unitario è finita nel senso che  $h(n) = 0$  per  $n < 0$  e per  $n \geq M$ , per un opportuno  $M > 0$ . Il rapporto ingresso-uscita è allora descritto dalla seguente equazione alle differenze finite:

$$y(n) = \sum_{k=0}^{M-1} h(k)x(n-k).$$

Passando alle trasformate  $z$  e applicando la proprietà della traslazione temporale, si ottiene:

$$Y(z) = H(z)X(z)$$

dove  $X(z)$  e  $Y(z)$  sono le trasformate  $z$  rispettivamente di  $x(n)$  e  $y(n)$ . Si osservi che  $H(z)$  è un polinomio in  $z^{-1}$ .



Le caratteristiche più interessanti dei filtri FIR sono le seguenti:

1. un filtro FIR è sempre causale e stabile; ciò può essere rilevato dal fatto che  $H(z)$  è un polinomio in  $z^{-1}$ , e quindi ha un solo polo in  $z = 0$ , di fatto interno alla cerchio di raggio 1;
2. un filtro FIR può avere fase lineare: se la funzione  $h(n)$  è simmetrica o antisimmetrica rispetto a  $(M - 1)/2$  (cioè  $h(k) = h(M - 1 - k)$  oppure  $h(k) = -h(M - 1 - k)$ ), allora la fase  $\angle H(e^{j\omega})$  è lineare. Infatti, se  $h(k) = h(M - 1 - k)$ :

$$\begin{aligned} H(e^{j\omega}) &= \sum_{k=0}^{M-1} h(k)e^{-jk\omega} = \sum_{k=0}^{M-1} h(k) \frac{e^{-jk\omega} + e^{-j(M-1-k)\omega}}{2} = \\ &= e^{-j\frac{M-1}{2}\omega} \sum_{k=0}^{M-1} h(k) \frac{e^{j(\frac{M-1}{2}-k)\omega} + e^{-j(\frac{M-1}{2}-k)\omega}}{2} = \\ &= e^{-j\frac{M-1}{2}\omega} \sum_{k=0}^{M-1} h(k) \cos\left(\frac{M-1}{2} - k\right)\omega. \end{aligned}$$

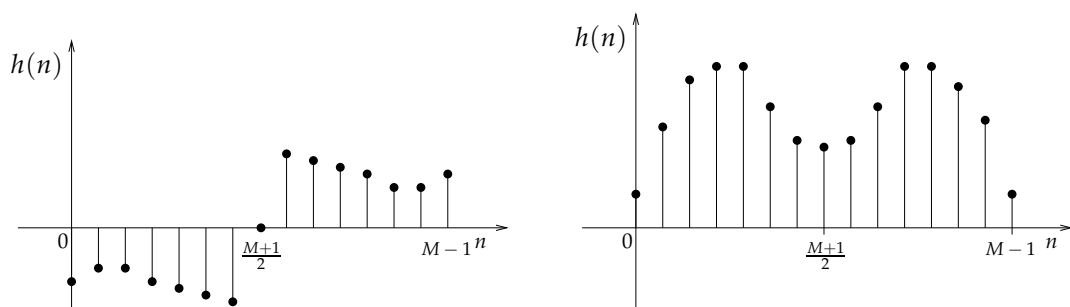
Poiché  $\sum_{k=0}^{M-1} h(k) \cos\left(\frac{M-1}{2} - k\right)\omega$  è un numero reale, la fase risulta lineare:

$$\angle H(e^{j\omega}) = -\frac{M-1}{2}\omega.$$

Analogamente, se  $h(k) = -h(M - 1 - k)$ , si ottiene:

$$H(e^{j\omega}) = je^{-j\frac{M-1}{2}\omega} \sum_{k=0}^{M-1} h(k) \sin\left(\frac{M-1}{2} - k\right)\omega.$$

In Figura C.1 sono rappresentate le risposte all'impulso di due filtri FIR a fase lineare, uno antisimmetrico, l'altro simmetrico.



**Figura C.1** Risposta all'impulso di un filtro a fase lineare antisimmetrico (a sinistra) e risposta all'impulso di un filtro a fase lineare simmetrico (a destra).

I filtri FIR sono spesso implementati con una delle seguenti quattro tecniche generali:

- metodo delle finestre (Window-Function Technique);
- metodo del campionamento in frequenza (Frequency-Sampling Technique);
- metodo “equiripple” (Equiripple Designs);
- progetto dei filtri massimamente piatti (Maximally-Flat Design).

## C.2 Filtri IIR

Consideriamo ora un sistema LTI in cui la relazione ingresso-uscita verifica la seguente equazione alle differenze finite:

$$\sum_{k=0}^{L-1} a_k y(n-k) = \sum_{k=0}^{M-1} b_k y(n-k), \quad a_{L-1} \neq 0.$$

Si osserva che se  $L = 1$  l'equazione precedente definisce un filtro FIR.

Se invece  $L > 1$ , l'equazione precedente non è in grado di specificare univocamente il sistema. Passando infatti alle trasformate  $z$  e applicando la proprietà della traslazione temporale, si ottiene:

$$Y(z) = H(z)X(z)$$

dove  $H(z) = \frac{\sum_{k=0}^{M-1} b_k z^{-k}}{\sum_{k=0}^{L-1} a_k z^{-k}}$  e  $X(z)$  e  $Y(z)$  sono le trasformate  $z$  rispettivamente di  $x(n)$  e  $y(n)$ .

Poiché  $H(z)$  è una funzione razionale in  $z^{-1}$  dotata di poli distinti da 0, si possono descrivere più sistemi caratterizzati dalla stessa funzione  $H(z)$  ma aventi diverse corone di convergenza. Solo uno di essi tuttavia, e cioè quello contenente  $\infty$ , è causale. Si può allora dare la seguente definizione:

*Un filtro IIR è un sistema LTI causale tale che la relazione ingresso-uscita verifica l'equazione ricorsiva alle differenze finite:*

$$\sum_{k=0}^{L-1} a_k y(n-k) = \sum_{k=0}^{M-1} b_k y(n-k), \quad (a_{L-1} \neq 0, L > 1).$$

Come osservato sopra, la funzione di trasferimento  $H(z)$  di un filtro IIR è  $H(z) = \frac{\sum_{k=0}^{M-1} b_k z^{-k}}{\sum_{k=0}^{L-1} a_k z^{-k}}$ ; la presenza di poli distinti da 0 comporta che, se il filtro è causale, la risposta  $h(n)$  all'impulso unitario è nulla per  $n < 0$ , ma risulta diversa da 0 per infiniti  $n$  positivi: la fase di questi filtri non può mai essere lineare.

Contrariamente a quanto accade per i filtri FIR, un filtro IIR può non essere stabile; ulteriormente, mentre esistono filtri FIR con fase lineare, la fase di un filtro IIR non è mai lineare.

Questi svantaggi sono compensati in vari casi dalla maggior semplicità realizzativa dei filtri IIR rispetto ai filtri FIR e dalle migliori caratteristiche di attenuazione a parità di ordine delle equazioni.

### C.3 Applicazioni di filtri FIR e IIR: i filtri COMB

Un filtro FIR ha funzione di trasferimento del tipo:

$$H(z) = \frac{P(z)}{z^M}$$

dove  $P(z)$  è un polinomio di grado  $M$  a coefficienti reali. A meno di una costante moltiplicativa, il filtro viene allora univocamente determinato dagli zeri di  $P(z)$ , cioè dalle soluzioni dell'equazione  $P(z) = 0$ .

Sia  $z_1$  una radice di  $P(z)$ ; essendo i coefficienti di  $P(z)$  reali, si ha che o  $z_1$  è reale o  $z_1$  è complesso, ma allora il suo coniugato  $z_1^*$  è un'altra radice di  $P(z)$ .

Il seguente risultato caratterizza i filtri FIR con fase lineare, in termini dei loro zeri:

*Sia dato un filtro FIR con funzione di trasferimento  $H(z) = \frac{P(z)}{z^M}$ . Allora le due seguenti proposizioni sono equivalenti:*

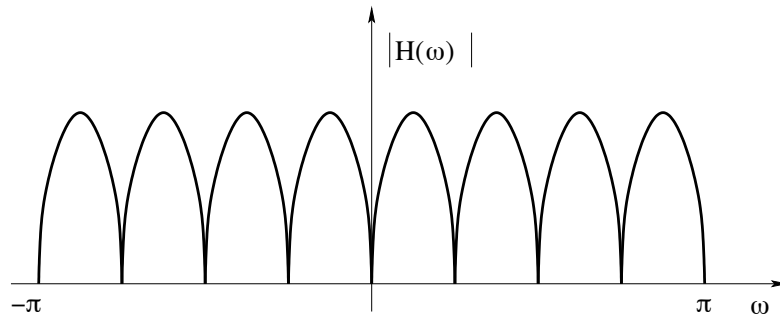
1. *il filtro ha fase lineare;*
2. *se  $re^{j\theta}$  è uno zero di  $P(z)$ , allora anche  $\frac{1}{r}e^{j\theta}$  è uno zero di  $P(z)$ .*

Ne segue in particolare che filtri i cui zeri sono tutti sulla circonferenza di raggio 1 hanno fase lineare. Un'importante famiglia di filtri che hanno gli zeri sulla circonferenza unitaria è quella dei filtri (detti comb) con funzione di trasferimento del tipo:

$$H(z) = \frac{1}{M}(1 - z^{-M}).$$

In questo caso, gli zeri del filtro sono esattamente le radici dell'unità  $z_k = e^{2\pi\frac{k}{M}}$  ( $k = 0, \dots, M - 1$ ).

La fase di questi filtri è lineare per ogni  $M$ ; l'andamento del guadagno è del tipo di quello riportato in Figura C.2.

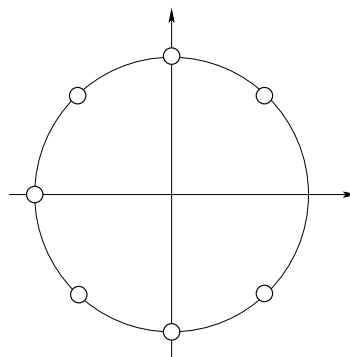


**Figura C.2** Guadagno di un filtro comb di ordine 8.

A causa della forma “a pettine” del grafico precedente, questi filtri sono detti comb. Essi sono implementabili in modo veramente efficiente: dette infatti  $X(z)$  e  $Y(z)$  le trasformate zeta dell’ingresso  $x(n)$  e dell’uscita  $y(n)$ , vale  $Y(z) = \frac{1}{M}(X(z) - z^{-M}X(z))$ . Questo implica:

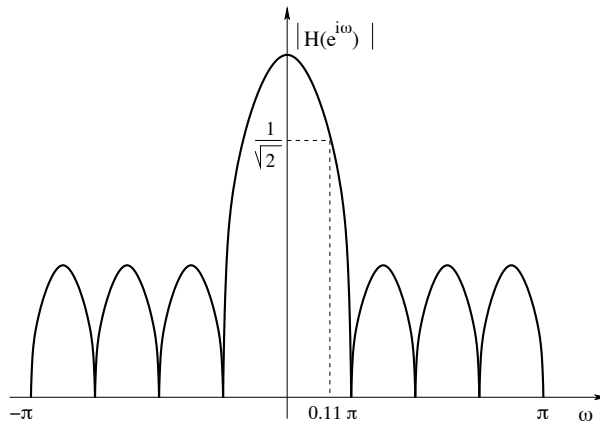
$$y(n) = \frac{1}{M}(x(n) - x(n - M)).$$

È possibile ottenere un filtro comb da un filtro passa-basso semplicemente eliminando lo zero  $z_0 = 1$ . Nel caso di un filtro comb di ordine 8, gli zeri sono mostrati in Figura C.3.



**Figura C.3** Zeri di un filtro comb passa-basso di ordine 8.

La funzione di trasferimento del filtro passa-basso può essere ottenuta dividendo  $1 - z^{-M}$  per  $1 - z^{-1}$ , in modo da eliminare lo zero  $z_0 = 0$ . Il guadagno della risposta in frequenza, per  $M = 8$ , è dato in Figura C.4.



**Figura C.4** Guadagno di un filtro comb passa-basso di ordine 8.

La frequenza di taglio a 3 dB, normalizzata, è  $0.11\pi$ ; le oscillazioni in banda proibita risultano piuttosto alte ( $\approx 0.3$ ).

La risposta del filtro può essere calcolata in due differenti modi:

1. ricordando che  $\frac{1-z^{-M}}{1-z^{-1}} = 1 + z^{-1} + \dots + z^{-M+1}$ , si ottiene:

$$Y(z) = \frac{X(z) + z^{-1}X(z) + \dots + z^{-M+1}X(z)}{M}.$$

Nella rappresentazione nel tempo, questo porta al seguente filtro FIR, riconoscibile come un filtro a media mobile:

$$y(n) = \frac{x(n) + x(n-1) + \dots + x(n-M+1)}{M}.$$

2. procedendo direttamente, da  $Y(z) = \frac{1}{M}(X(z) - z^{-M}X(z))$  si ha:

$$Y(z)(1 - z^{-1}) = \frac{1}{M}X(z)(1 - z^{-M}).$$

Nella rappresentazione in tempo, questo porta al seguente filtro IIR:

$$y(n) = y(n-1) + \frac{1}{M}(x(n) - x(n-M)).$$

Nella realizzazione IIR, viene introdotto un polo in 1 che si sovrappone allo zero: poiché il polo è sulla circonferenza unitaria, il filtro risulta intrinsecamente instabile. Di conseguenza, l'algoritmo che dà la realizzazione IIR deve essere utilizzato solo su brevi intervalli di tempo.

I filtri comb passa-basso hanno prestazioni mediocri; tuttavia, essi sono veloci e di facile realizzazione. Considerando la frequenza di campionamento  $F_s$  in Hz, la frequenza di taglio del filtro passa-basso comb di ordine 8 risulta  $0.11 \frac{F_s}{2}$ : per realizzare un filtro comb di data frequenza di taglio basta aggiornare in modo opportuno la frequenza di campionamento.

## C.4 Rumore nel progetto di filtri digitali

Il trattamento di segnali analogici mediante sistemi digitali richiede di approssimare numeri reali con numeri che siano rappresentabili con un insieme finito di bit: questo fatto determina l'introduzione di errori ineliminabili con cui bisogna imparare a convivere. Esistono diversi tipi di errori che si vengono a creare nella realizzazione di filtri mediante sistemi digitali. Si analizzano in particolare gli errori dovuti alla quantizzazione dei coefficienti che entrano nella specifica del filtro.

### **Rumore per quantizzazione del segnale**

I convertitori analogico-digitale modificano il segnale di ingresso introducendo quindi un errore di quantizzazione. Nei convertitori analogico-digitale basati su campionamento alla frequenza di Nyquist e con quantizzatore a  $n$  bit, tale errore può creare un rumore ineliminabile detto *rumore granulare del quantizzatore*: esso può essere misurato in  $dB$  di rapporto segnale/rumore, e tale valore è proporzionale al numero  $n$  di bit del segnale in uscita ( $\cong 6n$ ).

### **Rumore per quantizzazione dei coefficienti**

Un filtro digitale FIR o IIR viene specificato attraverso l'algoritmo (o attraverso la rete) che lo realizza: le operazioni di moltiplicazione per costante richiedono a loro volta l'assegnazione di opportuni coefficienti reali, visti come parametri. L'implementazione

dell'algoritmo su un processore con parola di lunghezza fissata (tipicamente 16 o 32 bit), pone dei limiti all'accuratezza con cui possono essere specificati i parametri: viene quindi introdotto un errore, detto *errore di quantizzazione dei coefficienti*, per cui il filtro implementato non coincide in generale con quello specificato. Si ricorda brevemente che:

- gli effetti della quantizzazione dei coefficienti dipendono dall'aritmetica di macchina del processore su cui il filtro è implementato: la rappresentazione in virgola fissa è generalmente più sensibile a tali errori, a causa della propagazione dell'errore nella moltiplicazione. Su DSP (Digital Signal Processor) a 32 bit o più, con rappresentazione in virgola mobile, questo tipo di errore può invece essere trascurato;
- i filtri IIR sono più sensibili dei filtri FIR all'errore di quantizzazione dei coefficienti, a causa della struttura intrinsecamente ricorsiva dei filtri IIR;
- lo stesso filtro può essere realizzato con diverse architetture di rete: la sensibilità all'errore di quantizzazione dei coefficienti è fortemente dipendente dal tipo di rete realizzata. Ad esempio, la sensibilità all'errore di reti che realizzano un filtro in forma diretta è generalmente più alta rispetto alle reti che realizzano lo stesso filtro in forma di cascata o parallelo.

### **Rumore per troncamento**

L'implementazione di un algoritmo che realizza un filtro digitale richiede l'esecuzione di varie operazioni di somma e prodotto. Si ipotizzi di utilizzare una rappresentazione in virgola fissa. Anche se l'ingresso, l'uscita e i coefficienti del filtro sono numeri rappresentabili con  $n$  bit, mantenere nei calcoli questa accuratezza richiede una precisione maggiore poiché, tipicamente, la moltiplicazione di due numeri di  $n$  bit produce un numero rappresentabile con  $2n$  bit. La necessità di arrotondare i risultati intermedi produce quindi un errore detto *rumore di troncamento*.

Una delle tecniche per controllare l'errore di troncamento è quella di spostare l'operazione di arrotondamento il più possibile nella parte finale del calcolo. A tal riguardo, risulta molto utile implementare un filtro digitale su processori che, lavorando con parole di  $n$  bit, abbiano registri interni di dimensione doppia, cioè  $2n$  bit.



# Bibliografia

- [1] L. Zarri, Dispense del corso “Electric Drives for Automation M”, Università degli Studi di Bologna, 2013.
- [2] A. Tani, Dispense del corso “Conversione Statica dell’Energia Elettrica M”, Università degli Studi di Bologna, 2013.
- [3] B. Singh, K. Al-Haddad, A. Chandra, “A Review of Active Filters for Power Quality Improvement”, IEEE Transactions on Industrial Electronics, 1999.
- [4] R. I. Bojoi, G. Griva, V. Bostan, M. Guerriero, F. Farina, F. Profumo, “Current Control Strategy for Power Conditioners Using Sinusoidal Signal Integrators in Synchronous Reference Frame”, IEEE Transactions on Power Electronics, 2005.
- [5] R. Bojoi, G. Griva, L. R. Limongi, C. Pica, A. Tenconi, “Performance Comparison of Frequency Selective Current Controllers for Three-Phase Active Power Filters”, 33rd Annual Conference of the IEEE Industrial Electronics Society (IECON), 2007.
- [6] R. Teodorescu, M. Liserre, P. Rodríguez, “Grid Converters for Photovoltaic and Wind Power Systems”, IEEE - Wiley, 2011.
- [7] G.F. Franklin, J. D. Powelland, A. Emami-Naeini, “Feedback Control of Dynamic Systems”, 4th edition, Prentice Hall, 2002.
- [8] A. G. Yepes, F. D. Freijedo, J. Doval-Gandoy, O López, J. Malvar, P. Fernandez-Comesana, “Effects of Discretization Methods on the Performance of Resonant Controllers”, IEEE Transactions on Power Electronics, 2010.
- [9] A. G. Yepes, F. D. Freijedo, J. Doval-Gandoy, O López, J. Malvar, P. Fernandez-Comesana, Correction to “Effects of Discretization Methods on the Performance of Resonant Controllers”, IEEE Transactions on Power Electronics, 2012.
- [10] A. V. Timbus, M. Ciobotaru, R. Teodorescu, F. Blaabjerg, “Adaptive Resonant Controller for Grid-Connected Converters in Distributed Power Generation Systems”, IEEE Applied Power Electronics Conference and Exposition, 2006.
- [11] E. Panella, G. Spalierno, “Corso di Elettronica 3”, Edizioni Cupido, 1998.
- [12] G. A. Ramos, R. Costa-Castelló, J. M. Olm, “Digital Repetitive Control under Varying Frequency Conditions”, Springer, 2013.
- [13] B. Francis, W. Wonham, “Internal Model Principle in Control Theory”, Automatica, 1976.

- [14] Y. Yamamoto, "Learning Control and Related Problems in Infinite-Dimensional Systems", Proceedings of the European Control Conference, 1993.
- [15] J. Leyva-Ramos, G. Escobar, P. Martinez, P. Mattavelli, "Analog Circuits to Implement Repetitive Controllers for Tracking and Disturbance Rejection of Periodic Signals", IEEE Transactions on Circuits and Systems, 2005.
- [16] R. Costa-Castelló, J. Nebot, R. Grinó, "Demonstration of the Internal Model Principle by Digital Repetitive Control of An Educational Laboratory Plant", IEEE Transactions on Education, 2005.
- [17] G. Escobar, P. Hernandez-Briones, R. Torres-Olguin, A. Valdez, "A Repetitive-Based Controller for the Compensation of  $6l \pm 1$  Harmonic Components", Proceedings of the IEEE International Symposium on Industrial Electronics, 2007.
- [18] R. Grinó, R. Costa-Castelló, "Digital Repetitive Plug-in Controller for Odd-Harmonic Periodic References and Disturbances", Automatica, 2004.
- [19] T. Inoue, M. Nakano, T. Kubo, S. Matsumoto, H. Baba, "High Accuracy Control of a Proton Synchrotron Magnet Power Supply", Proceedings of the 8th International Federation of Automatic Control (IFAC) World Congress, 1981.
- [20] K.K. Chew, M. Tomizuka, "Steady-State and Stochastic Performance of a Modified Discrete-Time Prototype Repetitive Controller", Journal of Dynamic Systems, Measurement and Control, 1990.
- [21] J. Sun, J. Gong, B. Chen, X. Zha, "Analysis and Design of Repetitive Controller Based on Regeneration Spectrum and Sensitivity Function in Active Power Filter System", IET Power Electronics, 2013.
- [22] G. Hillerström, R.C. Lee, "Trade-offs in Repetitive Control", University of Cambridge, 1997.
- [23] T. C. Tsao, M. Tomizuka, "Robust Adaptive and Repetitive Digital Tracking Control and Application to a Hydraulic Servo for Noncircular Machining", Journal of Dynamic Systems, Measurement and Control, 1994.
- [24] G. Escobar, R.E. Torres-Olguín, A.A. Valdez, M.F. Martinez-Montejano, "Practical Modifications of a Repetitive-Based Controller Aimed to Compensate  $6l+1$  Harmonics", 11th IEEE International Power Electronics Congress, 2008.
- [25] S. Buso, P. Mattavelli, "Digital Control in Power Electronics", Morgan&Caypool Publishers, 2006.

- [26] P. Mattavelli, “Synchronous Frame Harmonic Control for High-Performance AC Power Supplies”, IEEE Transactions on Industry Applications, 2001.
- [27] P. Mattavelli, F. Pinhabel Marafão, “Repetitive-Based Control for Selective Harmonic Compensation in Active Power Filters”, IEEE Transactions on Industrial Electronics, 2004.
- [28] Y. Y. Tzou, R. S. Ou, S. L. Jung and M. Y. Chang, “High-Performance Programmable AC Power Source with Low Harmonic Distortion Using DSP-Based Repetitive Control Technique,” IEEE Transactions on Power Electronics, 1997.
- [29] K. Zhang, Y. Kang, J. Xiong and J. Chen, “Direct Repetitive Control of SPWM Inverters for UPS Purpose,” IEEE Transactions on Power Electronics, 2003.
- [30] Z. Zou, Z. Wang, M. Cheng, Y. Yang, “Active Power Filter for Harmonic Compensation Using a Digital Dual-mode-Structure Repetitive Control Approach”, 3rd IEEE International Symposium on Power Electronics for Distributed Generation Systems, 2012.
- [31] Manuali e cataloghi dSPACE ([www.dspace.com](http://www.dspace.com)).
- [32] H. Ż. Stanisław, Dispense del corso “ECE 382 - Feedback System Analysis And Design”, Purdue University, 2013.
- [33] C. Kambhampati, R. Craddock, M. Thamand, K. Warwick, “Internal Model Control of Nonlinear Systems Through the Inversion of Recurrent Neural Networks”, IEEE World Congress on Computational Intelligence, 1998.
- [34] C. Grossi, Dispense del corso “Elaborazione Numerica dei Segnali”, Università degli Studi di Milano, 2014.