

ALMA MATER STUDIORUM - UNIVERSITÀ DI BOLOGNA

SCUOLA DI INGEGNERIA E ARCHITETTURA

CORSO DI LAUREA MAGISTRALE IN INGEGNERIA ELETTRICA

*Dipartimento di Ingegneria dell'Energia Elettrica e dell'Informazione
"Guglielmo Marconi" - DEI*

TESI DI LAUREA MAGISTRALE

in

Circuiti Elettronici di Potenza e Conversione Fotovoltaica dell'Energia M

**STUDIO E REALIZZAZIONE DI UN INVERTER
TRIFASE A TRE LIVELLI**

CANDIDATO

Simone Nipoti

RELATORE

Chiar.mo Prof. Gabriele Grandi

CORRELATORI

Dott. Jelena Loncarski
Prof. Claudio Rossi

Anno Accademico 2012/2013

Sessione III

Indice

Introduzione	3
---------------------------	----------

Capitolo 1 – Tipologie di Inverter	5
---	----------

1.1	Introduzione	5
1.2	Inverter a due livelli	7
1.2.1	Half Bridge	7
1.2.2	Full Bridge	9
1.2.3	Inverter trifase	11
1.3	Inverter Multilivello	18
1.3.1	Generalità	18
1.3.2	Topologie circuitali	19
1.3.3	Applicazioni	33

Capitolo 2 – Tecniche di Modulazione Multilivello	37
--	-----------

2.1	Introduzione	37
2.2	PWM Multiportante	38
2.3	Space Vector Modulation	43
2.4	Centered PWM	46

Capitolo 3 – Realizzazione di un Inverter Trifase a Tre Livelli	55
--	-----------

3.1	Introduzione	55
3.2	Moduli dell'inverter	56
3.2.1	Il progetto	56

3.2.2	Bus DC	58
3.2.3	Gestione dei segnali di controllo	59
3.2.4	Modulo di potenza H-Bridge integrato	61
3.3	Alimentazione di potenza	62
3.4	Microcontrollore	67
3.4.1	Architettura	67
3.4.2	Controllo e codice	69
3.5	Scheda di trasmissione dei segnali ottici	73
 Capitolo 4 – Prove Sperimentali		75
4.1	Introduzione	75
4.2	Sistema di prova	76
4.3	PWM Multiportante PD	80
4.3.1	Programma del microcontrollore	80
4.3.2	Simulazione Simulink	84
4.3.3	Risultati sperimentali	87
4.4	PWM Multiportante PD Centered	89
4.4.1	Programma del microcontrollore	89
4.4.2	Simulazione Simulink	92
4.4.3	Risultati sperimentali	96
4.5	Confronto THD correnti	98
 Conclusioni		107
 Allegato		109
 Bibliografia		111

Introduzione

I convertitori elettronici di potenza sono utilizzati attualmente in numerose applicazioni. Queste possono spaziare a tutti i settori dell'industria moderna, dell'informatica, ma anche ad applicazioni domestiche, mediche, ecc.

“La nascita dell'elettronica di potenza viene fatta risalire all'invenzione dell'SCR (Silicon controlled rectifier) nel 1956. Da allora il settore è in rapida e continua evoluzione grazie allo sviluppo di dispositivi e tecniche in grado di soddisfare economicamente ed efficientemente ogni esigenza di mercato, sia in termini di potenza controllabile sia di velocità di attuazione, nel rispetto di obblighi normativi sempre più rigorosi e complessi.” (cit. *Enciclopedia Treccani*)

La qualità dell'energia elettrica e l'efficienza energetica sono “must” che tutti i soggetti coinvolti (utilities, clienti finali, ...) devono raggiungere con soddisfacenti prestazioni, al fine rispettare le esigenze dei carichi e delle sorgenti di alimentazione.

Oltre a prescrizioni sull'efficienza energetica, la necessità di un elevato rendimento è legata anche al fatto che la potenza dissipata deve essere smaltita tramite idonei sistemi di raffreddamento, che risultano di norma ingombranti e costosi, e influenzano pertanto l'economicità e la compattezza dell'apparecchiatura.

L'ampio campo di potenze in gioco nelle applicazioni (da alcuni microwatt fino a molti megawatt), le differenziate caratteristiche delle sorgenti (tensioni da alcuni volt fino a centinaia di kilovolt, correnti tra alcuni nanoampere e centinaia di kiloampere)

e la varietà di esigenze specifiche dei carichi fanno sì che le tecnologie realizzative dei convertitori di potenza risultino assai differenziate anche nell'ambito di una stessa classe di convertitori.

E' all'interno di questo panorama che si colloca l'*inverter*. Esso nasce dall'esigenza di modificare la forma d'onda della tensione in tutte le sue caratteristiche (profilo dell'onda, ampiezza, frequenza) al fine di soddisfare le specifiche di alimentazione del circuito elettrico al quale l'inverter è collegato.

Esistono varie tipologie di inverter, che si differenziano per correnti e tensioni in gioco, topologie circuitali e tecniche di controllo. Ciascuna tipologia consente prestazioni più o meno adeguate a seconda delle specifiche sull'output, dei livelli di efficienza richiesti e del budget economico a disposizione.

Lo scopo di questa tesi è lo studio e la realizzazione di una specifica tipologia di inverter, l'inverter trifase a tre livelli di tipo Cascaded. Il primo capitolo descrive l'inverter a due livelli e quello multilivello, evidenziandone gli aspetti peculiari e le possibili applicazioni. Il secondo capitolo affronta nello specifico l'inverter a trifase a tre livelli, per il quale, nel terzo capitolo, ne è descritta una realizzazione pratica, costruita presso i laboratori del Dipartimento di Ingegneria Elettrica dell'Università di Bologna. Nel quarto capitolo vengono presentate alcune prove sperimentali effettuate sul sistema reale.

Capitolo 1

Tipologie di inverter

1.1 Introduzione

In questo capitolo si analizzano le principali tipologie di inverter, con particolare attenzione a una specifica architettura di tali convertitori: gli inverter multilivello.

Prima di elencare e descrivere le varie tipologie di inverter è necessario introdurre, per un inverter, il concetto di *livello di tensione*. Per livello di tensione si intende il valore della tensione in uscita da ciascun ramo: è noto infatti che questa non può assumere qualsiasi valore, ma solo valori discretizzati.

Gli inverter a tensione impressa tradizionali vengono comunemente denominati *a due livelli*, poiché tale è il numero di livelli di tensione disponibile in ogni ramo.

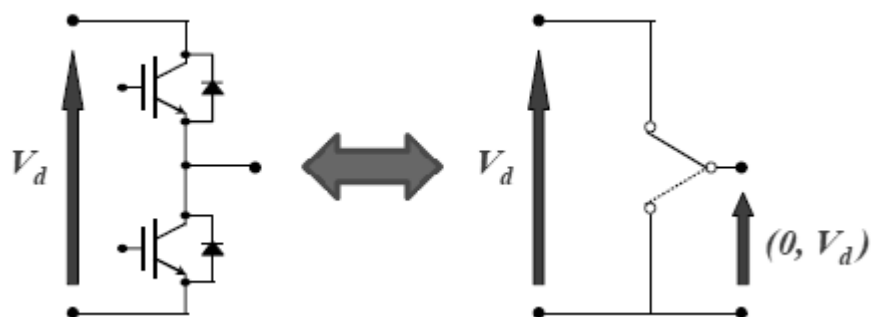


Figura 1.1 – inverter a due livelli

Quando invece il numero di livelli di tensione disponibile è maggiore di due, ecco che l'inverter prende il nome di *inverter multilivello*.

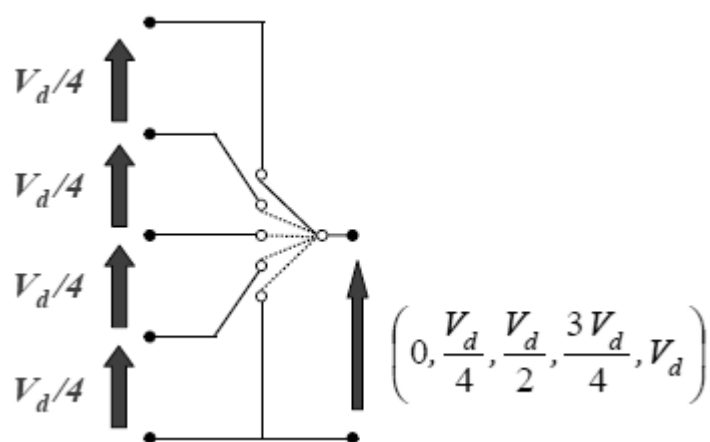


Figura 1.2 – inverter multilivello a cinque livelli

E' proprio per la natura discreta della tensione in uscita da ciascun ramo, che ciascuna tipologia di inverter dev'essere opportunamente controllata con specifiche tecniche di modulazione, al fine di ottenere sul carico la tensione voluta. Tali tecniche sono presentate in questo capitolo per gli inverter a due livelli, mentre per quelli multilivello è dedicato un capitolo a parte.

1.2 Inverter a due livelli

1.2.1 Half-Bridge

La struttura più semplice per un inverter a due livelli è costituita dall'inverter *Half-Bridge*, il cui circuito è realizzato come in figura seguente:

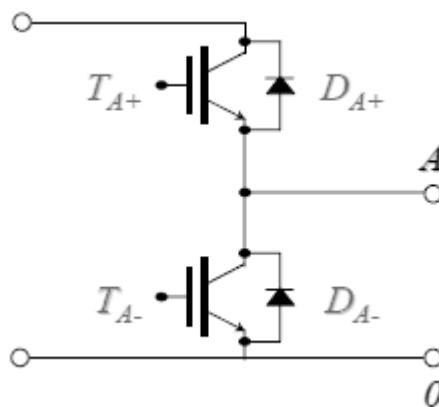


Figura 1.3 – inverter a due livelli Half-Bridge

Gli switch del convertitore sono realizzati tramite un IGBT con un diodo in antiparallelo, utile a creare una via alternativa per la corrente quando il carico è di tipo induttivo, prevenendo così la formazione di picchi di tensione che potrebbero danneggiare il transistor.

In generale, il comportamento del ramo dipende dal valore delle due tensioni di controllo (tensioni di gate) che vengono applicate ai due IGBT (in tutto 4 possibili combinazioni) e dal verso della corrente di carico. In realtà le combinazioni per le tensioni di gate che vengono utilizzate sono solo due, ovvero quelle che rendono indipendente il verso della tensione di carico (in figura 1.3, v_{A0}) dal verso della corrente di carico. In questo modo la tensione di carico v_{A0} può assumere due valori: 0, V_{dc} , dove V_{dc} è il valore della tensione continua disponibile sul bus di ingresso.

Il ramo di inverter può essere controllato utilizzando la tecnica di modulazione denominata *PWM* (*Pulse Width Modulation*). Lo scopo della tecnica PWM è controllare il valore medio della tensione in uscita in un breve intervallo di tempo T_c , definito periodo di commutazione (approccio digitale).

Come si è visto il ramo può assumere solo due stati (stato On e stato Off) e quindi il suo comportamento può essere completamente descritto mediante una funzione binaria, la cosiddetta funzione di commutazione s_A .

La tensione istantanea d'uscita v_{A0} può essere facilmente correlata al valore istantaneo della funzione di commutazione mediante la seguente relazione:

$$v_{A0} = V_{dc} \cdot s_A \quad (1.1)$$

Lo scopo della tecnica PWM è, in ogni periodo di commutazione T_c , definire l'andamento nel tempo della funzione di commutazione s_A necessario per ottenere il desiderato valor medio della tensione d'uscita $V_{A0,ref}$.

Chiamando con $v_{A0,m}$ il valor medio della tensione di uscita (v_{A0}) e con m_A il valor medio della funzione di commutazione (s_A), si ha la validità della seguente relazione:

$$v_{A0,m} = V_{dc} \cdot m_A \quad (1.2)$$

Pertanto, ponendo $v_{A0,m}$ uguale a $V_{A0,ref}$, si ricava il valore del segnale modulante m_A , detto anche duty-cycle, compreso tra 0 e 1:

$$m_A = \frac{v_{A0,ref}}{V_{dc}} \quad (1.3)$$

La funzione di commutazione s_A è ricostruita intersecando il segnale modulante con un segnale portante c (triangolare) di ampiezza unitaria e periodo T_c .

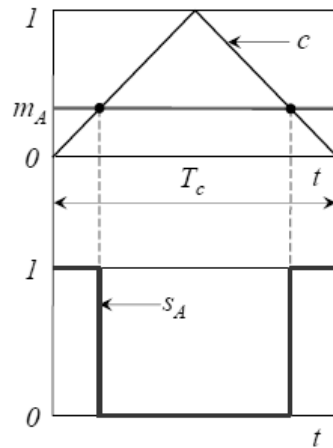


Figura 1.4 – intersezione portante modulante

1.2.2 Full-Bridge

Un'evoluzione della configurazione Half-Bridge è il *Full-Bridge*, che, come si può notare dalla figura seguente, vede un raddoppio dei componenti, ovvero è costituito da due rami collegati in parallelo.

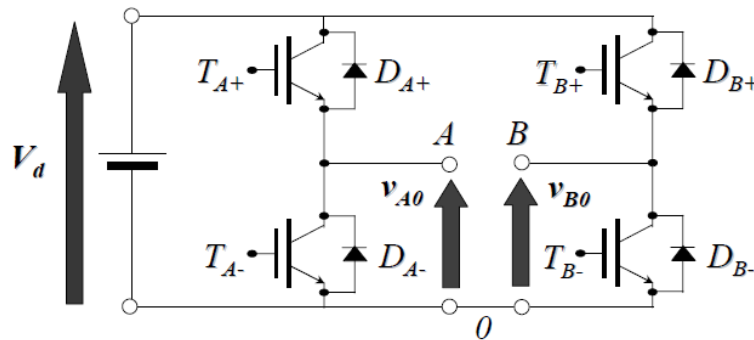


Figura 1.5 – inverter a due livelli Full-Bridge

Il carico è collegato tra i morsetti A e B di figura 1.5. Le tensioni di ramo, ovvero la tensione v_{A0} e v_{B0} , possono assumere, come precedentemente descritto per la configurazione Half-Bridge, solo due valori ($0, V_{dc}$). Pertanto si ha che la tensione sul carico ($v_{AB} = v_{A0} - v_{B0}$) vale: $0, V_{dc}, -V_{dc}$.

Per questo motivo tale convertitore è chiamato anche *inverter monofase*, in quanto consente di trasformare energia elettrica di tipo continuo in energia elettrica di tipo alternato.

Anche in questo caso può essere applicata la modulazione PWM: lo scopo è determinare le funzioni di commutazione s_A ed s_B affinché il valore medio della tensione di carico v_{AB} , nell'intervallo di commutazione T_c , coincida con il valore di riferimento $v_{AB,ref}$. Vale che:

$$v_{AB,ref} = V_{dc} \cdot (m_A - m_B) \quad (1.4)$$

Imponendo $m_A + m_B = 1$, si ottengono i valori delle due modulanti:

$$m_A = \frac{1}{2} + \frac{v_{AB,ref}}{2 \cdot V_{dc}} \quad (1.5)$$

$$m_B = \frac{1}{2} - \frac{v_{AB,ref}}{2 \cdot V_{dc}} \quad (1.6)$$

Le funzioni di commutazione si ottengono sempre con l'intersezione portante modulante:

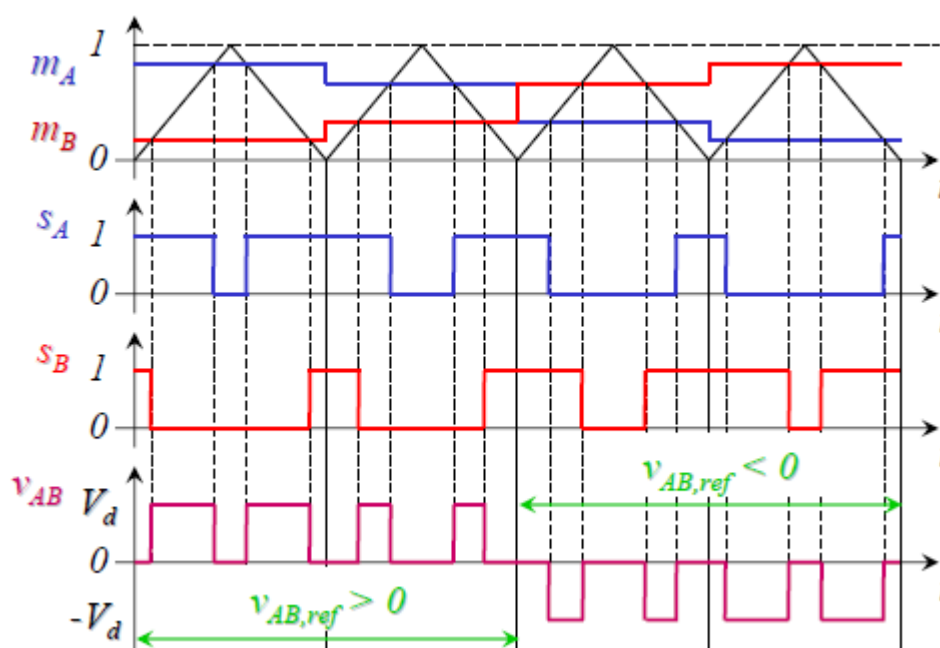


Figura 1.6 – intersezione portante modulante [1]

1.2.3 Inverter trifase

La configurazione trifase a due livelli di tensione è ottenibile con il parallelo di tre rami. Tale configurazione merita una più attenta analisi in quanto può essere gestita con varie tecniche di modulazione, che verranno confrontate con quelle della configurazione trifase multilivello descritta nel Capitolo 2.

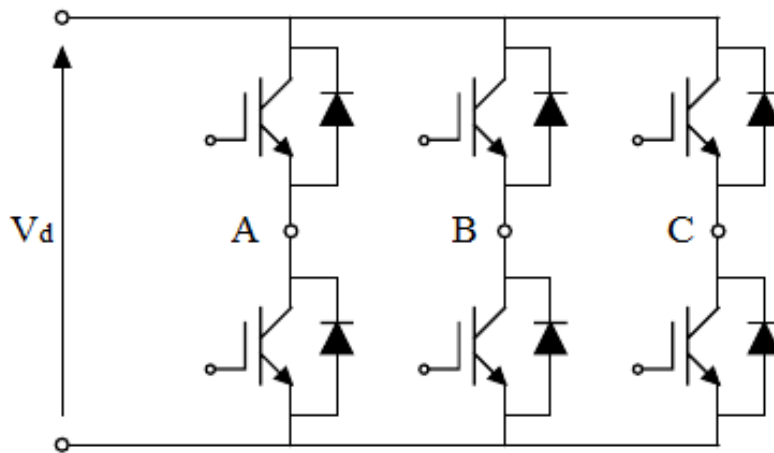


Figura 1.7 – inverter trifase a due livelli

Le tre tensioni di polo v_{A0} , v_{B0} , v_{C0} possono essere descritte utilizzando le funzioni di commutazione:

$$v_{A0} = s_A \cdot V_{dc} \quad (1.7)$$

$$v_{B0} = s_B \cdot V_{dc} \quad (1.8)$$

$$v_{C0} = s_C \cdot V_{dc} \quad (1.9)$$

A questo punto è opportuno introdurre i *vettori di spazio*, ovvero una diversa rappresentazione di tre grandezze indipendenti, omogenee e variabili nel tempo come possono essere tre generiche grandezze afferenti a un sistema trifase (x_1 , x_2 , x_3).

Di seguito sono date le definizioni di *componente omopolare* (y_0) e di *vettore di spazio* (\underline{y}), necessarie per effettuare il passaggio al dominio dei vettori di spazio.

$$y_0 = \frac{2}{3} \cdot x_1 + x_2 + x_3 \quad (1.10)$$

$$y = \frac{2}{3} \cdot x_1 + x_2 \cdot \alpha + x_3 \cdot \alpha^2 \quad (1.11)$$

dove $\alpha = e^{j2/3\pi}$

Applicando la (1.11) alle (1.7), (1.8), (1.9), si ottiene il vettore di spazio delle tensioni di polo:

$$v_p = \frac{2}{3} V_{dc} \cdot s_A + s_B \cdot \alpha + s_C \cdot \alpha^2 \quad (1.12)$$

Considerando un carico a stella applicato all'inverter e chiamando con N il suo centro stella, si dimostra che il vettore di spazio delle tensioni di polo (v_p) e quello delle tensioni di carico (v_c) sono uguali, ovvero vale $v_c = v_p$.

Pertanto, siccome le funzioni di commutazione s_A , s_B , s_C possono assumere solo i valori 0, 1, si ha che sono possibili $2^3 = 8$ configurazioni degli interruttori dell'inverter.

Le due configurazioni (000), (111) vengono dette configurazioni *nulle*, le altre sei invece vengono dette *attive*. La figura seguente rappresenta in termini grafici le 8 possibili configurazioni:

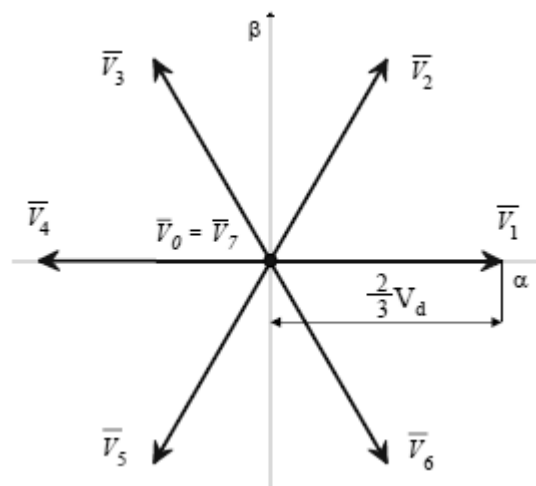


Figura 1.8 – vettori di spazio delle tensioni di carico

Attraverso le funzioni di antitrasformazione, si ricava che i possibili i livelli della tensione stellata di carico sono cinque:

$$-\frac{2}{3}V_{dc}, \quad -\frac{1}{3}V_{dc}, \quad 0, \quad \frac{1}{3}V_{dc}, \quad \frac{2}{3}V_{dc}$$

Sulla base di quanto detto, è possibile definire una tecnica di modulazione che sfrutta il concetto di vettore di spazio. Tale tecnica è detta *SVM (Space Vector Modulation)*.

Space Vector Modulation

Per implementare questa tecnica si fa riferimento al piano α - β dei vettori di spazio, nel quale viene individuato il vettore di spazio di riferimento delle tensioni di carico $v_{c,ref}$. Tale vettore assume un nuovo valore ad ogni periodo di commutazione T_c , che può essere visto pertanto come un periodo di campionamento. Lo scopo della tecnica SVM è quello di ottenere un vettore di spazio della tensione di carico il cui valor medio, nel periodo di commutazione T_c , coincida con il vettore di riferimento.

Per fare questo si divide il piano α - β in sei settori, delimitati dai vettori attivi, e il vettore di spazio della tensione di carico è ottenuto, ad ogni periodo di commutazione, combinando due vettori attivi adiacenti ed uno o due vettori nulli.

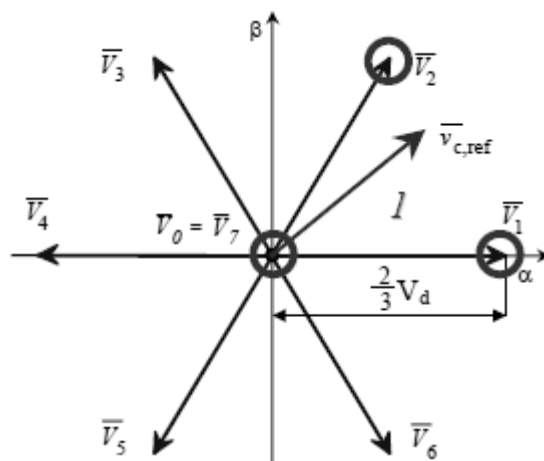


Figura 1.9 – tecnica SVM

E' possibile ricavare i tempi di applicazione di ciascun vettore a partire dalla seguente relazione:

$$v_{c,ref}T_c = V_xT_x + V_yT_y + V_zT_z \quad (1.13)$$

Il rapporto tra il tempo di applicazione di ciascun vettore e il periodo di commutazione è detto *duty-cycle*. Vincoli di positività sui duty-cycle, impongono alcuni vincoli geometrici sul vettore di spazio delle tensioni di carico ottenibile. In particolare, se si vuole che il vettore di riferimento venga rispettato, questo deve rimanere all'interno dell'esagono delimitato dai vettori delle configurazioni attive.

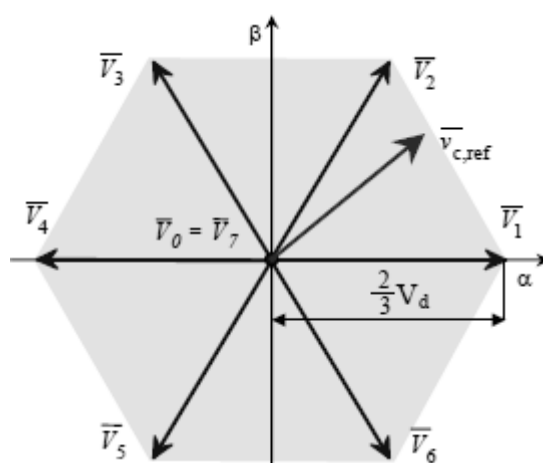


Figura 1.10 – regione di validità per il vettore di riferimento

Pertanto, se il vettore di spazio di riferimento corrisponde, nel dominio del tempo, a un sistema di tre grandezze sinusoidali simmetriche, si dimostra che la loro ampiezza deve essere minore o uguale del raggio del cerchio inscritto nell'esagono di figura 1.10, che vale $V_{dc}/\sqrt{3}$.

Esistono varie sequenze di applicazione dei vettori coinvolti nella modulazione. Qualsiasi siano queste sequenze, ci sono due vincoli da rispettare:

- la sequenza di commutazione deve prevedere solo una commutazione di ramo per ogni cambio di configurazione;

- la sequenza di commutazione deve essere speculare rispetto alla mezzieria del periodo di commutazione.

Il primo vincolo consente di limitare la frequenza di commutazione, che, come è noto, produce perdite; il secondo vincolo consente di ottenere un miglior spettro della tensione di uscita.

Le sequenze di commutazioni più usate sono:

- la 5 intervalli tipo A, che parte con una configurazione attiva, passa all'altra configurazione attiva e poi alla nulla di tipo 0 (0,0,0), infine ritorna indietro;
- la 5 intervalli tipo B, che parte dalla configurazione nulla 7 (1,1,1), passa alla configurazione attiva più vicina e poi all'altra attiva, infine ritorna indietro;
- la 7 intervalli simmetrica, che utilizza entrambe le configurazioni nulle e associa a esse il medesimo duty-cycle;
- la 7 intervalli generale, che utilizza entrambe le configurazioni nulle ma associa a esse un diverso duty-cycle.

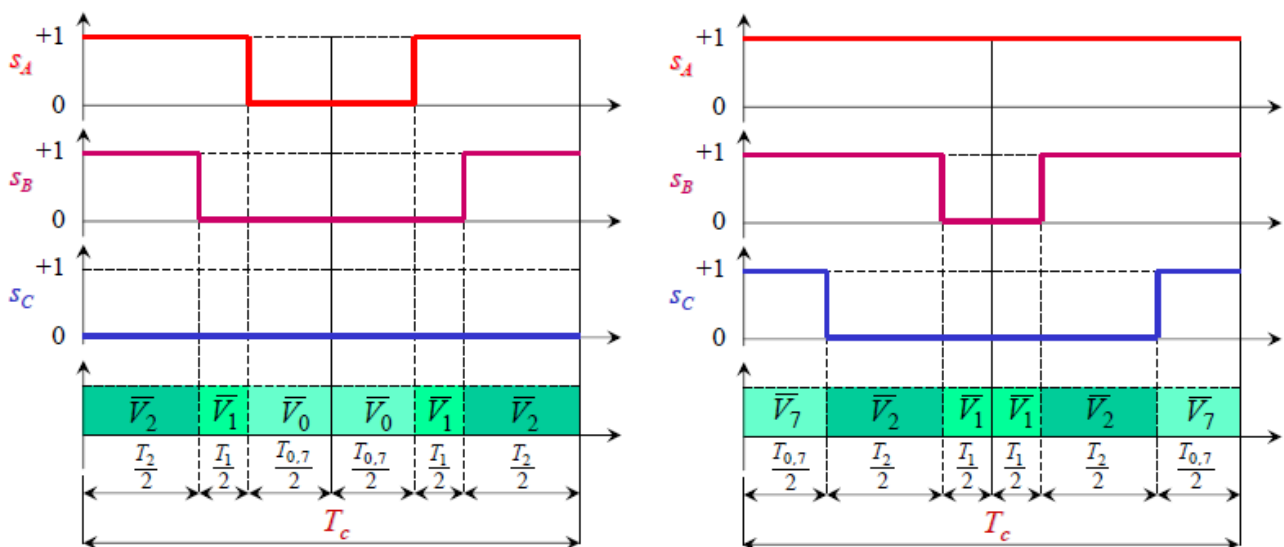


Figura 1.11 – a sinistra esempio di 5 intervalli tipo A, a destra esempio di 5 intervalli tipo B [1]

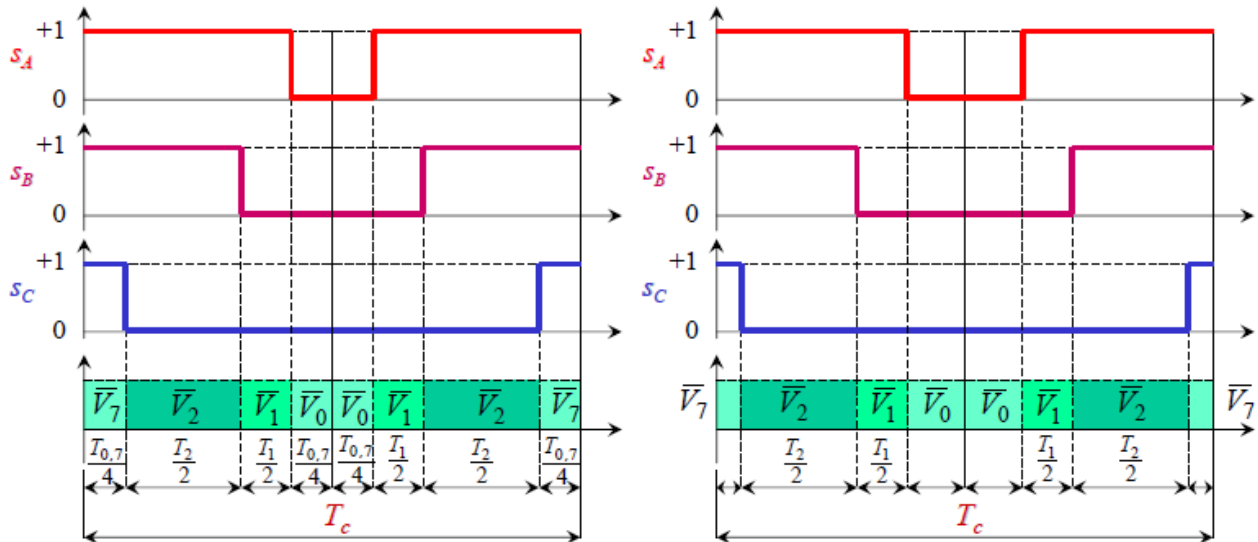


Figura 1.12 – a sinistra esempio di 7 intervalli simmetrica, a destra esempio di 7 intervalli generale

[1]

PWM generalizzata

E' possibile estendere la tecnica PWM, presentata al paragrafo 1.2.2, all'inverter trifase. Pertanto questa tecnica, che prende ora il nome di PWM generalizzata, è basata sempre sul confronto portante modulante ed è in grado di consentire l'alimentazione del carico trifase con un vettore di spazio di tensione, il cui valor medio, nel periodo di commutazione, coincida con quello desiderato.

Considerando le relazioni di antitrasformazione e che ciascuna modulante è ottenuta come in formula (1.3), si ottengono le espressioni delle modulanti:

$$m_A = m_0 + \frac{1}{V_{dc}} v_{c,ref} \cdot 1 \quad (1.14)$$

$$m_B = m_0 + \frac{1}{V_{dc}} v_{c,ref} \cdot \alpha \quad (1.15)$$

$$m_C = m_0 + \frac{1}{V_{dc}} v_{c,ref} \cdot \alpha^2 \quad (1.16)$$

dove m_0 rappresenta un grado di libertà.

Scegliendo in modo opportuno il valore di m_0 , si ottengono le stesse sequenze di commutazione viste nel paragrafo precedente. Pertanto è possibile dimostrare che la

PWM generalizzata porta agli stessi risultati della tecnica SVM, semplicemente impostando a ogni periodo di commutazione un valore opportuno di m_0 .

Per esempio, se si vuole ottenere la sequenza a 5 intervalli di tipo A, è necessario imporre un valore di m_0 tale che la minore delle tre modulanti assuma valore nullo.

In tal caso m_0 vale:

$$m_0 = -\min\left[\frac{1}{V_{dc}} v_{c,ref} \cdot 1, \frac{1}{V_{dc}} v_{c,ref} \cdot \alpha, \frac{1}{V_{dc}} v_{c,ref} \cdot \alpha^2\right] \quad (1.17)$$

Se si vuole ottenere la sequenza a 5 intervalli di tipo B, è necessario imporre un valore di m_0 tale che la maggiore delle tre modulanti assuma valore unitario:

$$m_0 = 1 - \max\left[\frac{1}{V_{dc}} v_{c,ref} \cdot 1, \frac{1}{V_{dc}} v_{c,ref} \cdot \alpha, \frac{1}{V_{dc}} v_{c,ref} \cdot \alpha^2\right] \quad (1.18)$$

Se si vuole ottenere la modulazione a 7 intervalli simmetrica, è necessario imporre un valore di m_0 tale che le modulanti risultino centrate nell'intervallo $[0,1]$:

$$m_0 = \frac{1}{2} \left[1 - \max \frac{1}{V_{dc}} v_{c,ref} \cdot 1, \dots - \min \frac{1}{V_{dc}} v_{c,ref} \cdot 1, \dots \right] \quad (1.19)$$

La traslazione rigida delle tre modulanti ha la proprietà di non modificare i tempi di applicazione delle configurazioni attive, ma va semplicemente a modificare la ripartizione del tempo di applicazione tra le configurazioni nulle.

1.3 Inverter multilivello

1.3.1 Generalità

Come accennato nell'introduzione di questo capitolo, l'inverter multilivello consente di ottenere in uscita da ciascun ramo più livelli di tensione. Questo permette di ottenere una forma d'onda di tensione sul carico più simile alla forma d'onda di riferimento di quanto non si riesca a ottenere con un inverter a due livelli. Si hanno in uscita tensioni, e di conseguenza correnti, molto più simili alla forma d'onda sinusoidale, con livelli di distorsione armonica piuttosto bassi. Ciò offre due importanti vantaggi: la frequenza di commutazione può essere inferiore a quella di un inverter a due livelli, consentendo quindi di ridurre le perdite nel silicio, e la riduzione dei filtri d'uscita produce una diminuzione globale di dimensioni e costi.

Inoltre non è da trascurare il vantaggio in termini di riduzione della sollecitazione dielettrica sul sistema carico: infatti, avendo a disposizione più livelli di tensione, si riduce il dv/dt , ovvero il "salto" di tensione tra una commutazione e l'altra. Questo porta a una minor sollecitazione sugli isolanti del carico e alla riduzione di problemi di compatibilità elettromagnetica (EMC).

Le configurazioni topologiche tipiche del multilivello portano inoltre a ottenere una tensione di uscita superiore, in termini di ampiezza, di quella che si otterrebbe con un inverter a due livelli alimentato con lo stesso bus in continua. O ugualmente, a parità di ampiezza della tensione sul carico, gli interruttori di potenza risultano sottoposti a una tensione minore, pertanto possono essere ridimensionati.

“Gli inverter multilivello appartengono alla famiglia dei convertitori per medie tensioni e grandi potenze, considerando che per i convertitori industriali la media tensione va da 2.3 a 6.6 kV e le grandi potenze da 1 a 50 MW”. [2]

Riassumendo, i principali vantaggi dell'inverter multilivello sono:

- minore distorsione della tensione sul carico;
- frequenze di commutazioni più basse;
- minori costi derivanti da filtri passivi/attivi;
- minore sollecitazione sugli isolanti del carico;
- minori problemi di EMC;
- ampiezza della tensione di uscita superiore/interruttori meno costosi.

L'uso di inverter multilivello rappresenta quindi un modo di migliorare l'efficienza e la qualità di conversione dell'energia.

Per contro gli inverter multilivello presentano anche degli svantaggi. Il primo di tutti è il raddoppio dei componenti: questo può causare un costo e un ingombro del sistema maggiore rispetto a un due livelli. Un altro svantaggio è rappresentato dalle tecniche di modulazione che risultano più complicate e più onerose in termini computazionali per un processore.

1.3.2 Topologie circuitali

Negli ultimi due decenni sono state proposte molte tipologie circuitali per gli inverter multilivello. Quelle che si sono maggiormente affermate sono:

- Diode-clamped Inverter (o Neutral-Point-Clamped, NPC)
- Capacitor-clamped Inverter (o Flying-Capacitor)
- Cascaded H-Bridge Inverter

La tecnologia multilivello è nata, alla fine degli anni '60, con il concetto di forma d'onda multilivello a gradini di un convertitore cascaded H-Bridge, a cui ha fatto

seguito, nel corso degli anni '70, lo sviluppo della tecnologia Capacitor-clamped e Diode-clamped. Quest'ultima è considerata la prima tipologia di inverter multilivello realizzata per applicazioni di media tensione.

Diode-clamped Inverter

Questa tipologia di convertitore multilivello si distingue per l'impiego dei diodi di *clamping*, che hanno l'importante compito di bloccare la tensione inversa ai capi delle capacità del bus dc. Il punto neutro (da cui il nome alternativo *Neutral Point Clamped*) al quale si fa riferimento per le d.d.p. (differenze di potenziale) è il nodo comune centrale dei condensatori del bus-dc.

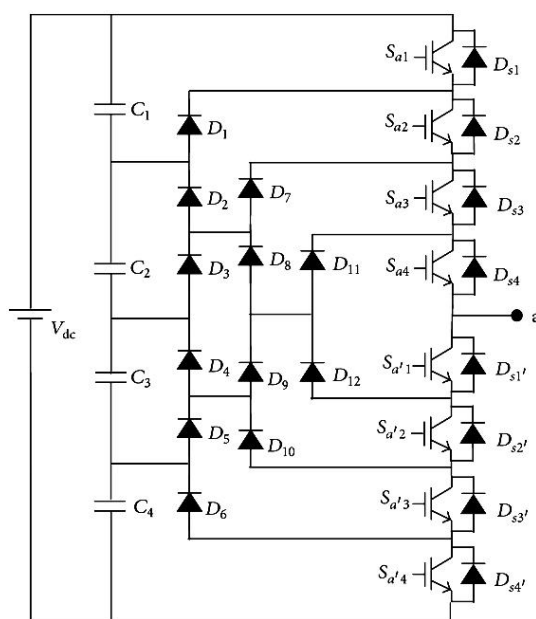


Figura 1.13 – Diode Clamped Inverter a 5 livelli

Indicando con m il numero di livelli di tensione desiderati, per realizzare il convertitore sarà necessario un bus dc composto da $m-1$ condensatori, $2 \cdot (m-1)$ dispositivi di commutazione e $(m-1) \cdot (m-2)$ diodi di clamping. Incrementando il numero dei livelli di tensione, la qualità della tensione di uscita aumenta e la forma d'onda di tensione diventa più simile a quella sinusoidale.

Per un inverter a 5 livelli, la tensione di uscita e i corrispondenti stati degli switch sono riportati nella seguente tabella:

Output V_{ao}	Switch state							
	S_{a1}	S_{a2}	S_{a3}	S_{a4}	$S_{a'1}$	$S_{a'2}$	$S_{a'3}$	$S_{a'4}$
$V_5 = V_{dc}/2$	1	1	1	1	0	0	0	0
$V_4 = V_{dc}/4$	0	1	1	1	1	0	0	0
$V_3 = 0$	0	0	1	1	1	1	0	0
$V_2 = -V_{dc}/4$	0	0	0	1	1	1	1	0
$V_1 = -V_{dc}/2$	0	0	0	0	1	1	1	1

Tabella 1.1 – stato degli switch e corrispondenti tensioni per l’inverter di Fig. 1.13

E' molto importante dimensionare opportunamente i diodi di clamping, poiché sono chiamati a sopportare diversi valori di tensione a seconda di quanti condensatori del bus dc sono collegati a essi.

Uno degli aspetti più delicati di questa configurazione circuitale è il bilanciamento delle tensioni sulle capacità del bus dc. Infatti vi è la presenza di una corrente che produce una variazione delle tensioni sui condensatori e quindi una variazione del potenziale del punto 0. Tale corrente è presente solo nello stato 0 e coincide con la corrente di carico.

Questo comportamento può rappresentare un problema se la corrente di carico è continua (unidirezionale); allora, per non incorrere nello scaricamento dei condensatori, è necessario evitare l’impiego dello stato 0 (perdita di un livello). Se la corrente di carico è invece alternata (bidirezionale), per simmetria si avrà una oscillazione delle tensioni sui condensatori d’ingresso, che sarà tanto più ampia, quanto più piccolo sarà il valore della frequenza ed il valore della capacità.

Di seguito una illustrazione dei collegamenti circuitali utili al fine di ottenere una configurazione Diode-clamped trifase a tre livelli:

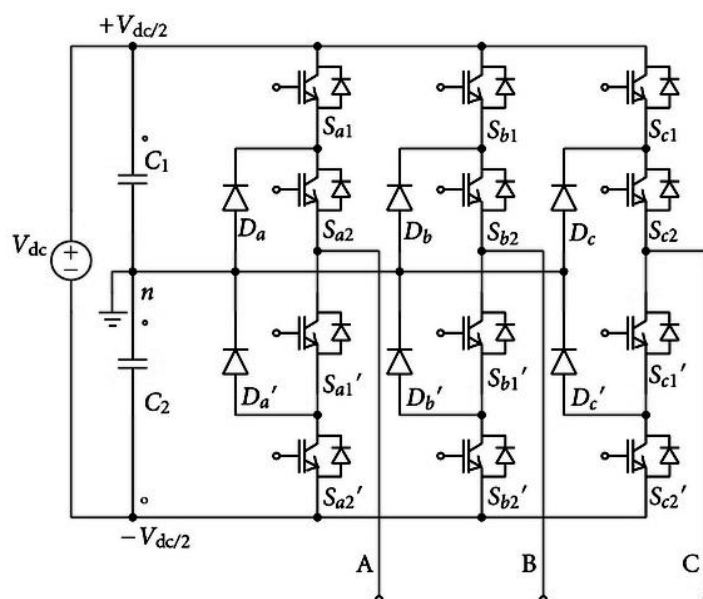


Figura 1.14 – Diode Clamped Inverter trifase a 3 livelli

Si vede dalla figura 1.14 che è possibile ottenere la configurazione trifase semplicemente collegando insieme il punto di neutro di tre strutture Diode-clamped monofase.

La configurazione trifase consente di sfruttare gli stati ridondanti che caratterizzano tale configurazione per migliorare il bilanciamento delle tensioni sui condensatori d'ingresso (vedi figura seguente).

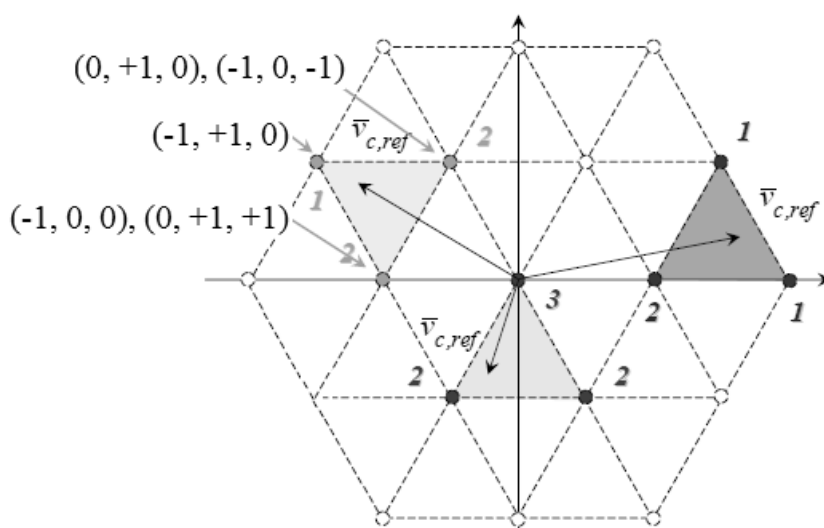


Figura 1.15 – stati ridondanti utili al bilanciamento delle tensioni sul bus dc [1]

Concludendo, questa tipologia di inverter, sebbene sia abbastanza semplice da controllare, presenta alcuni svantaggi, di seguito elencati:

- un elevato numero di diodi di clamping che incrementa con l'aumentare del numero dei livelli, in quanto sono necessari tanti più diodi quanto più elevata è la tensione che devono interdire;
- un impiego diseguale degli switch: come si può notare in tabella 1.1, S_{a1} conduce solo quando $V_{a0}=V_{dc}/2$, mentre S_{a4} conduce per l'intero ciclo, con la sola eccezione della fase in cui $V_{a0}=-V_{dc}/2$. Tale diversa durata della fase di conduzione richiede livelli di impiego in corrente diversi, e quindi un differente dimensionamento degli switch;
- uno sbilanciamento delle tensioni ai capi dei condensatori del bus dc, che può essere compensato solo attraverso strategie di controllo dedicate.

Capacitor-clamped Inverter

La tipologia di convertitore Capacitor-clamped (o *Flying Capacitor*) deriva da una semplificazione della struttura Diode-clamped, e prevede l'impiego di capacità supplementari (capacità di clamping) in aggiunta a quelle già presenti sul bus dc, al fine di sintetizzare i differenti livelli di tensione desiderati in uscita. Queste capacità sostituiscono i diodi di clamping della precedente configurazione.

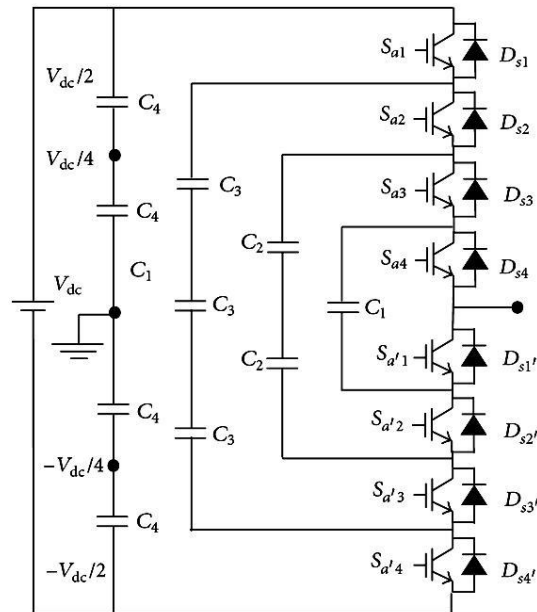


Figura 1.16 – Capacitor Clamped Inverter a 5 livelli

Per produrre in uscita m livelli di tensione è necessario un bus dc composto da $m-1$ condensatori, $2 \cdot (m-1)$ switch e $(m-1) \cdot (m-2)/2$ capacità di clamping.

Per un inverter a 5 livelli, la tensione di uscita e i corrispondenti stati degli switch sono riportati nella seguente tabella:

Output voltage	S_{a1}	S_{a2}	S_{a3}	S_{a4}	$S_{a'1}$	$S_{a'2}$	$S_{a'3}$	$S_{a'4}$
$V_{dc}/2$	1	1	1	1	0	0	0	0
$V_{dc}/4$	1	1	1	0	1	0	0	0
0	1	1	0	0	1	1	0	0
$-V_{dc}/4$	1	0	0	0	1	1	1	0
$-V_{dc}/2$	0	0	0	0	1	1	1	1

Tabella 1.2 – stato degli switch e corrispondenti tensioni per l'inverter di Fig. 1.16

Le capacità non bloccano le tensioni inverse; come conseguenza di questo il numero dei possibili stati degli interruttori aumenta (rispetto al Diode-clamped) ed è possibile generare lo stesso livello di tensione con più stati ridondanti (in tabella 1.2 è indicata solo una configurazione degli interruttori per ciascun livello di tensione).

Grazie a questa importante proprietà, è possibile bilanciare le tensioni ai capi delle capacità di clamping unicamente scegliendo un'opportuna strategia di commutazione che alterni le fasi di carica e scarica, rendendo così superflui circuiti addizionali di compensazione.

La tensione applicata su ciascun componente, a eccezione dei condensatori di clamping, è la stessa ed è uguale a $V_{dc}/(m-1)$, dove m è, al solito, il numero di livelli. I condensatori di clamping sono caricati a valori diversi di tensione: per produrre la forma d'onda in uscita, gli switch vengono fatti commutare in modo da combinare le varie tensioni di carica dei condensatori.

Di seguito un'illustrazione dei collegamenti circuitali utili al fine di ottenere una configurazione Capacitor-clamped trifase a tre livelli:

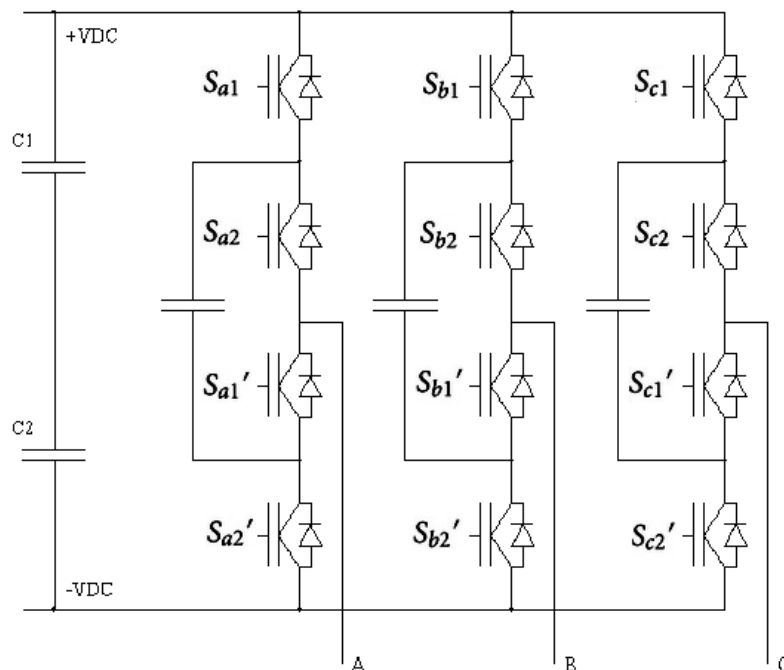


Figura 1.17 – Capacitor Clamped Inverter trifase a 3 livelli

Questa tipologia di inverter, sebbene conservi tutti i vantaggi propri dei convertitori multilivello, presenta anche alcuni problemi:

- un elevato numero di condensatori, poiché in aggiunta agli $m-1$ condensatori del bus dc sono presenti $(m-1) \cdot (m-2)/2$ capacità di clamping, che incrementano notevolmente il costo e la complessità del packaging del convertitore;
- una complicata strategia di controllo, soprattutto quando è necessaria l'implementazione di tecniche di Pulse Width Modulation. Infatti prima che i gate degli IGBT possano essere comandati per effettuare delle commutazioni, le cariche sui condensatori devono essere settate ai valori di tensione richiesti.

Cascaded H-Bridge Inverter

In questo lavoro di tesi, come già anticipato, si fa riferimento alla tipologia di inverter multilivello di tipo *Cascaded*, che pertanto verrà maggiormente approfondita.

Il principio di funzionamento di questo inverter è basato sulla connessione in serie di inverter a 2 livelli di tipo Full Bridge, presentati al paragrafo 1.2.2. La tensione di uscita è la somma delle tensioni prodotte da ciascuna unità Full Bridge, che, come noto, può assumere tre valori $+V_{dc}$, 0 , $-V_{dc}$. Lo stato zero è comune a tutti i moduli in serie, quindi tale livello di tensione è contato solo una volta. Il numero di livelli totale m della tensione di fase risulta pertanto $2n+1$, dove n è il numero delle unità in serie.

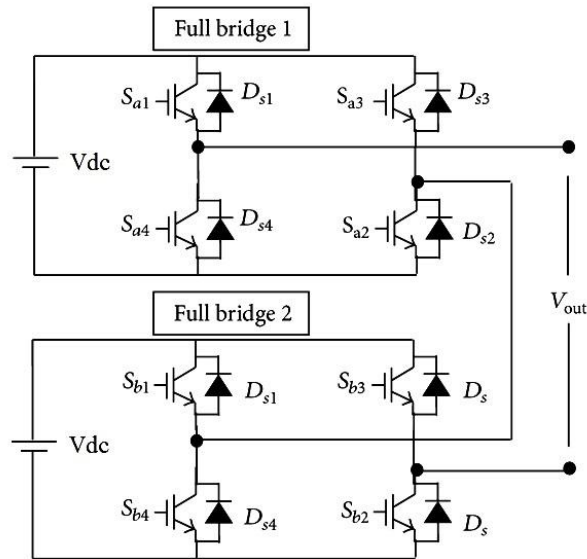


Figura 1.18 – Cascaded Inverter a 5 livelli

In sostanza, questa soluzione è tale da garantire modularità nella topologia. Infatti, per aumentare i livelli di tensione non serve modificare la struttura precedente: basta aggiungere altre unità full-bridge in serie tra loro. Per realizzare, ad esempio, un ramo di una struttura a tre livelli occorre un unico blocco, mentre per un ramo a cinque livelli due blocchi, per uno a sette livelli tre blocchi, ecc. Dunque ogni incremento di due livelli necessita di un blocco supplementare.

In caso di guasto in uno dei moduli, è possibile sostituirlo velocemente e con facilità. Inoltre, con una strategia di modulazione appropriata, è possibile bypassare il modulo guasto senza disalimentare il carico, portando a una disponibilità complessiva quasi continua.

Il numero totale di componenti per la configurazione monofase è facilmente deducibile moltiplicando il numero degli interruttori e dei condensatori presenti in un singolo ponte ad H per il numero di livelli richiesti. Pertanto il numero degli interruttori statici è $4 \cdot m$, mentre il numero di condensatori è m .

Uno dei vantaggi principali di questa configurazione circuitale è che, a parità di livelli di tensione (m), necessita di un numero minore di componenti rispetto alle due configurazioni precedentemente esposte: peso e costo di questo inverter risultano, in genere, inferiori [3].

Inverter Configuration	Diode Clamped	Capacitor clamped	Cascade inverter
Main switching devices	$2(m - 1)$	$2(m - 1)$	$2(m - 1)$
Main diodes	$2(m - 1)$	$2(m - 1)$	$2(m - 1)$
Clamping diodes	$(m - 1)(m - 2)$	0	0
DC bus capacitors	$(m - 1)$	$(m - 1)$	$(m - 1)/2$
Clamping capacitors	0	$(m - 1)(m - 2)/2$	0

Figura 1.3 – numero di componenti richiesti per ciascuna tipologia di inverter multilivello monofase

Vediamo ora di caratterizzare il comportamento di ciascun modulo.

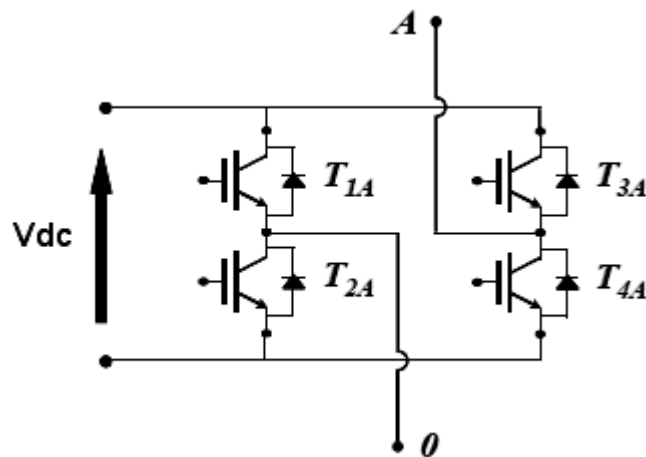


Figura 1.19 – singolo modulo Full-Bridge

La condizione di stato “1” significa che l’interruttore è chiuso (posizione di ON), mentre lo stato “0” significa che l’interruttore è aperto (posizione di OFF). In riferimento alla figura 1.19, comandando opportunamente gli interruttori, è possibile ottenere in uscita le tensioni riportate in tabella 1.4:

T_{1A}	T_{2A}	T_{3A}	T_{4A}	V_{A0}
1	0	0	1	$-V_{dc}$
1	0	1	0	0
0	1	0	1	0
0	1	1	0	$+V_{dc}$

Tabella 1.4 – stato degli interruttori e tensione di uscita dal modulo

Nella seguente figura è mostrato il percorso della corrente per ciascuno stato degli interruttori:

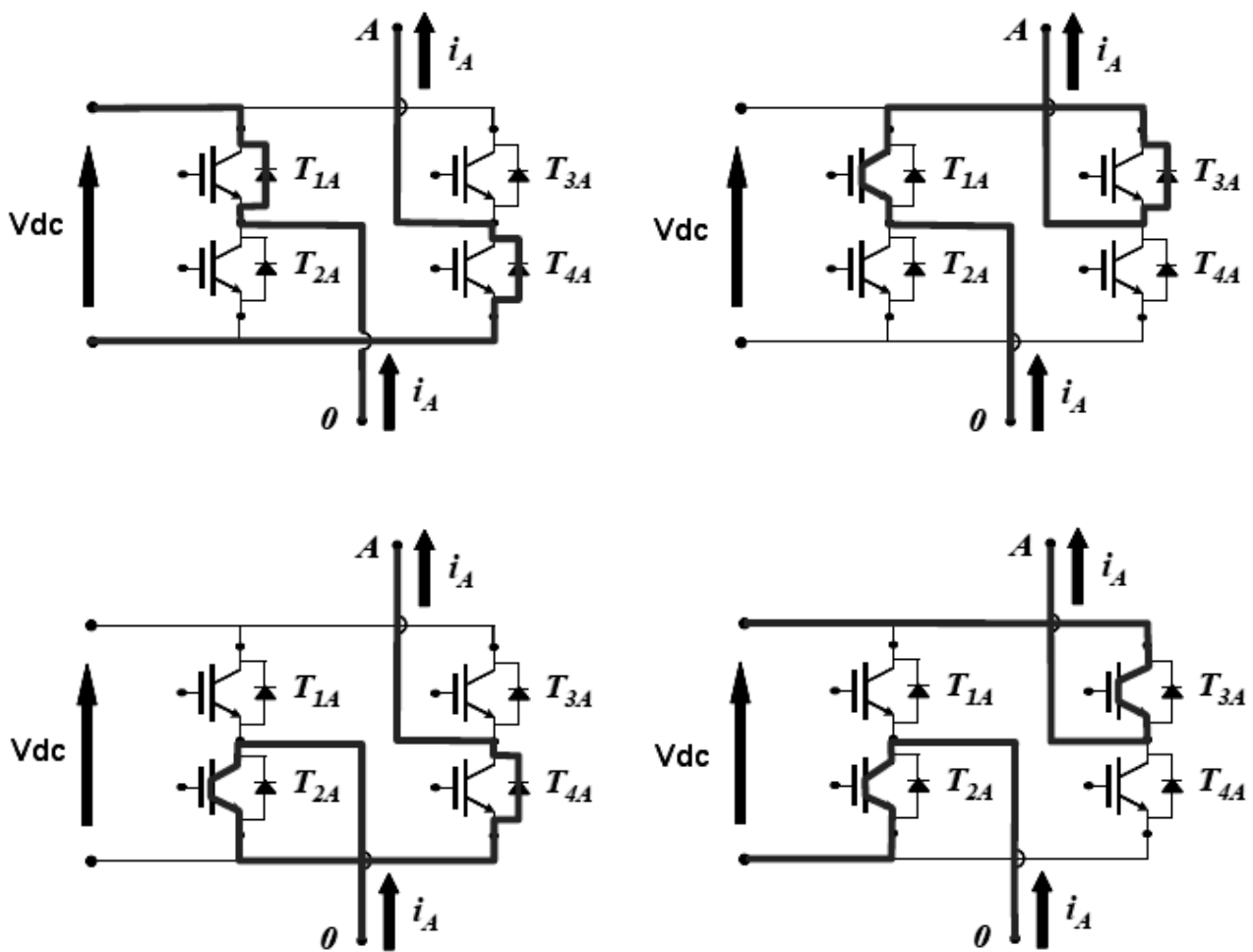


Figura 1.20 – percorso della corrente [1] per i casi (in ordine) di tabella 1.4

Topologia Trifase

Di seguito un'illustrazione dei collegamenti circuitali utili al fine di ottenere una configurazione Cascaded H-Bridge trifase a 7 livelli:

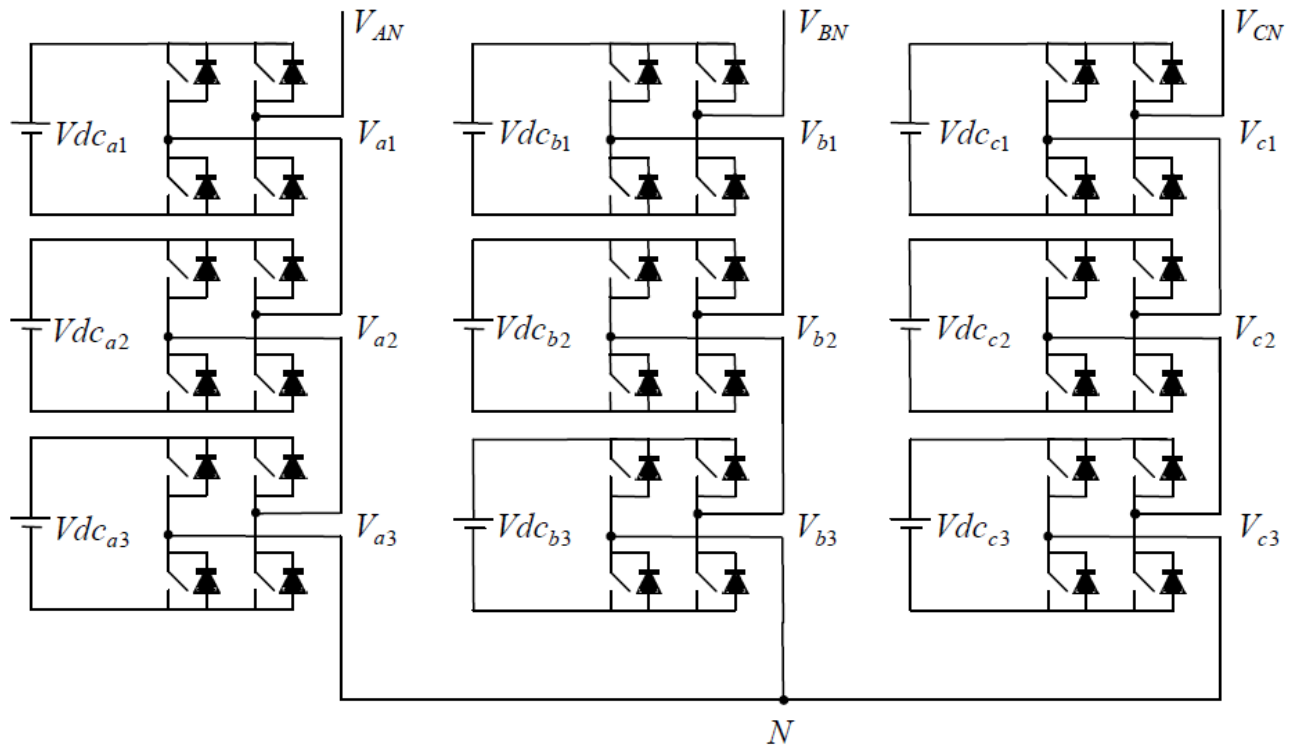


Figura 1.21 - Cascaded H-Bridge trifase a 7 livelli

Per un sistema trifase a m -livelli, la tensione di linea, cioè la tensione concatenata, è sintetizzata con m_{LL} livelli, dove

$$m_{LL} = 2m - 1 \quad (1.20)$$

infatti la tensione di linea in uscita verso il carico, detta V_{AB} , è data dalla differenza delle tensioni di uscita prodotte da due rami d'inverter ($V_{AN} - V_{BN}$).

Per quanto riguarda, invece, la tensione di fase del carico (rappresentata dalla differenza delle m_{LL} tensioni di linea) sono presenti m_E livelli di tensione, dove

$$m_E = 2m_{LL} - 1 \quad (1.21)$$

Utilizzando quindi una struttura trifase a sette livelli ($m=7$) come quella di figura 1.21, si ha che $m_{LL} = 13$, $m_E = 25$.

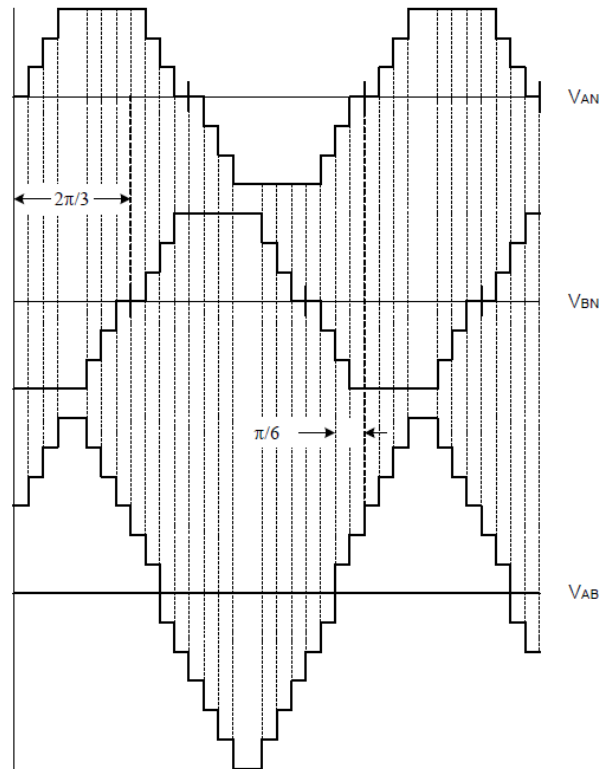


Figura 1.22 – forme d'onda delle tensioni di ramo e tensione di linea per l'inverter di fig. 1.21

Alimentazioni isolate

Una particolarità di questa tipologia di inverter multilivello è che le sorgenti di tensione dc di ogni ponte ad H devono essere separate ed isolate tra loro. Di fatto questa specifica può essere soddisfatta attraverso la predisposizione di ponti raddrizzatori trifase o monofase e opportuni stadi di livellamento della tensione. Questo porta a un'ulteriore complicazione della configurazione complessiva e può rappresentare un limite all'applicazione dell'inverter cascaded H-bridge. Tuttavia diventa il convertitore ideale nel caso in cui le sorgenti di tensione dc siano, per loro natura, separate, come nel caso dei moduli fotovoltaici, delle celle a combustibile, delle batterie, ecc.

La separazione delle sorgenti non riguarda solo le varie fasi, ma interessa anche i singoli livelli. Se questa specifica non fosse rispettata, si incorrerebbe in cortocircuiti

delle sorgenti di alimentazione. Si riportano di seguito due casi che dimostrano la necessità di alimentazioni separate.

Nel primo caso tutti i ponti ad H della stessa fase condividono la stessa sorgente di alimentazione in continua. Nel secondo caso lo stesso livello di ciascuna fase condivide la stessa sorgente di alimentazione. La figura 1.23 illustra il primo e il secondo caso per un inverter cascaded a cinque livelli.

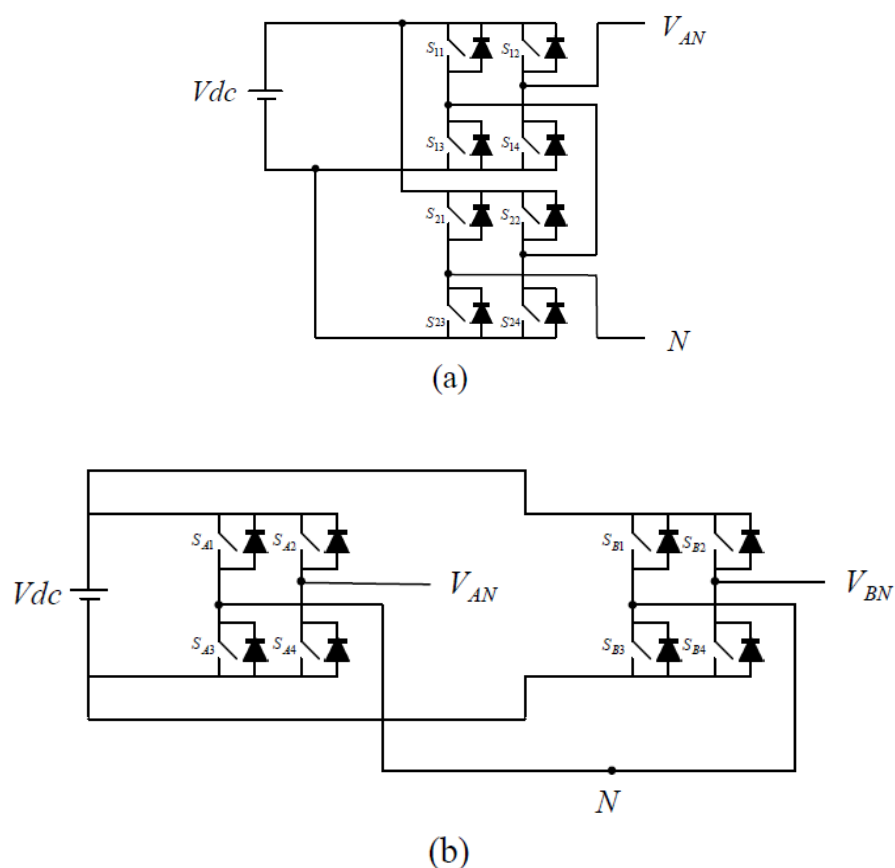


Figura 1.23 – (a) primo caso, (b) secondo caso

Tuttavia, oltre a quelle illustrate in fig. 1.23, ci sono altre combinazioni che possono portare a cortocircuiti: qui si riporta solo una condizione per ogni caso.

Il primo caso di cortocircuito della sorgente di alimentazione, illustrato in fig. 1.24 (a), si verifica quando gli interruttori S11 e S24 sono contemporaneamente chiusi; il secondo caso, illustrato in fig. 1.24 (b), si verifica invece quando sono contemporaneamente chiusi gli interruttori SA1 e SB3.

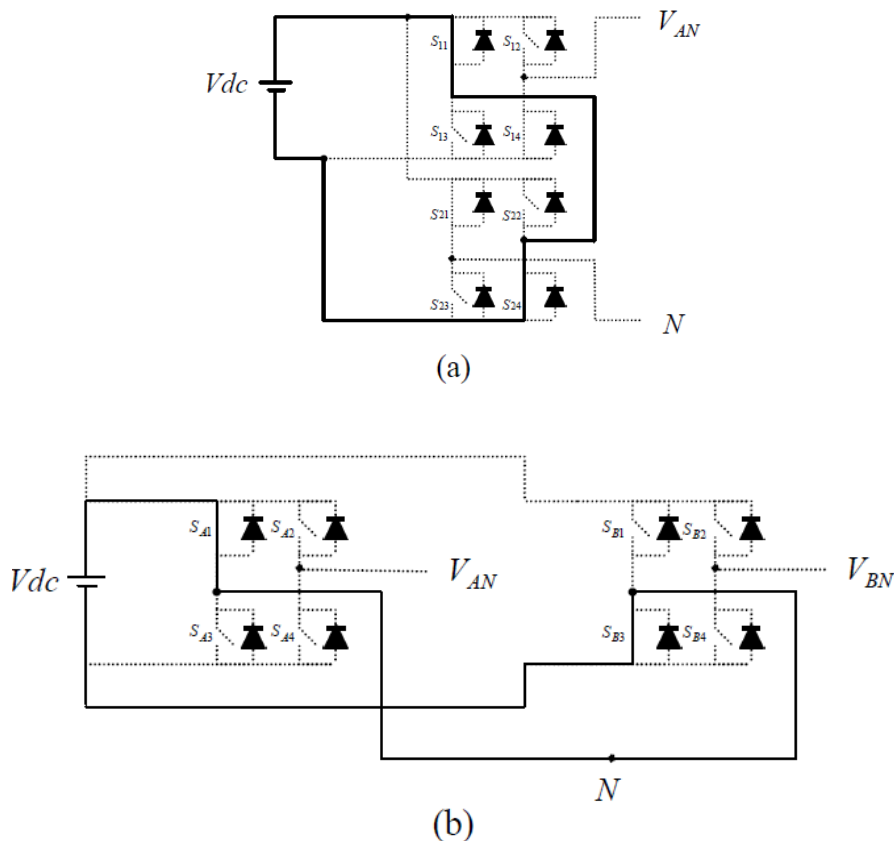


Figura 1.24 – cortocircuito della sorgente di alimentazione (a) primo caso, (b) secondo caso

1.3.3 Applicazioni

Gli inverter multilivello offrono una soluzione conveniente nella gestione dell'energia per le applicazioni di media tensione. Questi convertitori sono stati ampiamente utilizzati negli impianti chimici, nelle stazioni di estrazione di petrolio e gas naturale, negli impianti industriali, nel pompaggio dell'acqua, nella propulsione sottomarina, nella generazione di energia, nei dispositivi elettronici di potenza, ecc.

In questa sezione sono presentate reali applicazioni dell'inverter multilivello, con particolare riferimento alla topologia Cascaded.

Pompe e ventole

Pompe e ventole sono utilizzate in molti settori dell'industria, le cui applicazioni richiedono alte tensioni, grandi potenze e funzionano tipicamente a velocità e a carico variabili. L'uso di valvole di chiusura o di strozzamento può essere sostituito con un sistema di controllo della velocità del flusso, il quale porta a un significativo aumento dell'efficienza: tale controllo può essere ottenuto con l'impiego degli inverter multilivello cascaded, che, oltre a presentare tutti i vantaggi in termini di efficienza precedentemente esposti, sono caratterizzati da forme d'onda di tensione con un contenuto armonico ridotto rispetto a un inverter tradizionale. Questo va a beneficio del dimensionamento dei filtri [4].

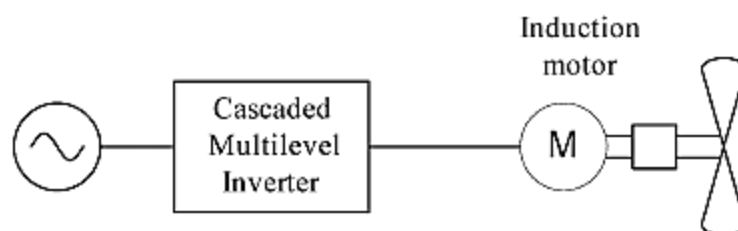


Figura 1.25 – inverter multilivello cascaded applicato a una ventola [4]

STATCOM e Filtri Attivi

Questi dispositivi vengono connessi direttamente alla rete di media tensione e il loro compito è quello di agire su di essa in modo da migliorare la trasmissione dell'energia: effettuano operazioni di scambio di potenza reattiva, rifasamento, riduzione del contenuto armonico, ecc. L'utilizzo di inverter cascaded consente di raggiungere il livello di tensione richiesto dalla rete senza l'utilizzo di trasformatori, inoltre la struttura complessiva dell'inverter può essere semplificata in quanto non necessita di ponti raddrizzatori per realizzare lo stadio in continua.

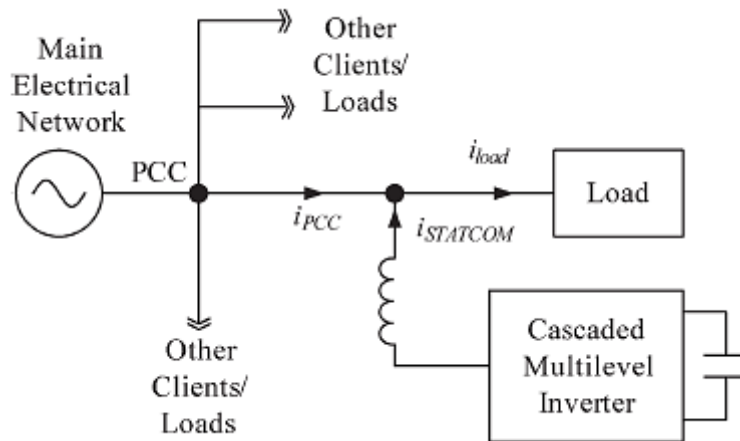


Figura 1.26 – inverter multilivello connesso direttamente alla rete come filtro attivo [4]

Sistemi di trazione

I sistemi di trazione richiedono uno stadio di alimentazione ad alta tensione in bassa frequenza e la possibilità di uno stadio che consenta l'inversione il flusso di potenza, per recuperare l'energia della fase di frenata. Gli inverter multilivello consentono di ridurre, in questa applicazione, il contenuto armonico, la potenza reattiva assorbita e le grandezze di sequenza inversa. Sono stati proposti, a tal fine, convertitori back-to-back multilivello di tipo cascaded per applicazioni di tipo automotive.

Capitolo 2

Tecniche di modulazione multilivello

2.1 Introduzione

In questo capitolo si analizzano le principali tecniche di modulazione per gli inverter multilivello, le quali risultano, in linea generale, un'estensione delle tecniche di modulazione per gli inverter a due livelli presentate nel Capitolo 1.

I componenti di potenza che svolgono il ruolo di interruttori sono in numero maggiore rispetto ai due componenti per ramo che si presentavano nei due livelli, pertanto, per un multilivello, la complessità di modulazione aumenta.

Esistono molte tecniche di modulazione, ognuna delle quali consente di ottenere migliori prestazioni a seconda del tipo di carico connesso all'inverter e del risultato che si vuole ottenere. Infatti si potrebbe decidere di adottare una tecnica di modulazione che riduca il più possibile l'indice THD (*Total Harmonic Distortion*)

della tensione sul carico; oppure la specifica potrebbe venire dal ripple, che si vuole minimizzare, della corrente di carico. Volta per volta saranno presentati vantaggi e limiti di ciascuna tecnica di modulazione con particolare riferimento alla configurazione trifase a tre livelli, topologia di riferimento in questa tesi.

2.2 PWM Multiportante

E' possibile estendere la modulazione PWM al caso multilivello, definendola col nome di Multi-Carrier PWM (MC-PWM). Questa tecnica prevede l'adozione di $n-1$ portanti, dove n è il numero di livelli del convertitore, e si basa sempre sul concetto di intersezione di uno o più segnali modulanti, a seconda che il sistema sia monofase o trifase, con le $n-1$ portanti.

Per un'applicazione a tre livelli pertanto sono necessarie due portanti, per una a cinque, invece, si utilizzano quattro portanti, e così via. Le interazioni tra le portanti e le modulanti sono fondamentali per generare i segnali di controllo che pilotano coppie di interruttori complementari nei vari livelli dell'inverter.

La posizione reciproca delle portanti determina varie tecniche di modulazione:

- PD (Phase Disposition)
- POD (Phase Opposite Disposition)
- APOD (Alternative Phase Opposition Disposition)

La prima di queste strategie è quella più utilizzata, in quanto produce una minore distorsione armonica delle tensione di uscita, e prevede tutte le portanti in fase tra di loro. La seconda strategia prevede che le portanti negative (quelle al di sotto del riferimento 0) siano sfasate di 180° rispetto a quelle positive. La terza strategia prevede che le portanti adiacenti siano tra loro sfasate di 180° .

Di seguito sono riportate alcune illustrazioni che mostrano il significato delle rispettive posizioni delle portanti per un inverter a cinque livelli, a cui corrispondono quindi quattro portanti.

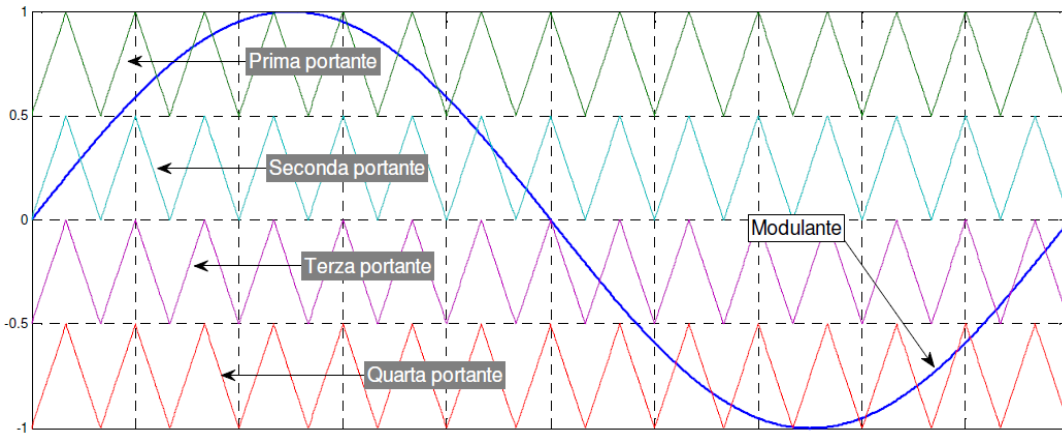


Figura 2.1 – PWM Multiportante PD [5]

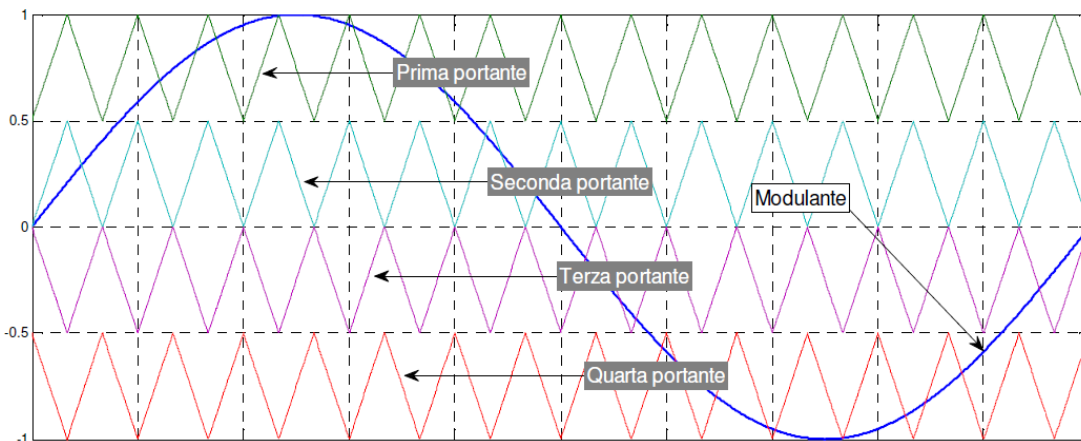


Figura 2.2 – PWM Multiportante POD [5]

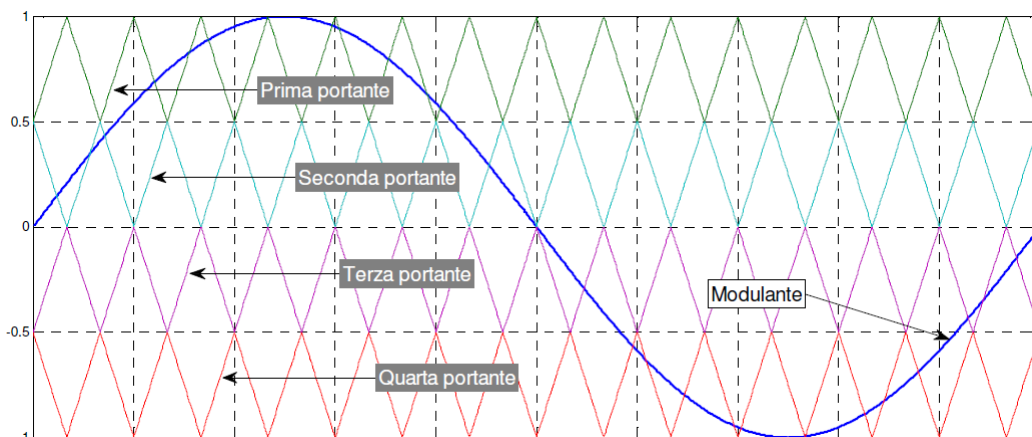


Figura 2.3 – PWM Multiportante APOD [5]

Con riferimento a un inverter a tre livelli monofase, si esprime il valore della modulante con la stessa convenzione adottata nel Capitolo 1, cioè con l'ausilio della funzione di commutazione s . Ora però la tensione di ramo spazia su tre livelli (V_{dc} , 0 , $-V_{dc}$), pertanto anche la funzione di commutazione assume tre valori: 1 , 0 , -1 . Il valore della modulante può essere quindi calcolato con la formula (1.14).

Per quanto riguarda le due portanti, la prima c_L varia tra -1 e 0 , la seconda c_H tra 0 e $+1$. I criteri per determinare i valori istantanei della funzione di commutazione sono:

$$\begin{aligned} \text{se } m_A > c_H \text{ allora } s_A &= +1 \\ \text{se } c_L < m_A < c_H \text{ allora } s_A &= 0 \\ \text{se } c_L > m_A \text{ allora } s_A &= -1 \end{aligned}$$

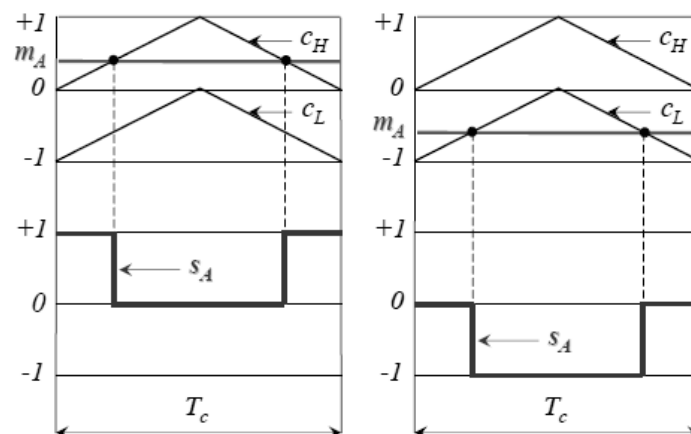


Figura 2.4 – intersezione portante-modulante con modulante positiva (sinistra) e negativa (destra)

[1]

Per quanto riguarda la configurazione trifase è opportuno, come nel caso di inverter a due livelli, utilizzare i vettori di spazio al fine di descrivere le tensioni applicate al carico. Pertanto risultano valide tutte le relazioni presentate al paragrafo 1.2.3, in particolare la 1.12, espressione fondamentale che lega le funzioni di commutazione alle tensioni sul carico. Tenendo conto che le funzioni di commutazione possono assumere tre valori, si ha che il numero delle possibili configurazioni è $3^3 = 27$, contro le 8 configurazioni disponibili con un inverter trifase a due livelli. In particolare, dei 27 vettori di spazio delle tensioni stellate di carico, 3 sono

configurazioni nulle e 24 sono configurazioni attive con diverse molteplicità. Si può verificare dalla figura seguente che il numero di livelli presenti nella tensione stellata è 9.

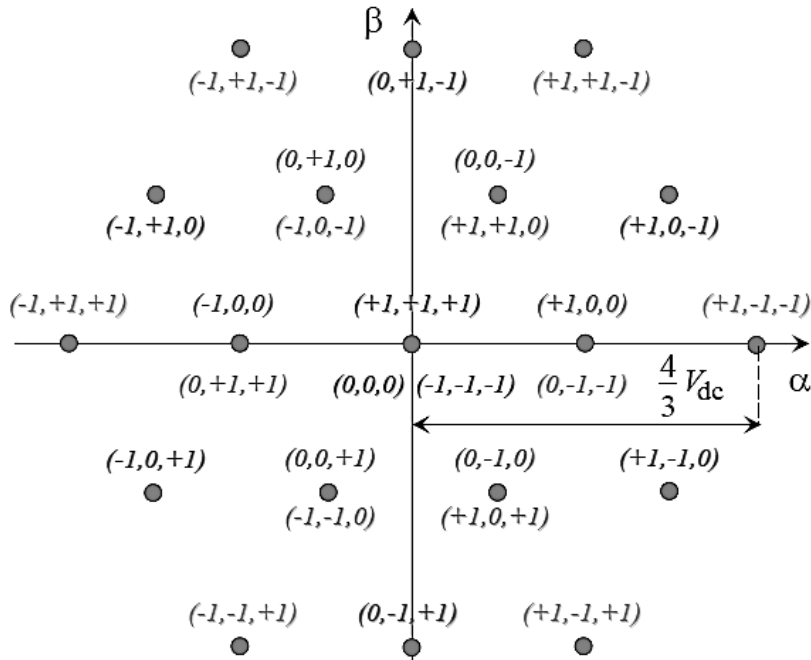


Figura 2.5 – possibili stati del vettore di spazio delle tensioni stellate di carico

E' possibile ottenere i valori delle tre modulanti con le stesse relazioni viste al paragrafo 1.2.3, pertanto si fa' riferimento alle espressioni (1.14), (1.15), (1.16). Il valore m_0 rappresenta ancora un grado di libertà: la sua modifica permette una traslazione rigida delle tre modulanti.

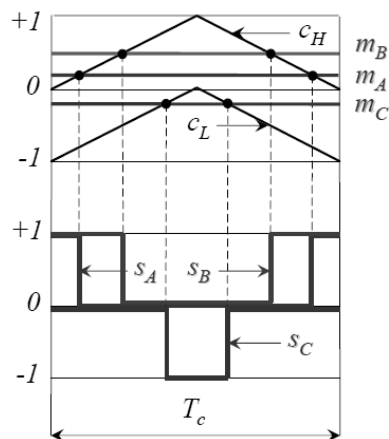


Figura 2.6 – intersezione portante-modulante per il caso trifase [1]

Attraverso alcune simulazioni eseguite con l'utility Simulink del software Matlab, è possibile capire in che modo la posizione reciproca delle portanti influenzi la forma d'onda della tensione di uscita. A tal proposito si fa riferimento a un inverter a tre livelli trifase di tipo Cascaded controllato via via con tutte le disposizioni di portante precedentemente esposte. La tensione continua di alimentazione considerata è 600 V e l'indice di modulazione è 1.

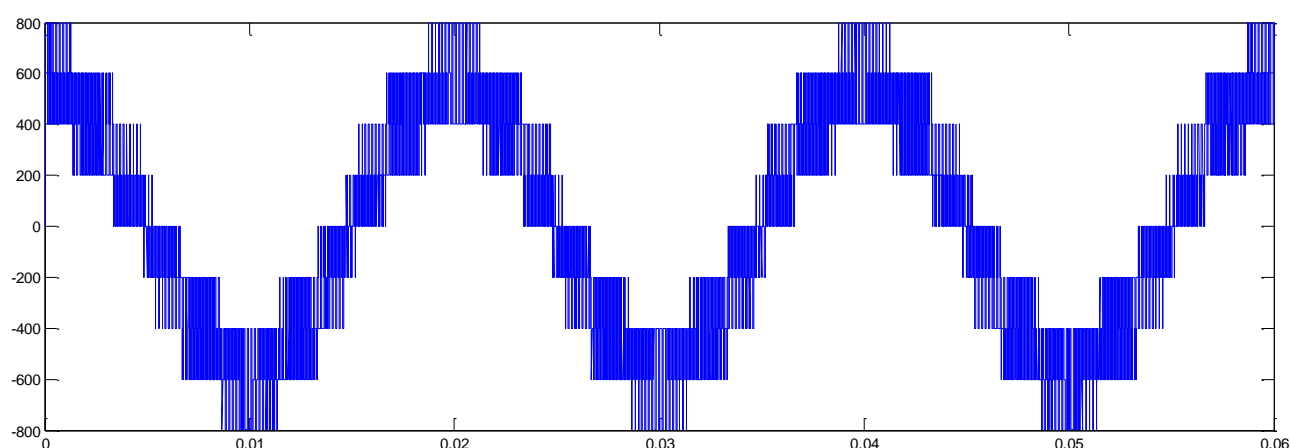


Figura 2.7 – tensione di fase con modulazione PWM PD

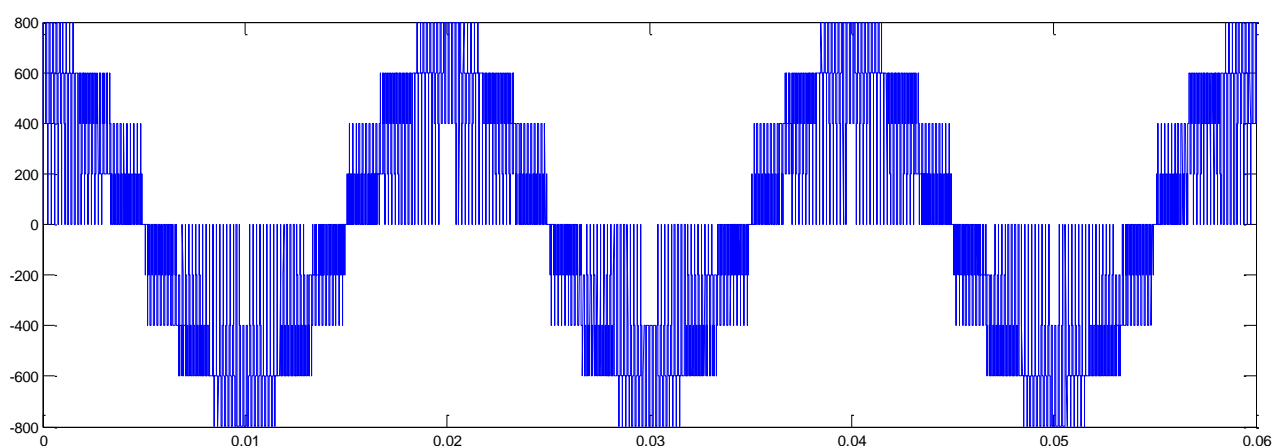


Figura 2.8 – tensione di fase con modulazione PWM POD

La modulazione PWM APOD non è stata riportata in figura in quanto, per un inverter a tre livelli, l'andamento della forma d'onda di uscita è il medesimo di quello della modulazione PWM POD.

Si vede subito, confrontando la figura 2.7 con la figura 2.8, che la prima di queste si avvicina di più a una sinusoidale. Infatti, il THD del primo caso risulta 34%, mentre nel secondo caso risulta 40%.

Le tecniche di modulazione basate sull'utilizzo di portanti (CB-PWM, *Carrier Based PWM*) sono ampiamente diffuse data la loro semplicità e il ridotto sforzo computazionale, rispetto alla tecnica SVM presentata di seguito. Questo permette la loro implementazione su DSP industriali, senza il bisogno di ulteriori sistemi di calcolo, tipo FPGA.

2.3 Space Vector Modulation

La tecnica SVM è già stata introdotta nel Capitolo 1 a proposito dell'inverter trifase a due livelli. La sua implementazione per un inverter multilivello si basa sullo stesso concetto: il generico vettore di tensione di riferimento è ottenuto mediamente, in un periodo di commutazione T_c , utilizzando i tre vettori di spazio più vicini (NTV, *Nearest Three Vectors*).

Tuttavia ciò che differenzia principalmente il caso a due livelli da quello multilivello, è la presenza di un numero considerevolmente maggiore di possibili stati del vettore di spazio della tensione sul carico. Infatti, come visto nel paragrafo precedente, un inverter trifase a tre livelli presenta 27 possibili stati (vedi fig. 2.5), contro gli 8 stati di un inverter trifase a due livelli. Il numero dei possibili stati aumenta con il numero di livelli: per un inverter trifase a 5 livelli esistono 125 possibili configurazioni.

Con riferimento a un inverter trifase a tre livelli, il piano α - β dei vettori di spazio è diviso in 24 triangoli, i cui vertici sono i possibili stati delle tensioni di carico: 12 triangoli più esterni, caratterizzati da un solo vettore con molteplicità due; 6 triangoli intermedi, caratterizzati da due vettori con molteplicità due; 6 triangoli interni con

due vettori con molteplicità due e un vettore (configurazione nulla) con molteplicità tre.

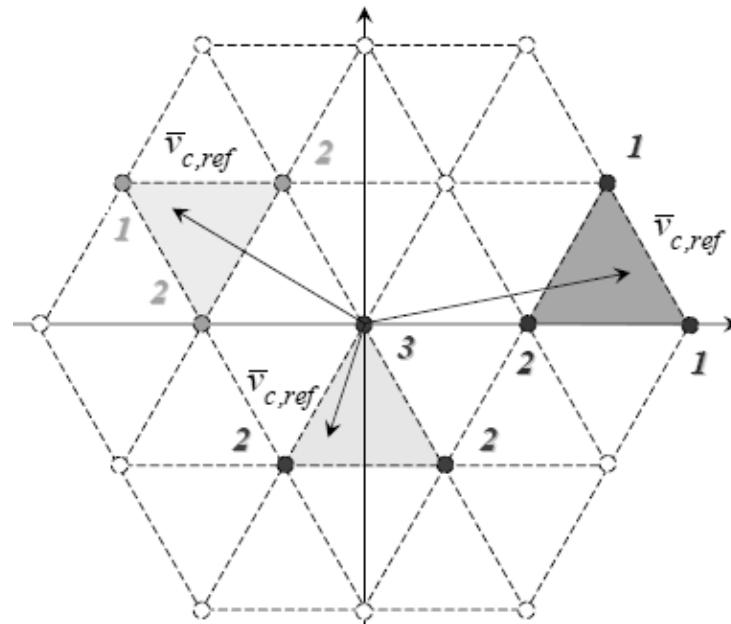


Figura 2.9 – divisione del piano α - β in 24 triangoli con relative molteplicità dei vettori [1]

Il piano può ulteriormente essere diviso in sei settori a forma di diamante (S_x , in figura 2.10): ognuno di essi fa riferimento a un particolare vettore, detto *vettore pivot*. In un inverter trifase a tre livelli, sono vettori pivot tutti quei possibili vettori di spazio della tensione di carico che hanno ampiezza $2/3 V_{dc}$ (V_1 - V_6 , in figura 2.10).

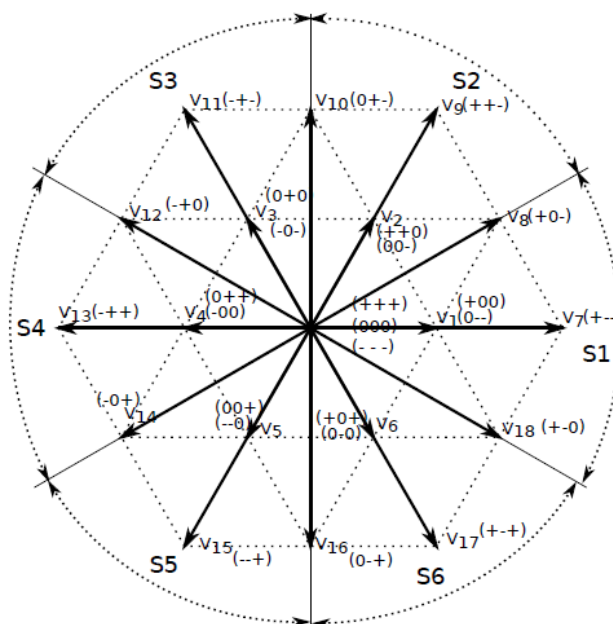


Figura 2.10 – divisione del piano in sei settori e corrispondenti vettori pivot

Il ruolo dei vettori pivot nella tecnica SVM multilivello è simile a quello del vettore nullo per l'inverter a due livelli. Infatti, in quest'ultimo, la ripartizione del tempo di applicazione della configurazione nulla tra i due stati ridondanti, come visto nel Capitolo 1, determina una particolare tecnica di modulazione (5 intervalli tipo A, tipo B, 7 intervalli simmetrica, generalizzata).

Anche nell'inverter trifase a tre livelli si possono ottenere modulazioni analoghe, ma anziché riferirsi al vettore nullo, ci si riferisce al vettore pivot. Ogni sequenza di commutazione comincia e termina con l'applicazione del vettore pivot, e la ripartizione del tempo tra le sue due molteplicità determina due tipi di modulazione: *Continuous SVM* e *Discontinuous SVM*.

Considerando metà periodo di commutazione, la tecnica Continuous SVM consiste nell'applicare all'inizio della sequenza di commutazione una molteplicità del vettore pivot, per poi concludere la sequenza con l'altra molteplicità. Il tempo di applicazione delle due molteplicità è casuale, questo fa corrispondere questa strategia alla tecnica PWM PD (Phase Disposition), già trattata per la modulazione PWM multiportante [6]. Quando è applicata solo una molteplicità del vettore pivot, allora si parla di Discontinuous SVM.

Il vettore pivot è applicato in tutte le possibili sequenze, mentre il vettore nullo è applicato solo a bassi indici di modulazione. Se si applicasse il vettore nullo ad alti indici di modulazione, si otterrebbe la modulazione POD (Phase Opposite Disposition), già trattata per la tecnica PWM multiportante [6].

La tecnica SVM permette di conseguire un miglior sfruttamento della tensione del bus dc rispetto a una modulazione PWM Sinusoidale. Infatti il valor massimo di un sistema sinusoidale e simmetrico di tensioni coincide, come già detto nel Capitolo 1, con il raggio del cerchio inscritto nell'esagono. Tale valore, per un inverter trifase a tre livelli, è pari a $2/\sqrt{3} V_{dc}$.

Tra gli svantaggi di questa tecnica è opportuno segnalare lo sforzo computazionale che essa richiede. Il controllo che genera i segnali di pilotaggio degli inverter deve calcolare, tramite specifici algoritmi, sia quali sono i vettori adiacenti al vettore di riferimento, considerando anche quali combinazioni di vettori permettono il minor numero di commutazioni (migliore sequenza), sia i tempi di applicazione degli stessi. Aumentando il numero di livelli, il numero di possibili stati aumenta esponenzialmente, così come la loro ridondanza, la complessità del sistema di controllo e i tempi necessari per il calcolo dei segnali di pilotaggio degli interruttori. Questo pone un limite inferiore al tempo di commutazione T_c , limite sempre più restrittivo con l'aumentare del numero dei livelli.

2.4 Centered PWM

Con il concetto di Centered PWM (CPWM) non si intende un'altra tecnica di modulazione diversa dalla MC-PWM e dalla SVM, ma ci si riferisce a una strategia di ottimizzazione degli output a esse applicabile. L'obiettivo, infatti, è quello di minimizzare la distorsione armonica delle correnti sul carico e di sfruttare a pieno la tensione sul bus DC. Tale strategia è applicabile sia all'inverter a due livelli che a quello multilivello, per il quale ne viene fornita la trattazione del caso a tre livelli.

CPWM 2 livelli

Nel Capitolo 1 sono state affrontate le tecniche di modulazione più comuni per un inverter a due livelli. In particolare si è visto che, nella modulazione PWM Generalizzata, esiste un coefficiente m_0 di valore arbitrario che è in grado di traslare verticalmente le modulanti. Il valore di interesse di tale coefficiente è quello per cui le modulanti risultano centrate rispetto all'intervallo $[0,1]$ (vedi espressione 1.19), il che equivale a sommare alle modulanti un offset che aggiunge a esse una componente

di terza armonica. Tale valore determina la sequenza di commutazione 7 intervalli simmetrica, ovvero quella sequenza che ripartisce equamente i tempi di applicazione delle configurazioni nulle nella modulazione SVM.

Si dimostra che con tale offset, in riferimento a un sistema di tensioni simmetrico sinusoidale, l'indice di modulazione massimo non è più 1 (figura 2.11) ma è $2/\sqrt{3}$ (figura 2.12), ovvero 15.5% superiore. Quindi si ha un miglior sfruttamento della tensione del bus DC e si ha inoltre una minore distorsione armonica delle correnti sul carico.

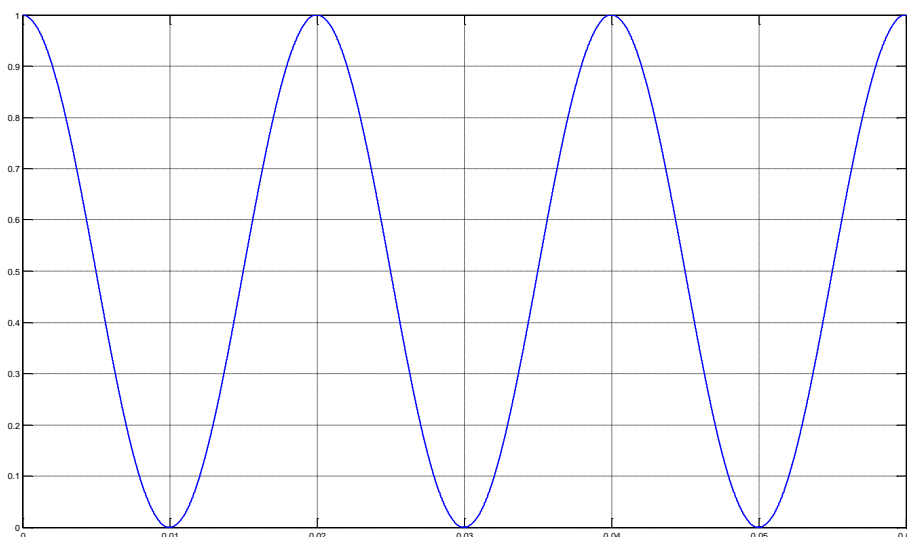


Figura 2.11 – modulante di una fase con indice di modulazione $m=1$ e $m_0=0.5$ costante

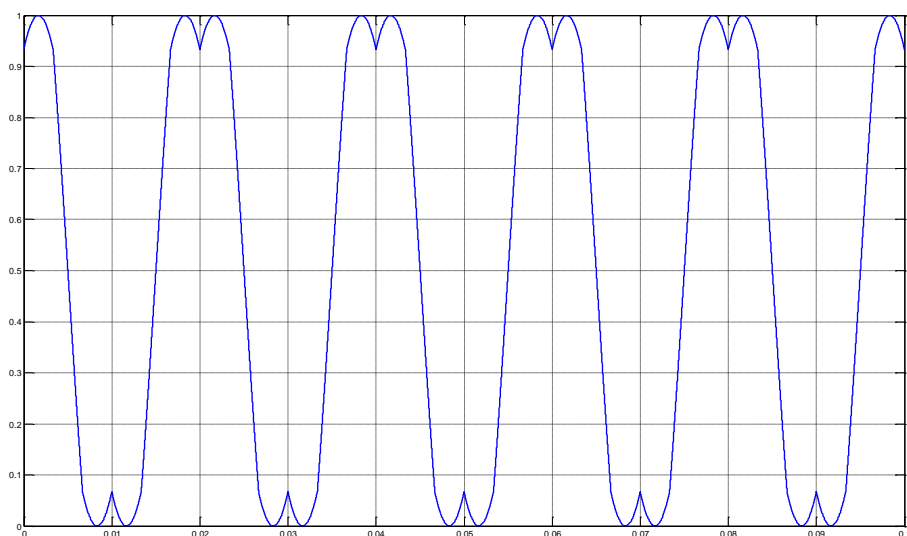


Figura 2.12 – modulante di una fase con indice di modulazione $m=2/\sqrt{3}$ e m_0 calcolato con l'espressione (1.19)

Si vede dalla figura 2.12 che il centraggio delle modulanti consente di impostare un valore dell'indice di modulazione m maggiore senza sforare nella sovr modulazione (modulante ancora compresa nell'intervallo $[0,1]$) e che la forma d'onda delle modulanti non è più sinusoidale ma presenta la suddetta componente di terza armonica.

CPWM 3 livelli

Per quanto riguarda il caso di inverter a tre livelli il concetto è lo stesso: il centraggio delle modulanti può avvenire con il semplice contributo del suddetto offset. Tuttavia la minimizzazione del ripple e del THD delle correnti sul carico necessita di una particolare iniezione: in questo caso infatti l'espressione di m_0 si complica e, a tal proposito, sono state definite in letteratura varie procedure di calcolo di tale offset, che verranno brevemente presentate di seguito. Infine è proposta una procedura semplificata, sviluppata, parallelamente a questo lavoro di tesi, presso il Dipartimento di Ingegneria Elettrica dell'Università di Bologna.

Il primo metodo, introdotto da F. Wang nell'articolo dell'IEEE "*Sine-Triangle versus Space-Vector Modulation for Three-Level PWM Voltage-Source Inverters*" (2002) [7], consiste nella determinazione dell'espressione dell'offset sulla base dell'identificazione della modulante massima (Max), di quella intermedia (Mid) e di quella più piccola (Min). Il valore dell'offset è dato dalla tabella [2.1].

Condizioni sulle modulanti	Valori degli offset
$Mid < 0 \ \& \ (Max - Min) > 1$	$Min/2$
$Mid > 0 \ \& \ (Max - Min) < 1$	$Max/2$
$Mid < 0 \ \& \ (Max - Min) > 1$ & $(1 - Max) > -Mid$	$-(1 - Max)/2$
$Mid > 0 \ \& \ (Max - Min) > 1$ & $(1 + Min) > Mid$	$(1 + Min)/2$
Others	$-(Max + Min)/2$

Tabella 2.1 – valori degli offset al variare della posizione reciproca delle modulanti

Il secondo metodo, introdotto da B.P. McGrath, D.G. Holmes, T. Lipo nell'articolo dell'IEEE "Optimized Space Vector Switching Sequences for Multilevel Inverters" (2003) [8], utilizza la funzione "modulus" (*mod*) per traslare le modulanti, già centrate rispetto alle due portanti, nella regione di un'unica portante, in modo da ottenere le stesse condizioni che si presentano nell'inverter due livelli. Dopodiché le modulanti vengono nuovamente centrate. Utilizzando i segnali di riferimento della tensione, anziché le modulanti, le espressioni per determinare l'offset (v_{cm}) risultano:

$$v_{offset} = -\frac{1}{2} [\max(v_k^*) + \min v_k^*] \quad (2.1)$$

$$v'_k = v_k^* + v_{offset} + V_{dc} \text{ mod}(V_{dc}) \quad (2.2)$$

$$v'_{offset} = \frac{V_{dc}}{2} - \frac{1}{2} [\max(v'_k) + \min v'_k] \quad (2.3)$$

$$v_{cm} = v_{offset} + v'_{offset} \quad (2.4)$$

Infine, il metodo sviluppato parallelamente a questa tesi, si basa sulla corrispondenza dei vettori di spazio tra il caso a due livelli e quello a tre livelli.

Si è detto, nei paragrafi precedenti, che il piano α - β dei vettori di spazio può essere diviso in 6 settori, ognuno afferente a un proprio vettore pivot. Il vettore di spazio di riferimento v_k^* può essere ottenuto come somma del vettore pivot v_p , corrispondente al suo settore di appartenenza, e del vettore residuo v_{2L}^* , corrispondente al vettore di riferimento per l'inverter a due livelli.

$$v_k^* = v_p + v_{2L}^* \quad (2.5)$$

Infatti è possibile identificare nel piano α - β dei vettori di spazio sei sotto-esagoni, ognuno dei quali è centrato sul vertice di un vettore pivot (vettori di ampiezza $\frac{2}{3} V_{dc}$ in figura 2.13): ciascuno di essi rappresenta l'equivalente del caso di inverter a due livelli.

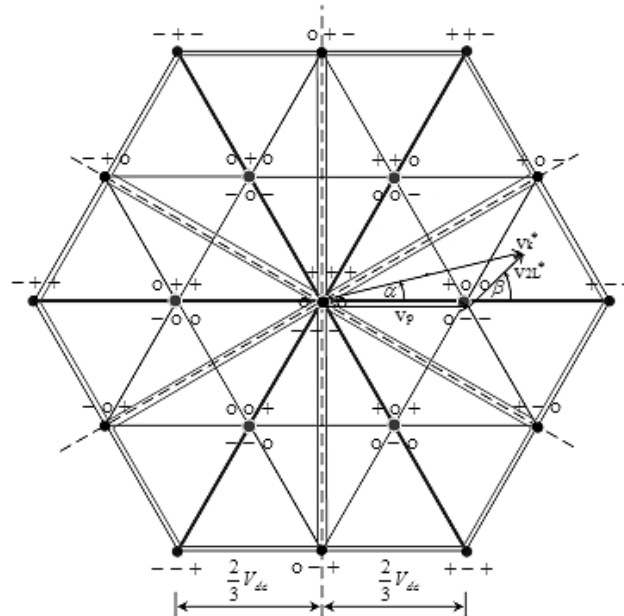


Figura 2.13 – scomposizione del vettore di spazio di riferimento e punti centrali dei sotto-esagoni

All'interno di ciascun sotto-esagono è possibile applicare tutte le tecniche di modulazione viste per l'inverter a due livelli.

Questa possibilità è sfruttata per ottenere la modulazione centrata con la sola iniezione di un segnale di offset, il cui valore è calcolato secondo il seguente schema logico (figura 2.14).

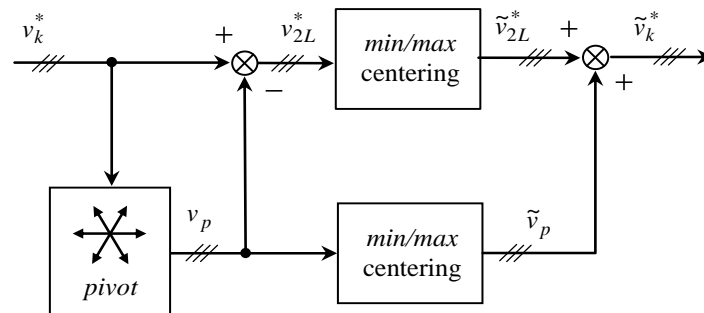


Figura 2.14 – schema a blocchi per il calcolo del segnale di offset [9]

Si sottrae al vettore di riferimento il vettore pivot corrispondente, dopodiché tale residuo è centrato secondo la tecnica min/max. Anche il vettore pivot viene centrato secondo tale tecnica e, infine, entrambe i segnali risultanti vengono sommati.

I valori del vettore pivot antitrasformato per le tre fasi possono essere ottenuti sulla base del segno della rispettiva tensione di riferimento [9]:

$$v_{pk} = \frac{V_{dc}}{2} \left[\text{sign}(v_k^*) - \frac{1}{3} \sum_{k=1}^3 \text{sign}(v_k^*) \right] \quad (2.6)$$

Il segnale di modo comune da aggiungere alle tensioni di riferimento si calcola come [9]:

$$v_{cm} = \frac{V_{dc}}{6} \sum \text{sign}(v_k^*) - \frac{1}{2} \left[\max(v_k^* - v_p) + \min(v_k^* - v_p) \right] \quad (2.7)$$

Questa procedura può essere verificata attraverso simulazioni con il software Simulink, nelle quali tre modulanti sinusoidali sono modificate con la suddetta tecnica in modo tale da ottenere la CPWM (vedi figura 2.15).

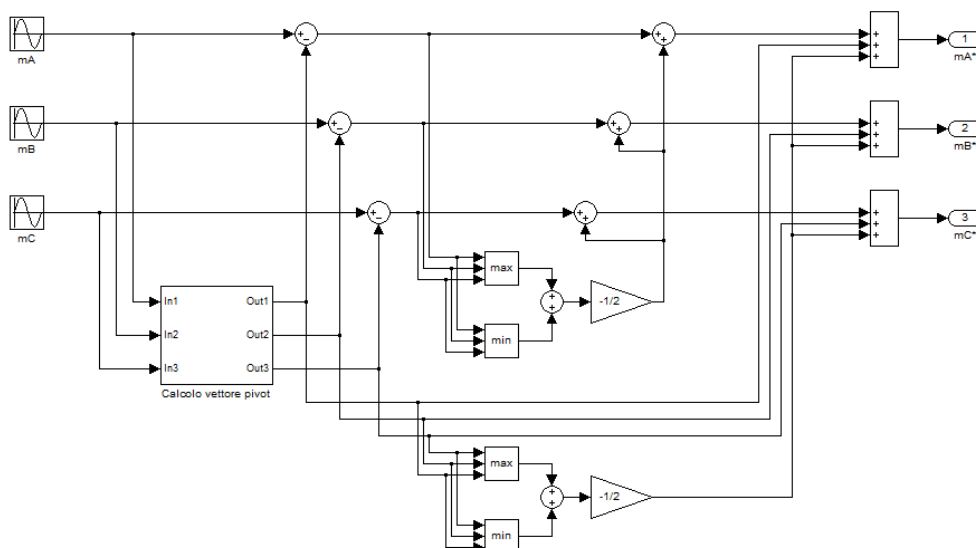


Figura 2.15 – schema a blocchi Simulink per la CPWM

Il blocco “Calcolo vettore pivot” in figura 2.15 ha il compito di calcolare il giusto vettore pivot a seconda della posizione reciproca delle modulanti.

Variando l'indice di modulazione, è possibile ottenere le seguenti forme d'onda per tre modulanti modificate.

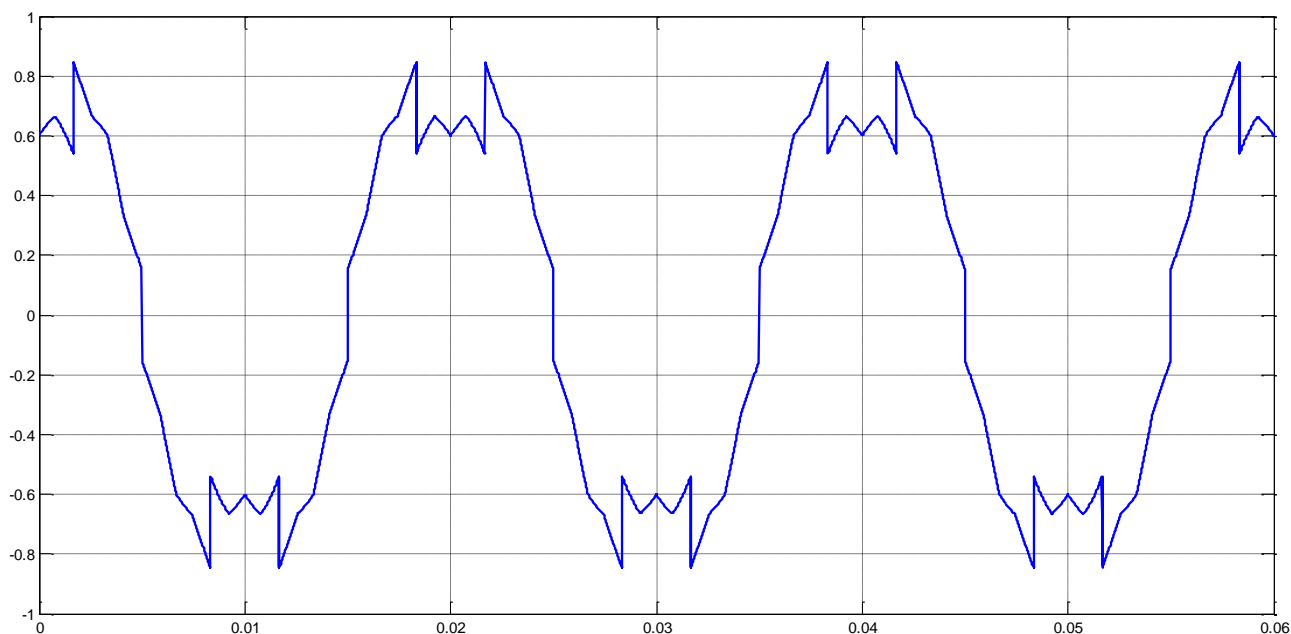


Figura 2.16 – modulante di una fase con indice di modulazione $m=0.8$

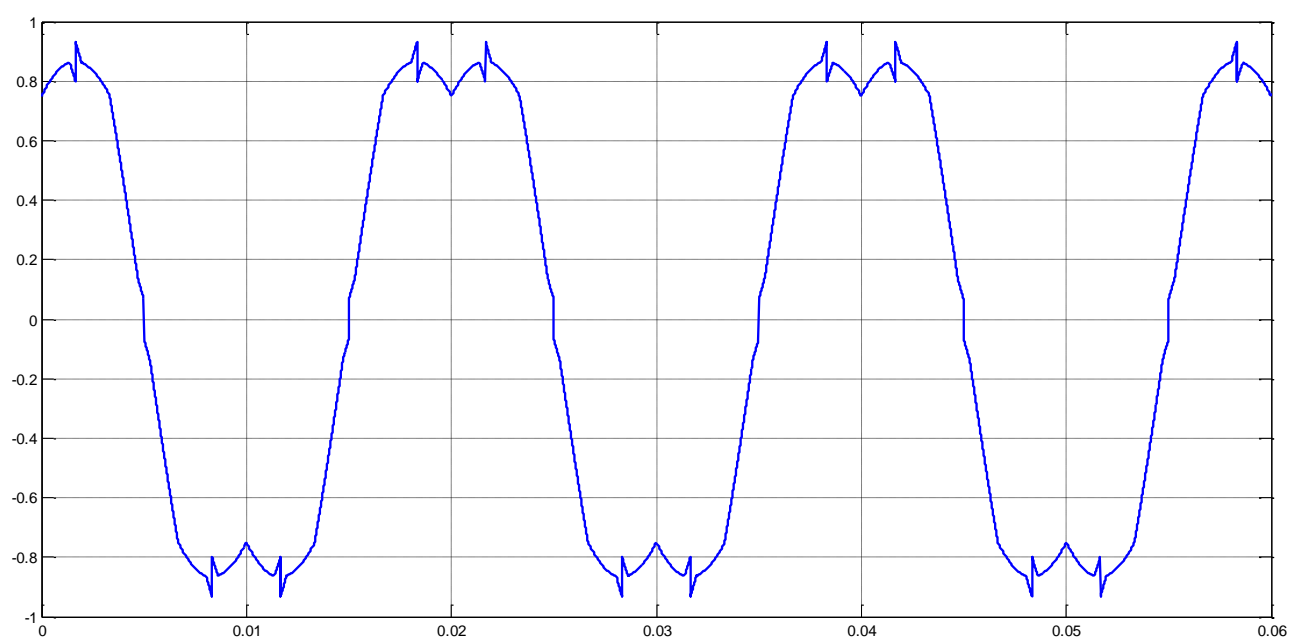


Figura 2.17 – modulante di una fase con indice di modulazione $m=1$

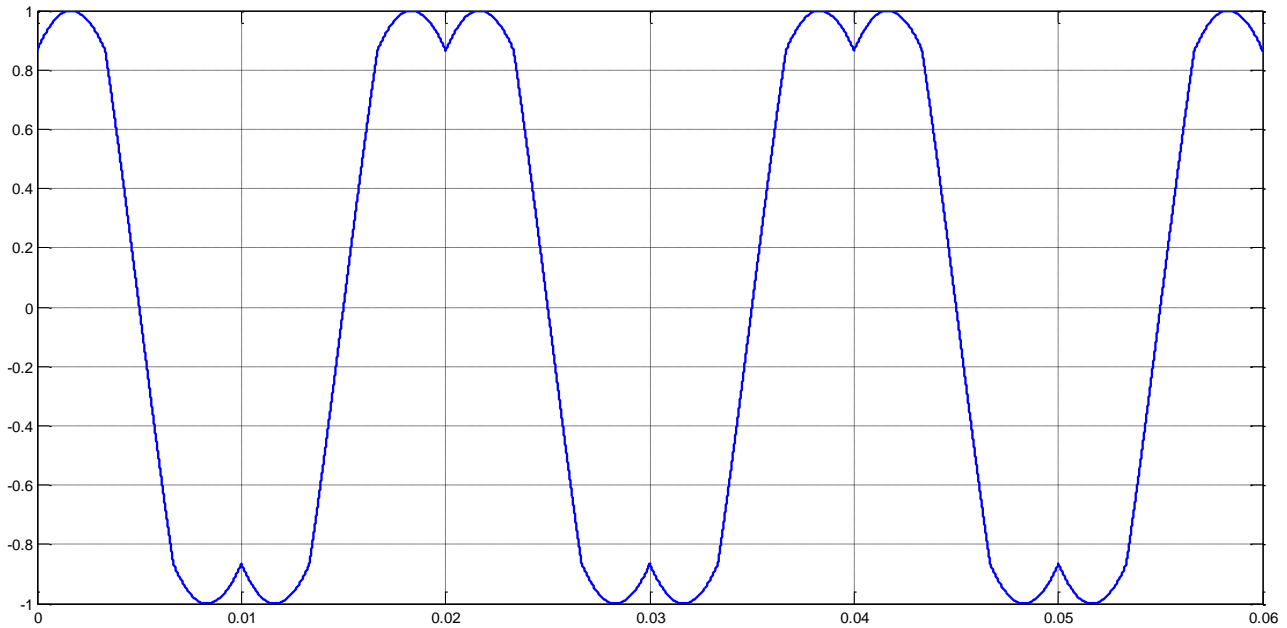


Figura 2.18 – modulante di una fase con indice di modulazione $m=2/\sqrt{3}$

Come si può notare, le modulanti hanno una forma d'onda diversa a seconda dell'indice di modulazione e tale andamento differisce da quello dell'inverter a due livelli. Quindi, come nel caso a due livelli, è possibile raggiungere un indice di modulazione superiore a uno e, con questo particolare offset, la corrente sul carico risulta meno distorta.

Le stesse forme d'onda si ottengono anche con i primi due metodi, tuttavia questa procedura risulta essere più intuitiva e di più facile implementazione sui moderni DSP, nonché per via analogica.

Capitolo 3

Realizzazione di un inverter trifase a tre livelli

3.1 Introduzione

In questo capitolo si presenta l'attività centrale di questa tesi, ovvero la realizzazione di un inverter trifase a tre livelli, sviluppata presso il Dipartimento di Ingegneria Elettrica e dell'Informazione dell'Università di Bologna. La topologia circuitale scelta per il multilivello è quella Cascaded, in quanto, come si vedrà, si adatta perfettamente al progetto preesistente dei moduli H-Bridge e, a differenza delle altre configurazioni, non prevede un bilanciamento della tensione sul bus DC, rendendo quindi più semplice la strategia di modulazione.

3.2 Moduli dell'inverter

3.2.1 Il progetto

Come accennato nell'introduzione, i moduli che costituiscono l'inverter derivano da un progetto preesistente, sviluppato all'interno dello stesso dipartimento. Tale progetto consisteva nella realizzazione di un convertitore in grado di alimentare la scarica di un plasma.

Per generare plasma è necessario scaldare un gas fino a che le molecole che lo compongono non si ionizzano, trasformando il gas, appunto, in plasma. Per fare questo, è possibile far fluire una certa corrente attraverso il gas in questione: la tensione di alimentazione deve tuttavia essere di alcuni kV e necessariamente alternata, al fine di mantenere il gas nello stato di plasma. Per questo è stato progettato tale convertitore, ovvero un inverter monofase cascaded a 24 livelli: ogni stadio è alimentato da una batteria ed è costituito dalla cascata di un convertitore flyback e di un H-Bridge (figura 3.1), entrambe posti sulla stessa scheda.

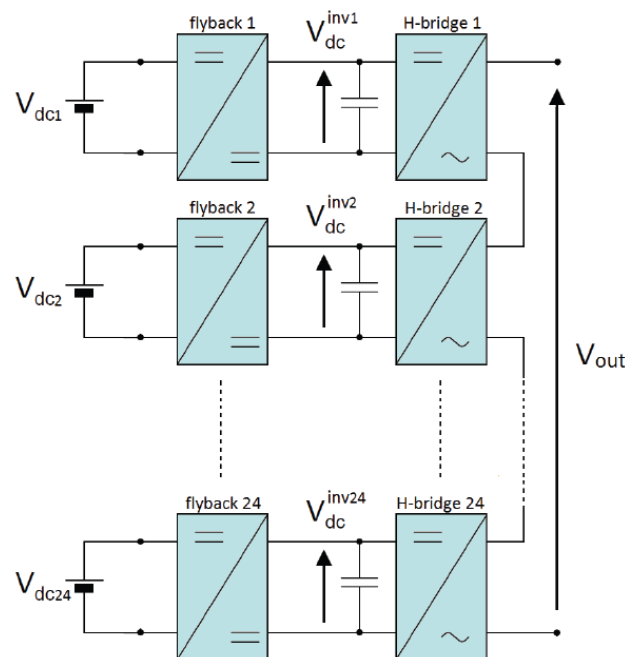


Figura 3.1 – inverter monofase cascaded a 24 livelli per la scarica di un plasma

Ora gli stessi moduli vengono utilizzati per il lavoro di questa tesi. Tuttavia si è deciso di non installare su di essi il convertitore flyback, ma di provvedere alla tensione del bus DC con una sorgente esterna ai moduli.

Lo schematico e il layout di tale scheda sono realizzati in ambiente Orcad, un software per la progettazione di circuiti stampati (PCB). La scheda PCB, come da progetto, ha una dimensione di 141x142 mm e si presenta come in figura seguente (figura 3.2).

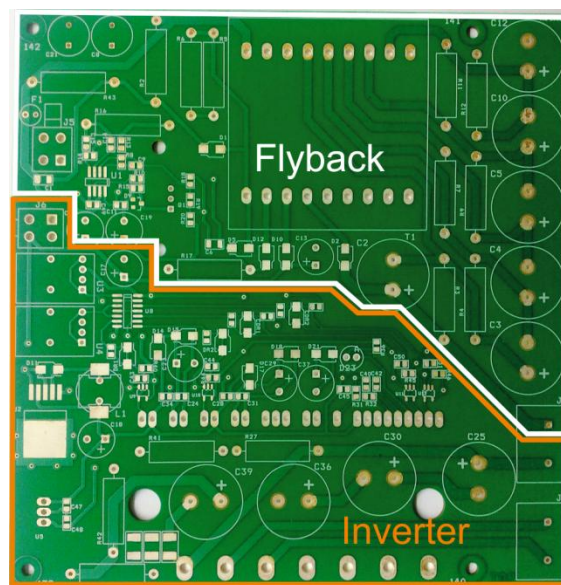


Figura 3.2 – scheda PCB di ciascun modulo

Tuttavia viene sfruttata circa metà di questa scheda, in quanto, come detto prima, il convertitore flyback è sostituito con una sorgente di tensione esterna al modulo. Si riporta nell'Allegato lo schematico della parte inverter. Installando sulla scheda solo i componenti necessari al funzionamento dell'H-Bridge, il modulo presenta il seguente aspetto (figura 3.3).

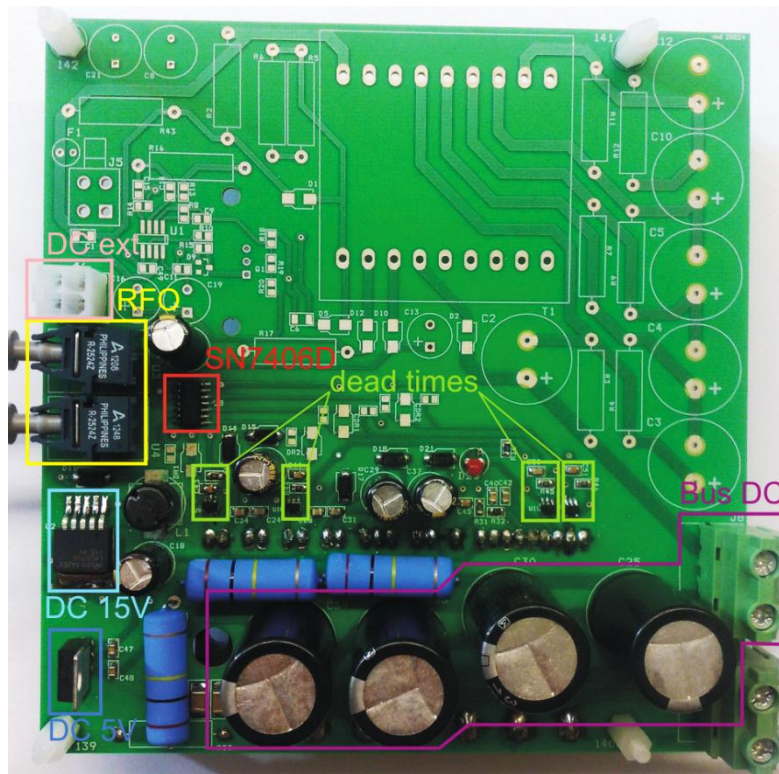


Figura 3.3 – modulo H-Bridge

In figura 3.3 sono stati evidenziati i componenti fondamentali che costituiscono il modulo. Si andranno ora ad analizzare gli aspetti principali legati al suo funzionamento.

3.2.2 Bus DC

Il bus DC del modulo (in viola in figura 3.3) è realizzato attraverso una morsettiera e quattro condensatori posti in serie. Ognuno di essi è caratterizzato da una capacità di 330 μF e una tensione nominale di 160 V, pertanto la serie determina una capacità totale di circa 80 μF e una tensione massima nominale di 640 V.

Il dimensionamento della capacità del bus DC andrebbe effettuato attraverso la seguente espressione:

$$C_{dc} = \frac{I_{dc}}{2\pi f \cdot \Delta V_{dc}} \quad (3.1)$$

La (3.1) tiene conto della corrente assorbita (I_{dc}), della frequenza della tensione di alimentazione (f) e del ripple massimo di tensione consentito (ΔV_{dc}). Ipotizzando, come si dirà nei paragrafi successivi, che il modulo sia alimentato da un ponte raddrizzatore trifase, si ha una frequenza della tensione di alimentazione di 300 Hz. Inoltre si consideri una corrente massima di 1,5 A e un ripple massimo della tensione di alimentazione del 5%. La capacità totale a disposizione sul modulo, con queste specifiche, risulta accettabile.

3.2.3 Gestione dei segnali di controllo

I segnali di controllo per il pilotaggio degli switch dell'H-Bridge vengono generati da un microcontrollore e sono acquisiti tramite due ricevitori di fibra ottica (in giallo in figura 3.3). Nella struttura di un H-Bridge, come visto nel Capitolo 1, sono presenti quattro switch: due superiori e due inferiori. Tuttavia gli switch inferiori sono comandati con un segnale logico che è il negato di quello che arriva agli switch superiori. Pertanto, quello che viene fatto in questo modulo, è utilizzare gli stessi segnali destinati agli switch superiori per quelli inferiori, previa inversione del loro valore logico. Tale inversione è effettuata tramite un componente integrato, ovvero un buffer invertente SN7406D (in rosso in figura 3.3), il quale è collegato ai ricevitori di fibra ottica in modo tale da negare una volta i segnali diretti agli switch superiori e negare due volte i segnali diretti a quelli inferiori (vedi figura 3.4).

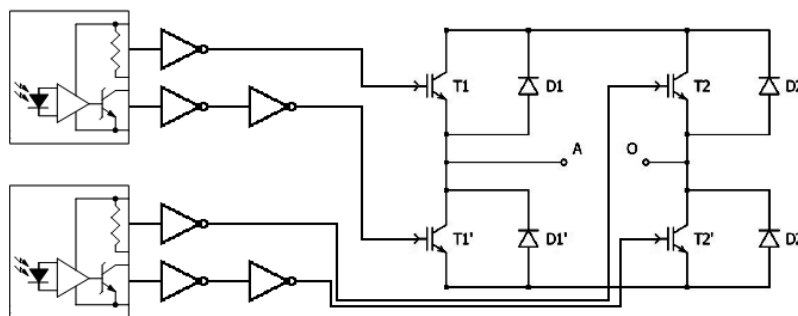


Figura 3.4 – logica invertente dei segnali di controllo

Si adotta questa logica negata per via di come sono realizzati i ricevitori di fibra ottica: infatti, se venisse a mancare il segnale sui ricevitori, la loro uscita sarebbe alta. Questo causerebbe la chiusura degli interruttori alti, ma, per ragioni di sicurezza, si preferisce che tali interruttori siano aperti durante questa situazione.

Ciascun segnale in uscita dal buffer invertente viene poi inviato a un proprio trigger di Schmitt, preceduto da una resistenza di pull-up e una capacità: la capacità consente di introdurre un ritardo sul segnale, che poi viene “digitalizzato” grazie al trigger di Schmitt. Questo insieme (in verde in figura 3.3) ritarda il fronte di salita dei segnali (la discesa è più veloce per via delle soglie del trigger) e permette così di gestire la questione dei tempi morti direttamente via hardware, altrimenti sarebbe stato necessario un controllo degli stessi tramite microprocessore, con conseguente raddoppio dei ricevitori di fibra ottica (da due a quattro, cioè uno per switch).

Tutti questi circuiti di gestione del segnale appena elencati necessitano di una alimentazione stabile a 5 V continua. Tale alimentazione è fornita da un regolatore DC-DC (in blu in figura 3.3) del tipo 7805, che necessita a sua volta di un'alimentazione compresa nel range 10-35 V. Quest'ultima è fornita da un altro regolatore DC-DC (in azzurro in figura 3.3) del tipo LM2575, il quale, alimentato da una sorgente esterna al modulo, fornisce in uscita una tensione stabile a 15 V continua. La suddetta sorgente di tensione esterna, che quindi ha il compito di alimentare tutti i servizi ausiliari del modulo, è rappresentata da un alimentatore DC che viene collegato alla scheda tramite un apposito connettore (in rosa in figura 3.3). E' importante segnalare che tale alimentatore deve essere isolato rispetto a terra al fine di evitare la circolazione di correnti capacitive che si richiudono appunto tramite la terra degli alimentatori.

Quindi questo, avendo a disposizione tre rami, con due interruttori di potenza ciascuno, nasce come circuito integrato per la realizzazione di un inverter trifase. Tuttavia, in questo progetto, si sfruttano solo due rami, cioè quelli necessari alla realizzazione dell'H-Bridge, i quali rendono disponibile la loro tensione di output tramite una morsettiera.

Esistono varie versioni di questa tipologia di integrato, con vari limiti di tensione e varie taglie di corrente. Il PS22A76 accetta una tensione massima di ingresso di 800 V, mentre quella minima, per il corretto funzionamento, è di 350 V. Il massimo valore efficace della corrente che può essere continuamente erogata è 25 A.

Questa serie della Mitsubishi Electric possiede inoltre una protezione contro la sottoalimentazione dei circuiti interni, una protezione contro i cortocircuiti e una contro le sovratemperature.

Nel datasheet sono presenti tutti i collegamenti e i componenti necessari al funzionamento dell'integrato, i quali sono stati fedelmente rispettati nel progetto del modulo. In particolare i suoi circuiti necessitano di una alimentazione in continua a 15 V, che, come si può notare dallo schematico (vedi Allegato), è fornita dal regolatore LM2575 descritto prima.

3.3 Alimentazione di potenza

In una configurazione di inverter multilivello Cascaded, i moduli H-Bridge, come detto nel Capitolo 1, necessitano di alimentazioni isolate. Pertanto, per la realizzazione di un inverter trifase a tre livelli, sono necessarie tre alimentazioni indipendenti e isolate. Si è deciso di realizzare tali alimentazioni attraverso tre trasformatori trifase di isolamento e tre ponti raddrizzatori trifase.

I trasformatori, appositamente acquistati presso un'azienda esterna, presentano i seguenti dati di targa:



Figura 3.7 – dati di targa dei trasformatori

Il rapporto di trasformazione è pressoché unitario ($V_2/V_1=1.05$ dai dati di targa, $V_2/V_1=1.09$ misurato), a meno di una piccola maggiorazione della tensione al secondario che compensa la caduta da vuoto a carico. Il collegamento a triangolo del primario consente di rendere indipendenti le fasi in caso di carico squilibrato. Il secondario invece è lasciato con i morsetti aperti, cioè è possibile, utilizzando l'apposita morsettiera, decidere liberamente tra il collegamento a stella o a triangolo. Il primo consente, con un'alimentazione concatenata di 400 V a primario, di ottenere una tensione a vuoto raddrizzata di circa 600 V, il secondo invece determina una tensione a vuoto raddrizzata di circa 350 V.

Le tre fasi in uscita da ciascun trasformatore vengono connesse a un rispettivo ponte raddrizzatore trifase da 25 A con attacco rapido. La tensione di output di ciascun ponte è rappresentata dall'involuppo delle forme d'onda delle tensioni concatenate delle tre fasi (figura 3.8).

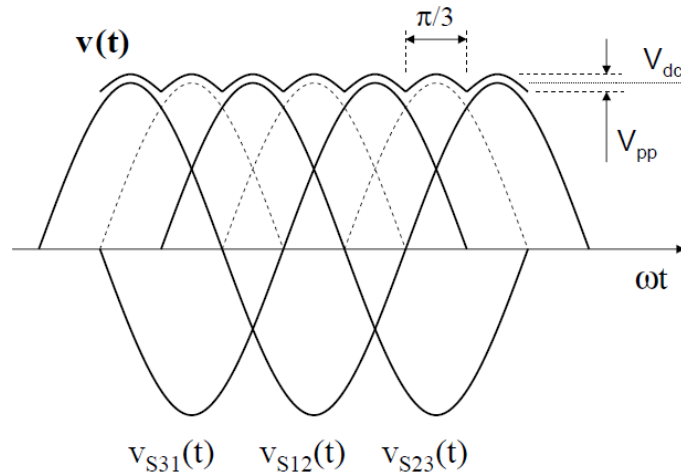


Figura 3.8 – tensioni concatenate e relativo inviluppo

Pertanto, se il sistema trifase di alimentazione dei ponti raddrizzatori è simmetrico con frequenza 50 Hz e di valore efficace V_S , si ottiene in uscita una tensione raddrizzata pulsante con 300 Hz di frequenza dell'armonica fondamentale e con valore massimo di tensione continua pari a $\sqrt{2} \cdot V_S$.

Il sistema dei tre ponti raddrizzatori indipendenti è realizzato su una scheda PCB progettata e realizzata nell'ambito di questo lavoro di tesi. Il progetto è stato eseguito attraverso il software di progettazione per circuiti stampati Altium (figura 3.9). Si è scelto di installare i ponti raddrizzatori su una scheda PCB in modo da poter aggiungere altri componenti in serie a essi, senza dover ricorrere a ingombranti collegamenti esterni.

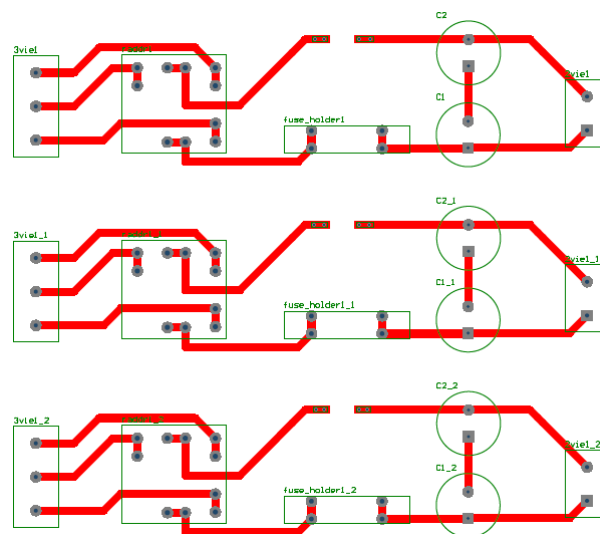


Figura 3.9 – progetto della PCB per i ponti raddrizzatori

Il progetto prevede l'inserimento di un portafusibili in modo da proteggere i ponti raddrizzatori, le sottili piste di rame della PCB e i trasformatori a monte da eventuali sovracorrenti dovute a cortocircuiti o ad assorbimenti eccessivi da parte del carico. Il fusibile installato sulla scheda è un fusibile a intervento rapido di taglia 2 A, in modo da poter garantire un piccolo sovraccarico dei trasformatori e una maggiore tolleranza relativamente alle correnti di inserzione dei condensatori del bus DC. A tal proposito, per evitare che il fusibile salti durante l'alimentazione del bus DC, sarebbe necessario alimentare il sistema attraverso un trasformatore a rapporto variabile (VARIAC). Tuttavia tale soluzione risulta ingombrante e costosa. Pertanto il progetto prevede un resistore di inserzione che ha la funzione, durante la fase di carica dei condensatori, di limitare il conseguente picco di corrente. Tale resistore ha un valore di resistenza di 120Ω e viene disinserito, una volta terminata la fase di carica, tramite degli interruttori che lo cortocircuitano. La scheda prevede inoltre la predisposizione per un'eventuale aggiunta di condensatori sul bus DC: sono presenti quattro reofori che consentono l'installazione di due condensatori in serie al fine di aumentare la capacità totale del bus DC.

Una volta terminato il progetto, è stato eseguito il processo di trasferimento a ultravioletti delle piste su una scheda fotoresistiva. Poi, attraverso soluzioni acide, si sono separate le piste di rame dalla superficie isolante, sono stati realizzati i reofori e si sono saldati tutti i componenti. Il risultato, è visibile nelle seguenti figure.

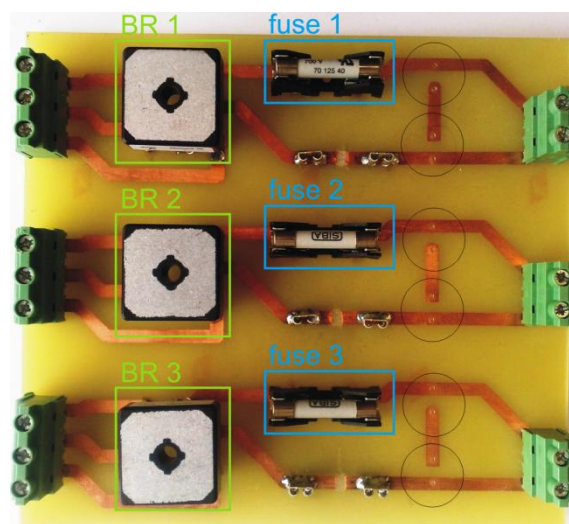


Figura 3.10 – vista frontale della scheda PCB

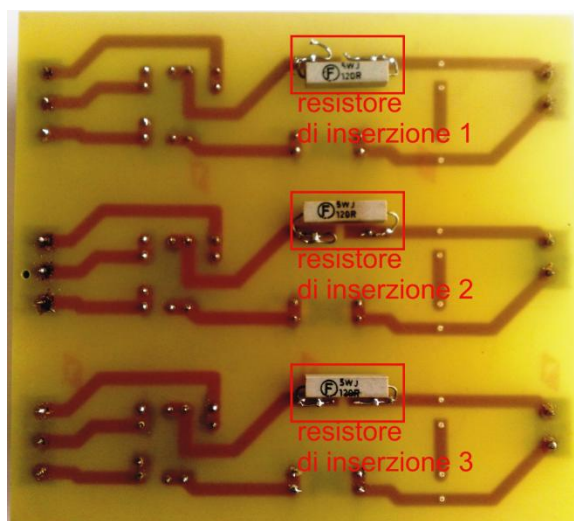


Figura 3.11 – retro della scheda PCB

Tale scheda è stata alloggiata in un contenitore chiuso di materiale plastico, sul quale sono stati apportati dei fori per il passaggio dei cavi in modo da preservare la sicurezza degli operatori durante le operazioni di prova. Sul coperchio di tale contenitore sono stati installati tre interruttori (figura 3.12) che consentono di cortocircuitare la resistenza di inserzione una volta terminata la fase di carica.

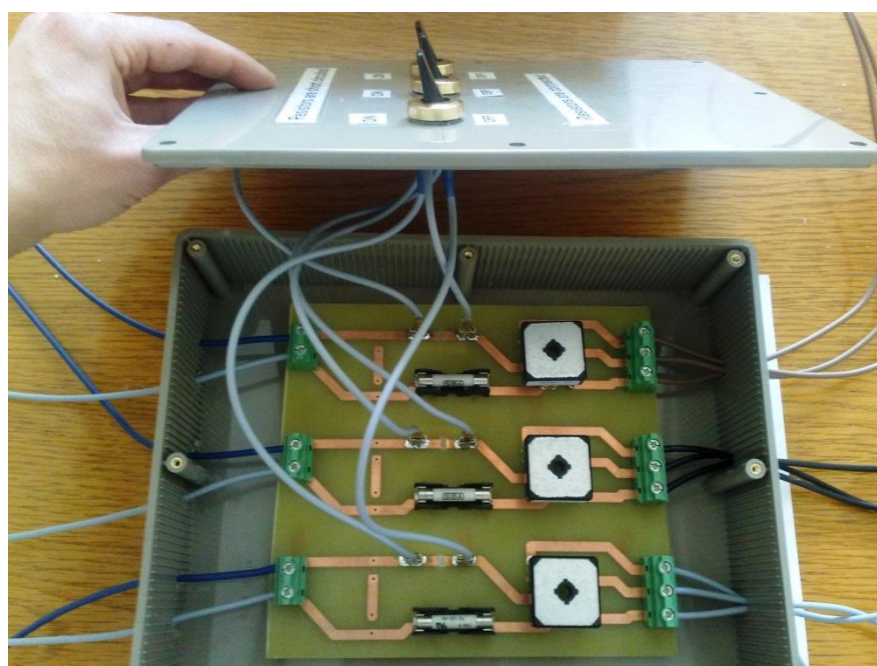


Figura 3.12 – vista della scheda esternamente connessa e degli interruttori sul coperchio

3.4 Microcontrollore

3.4.1 Architettura

Per generare i segnali di controllo degli switch di ciascun modulo, si ricorre all'utilizzo di un microcontrollore. La scelta è ricaduta sulla Arduino DUE (vedi figura 3.13), una piattaforma open-source basata su un microcontrollore di tipo ARM a 32bit, il SAM3X8E ARM Cortex-M3 di Atmel.

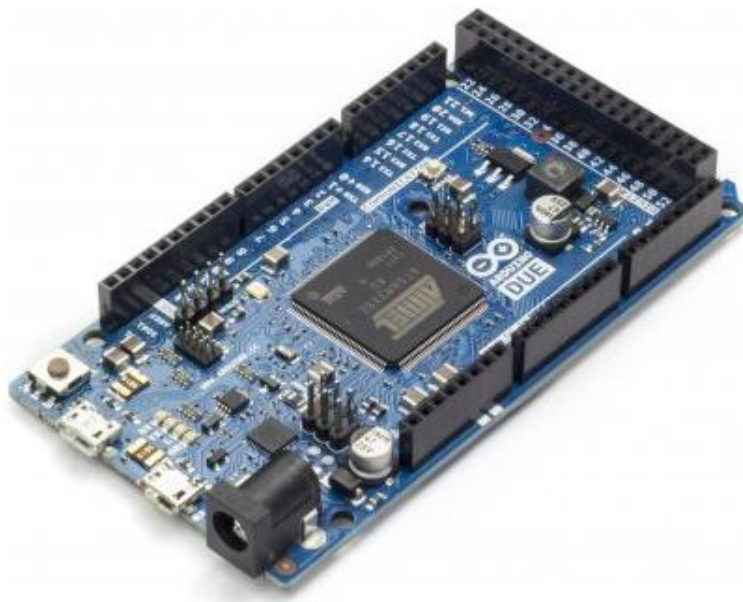


Figura 3.13 – vista della scheda Arduino DUE

La scheda offre 54 input/output digitali, 12 input analogici con 12bit di risoluzione, 4 UARTs (porte seriali hardware), 2 output DAC (convertitori da analogico a digitale), 84 MHz di velocità di clock, 2 connettori USB, un connettore per l'alimentazione, un connettore ICSP, un connettore JTAG e un tasto di reset. Dei due attacchi USB quello con connessione micro-USB è quello nativo ed è in grado di funzionare come una periferica USB host, il che significa che è possibile connettere alla scheda altre periferiche USB come mouse, tastiera e smartphone. L'altra porta USB, quella con connettore di tipo B, è pensata invece a scopo di debug.

L'alimentazione può essere fornita attraverso:

- la connessione USB
- un alimentatore AC-DC connesso all'apposito DC-plug
- un pin di ingresso che accetta tensione nel range 7-12 V

Vi è la possibilità inoltre di utilizzare i due livelli di tensione presenti (3.3 V, 5 V) per alimentare un dispositivo esterno, connettendolo direttamente alla piattaforma tramite i due rispettivi pin e il pin di massa.

I principali vantaggi della Arduino DUE, rispetto alla sua versione precedente (Arduino Mega 2560), sono il processore più veloce (da 16 MHz a 84 MHz) e una maggiore risoluzione per i convertitori ADC-DAC (da 8 bit a 12 bit). Aumentano poi la memoria Flash per il codice del programma (da 256 KB a 512 KB) e la memoria RAM (da 8 KB a 96 KB).

L'aspetto di maggiore interesse di questa piattaforma è che il processore possiede 9 canali a 32 bit per la PWM e 8 canali a 16 bit per la PWM con uscite complementari. Tuttavia solo una parte di questi canali vengono effettivamente sfruttati dalla scheda Arduino DUE: in riferimento alla PWM con uscite complementari, sono presenti 6 canali assegnabili a 12 pin fisici (6 PWMHx per le uscite alte e 6 PWMLx per le uscite basse). Proprio questi canali vengono sfruttati per il controllo dei moduli H-Bridge. Come detto al paragrafo 3.2, ciascun modulo possiede due ricevitori di fibra ottica, uno per ciascun ramo dell'H-Bridge. Quindi è necessario generare due segnali per ciascun modulo. Dovendo controllare separatamente tre moduli, il numero totale di segnali che il microcontrollore dovrà generare è sei. Si ricorda infatti che, nonostante il numero totale degli switch sia dodici, è necessario controllare solo la metà di essi, poiché gli interruttori bassi sono controllati con un segnale complementare a quello degli interruttori alti e tutto questo è gestito direttamente via hardware, senza dover ricorrere ad ulteriori pin o segnali di fibra ottica. Pertanto sono necessari sei pin fisici, corrispondenti a sei canali logici.

3.4.2 Controllo e codice

I programmi in Arduino DUE sono scritti in linguaggio C, con una sintassi che integra tutte le funzioni che servono per scrivere un programma per un microcontrollore della famiglia Atmel. Il codice che viene caricato dentro al microcontrollore non è direttamente quello scritto in C, ma viene prima compilato generando un file in "linguaggio macchina" che può essere caricato nel microcontrollore. Il compilatore è fornito direttamente da Arduino attraverso un software che consente di verificare, compilare e caricare il codice direttamente sulla Arduino DUE attraverso una connessione USB con il pc.

In riferimento alla struttura generale di un tipico codice, le prime righe sono sempre dedicate alla definizione delle variabili e delle costanti utili all'esecuzione dell'intero programma. Si deve sempre specificare il tipo di variabile (intera, float, vettore, ...) e il suo valore iniziale. A questa prima fase di definizione, segue la fase di definizione delle funzioni, che è possibile poi richiamare durante l'esecuzione del codice. Dopodiché vi è la parte di *setup*, nella quale si scrivono quelle righe di programma che il processore dovrà eseguire una volta sola, e la parte di *loop*, in cui invece tutte le operazioni elencate vengono eseguite ciclicamente.

Il processore SAM3X8E consente l'implementazione della PWM con la possibilità di modificare per ciascun canale duty cycle, periodo della portante, polarità e tempi morti. E' possibile modificare tali parametri compilando opportuni registri, descritti nel datasheet del processore.

L'obiettivo è di implementare sull'Arduino DUE un programma in grado di generare i segnali di gate per gestire i tre moduli che compongono l'inverter trifase a tre livelli. In particolare lo scopo finale è di controllare l'inverter attraverso la tecnica di modulazione PWM Multiportante, descritta nel Capitolo 2. E' necessario quindi capire come implementare tale tecnica utilizzando le funzioni del processore. Per fare

questo si ricorre al concetto di “comparatore”, ovvero il processore compara continuamente il valore di un contatore, settato a una determinata frequenza di clock, con il periodo del canale, definito nei registri dal bit CPRD, e con il duty cycle, definito nei registri con il bit CDTY. Quest’ultima comparazione genera in uscita un segnale detto OCx, come in figura 3.14.

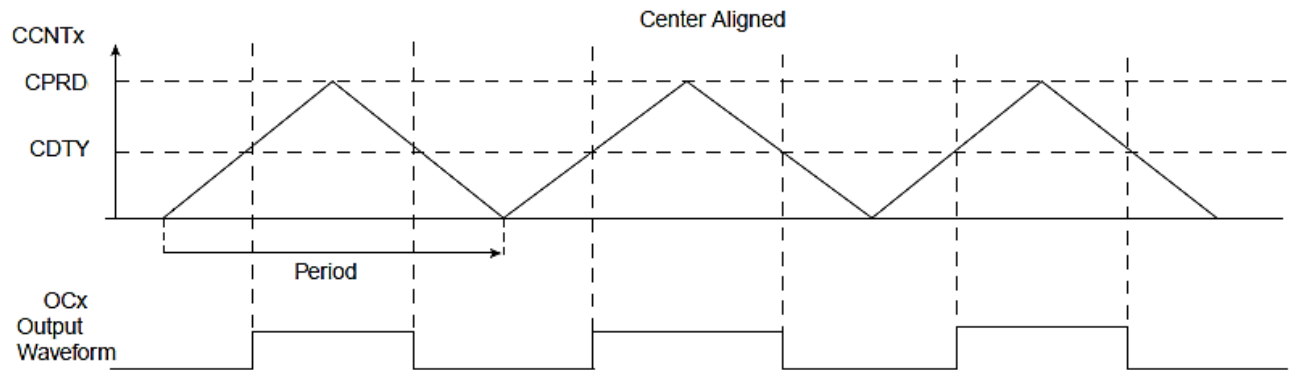


Figura 3.14 – contatore come portante [10]

In questo modo è possibile implementare il concetto di intersezione portante-modulante visto nei primi due capitoli di questa tesi. Infatti, per il caso in figura 3.14 di “allineamento centrato”, il processore conta da zero fino al valore CPRD e poi riconta fino a zero. Il parametro CPRD, per l’allineamento centrato, è calcolato come:

$$CPRD = \frac{MCK}{2 \cdot carrierfreq} \quad (3.2)$$

dove MCK è la frequenza di clock del processore (84 MHz) e *carrierfreq* è la frequenza voluta della portante. Invece la relazione tra il duty cycle e CDTY, valida sempre per l’allineamento centrato, è:

$$CDTY = CPRD \cdot (1 - duty\ cycle) \quad (3.3)$$

dove il *duty cycle* varia tra 0 e 1 e CDTY, di conseguenza, varia tra 0 e CPRD.

Quindi si ottiene una portante triangolare [0,CPRD] che, a ogni intersezione con la modulante, rappresentata dal valore del parametro CDTY, genera un segnale OCx, assimilabile alla funzione di commutazione. Tale segnale è presente sui pin fisici dell'Arduino DUE che corrispondono alle uscite alte, mentre sui pin che corrispondono alle uscite basse è presente il suo complementare. Questo segnale è utilizzato per comandare gli switch dell'inverter, pertanto è opportuno che venga generato nel modo più appropriato.

Il controllo digitale di un inverter prevede la manipolazione di segnali quantizzati e discretizzati, campionati con periodo T_c corrispondente al periodo della portante. Pertanto anche il segnale modulante, definito dal parametro CDTY, è un segnale discretizzato e deve essere aggiornato a ogni nuovo periodo della portante. In particolare il valore da applicare al ciclo $k+1$ deve essere calcolato al ciclo k con un tempo di calcolo massimo a disposizione pari al periodo della portante T_c , altrimenti vi è la perdita di sincronismo. La velocità con cui l'algoritmo di calcolo è eseguito dipende dalle capacità del processore, che pertanto si richiede il più performante possibile.

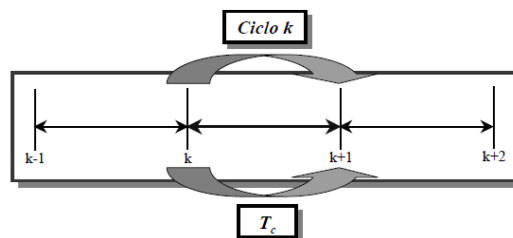


Figura 3.15 – approccio digitale

E' necessario quindi che, a ogni inizio di ciclo della portante, cominci il calcolo del valore della modulante da applicare al ciclo successivo. A tal fine il processore consente di utilizzare il concetto di *interrupts*. Una interrupt è una funzione che viene richiamata in seguito a un determinato evento. Tale evento è visibile al processore tramite dei *flag* che vengono generati al verificarsi appunto di una determinata condizione. Quest'ultima può essere rappresentata da un evento di comparazione o, come si vuole in questo caso, dalla fine/inizio di periodo della portante. Il nome del flag utilizzato è WRDY ed è abilitato attivando il *Metodo 2* di aggiornamento

automatico del duty cycle per i canali sincroni (vedi [10]). Infatti il processore consente di definire un certo numero di *canali sincroni*, ovvero canali caratterizzati dalla stessa sorgente di clock, dallo stesso periodo e allineamento di portante. In pratica i contatori sono sincronizzati tra di loro e permettono così di aggiornare in modo sincrono i duty cycle e gli altri parametri caratteristici di tutti i canali. Esistono poi vari metodi per effettuare questo aggiornamento. Il suddetto *Metodo 2* consente di memorizzare il risultato del calcolo del duty cycle del canale x per il periodo di portante successivo nel registro dello stesso canale attraverso il bit CDTYUPD x . Tale valore è conservato fino a che non viene generato il flag WRDY che indica l'inizio del periodo di portante successivo e a quel punto viene assegnato automaticamente al bit CDTY x .

La funzione interrupt viene quindi sfruttata per calcolare i valori delle modulanti da applicare al ciclo di portante successivo. Come detto prima, è importante che il processore esegua tale algoritmo di calcolo più velocemente possibile o, ugualmente, che tale algoritmo non sia troppo complesso e lungo. A tal fine, è opportuno che funzioni più complesse come il seno vengano calcolate durante la fase di setup e tabulate in lookuptable. In questo modo per richiamarle è sufficiente scorrere al giusto indice il vettore che le ospita, riducendo così drasticamente il tempo di calcolo complessivo. Questo è proprio quello che viene fatto in questo codice di implementazione della PWM Multiportante: i valori della funzione seno delle tre modulanti sinusoidali sfasate di 120° sono calcolati in fase di setup e memorizzati in tre lookuptable. Tali riferimenti sinusoidali sono generati con un passo di discretizzazione pari al periodo della portante, quindi il numero di campioni che compongono ciascun periodo della modulante è dato da:

$$n^\circ \text{ campioni modulante} = \frac{\text{carrierfreq}}{\text{modfreq}} \quad (3.4)$$

dove *carrierfreq* è la frequenza della portante e *modfreq* la frequenza della modulante, coincidente con la frequenza della tensione di output voluta.

3.5 Scheda di trasmissione dei segnali ottici

La trasmissione verso ciascun modulo dei segnali generati dalla Arduino DUE è affidata a cavi ottici. Tuttavia l'Arduino DUE non dispone di uscite ottiche ma di pin digitali che hanno in uscita una tensione che vale 0 quando è imposto lo stato logico basso e 3.3 V quando è imposto lo stato logico alto. Quindi è necessaria la conversione di questa tensione in un segnale ottico. Tale conversione è affidata a una scheda di interfaccia, progettata per il convertitore a 24 livelli descritto a inizio capitolo. Tale progetto prevedeva la generazione dei segnali tramite il processore Arduino UNO e necessitava di 48 trasmettitori ottici con i relativi componenti di alimentazione e di gestione del segnale (figura 3.16).

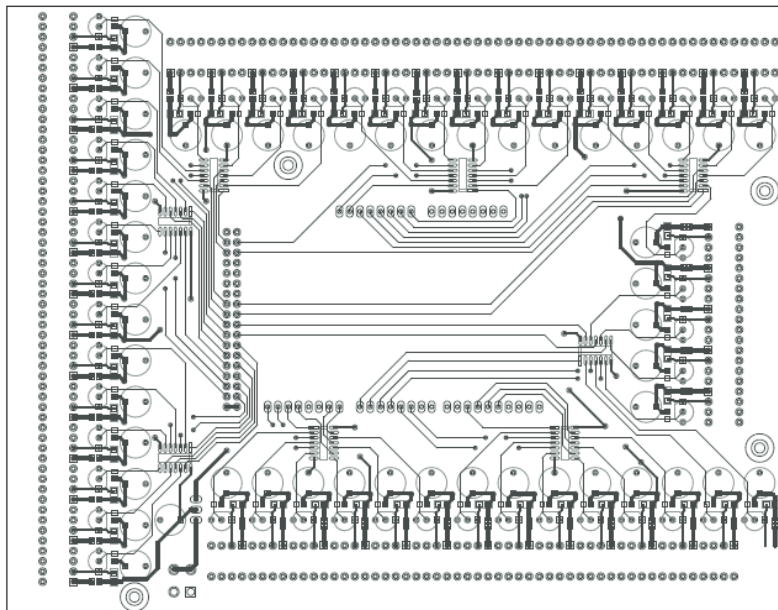


Figura 3.16 – progetto della scheda di trasmissione dei segnali ottici [11]

In questo progetto sono necessari sei trasmettitori, pertanto la scheda PCB è completata in modo tale da soddisfare unicamente questa esigenza. Si saldano così solo i componenti relativi ai pin fisici dell'Arduino che vengono effettivamente utilizzati, che sono: 34, 36, 38, 40, 9, 8.

La compatibilità di questa interfaccia con Arduino DUE è garantita dal fatto che il team di Arduino ha mantenuto tra la versione UNO e la DUE la stessa piedinatura e la stessa posizione dei pin di massa e di alimentazione. Infatti questa scheda di interfaccia è alimentata tramite il pin a 5 V (descritto al paragrafo 3.4.1) della Arduino DUE, da cui prende anche la massa (GND). Il risultato finale è riportato in figura 3.17.

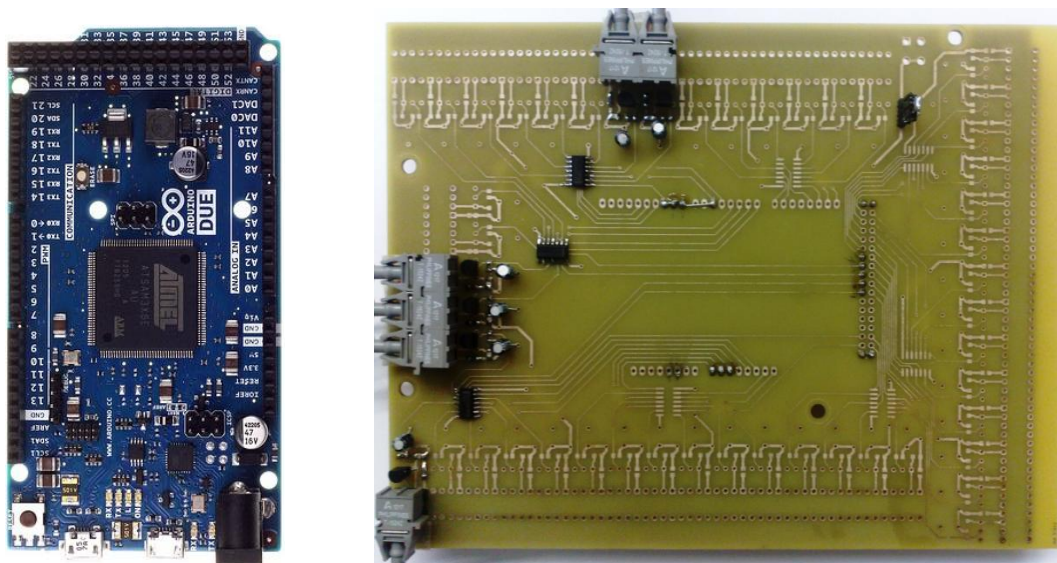


Figura 3.17 – vista frontale della scheda di interfaccia ottica e della Arduino DUE

L'interfaccia ottica si innesta direttamente nella Arduino DUE (figura 3.18) attraverso degli *header pin*: alcuni di questi prelevano i segnali di gate dalla Arduino e li portano all'interfaccia ottica, altri vengono utilizzati per portare l'alimentazione, altri vengono posti solamente per garantire una buona connessione meccanica tra le due schede.

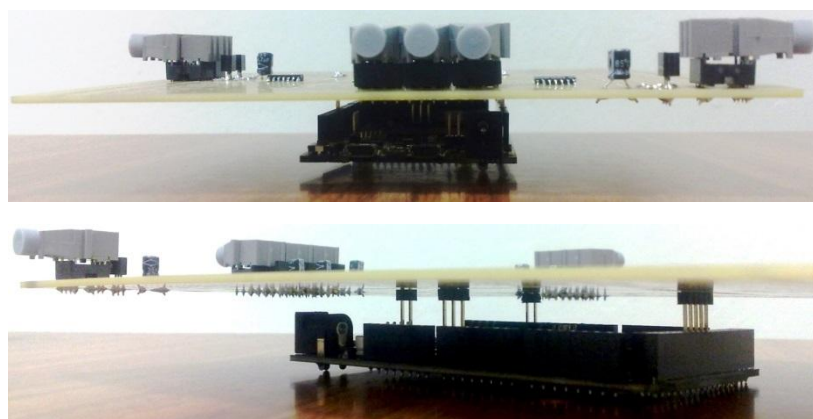


Figura 3.18 – due viste dell'interfaccia ottica innestata direttamente nella Arduino DUE

Capitolo 4

Prove sperimentali

4.1 Introduzione

In questo capitolo vengono presentati prove e risultati di questo lavoro di tesi, il cui obiettivo finale è di verificare il funzionamento del convertitore multilivello realizzato. Si descrive innanzitutto come si presenta il sistema finale, elencando le scelte effettuate per i collegamenti e la strumentazione di laboratorio utilizzata. Dopodiché si illustrano le varie prove effettuate sul sistema reale. Volta per volta si descrivono, attraverso il codice del programma di Arduino, la modulazione implementata e i risultati attesi, elaborati attraverso simulazioni del sistema reale con il software Simulink di Matlab. Tali risultati vengono confrontati con quelli effettivamente ottenuti sul sistema reale, prestando particolare attenzione alle forme d'onda di output e alla loro distorsione armonica.

4.2 Sistema di prova

Nel Capitolo precedente sono stati descritti in modo dettagliato i principali elementi di cui si compone l'inverter trifase a tre livelli cascaded di questo progetto. In breve:

- tre trasformatori trifase di isolamento;
- tre ponti raddrizzatori su scheda PCB;
- tre moduli H-Bridge;
- tre alimentatori per i servizi ausiliari dei moduli;
- una piattaforma Arduino DUE con microcontrollore;
- una scheda di trasmissione con interfaccia ottica.

Inoltre ci si avvale di:

- un oscilloscopio DL1640 Yokogawa 200 MS/s 200 MHz;
- una sonda di tensione (1/200);
- una sonda di corrente (100 mV/A);
- una sonda di segnale;
- un interruttore generale per l'alimentazione dei trasformatori;
- un potenziometro da 10 k Ω .

Il sistema complessivo di prova dell'inverter multilivello è mostrato in figura 4.1 nel caso di carico coincidente con una stella di resistori di valore 47 k Ω . Tale carico consente di creare un centro stella attraverso cui poter visualizzare la forma d'onda della tensione di fase senza consentire la circolazione di correnti elevate. Questo accorgimento è particolarmente utile durante le prime prove di collaudo del sistema.

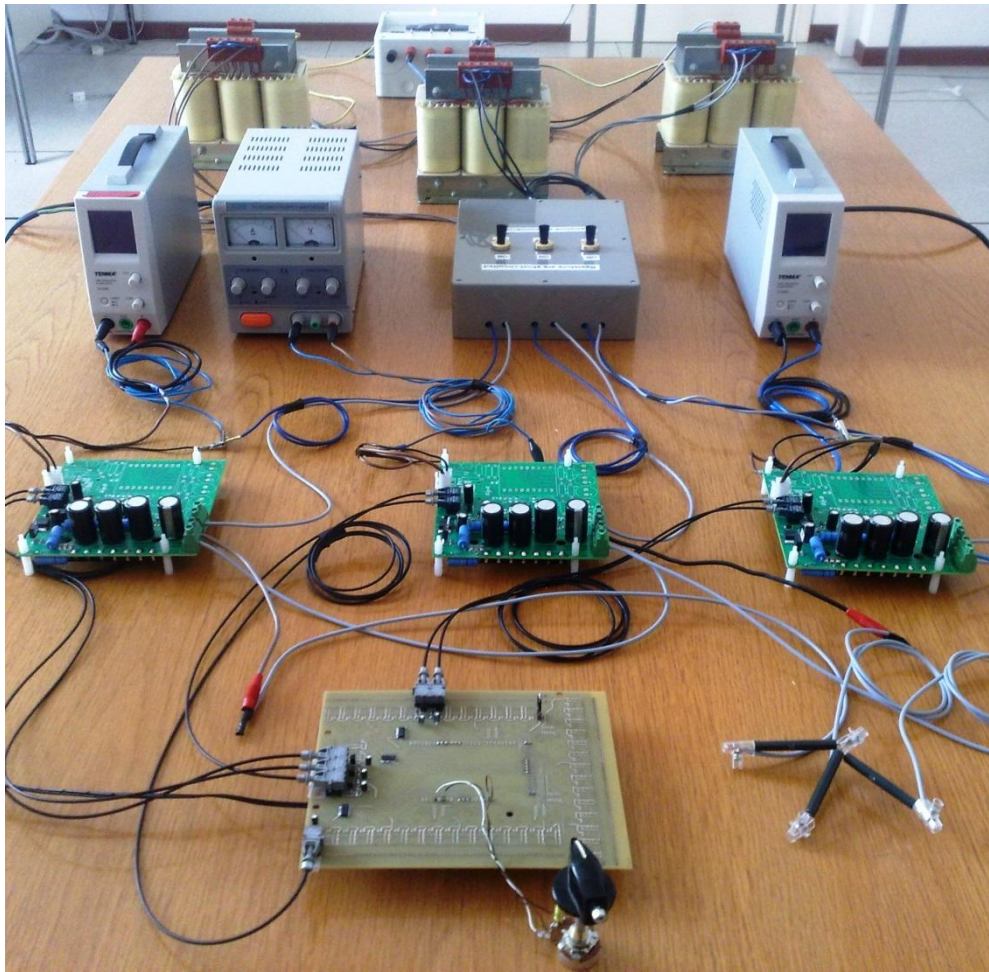


Figura 4.1 – vista del sistema di prova complessivo

I tre moduli H-Bridge sono connessi tra di loro collegando lo stesso ramo di inverter di ognuno di essi a un centro stella comune, mentre il carico trifase è connesso all'altro ramo di ciascun modulo (figura 4.2).

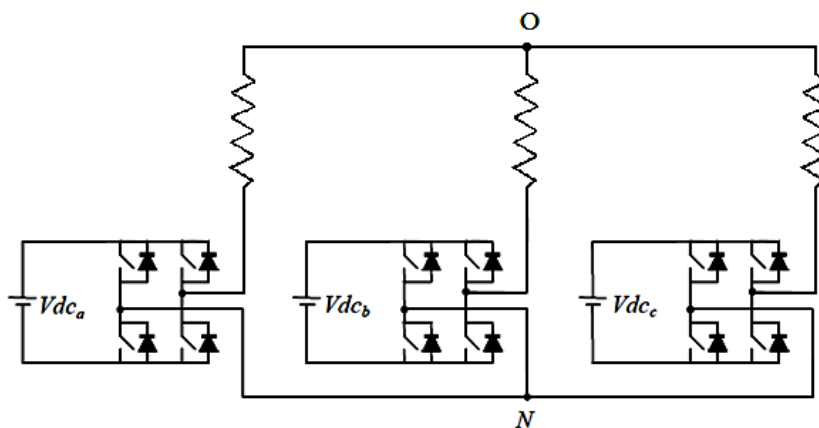


Figura 4.2 – collegamento tra i moduli e il carico

Durante le prove i moduli vengono mantenuti distanziati tra di loro, così da poter agevolmente effettuare le misure su ognuno di essi. Tuttavia le schede sono state appositamente progettate per essere connesse in cascata in maniera ottimale, in modo da minimizzare lo spazio occupato e ridurre l'ingombro dei cavi elettrici. Possono quindi essere impilate, fino a formare una sorta di colonna (figura 4.3).

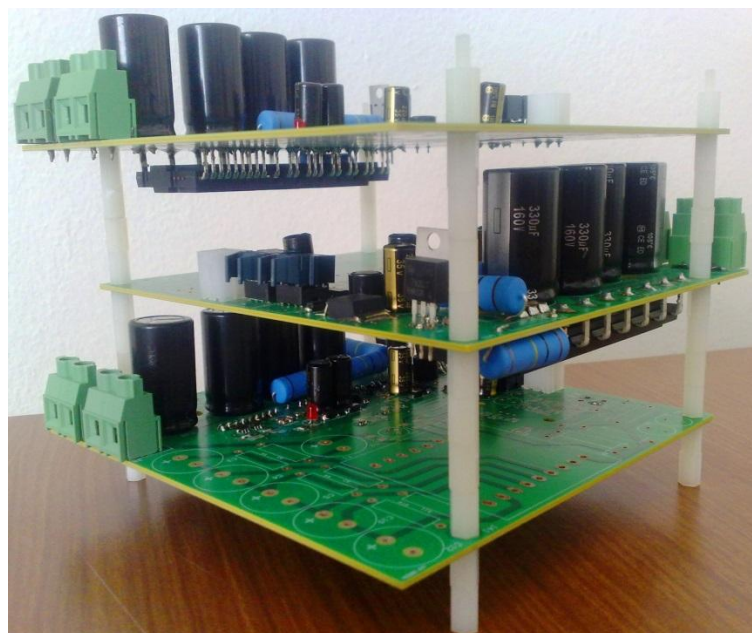


Figura 4.3 – tre moduli impilati

L'avvolgimento secondario dei trasformatori viene connesso a triangolo: in questo modo, come detto nel Capitolo 3, è possibile lavorare con una tensione di bus DC minore, ma compatibile con il limite inferiore dell'integrato PS22A76.

La massa di ciascun modulo è indipendente ed è connessa all'uscita flottante del proprio alimentatore ausiliario e a quella del proprio ponte raddrizzatore tramite un collegamento esterno al modulo. Si ricorda che gli alimentatori ausiliari devono essere isolati da terra al fine di scongiurare la circolazione di correnti capacitive.

La Arduino DUE è alimentata attraverso un alimentatore commerciale DC da 9 V che viene connesso a essa tramite il DC-plug della piattaforma.

Per effettuare le prove a vari indici di modulazione, anziché dover ricaricare di volta in volta il programma modificato, si utilizza il convertitore Analogico-Digitale integrato nella Arduino DUE. Viene collegato un potenziometro da 10 k Ω lineare tra il pin 3.3 V e il pin di massa. Il cursore del potenziometro, che durante il movimento interessa via via diversi punti del resistore, è collegato a un pin di ingresso Analogico. In questo modo la Arduino DUE converte il valore di tensione in ingresso [0, +3.3] V in un valore discretizzato, compreso nel range [0, 1023], poiché di default la risoluzione del ADC è di 10 bit (può essere ridotta o aumentata fino a 12 bit). Tale valore è poi rapportato al range di variazione dell'indice di modulazione, che varia a seconda della tecnica di modulazione adottata.

In questo modo, attraverso il cursore del potenziometro dotato di una singola escursione di 360°, è possibile variare l'indice di modulazione durante la prova. Per conoscere in qualsiasi momento l'esatto valore impostato, è possibile collegare una sonda di segnale ai contatti del potenziometro e, tramite la lettura del valore di tensione, con una semplice proporzione si ricava l'indice di modulazione.

Tutte le prove effettuate sul sistema reale devono essere eseguite rispettando una precisa sequenza di operazioni in fase di accensione. Queste operazioni sono:

- accensione degli alimentatori ausiliari;
- alimentazione della Arduino DUE;
- verifica dello stato del potenziometro;
- apertura degli interruttori di cortocircuito delle resistenze di inserzione;
- chiusura dell'interruttore di alimentazione dei trasformatori;
- chiusura degli interruttori di cortocircuito delle resistenze di inserzione.

4.3 PWM Multiportante PD

4.3.1 Programma del microcontrollore

La tecnica di modulazione con cui si vuole controllare l'inverter trifase a tre livelli cascaded, realizzato in questo lavoro di tesi, è la PWM Multiportante Phase Disposition. Infatti, come detto nel Capitolo 2, è quella più utilizzata tra le modulazioni CB-PWM, in quanto produce una minore distorsione armonica delle tensione di uscita. Inoltre ben si presta alla sua implementazione su microcontrollori, a differenza della tecnica di modulazione SVM particolarmente onerosa in termini computazionali.

Per implementare la PWM Multiportante PD in questo inverter sono necessarie tre modulanti e due portanti. Le tre modulanti, come detto nel Capitolo 3, sono riferimenti sinusoidali di ampiezza CPRD e sfasati di 120° , richiamati attraverso lookuptable. Invece, al fine di ottenere l'equivalente di due portanti, è necessario manipolare opportunamente i segnali modulanti. Infatti si ha a disposizione una sola portante, assimilabile al contatore dei canali sincroni.

Si riporta di seguito il codice della interrupt che calcola i valori delle modulanti a ogni periodo di portante.

```
void PWM_Handler(void) {  
  
    m1=m*(lookup1[k+1])*cprd;  
    m2=m*(lookup2[k+1])*cprd;  
    m3=m*(lookup3[k+1])*cprd;  
  
    //fase 1  
    if (m1>=0){
```

```
PWM->PWM_CH_NUM[0].PWM_CDTYUPD=m1;
PWM->PWM_CH_NUM[1].PWM_CDTYUPD=cprd;
}
else{
PWM->PWM_CH_NUM[0].PWM_CDTYUPD=0;
PWM->PWM_CH_NUM[1].PWM_CDTYUPD=(cprd+m1);
}

//fase 2
if (m2>=0){
PWM->PWM_CH_NUM[2].PWM_CDTYUPD=m2;
PWM->PWM_CH_NUM[3].PWM_CDTYUPD=cprd;
}
else{
PWM->PWM_CH_NUM[2].PWM_CDTYUPD=0;
PWM->PWM_CH_NUM[3].PWM_CDTYUPD=(cprd+m2);
}

//fase 3
if (m3>=0){
PWM->PWM_CH_NUM[4].PWM_CDTYUPD=m3;
PWM->PWM_CH_NUM[5].PWM_CDTYUPD=cprd;
}
else{
PWM->PWM_CH_NUM[4].PWM_CDTYUPD=0;
PWM->PWM_CH_NUM[5].PWM_CDTYUPD=(cprd+m3);
}

if((k+1)<ris){
k++; }
else{
k=0; }
}
```

In riferimento a una fase dell'inverter (singolo modulo H-Bridge) e in virtù di come opera la modulazione MC-PWM, vale che quando la modulante è positiva, cioè varia nel range $[0, +CPRD]$, uno switch dell'H-Bridge commuta, mentre l'altro è mantenuto aperto. Il contrario avviene invece con modulante negativa $[-CPRD, 0]$. La portante (il contatore) varia nel range $[0, +CPRD]$, pertanto non sono contemplati valori negativi della modulante. Allora, per sopperire alla mancanza di una seconda portante, quando la modulante è negativa, la si trasla nel semipiano positivo sommandole $+CPRD$. Questo è ciò che viene fatto con il suddetto codice, nel quale si associano i valori delle modulanti ($m1, m2, m3$) al bit CDTYUPD del registro di ciascun canale. Per esempio si consideri la "fase 1" del codice: quando la modulante è positiva, il suo valore $m1$ viene associato al canale 0 (che quindi commuta), mentre al canale 1 è associato il valore $CPRD$ che produce in uscita un OCx nullo (non commuta). Se la modulante invece è negativa, al canale 0 è associato un valore nullo (non commuta), mentre al canale 1 (che commuta) è associato il valore $m1$ della modulante, maggiorato di $+CPRD$ per traslarla nel semipiano positivo e garantire quindi l'intersezione portante-modulante. Le seguenti figure chiariscono meglio il concetto.

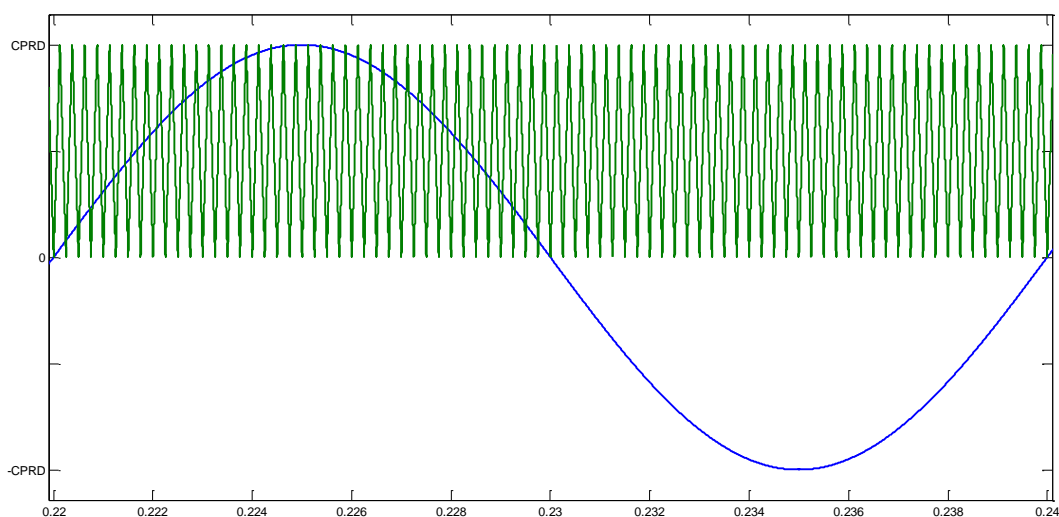


Figura 4.4 – portante e modulante (positiva)

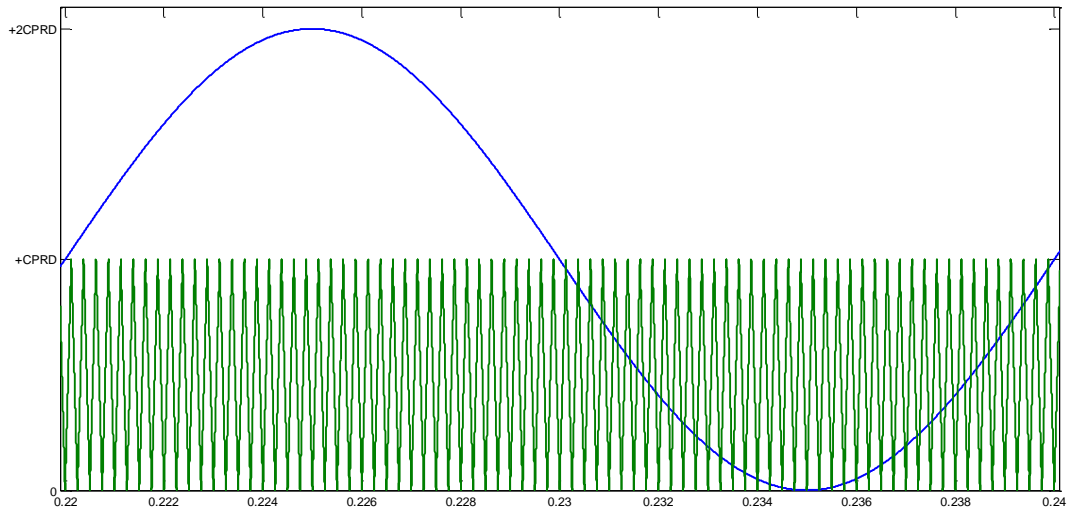


Figura 4.5 – portante e modulante (negativa)

In questo modo, attraverso l'intersezione portante-modulante, vengono generati sui pin fisici della Arduino DUE i segnali OCx, che corrispondono ai segnali di gate degli switch dei moduli H-Bridge.

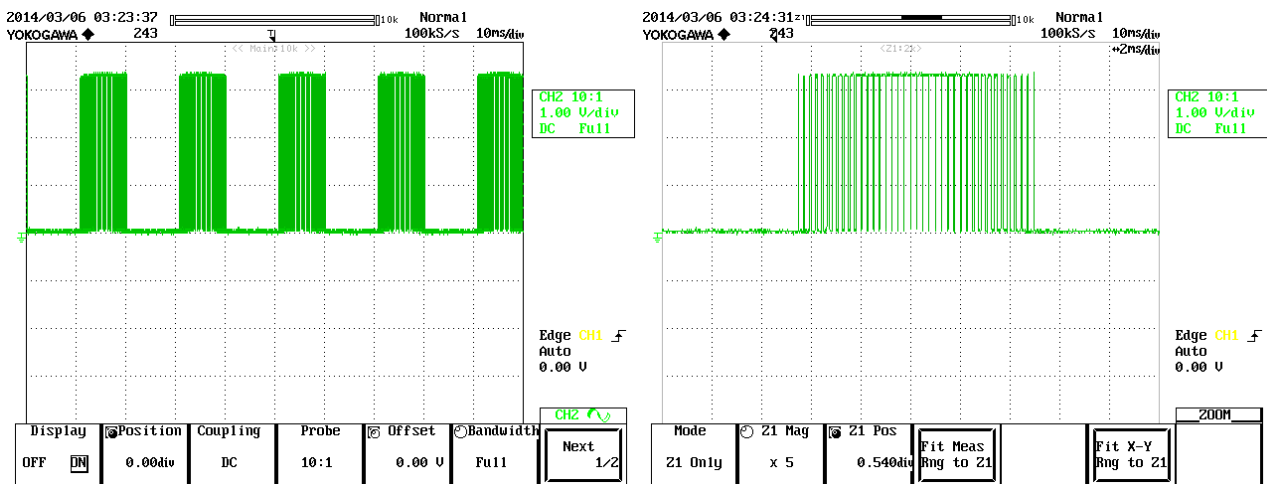


Figura 4.6 – segnale di gate di uno switch di un modulo H-Bridge in uscita dalla Arduino DUE

($m=1$)

Filtrando i segnali di gate attraverso un filtro RC, è possibile ricostruire la forma d'onda dei segnali modulanti.

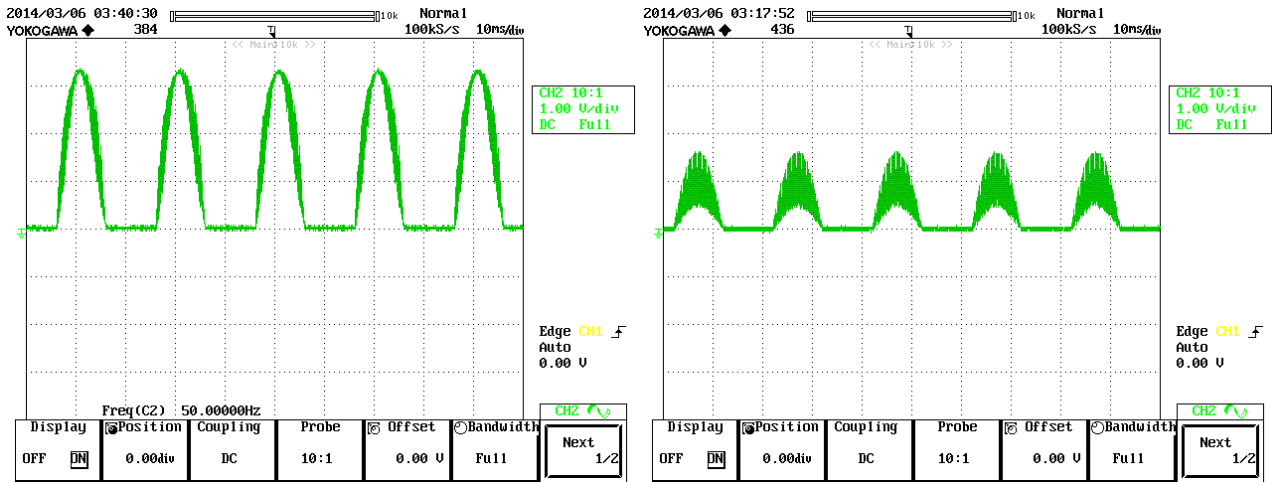


Figura 4.7 – segnale di gate filtrato di uno switch di un modulo H-Bridge in uscita dalla Arduino DUE (a sinistra $m=1$, a destra $m=0.3$)

4.3.2 Simulazione Simulink

Come detto a inizio capitolo, i risultati di ciascuna prova sperimentale sono confrontati con simulazioni Simulink dello stesso sistema. La seguente figura mostra lo schema Simulink contenente i tre moduli H-Bridge, il blocco di confronto portante-modulante e il carico a stella.

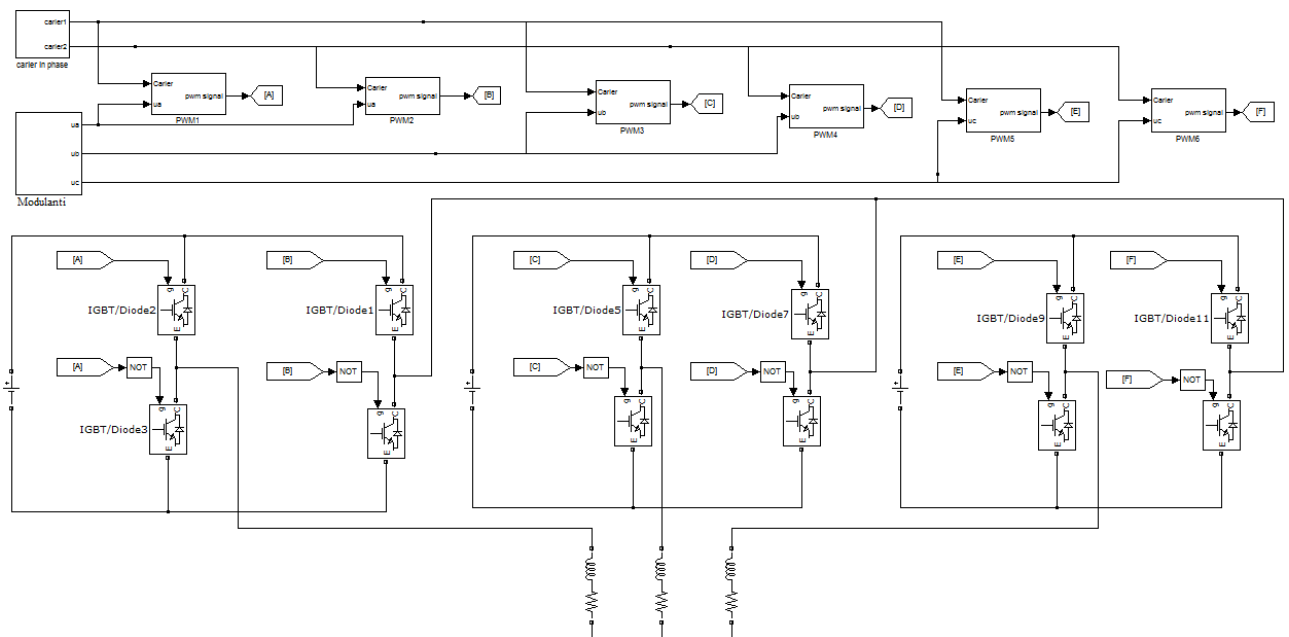


Figura 4.8 – schema Simulink del sistema

I dati necessari alla simulazione sono l'indice di modulazione m , la tensione del bus DC, la frequenza della portante triangolare e il carico connesso. Per tutte le prove effettuate si è assunta una frequenza della portante triangolare pari a 4 kHz e una frequenza dei segnali modulanti pari a 50 Hz. La tensione del bus DC, misurata sul sistema reale, è 356 V.

Si consideri un carico a stella costituito da resistori da 47 k Ω . Tale carico, come detto al Paragrafo 4.2, è utile per ottenere la forma d'onda della tensione fase senza permettere il passaggio di elevate correnti. Assumendo l'indice di modulazione m unitario, la simulazione fornisce i seguenti risultati.

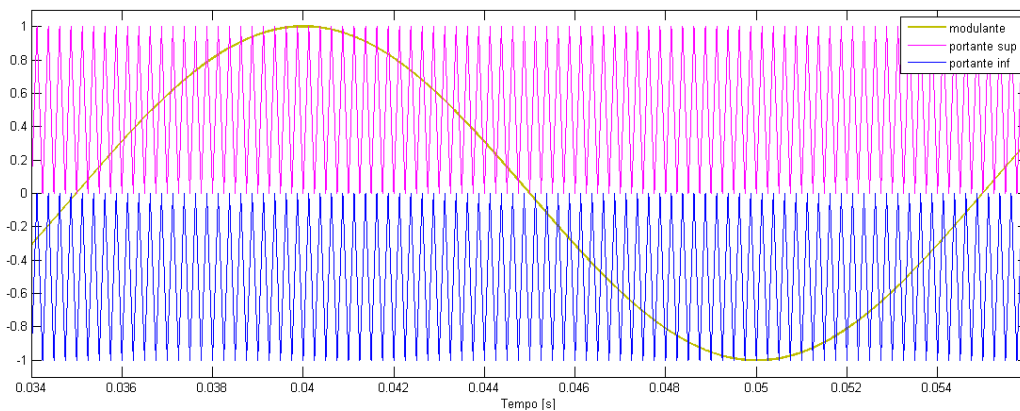
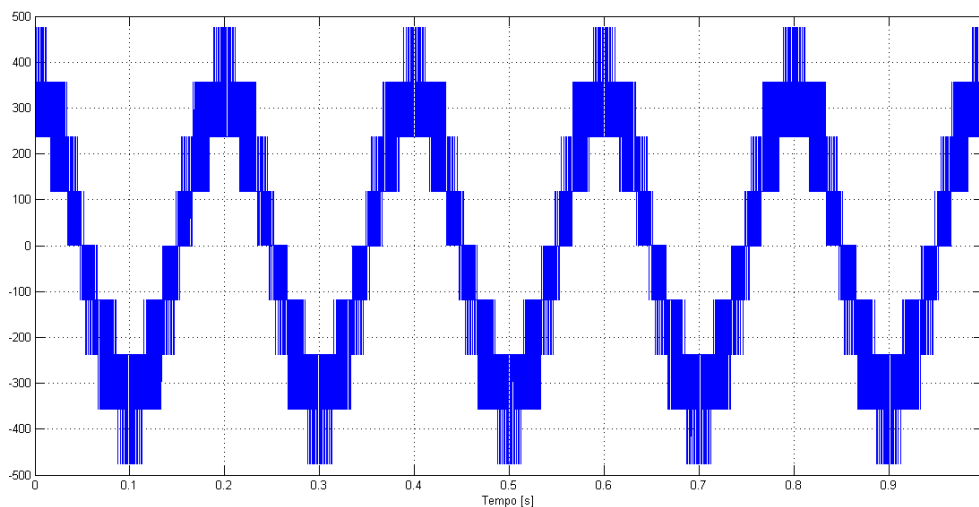


Figura 4.9 – modulante di un modulo H-Bridge ($m=1$) e portanti allineate (PD)



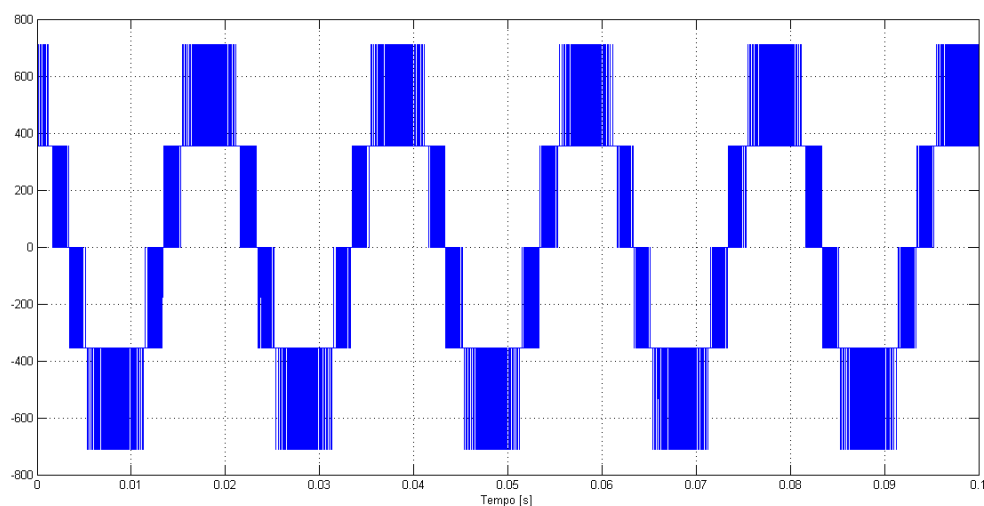


Figura 4.10 – tensione di fase sul carico (sopra) e tensione concatenata (sotto) per $m=1$

Si nota dalla figura 4.10 come la tensione di fase presenti, con indice di modulazione massimo, nove livelli di tensione, in accordo con quanto affermato nel Capitolo 2. Per bassi indici di modulazione invece il numero di livelli scende a cinque.

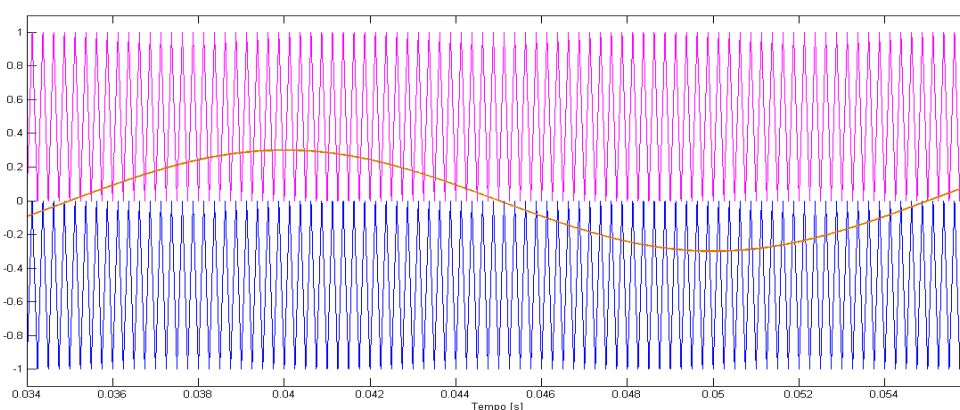


Figura 4.11 – modulante di un modulo H-Bridge ($m=0.3$) e portanti allineate (PD)

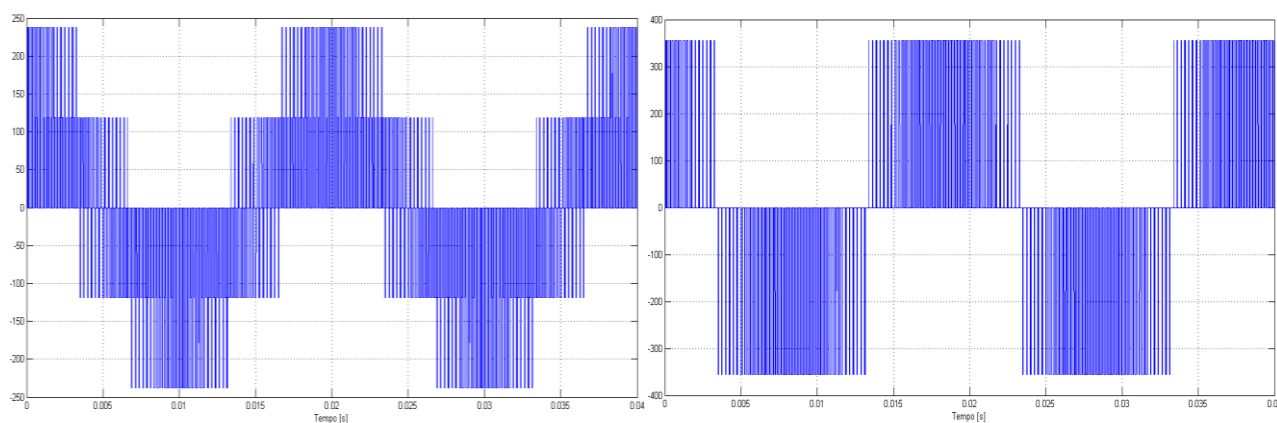


Figura 4.12 – tensione di fase sul carico (sinistra) e tensione concatenata (destra) per $m=0.3$

L'analisi di Fourier della tensione di fase, per il caso di figura 4.10 ($m=1$), fornisce lo spettro mostrato in figura 4.13.

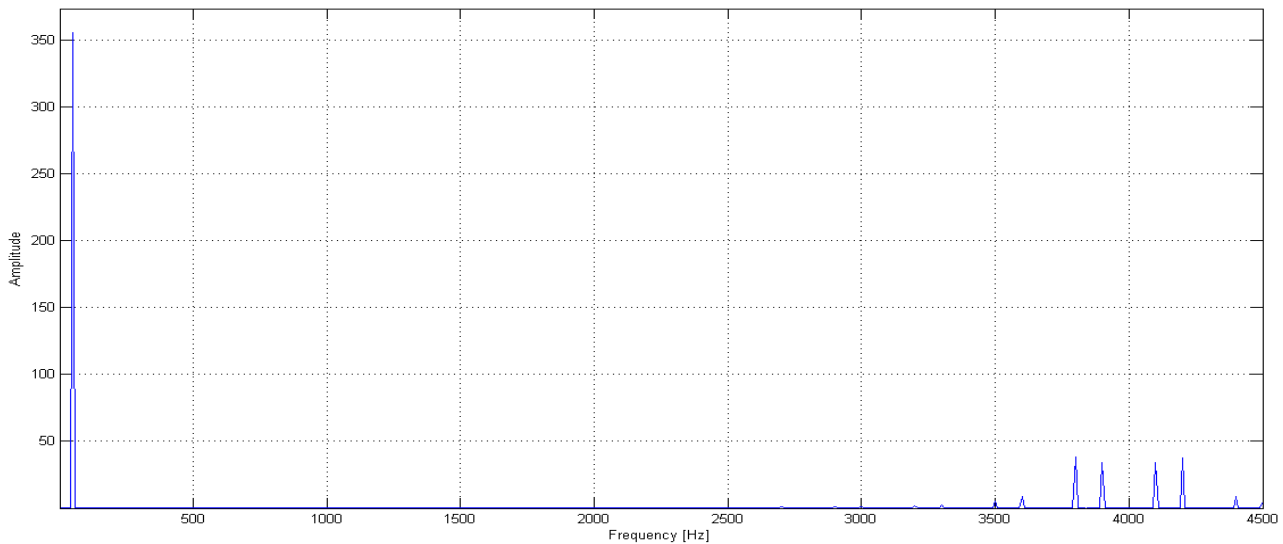


Figura 4.13 – spettro armonico della tensione di fase ($m=1$)

A tale spettro corrisponde un $\text{THD}=35.32\%$ e un valore di picco della fondamentale di 360 V (255 V rms).

4.3.3 Risultati sperimentali

Attraverso il banco di prova descritto al Paragrafo 4.2, si eseguono le rilevazioni sperimentali delle forme d'onda viste al paragrafo precedente. Di tali forme d'onda viene acquisito, attraverso l'oscilloscopio, lo screenshot e i valori dei campioni, memorizzati su un supporto di memoria esterno. Questo consente di poter effettuare attività di post processing sui segnali attraverso gli strumenti di Matlab.

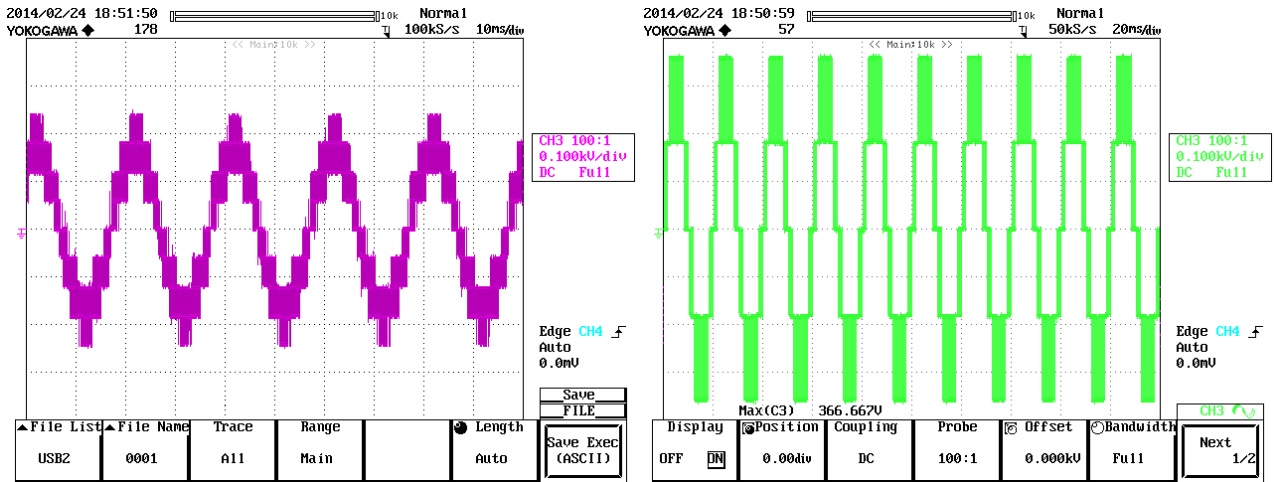


Figura 4.14 – tensione di fase sul carico (a sinistra) e tensione concatenata (a destra) per m=1

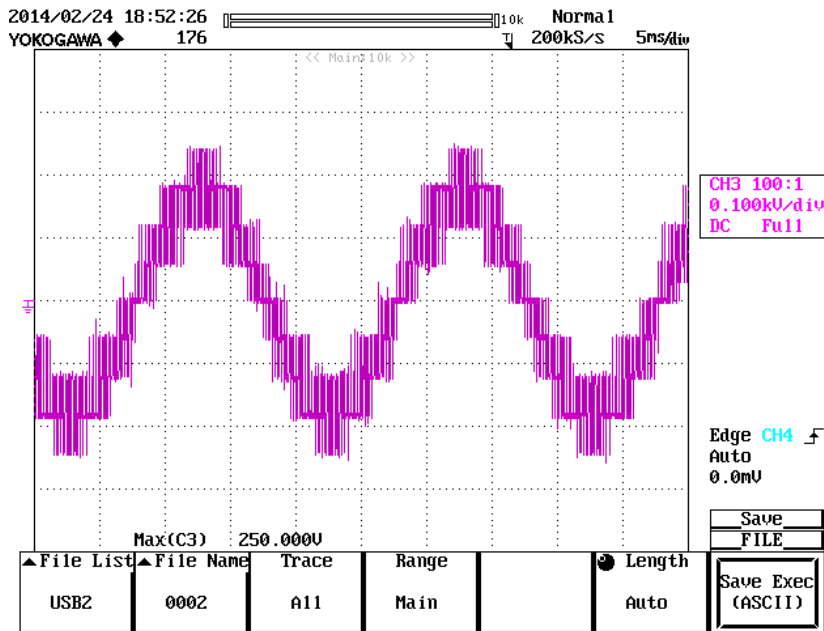


Figura 4.15 – zoom della tensione di fase sul carico (m=1)

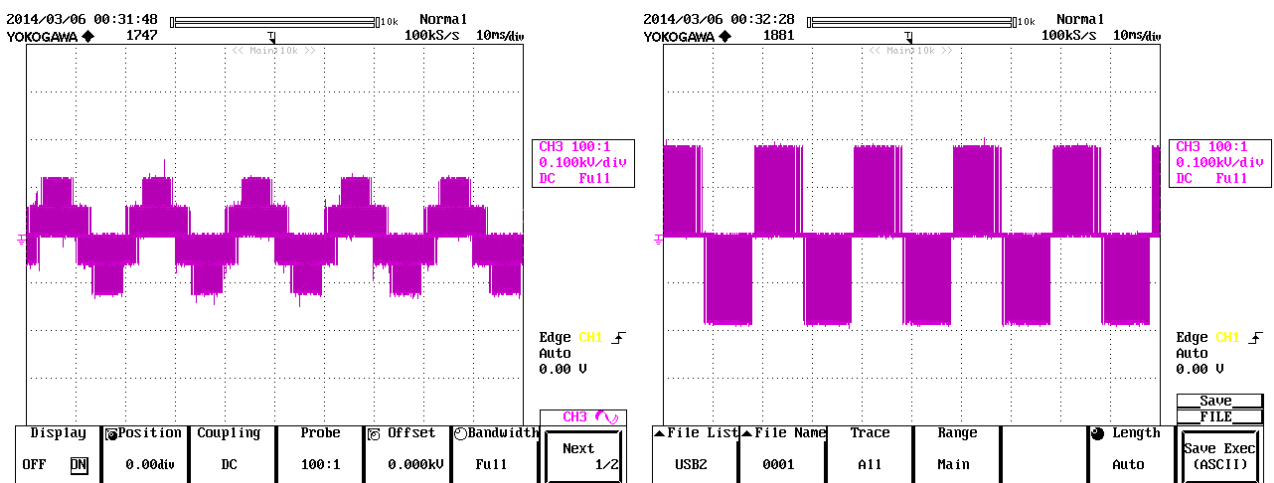


Figura 4.16 – tensione di fase sul carico (a sinistra) e tensione concatenata (a destra) per m=0.3

Attraverso l'analisi di Fourier della tensione di fase di figura 4.14 ($m=1$), è possibile ottenere il seguente spettro armonico:

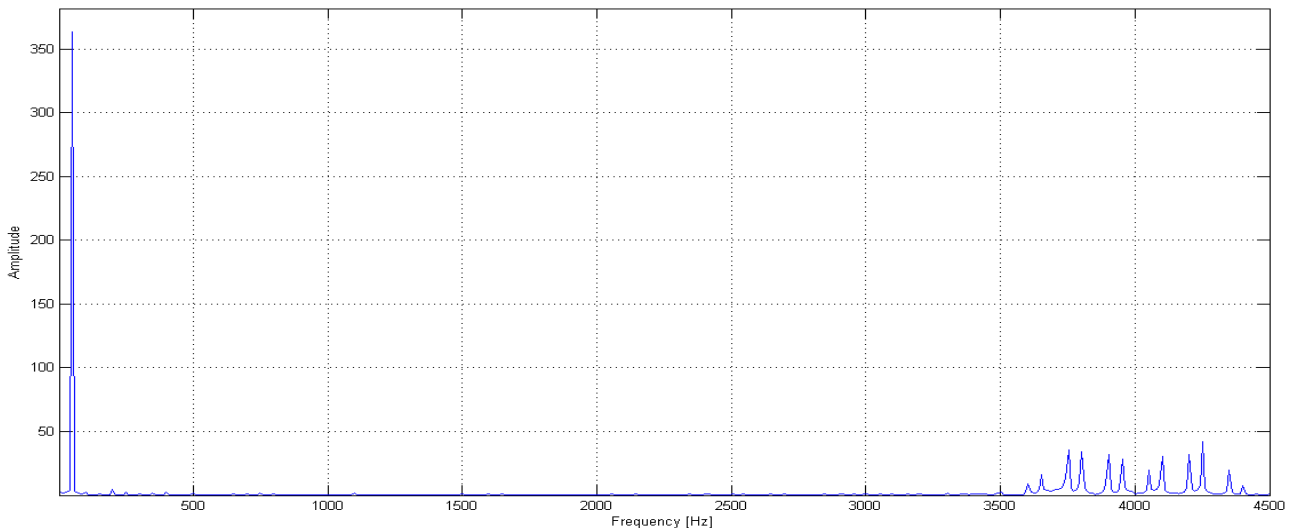


Figura 4.17 – spettro armonico della tensione di fase ($m=1$)

A tale spettro corrisponde un THD=34.02% e un valore di picco della fondamentale di 363 V (257 V rms).

Si osserva quindi un ottimo riscontro tra le forme d'onda ottenute con la simulazione Simulink e quelle ottenute in laboratorio sul sistema reale: livelli di tensione, valori del THD e profilo delle forme d'onda coincidono.

4.4 PWM Multiportante PD Centered

4.4.1 Programma del microcontrollore

L'indice di modulazione massimo che è possibile ottenere con la modulazione PWM Multiportante PD, come detto nel Capitolo 2, è 1. Tuttavia, operando un'opportuna iniezione sulle modulanti di un preciso segnale di modo comune, è possibile ottenere

la PWM Multiportante PD Centered, che consente di arrivare a un indice di modulazione pari a $2/\sqrt{3}$ e nello stesso tempo di ottenere la minimizzazione del ripple delle correnti di carico.

Valgono ancora tutte le considerazioni fatte al paragrafo precedente su portanti e modulanti. Ora però il codice del programma viene integrato con il calcolo del segnale di modo comune, il quale viene sommato alle modulanti prima che queste vengano assegnate a ciascun canale. Tale segnale è calcolato attraverso le espressioni (2.6), (2.7) (si riporta solo la parte di codice relativa a tale calcolo):

```

if (m1 >= 0)
    sign1 = +1;
else
    sign1 = -1;

if (m2 >= 0)
    sign2 = +1;
else
    sign2 = -1;

if (m3 >= 0)
    sign3 = +1;
else
    sign3 = -1;

sumsign = sign1 + sign2 + sign3;

mp1 = (cprd/2) * (sign1 - (sumsign/3));
mp2 = (cprd/2) * (sign2 - (sumsign/3));
mp3 = (cprd/2) * (sign3 - (sumsign/3));

m2L1 = m1 - mp1;
m2L2 = m2 - mp2;
m2L3 = m3 - mp3;

```

$$MAX = \max(m2L1, m2L2);$$

$$MAX = \max(m2L3, MAX);$$

$$MIN = \min(m2L1, m2L2);$$

$$MIN = \min(m2L3, MIN);$$

$$mcm = ((cprd * \text{sumsign}) / 6) - ((MAX + MIN) / 2);$$

L'ultima espressione coincide con il segnale di modo comune.

Attraverso l'intersezione portante-modulante vengono generati sui pin fisici della Arduino DUE i segnali OCx, che corrispondono ai segnali di comando degli switch dei moduli H-Bridge. Filtrando i segnali di gate attraverso un filtro RC, è possibile ricostruire la forma d'onda dei segnali modulanti.

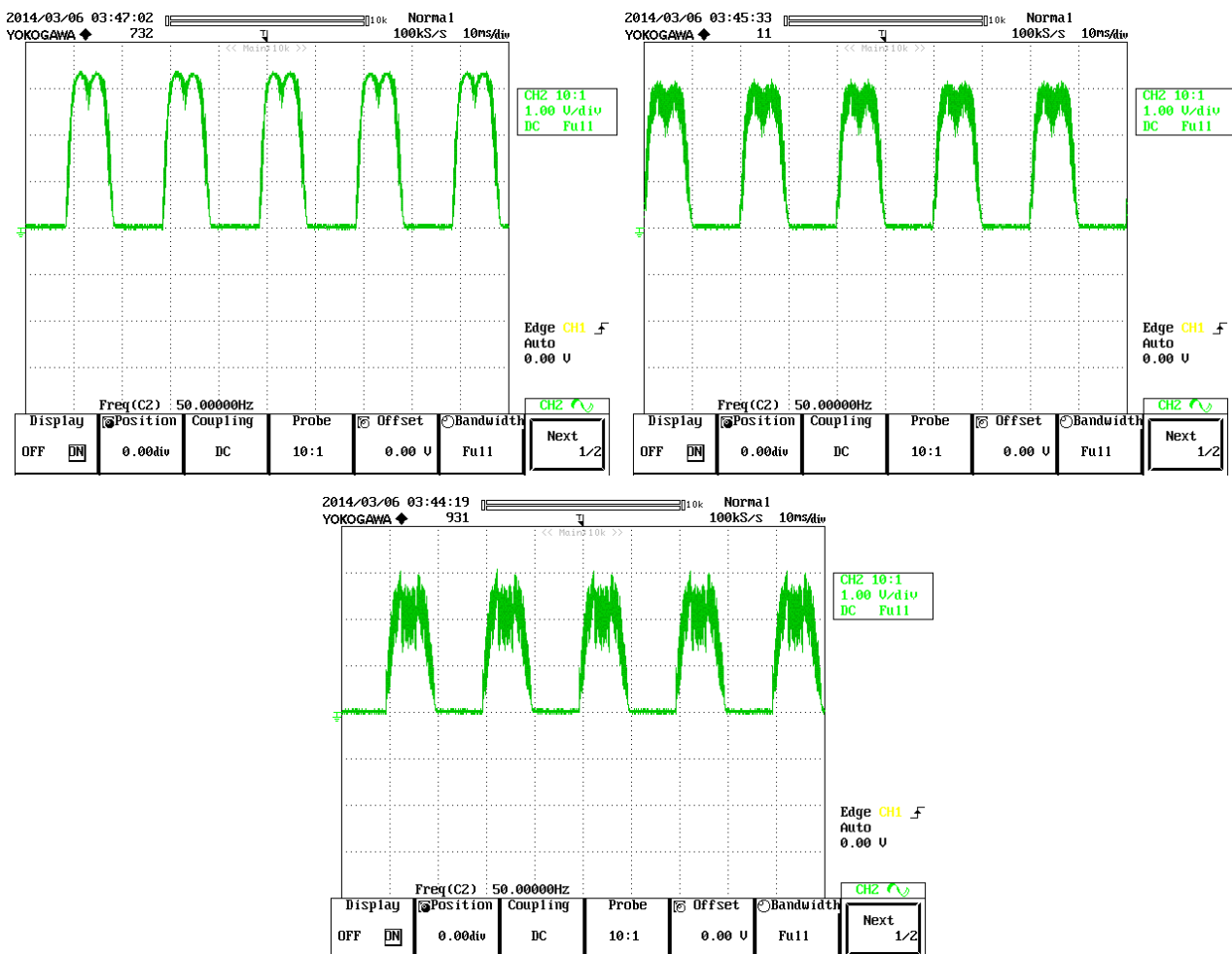


Figura 4.18 – segnale di gate filtrato di uno switch di un modulo H-Bridge in uscita dalla Arduino DUE (sopra a sinistra $m=2/\sqrt{3}$, sopra a destra $m=1$, sotto $m=0.8$)

Si nota come nelle figure precedenti le forme d'onda dei segnali coincidano con quelle delle figure 2.16, 2.17, 2.18 del Capitolo 2.

4.4.2 Simulazione Simulink

La simulazione Simulink del sistema, controllato con la PWM Multiportante PD Centered, ora deve integrare il calcolo del segnale di modo comune, che viene effettuato nel blocco di generazione delle modulanti.

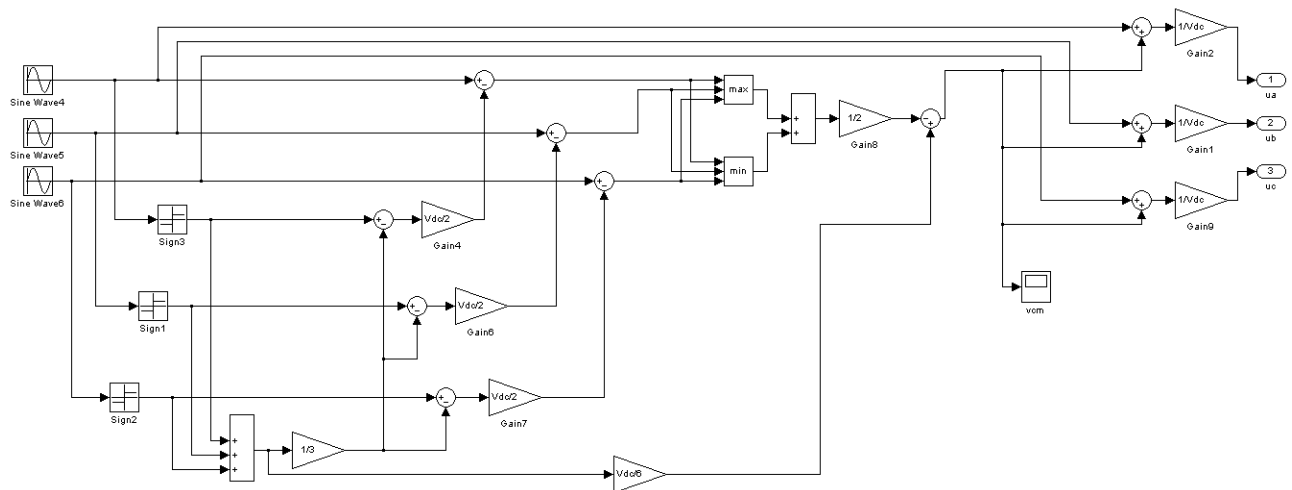


Figura 4.19 – schema Simulink del blocco di generazione delle modulanti

Le prove sono effettuate con una frequenza della portante triangolare pari a 4 kHz e una frequenza dei segnali modulanti pari a 50 Hz. La tensione del bus DC, misurata sul sistema reale, è 356 V. Anche il carico rimane invariato: stella di resistori da 47 k Ω .



Figura 4.20 – modulante di un modulo H-Bridge ($m=0.8$) e portanti allineate (PD)

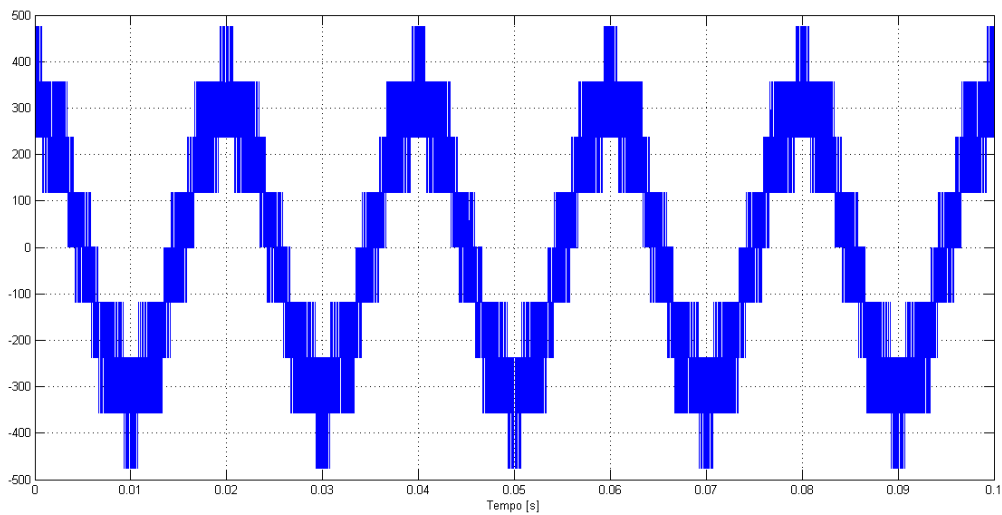


Figura 4.21 – tensione di fase sul carico ($m=0.8$)

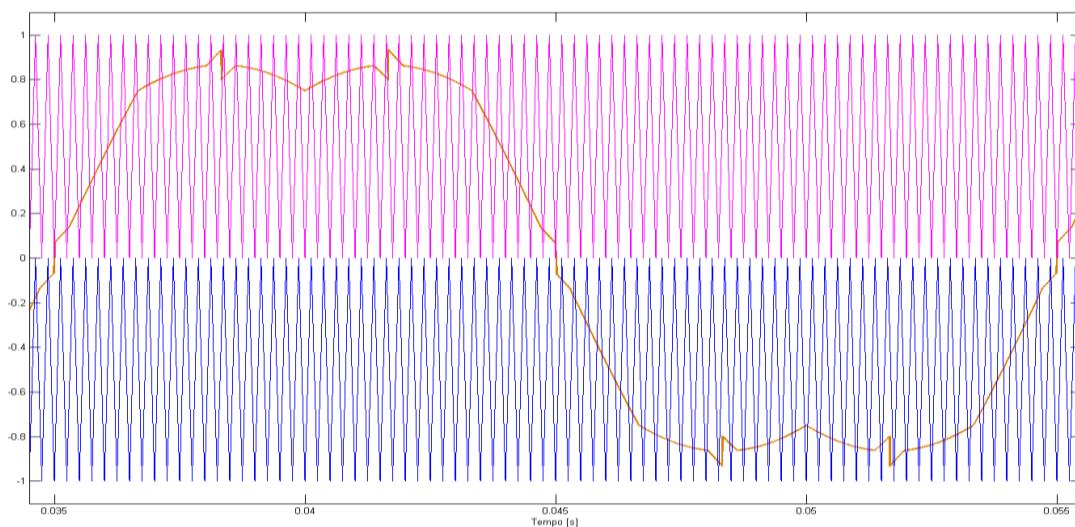


Figura 4.22 – modulante di un modulo H-Bridge ($m=1$) e portanti allineate (PD)

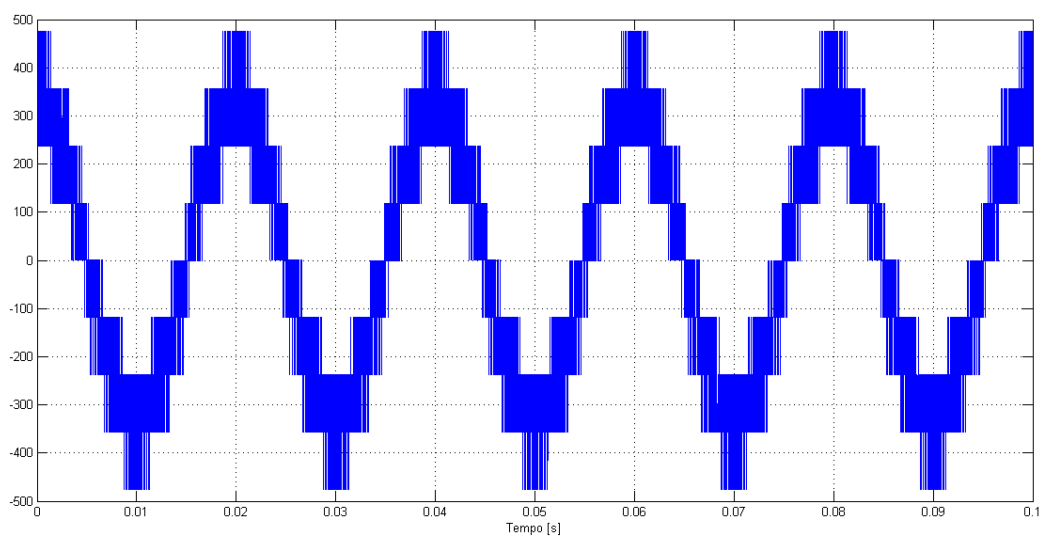


Figura 4.23 – tensione di fase sul carico ($m=1$)

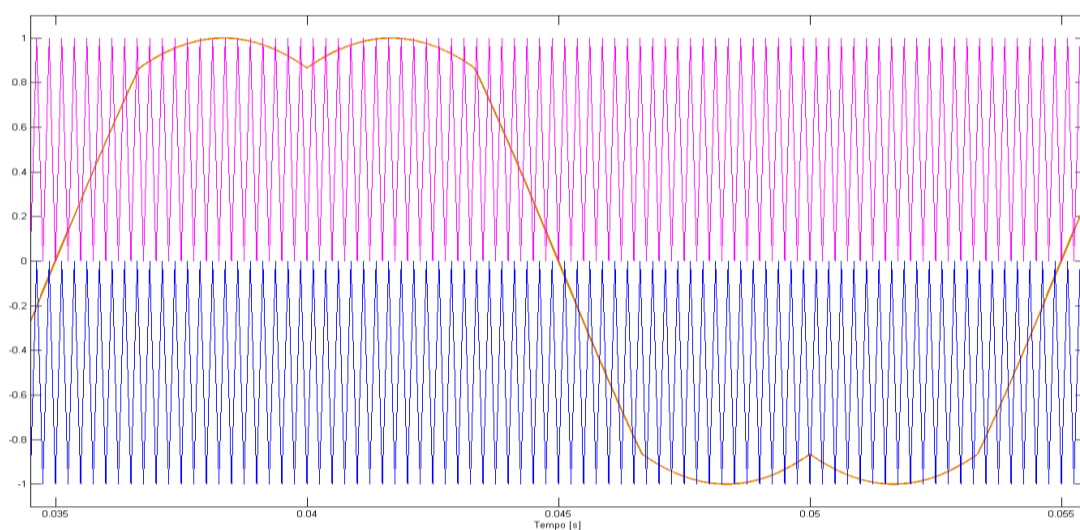


Figura 4.24 – modulante di un modulo H-Bridge ($m=2/\sqrt{3}$) e portanti allineate (PD)

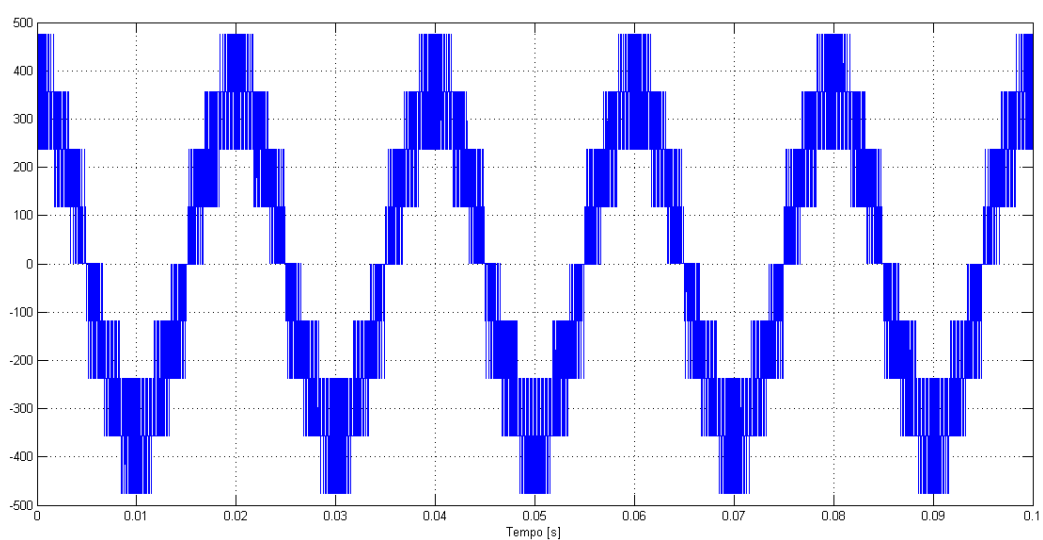


Figura 4.25 – tensione di fase sul carico ($m=2/\sqrt{3}$)

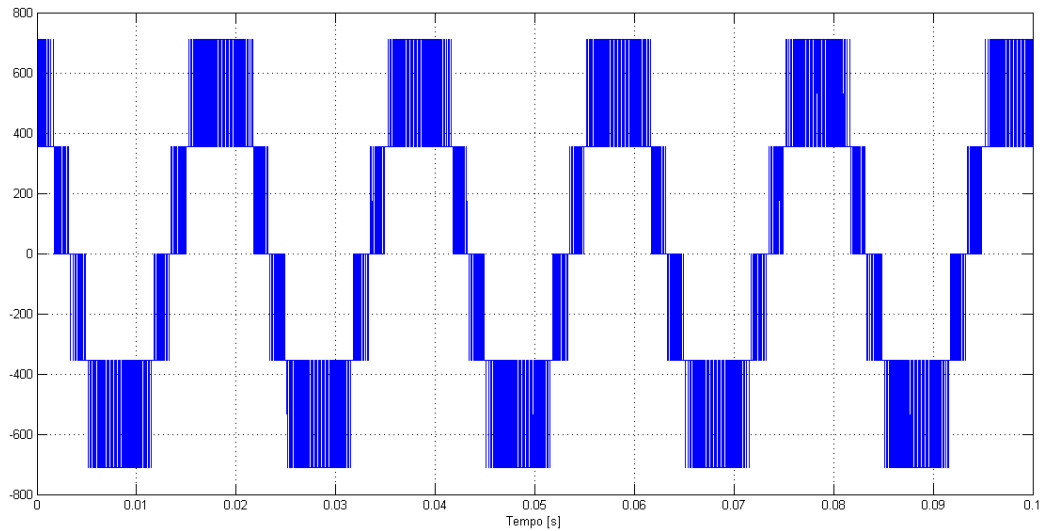


Figura 4.26 – tensione concatenata sul carico ($m=2/\sqrt{3}$)

L'analisi di Fourier della tensione di fase, per il caso di figura 4.25 ($m=2/\sqrt{3}$), fornisce lo spettro mostrato in figura 4.27.

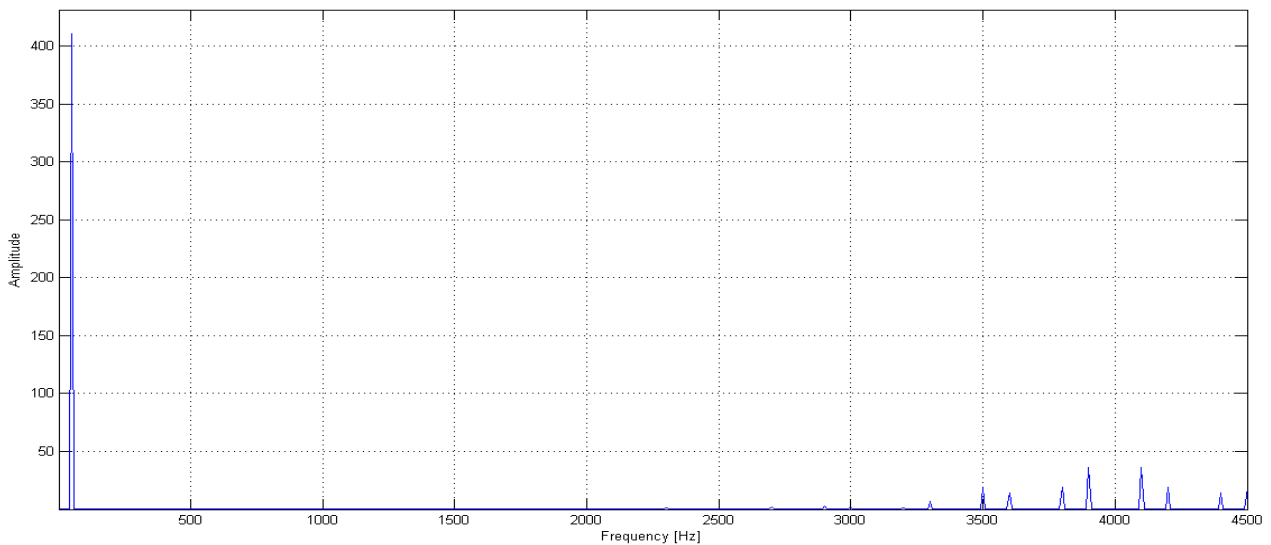


Figura 4.27 - spettro armonico della tensione di fase ($m=2/\sqrt{3}$)

A tale spettro corrisponde un THD=27% e un valore di picco della fondamentale di 411 V (291 V rms).

4.4.3 Risultati sperimentali

Le stesse grandezze, viste nel precedente paragrafo, vengono ora osservate sul sistema reale, controllato ora con la PWM Multiportante PD Centered.

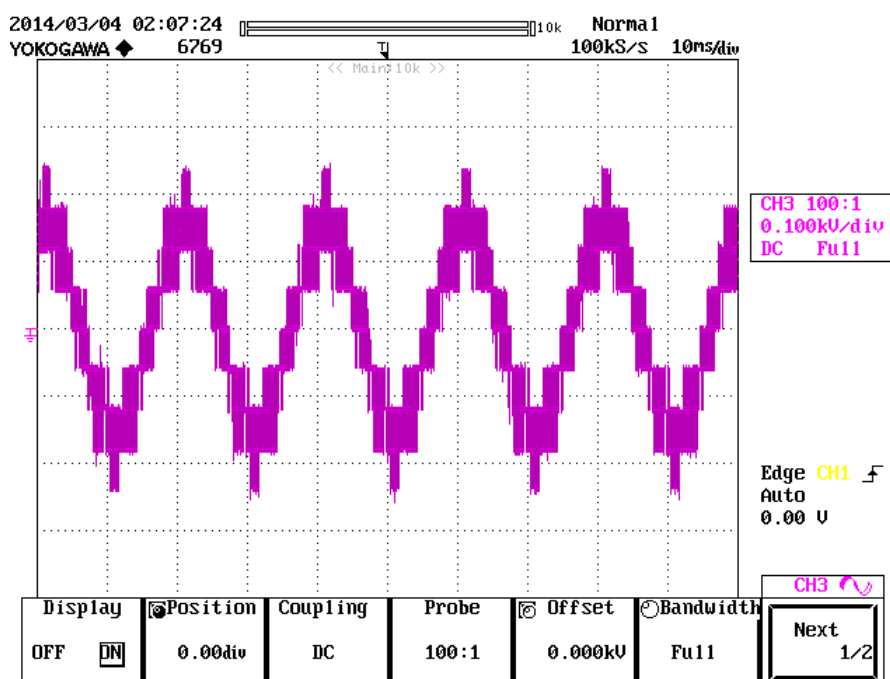


Figura 4.28 – tensione di fase sul carico per $m=0.8$

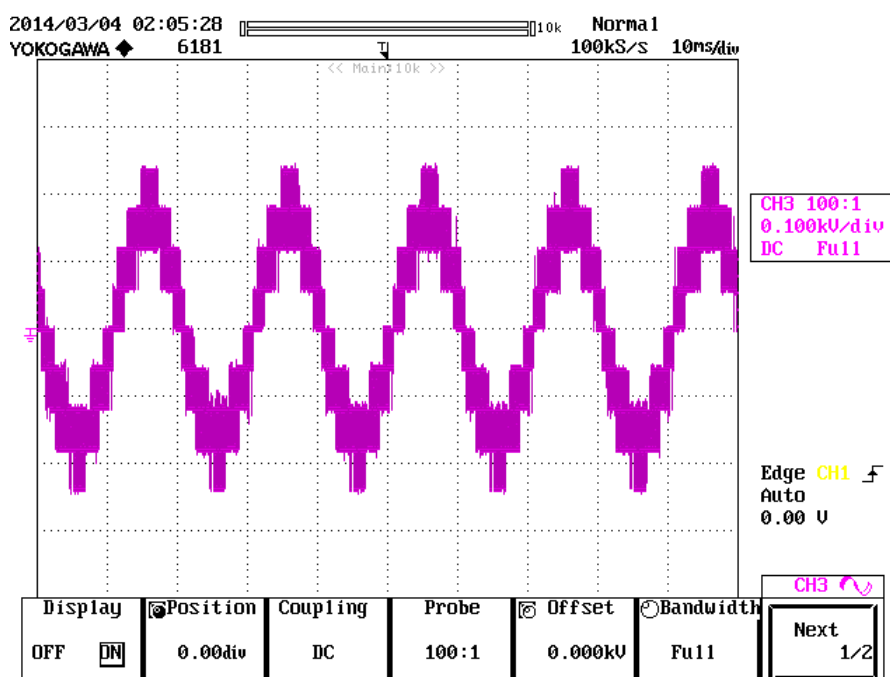


Figura 4.29 – tensione di fase sul carico per $m=1$

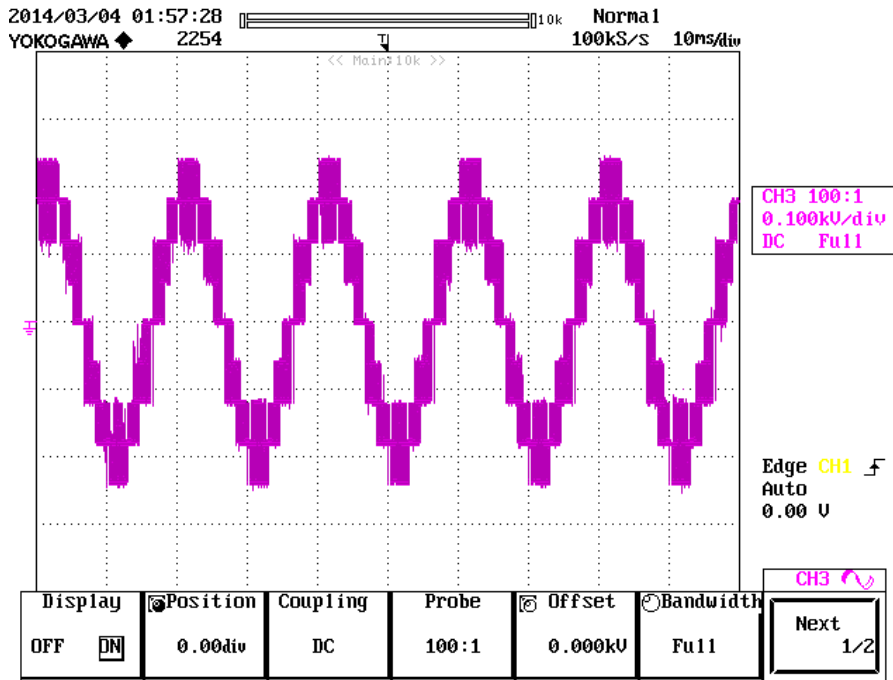


Figura 4.30 – tensione di fase sul carico per $m=2/\sqrt{3}$

Attraverso l'analisi di Fourier della tensione di fase di figura 4.30 ($m=2/\sqrt{3}$), è possibile ottenere il seguente spettro armonico:

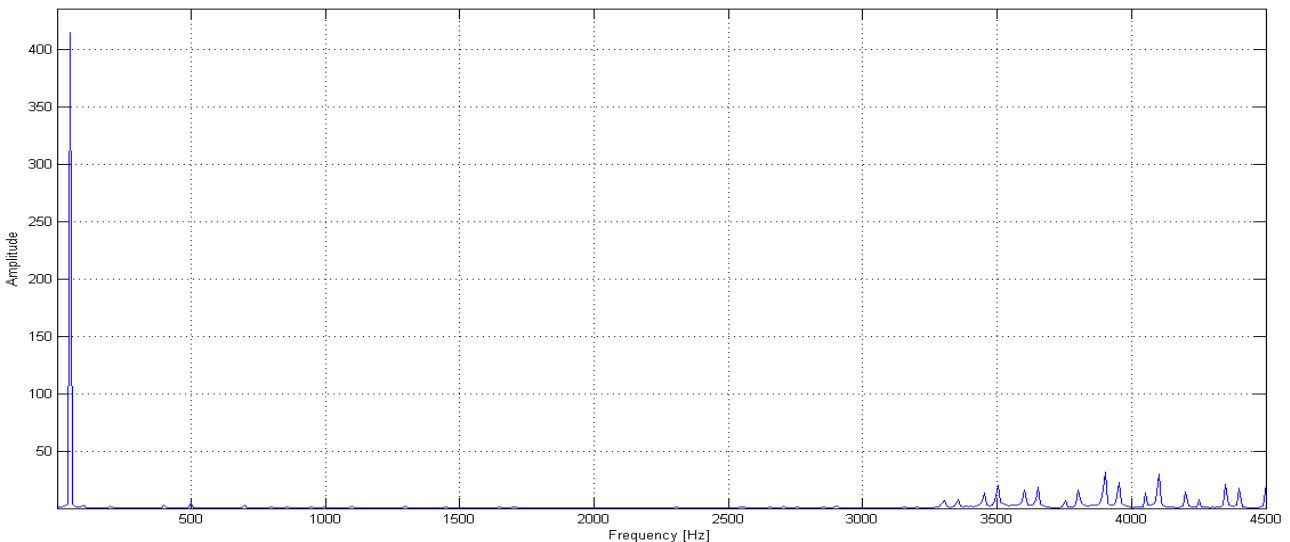


Figura 4.31 - spettro armonico della tensione di fase ($m=2/\sqrt{3}$)

A tale spettro corrisponde un THD=25.5% e un valore di picco della fondamentale di 415 V (294 V rms).

4.5 Confronto THD correnti

Nei paragrafi 4.3 e 4.4 si sono confrontati i risultati sperimentali con le simulazioni Simulink del sistema reale. Tuttavia si è caratterizzato l'inverter relativamente alle sole tensioni di output. Al fine di caratterizzarlo anche dal punto di vista delle correnti, è necessario collegare all'inverter un carico che consenta di filtrare il ripple di corrente dovuto alla modulazione. Si è scelto allora un motore trifase con i seguenti dati di targa:



Figura 4.32 – dati di targa del motore trifase utilizzato come carico

Il motore è collegato a stella in modo da poter applicare una tensione concatenata maggiore.

Il problema principale di tale carico è rappresentato dalle correnti di spunto che potrebbero danneggiare l'inverter. Pertanto si è deciso di sfruttare il potenziometro, descritto al paragrafo 4.2, per effettuare l'operazione di avviamento del motore. L'indice di modulazione della tensione è mantenuto a zero in fase di accensione del sistema e viene lentamente incrementato fino al superamento della fase di avviamento. Dopodiché è possibile, al solito, incrementare l'indice di modulazione fino al valore desiderato.

Si vuole ora dimostrare il funzionamento dell'intero sistema nel caso di correnti di carico non trascurabili. Inoltre si confronta il valore del THD di tali correnti nel caso di modulazione PWM Multiportante PD e nel caso di PWM Multiportante PD Centered. I test sono condotti con indici di modulazione (m) pari a $1/3$, $2/3$, 1 , $2/\sqrt{3}$.

- $m = 1/3$

PWM Multiportante PD

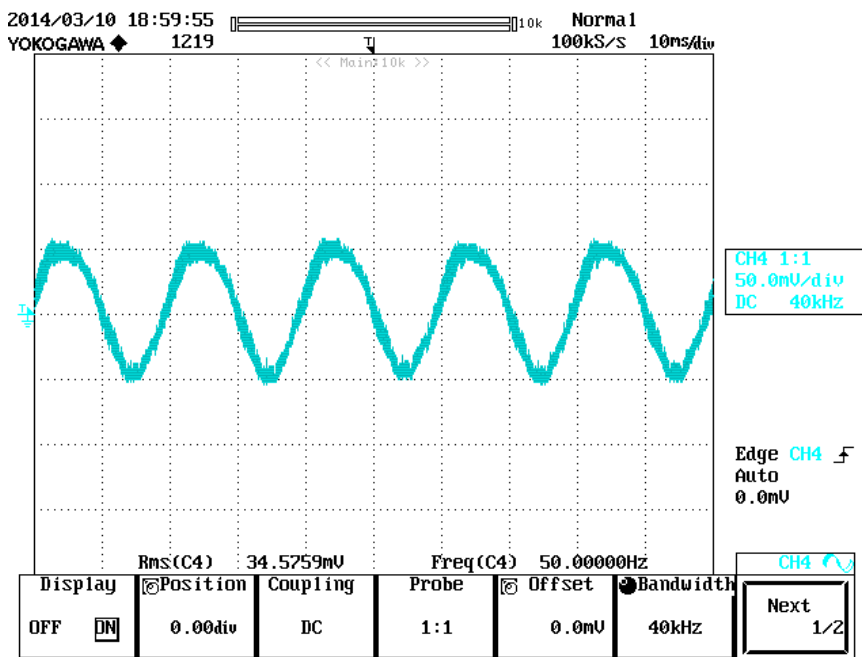


Figura 4.33 – corrente di fase del motore ($m=1/3$)

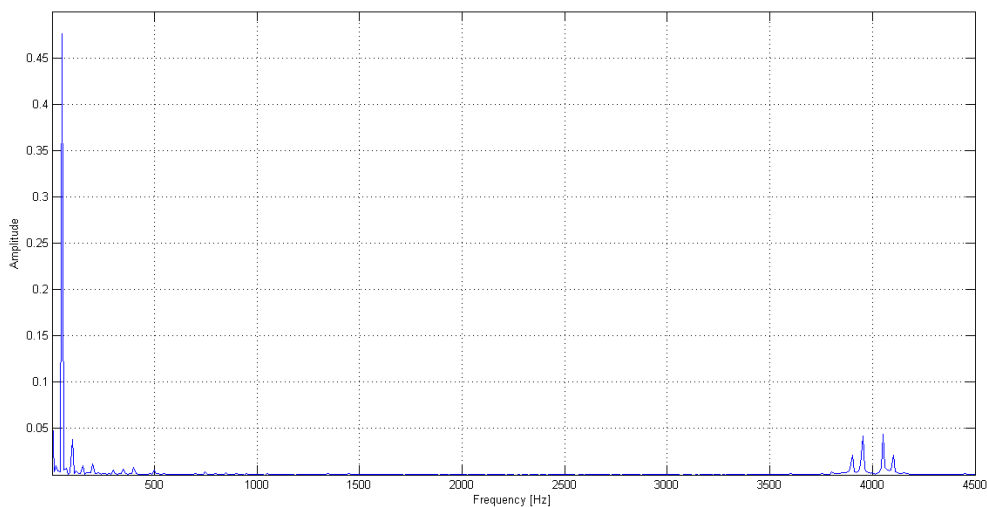


Figura 4.34 – spettro della corrente di fase del motore di fig. 4.33

Lo spettro armonico di figura 4.34 presenta un $\text{THD} = 18.08\%$.

PWM Multiportante PD Centered

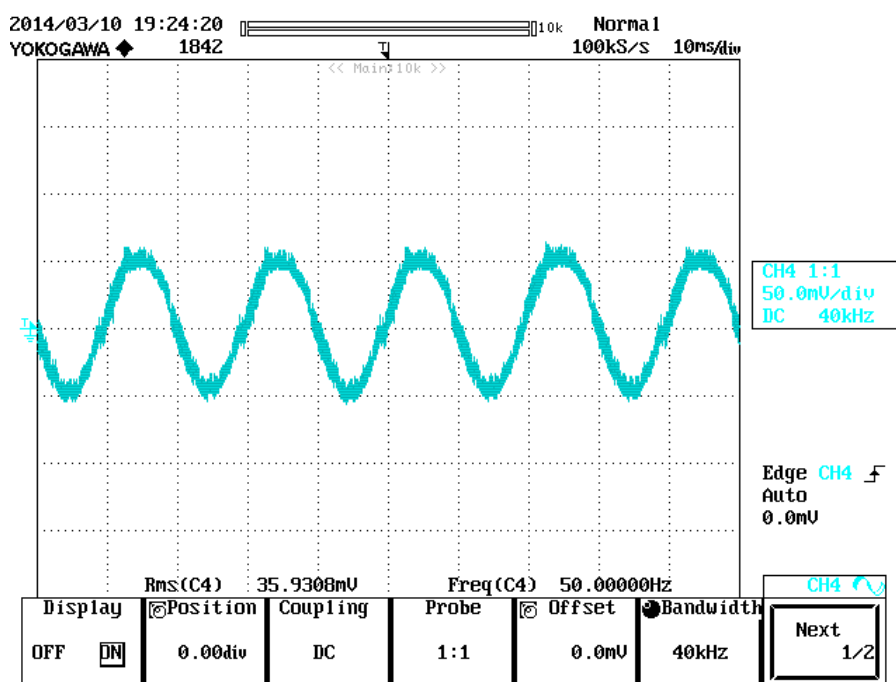


Figura 4.35 – corrente di fase del motore (m=1/3)

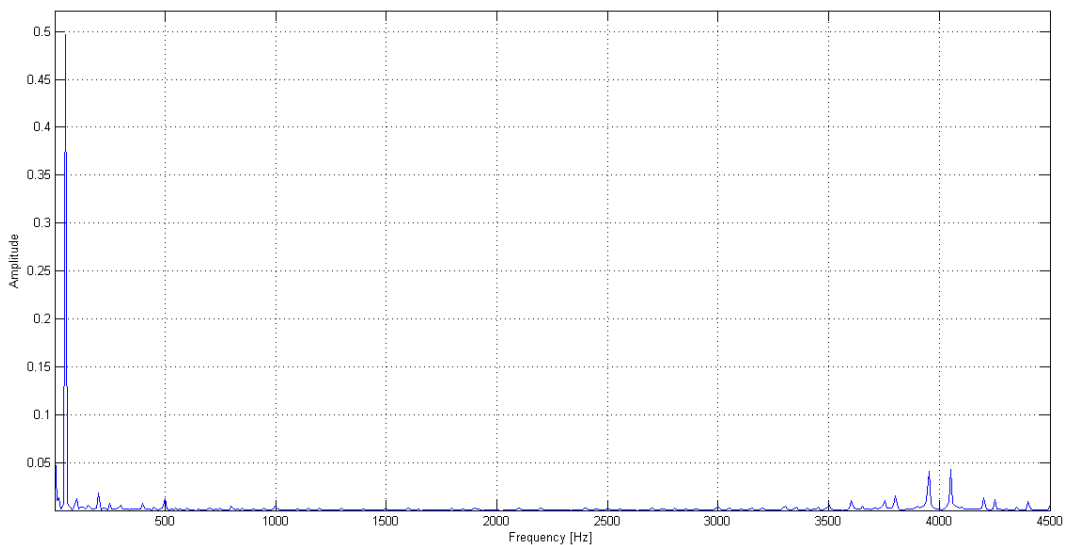


Figura 4.36 – spettro della corrente di fase del motore di fig. 4.35

Lo spettro armonico di figura 4.36 presenta un THD = 16.4%.

- $m = 2/3$

PWM Multiportante PD

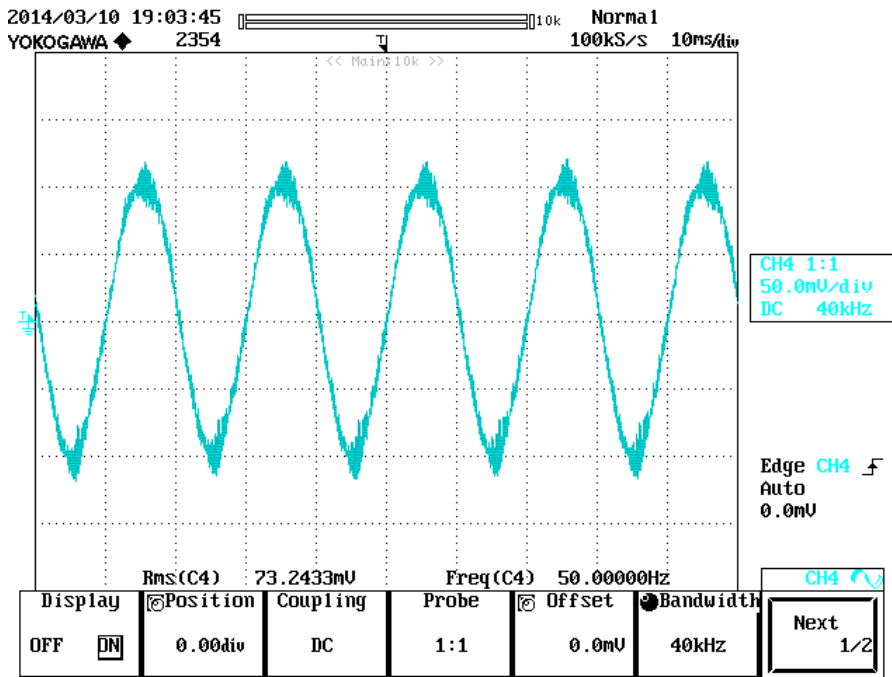


Figura 4.37 – corrente di fase del motore ($m=2/3$)

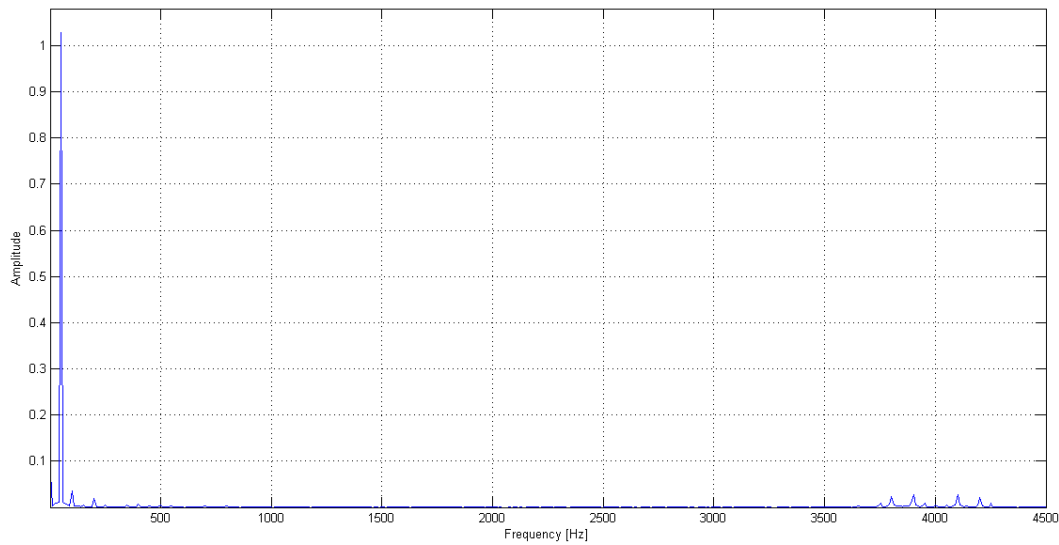


Figura 4.38 – spettro della corrente di fase del motore di fig. 4.37

Lo spettro armonico di figura 4.38 presenta un $THD = 7.41\%$.

PWM Multiportante PD Centered

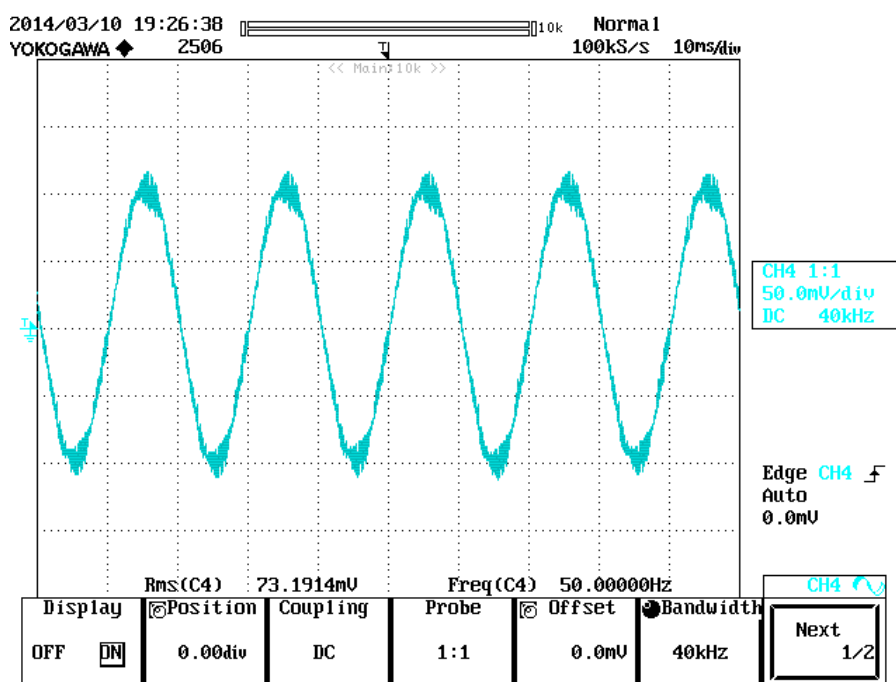


Figura 4.39 – corrente di fase del motore (m=2/3)

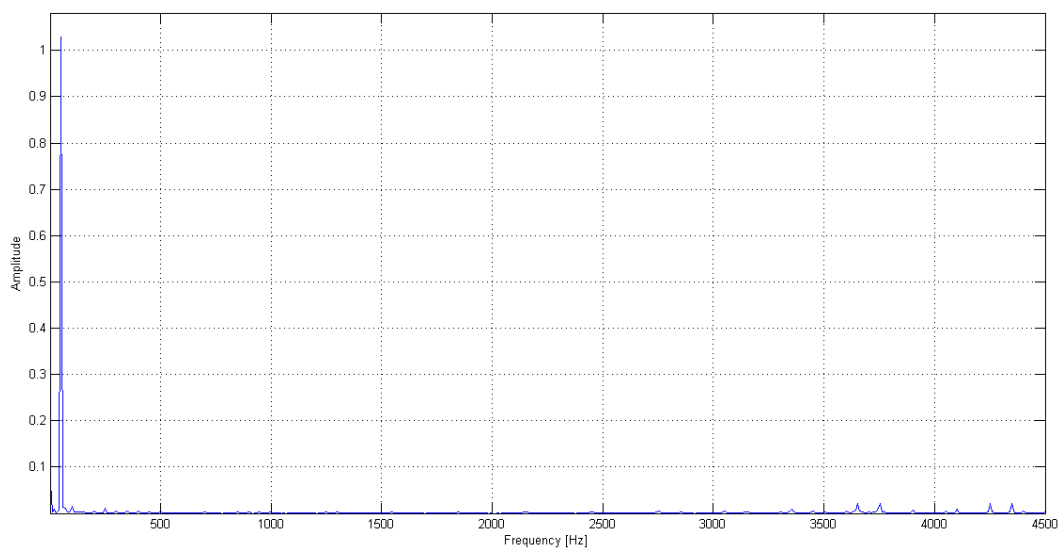


Figura 4.40 – spettro della corrente di fase del motore di fig. 4.39

Lo spettro armonico di figura 4.40 presenta un THD = 6.1%.

- $m = 1$

PWM Multiportante PD

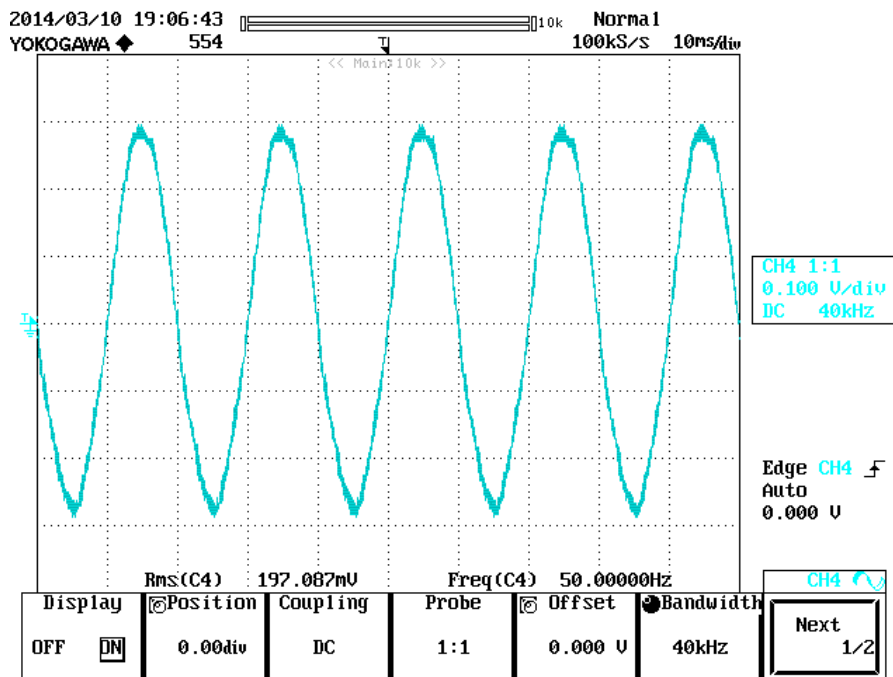


Figura 4.41 – corrente di fase del motore ($m=1$)

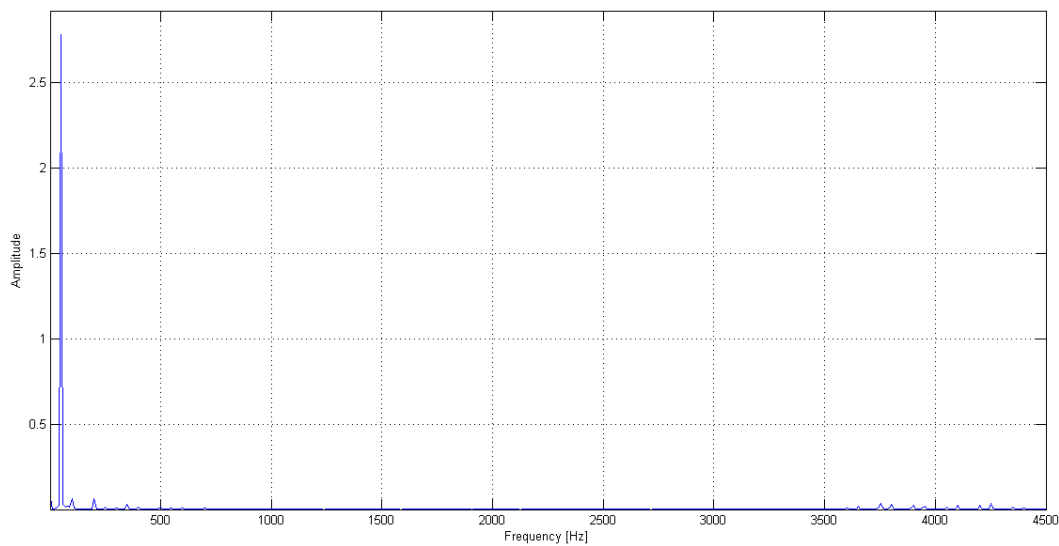


Figura 4.42 – spettro della corrente di fase del motore di fig. 4.41

Lo spettro armonico di figura 4.42 presenta un $\text{THD} = 5.2\%$.

PWM Multiportante PD Centered

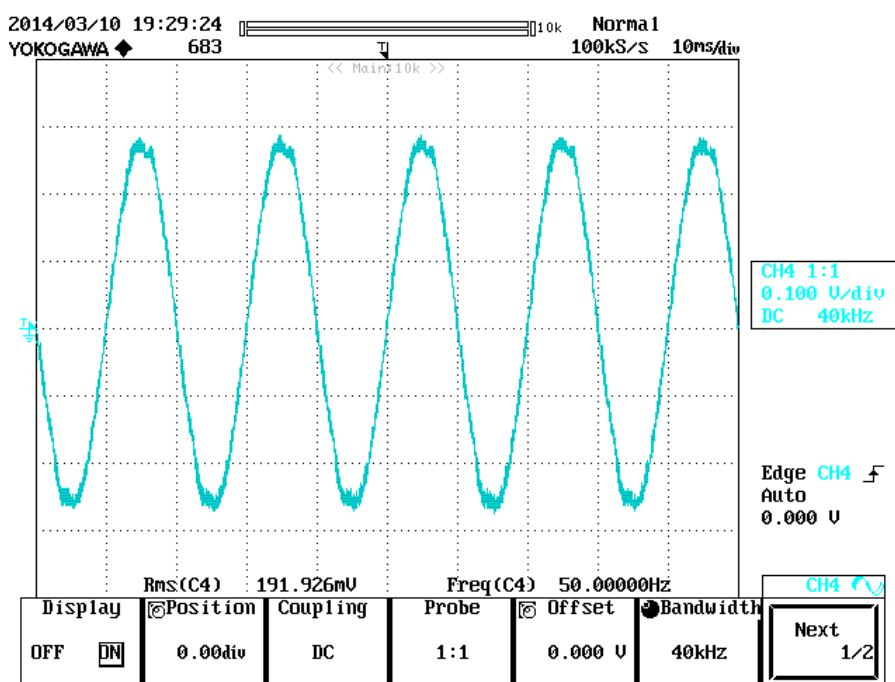


Figura 4.43 – corrente di fase del motore (m=1)

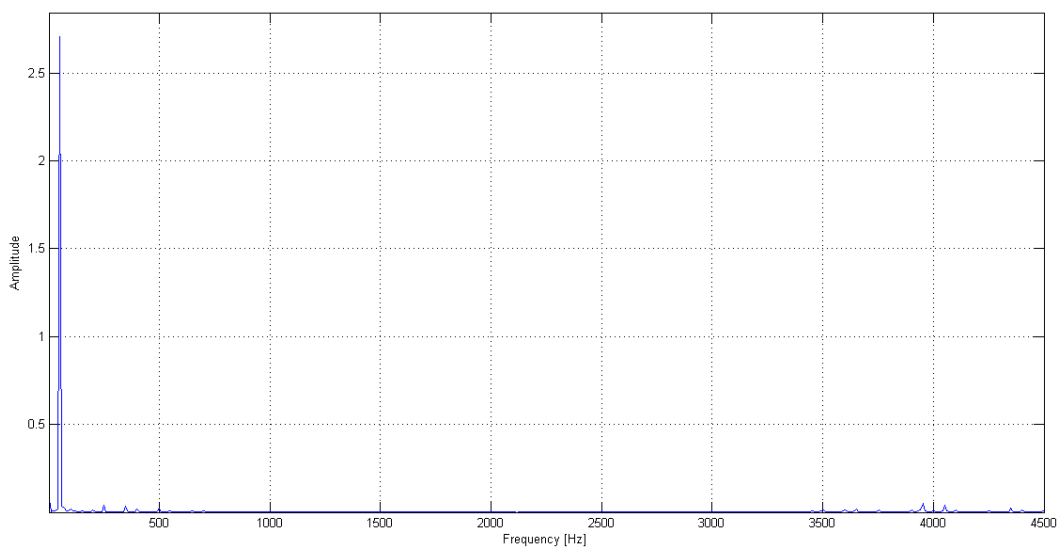


Figura 4.44 – spettro della corrente di fase del motore di fig. 4.43

Lo spettro armonico di figura 4.44 presenta un THD = 4%.

- $m = 2/\sqrt{3}$

PWM Multiportante PD Centered

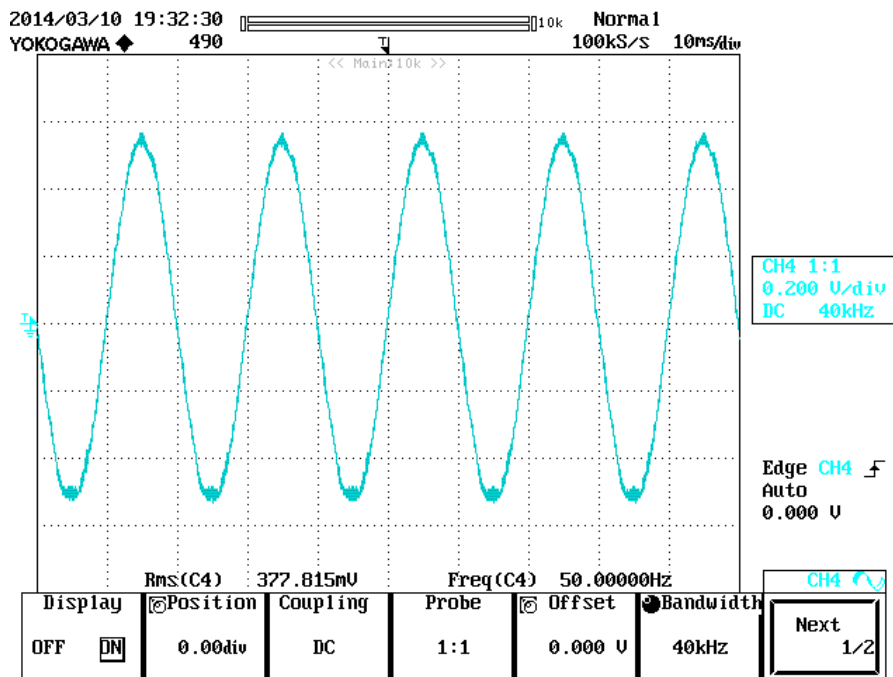


Figura 4.45 – corrente di fase del motore ($m=2/\sqrt{3}$)

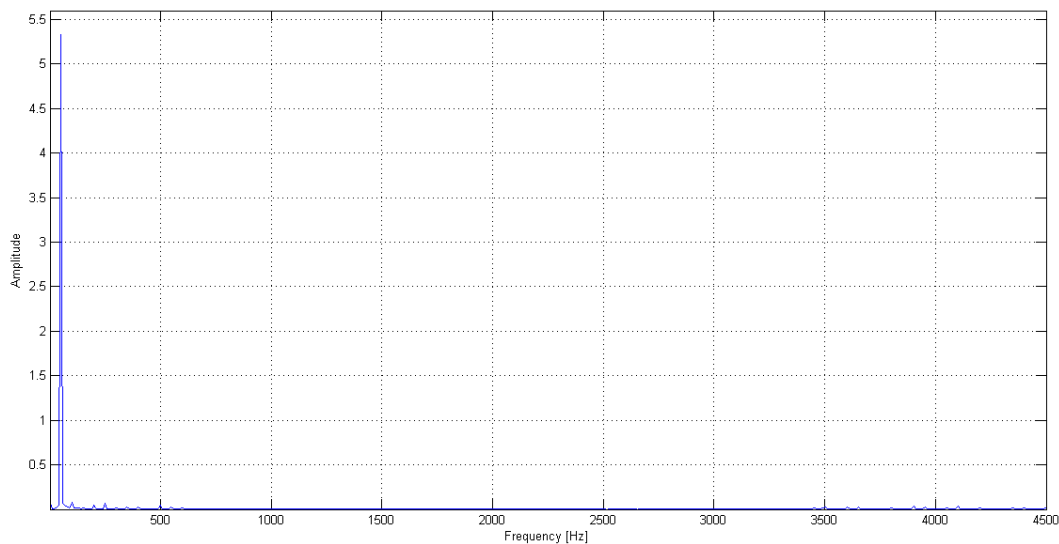


Figura 4.46 – spettro della corrente di fase del motore di fig. 4.45

Lo spettro armonico di figura 4.46 presenta un $\text{THD} = 3.07\%$.

In tutti i casi analizzati la modulazione PWM Multiportante PD Centered consente un miglioramento del THD rispetto al caso senza iniezione del segnale di modo comune.

Conclusioni

In questa tesi si sono analizzati molteplici aspetti degli inverter multilivello, in particolare si è affrontata la topologia cascaded per una configurazione trifase a tre livelli. Per tale configurazione si sono studiate le tecniche di modulazione più comuni e si è evidenziato come la PWM Multiportante PD rappresenti la modulazione più efficace nel minimizzare il THD delle tensioni di output. Inoltre, sempre tale tecnica di modulazione, ben si presta a essere implementata su microcontrollori, in quanto richiede un modesto sforzo computazionale.

Si è presentata la PWM Multiportante PD Centered, tecnica di modulazione che consente di applicare indici di modulazione maggiori e consente di minimizzare il THD delle correnti sul carico. Per tale tecnica è stata introdotta una procedura di calcolo semplificata, la cui efficacia è stata dimostrata attraverso simulazioni software e prove sperimentali.

Il fulcro della tesi è rappresentato dalla realizzazione pratica di un inverter trifase a tre livelli cascaded. A partire da un progetto iniziale per un convertitore monofase cascaded a 24 livelli, si sono modificati i moduli dell'inverter al fine di riadattare tale

layout alle nuove esigenze. Si è provveduto alla messa a punto delle alimentazioni in continua di tali moduli, attraverso la realizzazione di una scheda PCB con ponti raddrizzatori e il collegamento a trasformatori di isolamento.

Il controllo dell'inverter è effettuato attraverso la piattaforma Arduino DUE, opportunamente programmata per effettuare le suddette modulazioni. La trasmissione ai moduli dei segnali di gate avviene attraverso un convertitore di fibra ottica, il cui progetto iniziale è stato riadattato.

Le prove sperimentali hanno permesso di evidenziare un buon comportamento dell'inverter per vari indici di modulazione. Inizialmente si sono osservate le forme d'onda delle tensioni, rilevando un ottimo riscontro tra le simulazioni software e le prove sperimentali. Poi l'analisi è passata alle correnti sul carico, il cui confronto ha permesso di evidenziare i benefici della modulazione Centered, implementata con la tecnica semplificata sviluppata parallelamente a questo lavoro di tesi.

Bibliografia

- [1] Prof. Angelo Tani, Appunti del corso di Conversione Statica dell'Energia Elettrica, Facoltà di Ingegneria di Bologna, A.A. 2011-2012
- [2] S. Kouro, M. Malinowski, K. Gopakumar, J. Pou, L. Franquelo, B. Wu, J. Rodriguez, J. Pérez and J. Leon, "*Recent Advances and Industrial Applications of Multilevel Converters*", IEEE Trans. Power Elec., vol. 57 n.8, Aug. 2010
- [3] N. Mittal, B. Singh, S.P Singh, R. Dixit and D. Kumar, "*Multilevel Inverters: A Literature Survey on Topologies and Control Strategies*", 2nd International Conf. on Power, Control and Embedded Systems, pp. 1-11, 17-19 Dec. 2012
- [4] M. Malinowski, K. Gopakumar, J. Rodriguez and M. Pérez, "*A Survey on Cascaded Multilevel Inverters*", IEEE Trans. Power Elec., vol. 57 n.7, July 2010
- [5] Matteo Toffano, "*Analisi e simulazione di un convertitore a tre livelli per applicazioni di potenza*", Tesi di laurea magistrale, Facoltà di Ingegneria di Bologna, A.A. 2008-2009
- [6] S. Das and G. Narayanan, "*Novel Switching Sequences for a Space-Vector-Modulated Three-Level Inverter*", IEEE trans. on Industrial Electronics, vol. 59 n.3, March 2012
- [7] Fei Wang, "*Sine-Triangle versus Space-Vector Modulation for Three-Level PWM Voltage-Source Inverters*", IEEE trans. on Industry Applications, vol. 38 n.2, March 2002
- [8] B.P. McGrath, D.G. Holmes, T. Lipo, "*Optimized Space Vector Switching Sequences for Multilevel Inverters*", IEEE trans. on Power Electron., vol. 18 n.6, Nov. 2003
- [9] Jelena Loncarski, "*Peak-to-peak Output Current Ripple Analysis in Multiphase and Multilevel Inverters*", PhD thesis, University of Bologna, March 2014
- [10] Datasheet processore SAM3X8E, Atmel, May 2012
- [11] Filopimin A. Dragonas, "*Arbitrary waveform multilevel generator for high voltage high frequency plasma actuators*", PhD thesis, University of Bologna, March 2014