

ALMA MATER STUDIORUM – UNIVERSITÀ DI BOLOGNA

CAMPUS DI CESENA

SCUOLA DI INGEGNERIA E ARCHITETTURA

CORSO DI LAUREA IN INGEGNERIA ELETTRONICA,
INFORMATICA E TELECOMUNICAZIONI

**MISURE DI RUMORE FLICKER E AFFIDABILITÀ
NEI DISPOSITIVI MOSFET DI POTENZA**

Elaborato in
ELETTRONICA

Relatore
Prof. Claudio Fiegna

Presentato da
Filippo Valmori

Correlatore
Ing. Paolo Magnone

II Sessione

Anno Accademico 2012/2013

INDICE

Introduzione	4
<i>Capitolo 1</i> _Introduzione sui dispositivi MOSFET di potenza	5
1.1_Principali utilizzi, struttura base e funzionamento	5
1.2_Resistenza nello stato ON	7
1.3_Tensione di soglia	9
1.4_Regioni di funzionamento ON	10
1.5_MOSFET a canale n e p	11
1.6_Capacità e induttanze parassite	12
1.7_Accorgimenti e limitazioni d'uso	12
1.8_Diverse strutture di power-MOSFET	14
<i>Capitolo 2</i> _Richiami di teoria del rumore nei dispositivi a semiconduttore	19
2.1_Rumori esterni al dispositivo	19
2.2_Rumori intrinseci del dispositivo	20
2.3_Rumore a basse frequenze e modelli number e mobility fluctuation	24
2.4_Rumore ad alte frequenze	29
<i>Capitolo 3</i> _Descrizione e calibrazione del banco di misura per l'analisi del rumore	31
3.1_Set-up sperimentale	31
3.2_Analisi di guadagno	40
<i>Capitolo 4</i> _Studio di affidabilità e misure di rumore	57

4.1_ Informazioni su dispositivi e stress	57
4.2_ Analisi statica	58
4.3_ Stress a 280h	60
4.4_ Stress a 638h	82
4.5_ Stress a 1107h	91
4.6_ Confronto tra i tre stress	100
4.7_ Processo di recupero	102
Conclusioni	108
Bibliografia	110

INTRODUZIONE

In questa attività di tesi ci si è concentrati sull'analisi di rumore in dispositivi power-MOSFET. Attraverso opportuni processi di stress è infatti possibile valutare “in modo accelerato” gli effetti di degrado a cui il dispositivo sarebbe naturalmente soggetto nel corso del tempo. In questo ambito lo studio del rumore consente di comprendere e quantificare i meccanismi di degrado che intervengono nel dispositivo. Per realizzare questa analisi sulla affidabilità dei dispositivi si è sfruttato un set-up sperimentale già precedentemente implementato e al quale sono state apportate alcune modifiche, che verranno successivamente esposte.

Dunque nel capitolo 1 e 2 verranno richiamati rispettivamente i fondamentali aspetti e principi di funzionamento dei principali MOSFET di potenza e le basi di teoria del rumore, con particolare interesse riguardo al flicker noise e ai modelli ad esso associati.

Nel capitolo 3 si passerà ad illustrare in dettaglio il set-up sperimentale utilizzato durante le misure di rumore e la precisa analisi di guadagno effettuata su esso.

Nel capitolo 4 verranno esposte le caratteristiche specifiche dei dispositivi in esame e dei processi di stress e recupero applicati su essi, per poi passare ai risultati veri e propri dell'analisi di rumore.

Infine nel capitolo conclusivo verranno riassunte e chiarite le conclusioni sperimentali e le spiegazioni fisiche legate all'attività svolta.

1) INTRODUZIONE SUI DISPOSITIVI MOSFET DI POTENZA

1.1) Principali utilizzi, struttura base e funzionamento

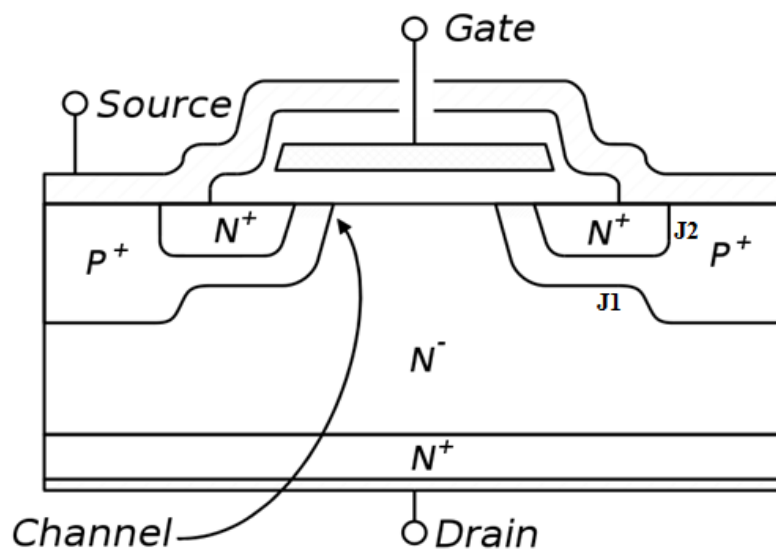
I dispositivi power-MOSFET (acronimo di *metal-oxide-semiconductor field effect transistor*) furono sviluppati a partire dalla metà degli anni '70 per ottenere prestazioni migliori comparabili con i già esistenti power-BJT. Infatti due dei maggiori problemi di quest'ultima tipologia di dispositivi erano il ridotto guadagno di corrente quando utilizzati per sostenere elevate tensioni e la loro difficoltà nel lavorare ad elevate frequenze a causa del grande tempo necessario per l'immagazzinaggio di carica nelle regioni di accumulo.

I power-MOSFET sono dispositivi a semiconduttore molto utilizzati attualmente in applicazioni di elettronica di potenza poiché sono in grado di sostenere elevati valori di tensioni e correnti, nonché lavorare a frequenze dai 10 ai 50kHz. In particolare a livello industriale sono largamente impiegati come interruttori (soprattutto a basse tensioni) in alimentatori e convertitori DC-DC, in quanto presentano elevata impedenza d'ingresso ed elevata velocità di commutazione.

Nonostante siano realizzati in modo strutturalmente abbastanza differente dai classici MOSFET di segnale, essi però si basano sullo stesso principio di funzionamento: applicando una tensione gate-source (V_{GS}) superiore a un certo valore soglia (V_{TH}) tipico del dispositivo, si riesce a richiamare all'interfaccia ossido-silicio un'elevata quantità di portatori di carica che creano tra source e drain un canale conduttivo, nel quale ora, in seguito all'applicazione di una tensione drain-source (V_{DS}) positiva, sarà possibile far scorrere corrente; nel caso in cui invece si applichi una V_{GS} inferiore alla soglia il dispositivo presenta un'elevata impedenza di canale, impedendo così il passaggio di corrente e riuscendo a reggere anche elevate tensioni nel caso si applichi una elevata tensione V_{DS} . Sul terminale

di gate non scorre mai corrente (tranne eventualmente una piccola corrente di leakage) in quanto esso viene isolato dal resto del dispositivo attraverso uno strato di dielettrico (tipicamente SiO_2 , ossia ossido di silicio).

In *fig_1.1.1* è mostrata la sezione verticale di un power-MOSFET a canale n (dove il drogaggio di tipo n e p sono realizzati attraverso processi di diffusione), la cui struttura è detta VDMOS (ossia “*MOS a Diffusione Verticale*”), che si differenzia da un comune MOSFET di segnale per la disposizione verticale degli elettrodi di drain e source invece che planare. Grazie a questa struttura è possibile raggiungere elevate tensioni di breakdown (fino a diverse centinaia di Volt) in condizione OFF (ma con lo svantaggio poi di incrementare la resistenza del dispositivo nello stato ON, come verrà esposto meglio in seguito), in quanto esse risultano ora dipendenti dal drogaggio applicato e dall’altezza dello strato epitassiale N^- , ed elevate correnti, dipendenti invece ora dalla larghezza del canale (mentre in un tipico MOSFET a struttura planare entrambe le caratteristiche dipendevano dalle dimensioni, cioè larghezza e lunghezza, del canale comportando un non efficiente utilizzo del silicio).



fig_1.1.1: sezione di un VD power-MOSFET

La struttura del dispositivo presenta due giunzioni (J_1 e J_2 , mostrate in *fig_1.1*) tra regioni a drogaggio P ed N quindi e teoricamente esso dovrebbe poter effettuare bloccaggio di tensione sia nel primo che nel terzo quadrante di lavoro. In realtà la giunzione J_2 è perennemente cortocircuitata al fine di sopprimere il transistor *npn* parassita. Quindi il dispositivo è in grado di reggere una elevata tensione nel primo quadrante di lavoro, mentre nel terzo si comporta come un diodo polarizzato in diretta.

1.2) Resistenza nello stato ON

Come già detto, una delle applicazioni più interessanti del dispositivo è l'utilizzo come interruttore, il che ovviamente prevede il suo lavoro in due stati fondamentali: ON e OFF.

Nello stato OFF, esso deve riuscire a sopportare elevate cadute di tensione ai suoi capi (drain e source) e a non lasciar scorrere corrente (cercando quindi di comportarsi come un circuito aperto ideale).

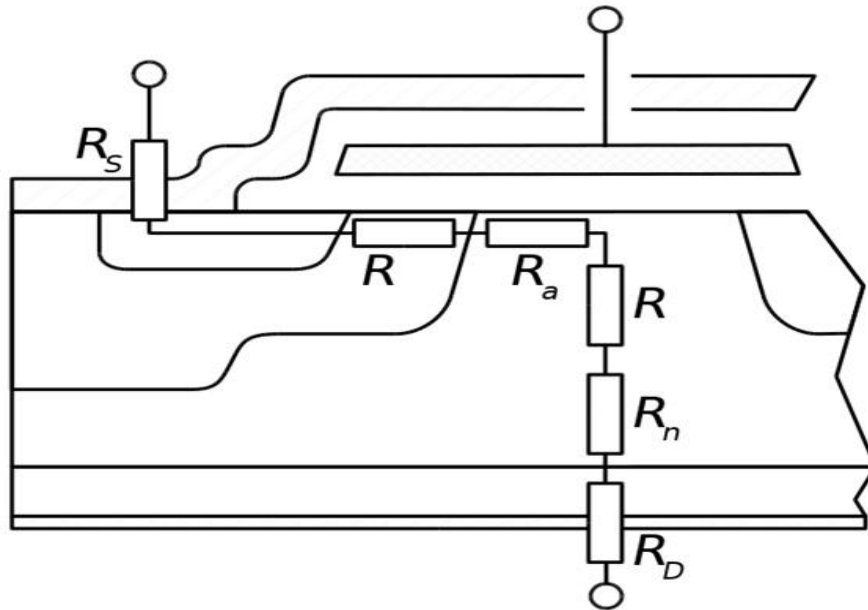
Nello stato ON invece, esso deve lasciar scorrere una elevata corrente e provocare una esigua caduta di tensione (ovvero deve presentare una resistenza interna il più bassa possibile, in modo da avvicinarsi all'idealità di un cortocircuito).

Ovviamente però a causa di varie non idealità è sempre presente una certa resistenza (R_{DS}) anche nello stato ON tra i terminali drain e source.

In particolare tale resistenza può essere scomposta in più contributi distinti, (come mostrato poi in *fig_1.2.1*):

- R_S include le varie resistenze presenti tra terminale di source nel package e il canale del dispositivo (cioè la resistenza dovuta ai collegamenti e alle metallizzazioni).

- R_{ch} rappresenta la **resistenza di canale**, uno dei parametri più importanti per la stima della qualità del dispositivo in quanto è uno dei due maggiori componenti di R_{DS} , ed è inversamente proporzionale alla larghezza del canale, alla capacità dell'ossido di gate e alla *tensione di overdrive* (che verrà a breve definita) applicata al dispositivo ed anche direttamente proporzionale alla sua lunghezza.
- R_a rappresenta la resistenza nella regione epitassiale appena al di sotto dell'ossido in cui la corrente subisce un cambiamento di direzione (da orizzontale nel canale a verticale verso il terminale inferiore di drain).
- R_{JFET} rappresenta la resistenza dovuta alla presenza della regione JFET parassita nel substrato p , la quale tende a ridurre l'area di scorrimento della corrente. È importante osservare che questa resistenza non è presente nell' U-MOS (che verrà successivamente esposto ed è mostrato in *fig_1.8.3*), poiché in questa struttura il canale si estende al di là del fondo della regione P collegando direttamente la regione N^+ di source e la regione N-drift del drain.
- R_n rappresenta la resistenza dello strato epitassiale, ossia del substrato p , che chiaramente presenterà una propria intrinseca opposizione al passaggio di corrente ed è tra l'altro la principale componente di R_{DS} . Si crea perciò un conflitto (specialmente per quei dispositivi utilizzati ad alte tensioni) tra la possibilità di sostenere elevate tensioni nello stato OFF (che richiede come detto, oltre a un ridotto drogaggio del substrato p , una sua elevata altezza in modo da permettere la generazione di un'efficiente e ampia regione di carica spaziale per il diodo in inversa che si crea tra le aree $n-$ e $p+$ e sulla andrà a cadere appunto tale tensione inversa) e presentare una ridotta resistenza al passaggio di corrente nello stato ON.
- R_D include, analogamente a R_S , le varie resistenze presenti tra terminale di drain nel package e il substrato del dispositivo (cioè la resistenza dovuta ai collegamenti e alle metallizzazioni).



fig_1.2.1: serie di contributi resistivi di R_{DS} nel power-MOSFET

1.3) Tensione di soglia

La tensione di soglia V_{TH} già citata, è una caratteristica molto importante del dispositivo ed è un parametro determinato da grandezze sia di natura fisica (q , ϵ_{si} , ϵ_{ox}) sia di tipo tecnologico (V_{FB} , N_A , C_{ox}). La tensione di soglia è legata ai parametri fisici e tecnologici secondo la relazione:

$$V_{TH} = V_{FB} + 2\phi + \gamma\sqrt{2\phi + V_{SB}}$$

dove V_{FB} rappresenta la *tensione di flat band* o *di banda piatta* (tipicamente compresa tra -1V e -0,5V), 2ϕ la caduta di potenziale nel substrato di silicio necessario per indurre una concentrazione di elettroni all'interfaccia ossido/silicio uguale alla concentrazione di lacune nel substrato, γ il fattore di effetto body (dipendente soltanto dai parametri tecnologici C_{ox} ,

capacità dell'ossido di gate, e N_A , concentrazione degli atomi droganti di tipo accettori presenti nel substrato di tipo P) e V_{SB} la differenza di potenziale tra terminale di source e bulk.

1.4) Regioni di funzionamento ON

Nello stato ON inoltre esistono due regioni principali di lavoro per il dispositivo: **regione triodo** e **regione di saturazione**.

Il funzionamento in regione triodo si ha quando vale la disuguaglianza $V_{DS} < V_{GS} - V_{TH}$ (oltre ovviamente alla condizione di accensione $V_{GS} > V_{TH}$) e in tal caso la corrente che circola nel canale è funzione sia della *tensione di overdrive* (definita come $V_{GS} - V_{TH}$) sia di V_{DS} ed ha espressione:

$$I_{DS} = \frac{\beta_n}{2} [2(V_{GS} - V_{TH})V_{DS} - V_{DS}^2]$$

dove $\beta_n = S\beta_n'$ rappresenta la *conducibilità* del transistor, in cui a sua volta S è il *fattore di forma* del dispositivo (dato dal rapporto tra la larghezza W e la lunghezza L del canale) e β_n' la sua conducibilità intrinseca (data dal prodotto tra la capacità C_{ox} dell'ossido di gate e la mobilità elettronica efficace μ_n degli elettroni all'interfaccia ossido silicio).

Il funzionamento in regione di saturazione si ha invece quando oltre alla condizione vale anche la disuguaglianza $V_{DS} > V_{GS} - V_{TH}$. In questo caso la corrente che scorre lungo il canale diventa indipendente dalla particolare tensione V_{DS} applicata, seguendo l'espressione:

$$I_{DS} = \frac{\beta_n}{2} (V_{GS} - V_{TH})^2$$

In realtà però questa è una formula approssimata. Infatti nella regione di saturazione la I_{DS} presenta comunque una leggera dipendenza dalla tensione V_{DS} . Per tener conto di questo aspetto in modo semi-empirico è opportuno aggiungere nella seconda parte della formula sopra indicata anche il fattore moltiplicativo $(1+\lambda V_{DS})$, dove λ rappresenta il *fattore di modulazione di lunghezza di canale*, avente tipicamente valore compreso tra $0,05V^{-1}$ e $0,1V^{-1}$. Questo nuovo fattore moltiplicativo a questo punto va però inserito anche nell'espressione della corrente in regione triodo affinché per $V_{DS}=V_{GS}-V_{TH}$ le due espressioni si raccordino con continuità della derivata.

1.5) MOSFET a canale n e p

Anche per i MOSFET di potenza, così come per quelli di segnale, esistono sia nMOSFET, ossia “*MOSFET a canale n*” (come quello mostrato in *fig_1.1*) sia pMOSFET, ossia “*MOSFET a canale p*”. La struttura di un pMOSFET è del tutto identica a quella di un nMOSFET, ma dove tutte le regioni *n* e *p* risultano invertite tra loro; questo comporta anche che i pMOSFET siano caratterizzati da una tensione di soglia negativa e quindi la sua accensione avverrà per tensioni V_{GS} inferiori ad essa; inoltre ovviamente a differenza degli nMOSFET in cui la corrente scorre tipicamente da drain verso source, nei pMOSFET essa scorre da source verso drain. È però importante ricordare che pMOSFET e nMOSFET non risultano essere esattamente simmetrici: infatti, a parità di dimensioni, i primi risultano avere prestazioni inferiori rispetto ai secondi, poiché nei primi i portatori di carica risultano essere le lacune, che tipicamente presentano una mobilità circa tre volte inferiore a quella degli elettroni che invece sono i portatori di carica presenti negli nMOSFET.

1.6) Capacità e induttanze parassite

Come già precedentemente detto, i power-MOSFET sono molti utilizzati in modalità switching grazie alla loro ottima velocità di commutazione. Tale velocità però risulta limitata dalle capacità parassite intrinsecamente presenti nel dispositivo e soggette a fenomeni di carica e scarica ogni qual volta venga imposta una commutazione al dispositivo. Spesso comunque l'incidenza di queste non idealità è fortemente dipendente dal particolare circuito di pilotaggio utilizzato per il dispositivo.

Un'altra importante non idealità è dovuta alle induttanze parassite che si creano nei collegamenti tra i terminali del power-MOSFET e il circuito esterno: dannose soprattutto quelle associate a drain e source che portano a pericolose problematiche di sovratensione, di crescente consumo di potenza e di ritardo nei tempi di commutazione nelle fasi di commutazione.

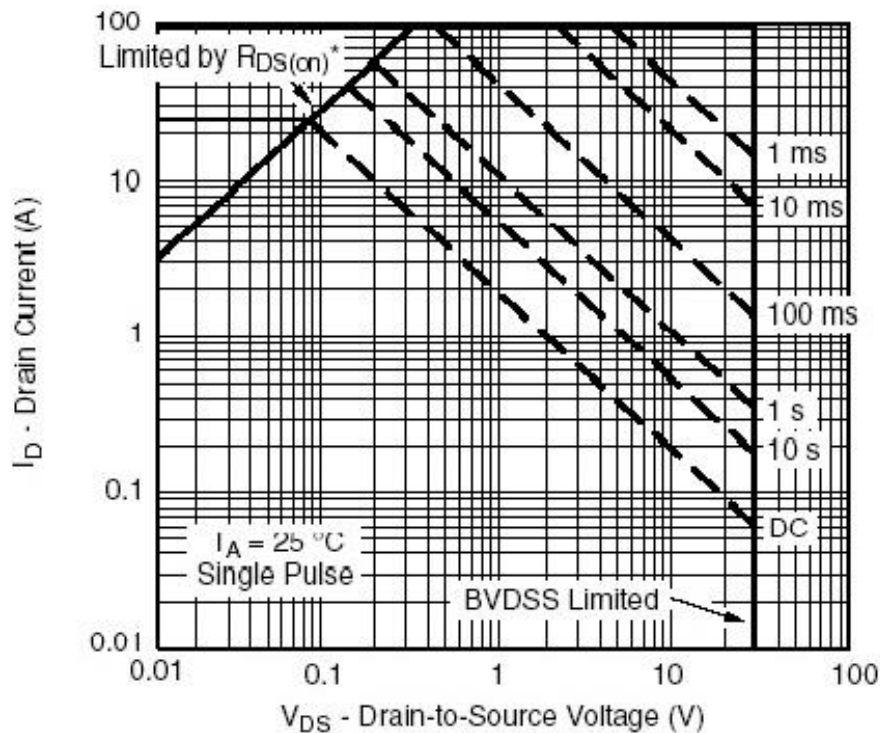
1.7) Accorgimenti e limitazioni d'uso

Infine poi è necessario garantire il funzionamento del dispositivo entro certe limitazioni (esposte tipicamente nel datasheet), per evitare malfunzionamenti o danneggiamenti dello stesso:

- Mantenere la tensione sul gate inferiore al limite stabilito per evitare la rottura dell'ossido di gate (che ha spessore circa di diverse decine di nanometro).
- Mantenere la tensione drain-source inferiore al limite stabilito per evitare fenomeni di valanga e la conseguente eccessiva dissipazione di potenza.
- Mantenere la corrente drain-source inferiore al limite stabilito per evitare eccessivi surriscaldamenti e dissipazioni di potenza (anche se

sono consentiti impulsi di breve durata oltre tale limite). Questi ultimi due limiti vengono tipicamente espressi in modo combinato attraverso il grafico rappresentante la SOA (*Safe Operating Area*), che mostra le regioni in cui poter utilizzare correttamente il dispositivo (vedi *fig_1.7.1*).

- Mantenere la temperature di lavoro del dispositivo inferiore al limite stabilito. Tale temperatura massima è determinata in particolare dalla potenza dissipata e dalla resistenza termica complessiva del dispositivo (sulla quale si può eventualmente agire introducendo un dissipatore).

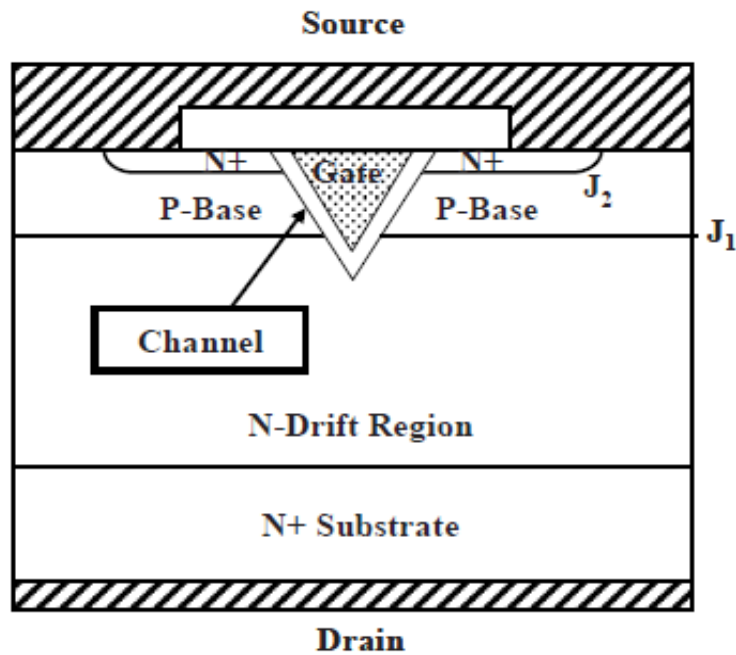


fig_1.7.1: esempio di SOA per power-MOSFET

1.8) Diverse strutture di power-MOSFET

Storicamente e a secondo dell'utilizzo esistono comunque varie possibili strutture di power-MOSFET:

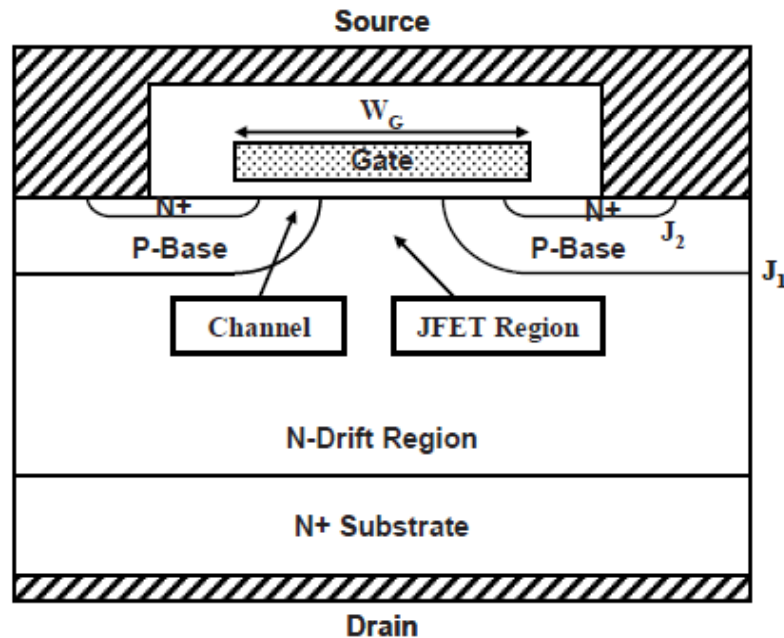
- **VMOS**, mostrato in *fig_1.8.1*, fu il primo modello di power-MOSFET realizzato negli anni '70, caratterizzato da una scanalatura a forma di V. Le regioni di source e drain a drogaggio N^+ nella tipica struttura verticale sono separate da una regione a drogaggio P e la scanalatura attraversa entrambe le giunzioni, come mostrato in *fig_1.8.1*. L'elettrodo di gate viene posizionato all'interno della scanalatura dopo aver creato un ossido di gate sulla sua superficie, preferibilmente attraverso ossidazione termica del silicio. Senza l'applicazione di una polarizzazione di gate, un'elevata tensione può essere sopportata dal dispositivo se vengono scelte in modo appropriato la concentrazione dei droganti e lo spessore della regione superiore a drogaggio N^- del drain. L'altra giunzione P-N tra substrato e source è cortocircuitata attraverso la sovrapposizione tra elettrodo di source e la giunzione stessa, al fine di eliminare il transistor bipolare parassita che si creerebbe in quella zona. Con opportune considerazioni di progettazione, la tensione di breakdown si avvicina a quella del diodo e la massima corrente effettivamente sostenibile dal dispositivo è determinata dalla resistenza interna della struttura. Il V-MOSFET cadde in disuso a causa delle difficoltà di fabbricazione: infatti la scanalatura a V era realizzata effettuando una incisione a base di ossido di potassio nel silicio e presentava diversi gradi di incisione secondo varie orientazioni della superficie di quest'ultimo. Tuttavia è stato trovato che il potassio dell'incisione contaminava l'ossido di gate, producendo instabilità a lungo termine sulla struttura del dispositivo ed inoltre l'aspro angolo al centro della scanalatura a V degradava la tensione di breakdown.



fig_1.8.1: sezione verticale di un VMOS

- VD-MOSFET**, già citato e mostrato in *fig_1.8.2*, è fabbricato partendo da una strato epitassiale N^- posto al di sopra di uno strato a elevato drogaggio N^+ che formano il terminale di drain. Il canale è formato dalla differenza nell'estensione laterale delle regioni di base P e source N^+ prodotta dai loro cicli di diffusione durante i processi di produzione. Un elettrodo di gate resistente al surriscaldamento, ad esempio di polisilicio, è richiesto per permettere la diffusione dei dopanti sotto l'elettrodo di gate ad elevate temperature. Senza l'applicazione di una polarizzazione di gate positiva, il dispositivo è in grado di sopportare una elevata tensione, fondamentalmente grazie allo spesso strato a basso drogaggio N^- del drain. Gli elettroni nel passaggio da source a drain attraversano una regione parassita JFET, il che provoca sostanzialmente un incremento della resistenza interna del dispositivo. Per cercare di minimizzarla si opera tipicamente una accurata ottimizzazione della estensione di gate (W_G). Inoltre è consueto incrementare la concentrazione di droganti nella regione JFET al fine di ridurre la resistenza al passaggio di corrente in tale regione. Questa elevata

resistenza interna per la struttura VD-MOSFET è stata il principale motivo che ha spinto allo sviluppo della struttura *trench gate power-MOSFET* (anche detta *U-MOSFET*) negli anni '90.

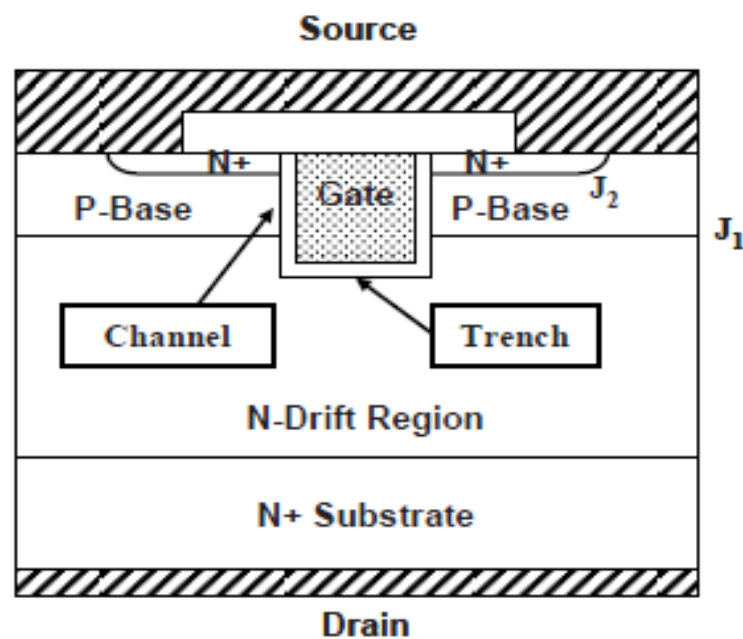


fig_1.8.2: sezione verticale di un VD-MOS

- **UMOS** o *trench gate power-MOSFET*, mostrato in fig_1.8.3, prese piede negli anni '80 quando la tecnologia dell'incisione di canale (*etching trench*) nel silicio divenne disponibile per le applicazioni relative ai condensatori ad immagazzinaggio di carica all'interno dei chip DRAM e successivamente venne adattato anche all'industria di potenza a semiconduttore per sviluppare questo dispositivo. Il canale si estende dalla superficie superiore della struttura attraverso le regioni source N^+ e substrato P fino alla regione N-drift del drain. L'elettrodo di gate viene posizionato dentro il canale in seguito alla formazione dell'ossido di gate tramite ossidazione termica sul fondo e sui fianchi. Senza l'applicazione di una polarizzazione di gate, una elevata tensione può essere retta dal dispositivo quando una tensione positiva è applicata al terminale di drain.

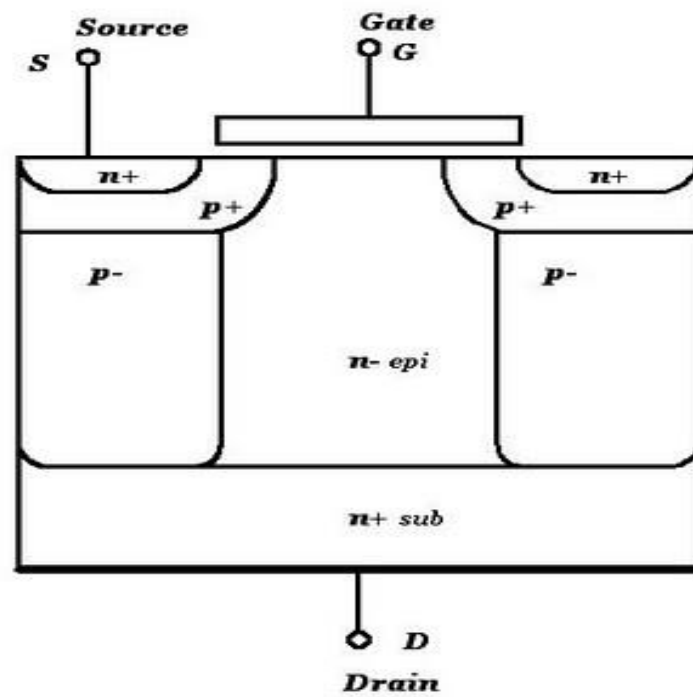
Infatti in questo caso la giunzione J_1 che si forma tra le regione P e *N-drift* diventa polarizzata in inversa. Anche in questa struttura tale tensione è sopportata principalmente dalla spessa regione N^- a basso drogaggio del drain. Finché il gate è a potenziale nullo durante questa modalità di “bloccaggio”, un elevato campo elettrico si sviluppa nei pressi dell’ossido di gate. Al fine di evitare problemi di affidabilità derivanti da questo potenziato campo elettrico nell’ossido di gate agli angoli del canale, è consueto arrotondare il fondo del canale.

La corrente di drain circolante della strutture U-MOSFET è indotta dall’applicazione di una polarizzazione positiva all’elettrodo di gate. Questo produce un canale a strato di inversione alla superficie della regione P lungo i fianchi verticali del canale. Questo canale crea un percorso per il trasporto degli elettroni dal source al drain quando si applica una tensione positiva su quest’ultimo. Partendo dal source e passando poi a attraverso la regione N-drift del drain, la corrente si estende sull’intera ampiezza della sezione trasversale della cella. Conseguentemente si ha l’assenza di una regione JFET in questa struttura, il che comporta una significativa riduzione della resistenza interna rispetto al VD-MOSFET. Questo fondamentale vantaggio ha provocato un grande sviluppo di questi dispositivi durante gli anni ’90.



fig_1.8.3: sezione verticale di un U-MOS

- **CoolMOS**, mostrato in *fig_1.8.4*, di recente sviluppo e usato in particolari applicazioni, che sfruttando un principio a compensazione di carica, permette di ridurre in modo accentuato la resistenza nello strato epitassiale e di utilizzarlo anche a tensioni estremamente elevate (dell'ordine dei 500V).



fig_1.8.4: sezione verticale di un CoolMOS

2) RICHIAMI DI TEORIA DEL RUMORE NEI DISPOSITIVI A SEMICONDUCTORE

Per rumore si intende una qualunque fluttuazione aleatoria relativa a una grandezza fisica di interesse (nell'elettronica, in particolare, relativa a tensioni e correnti) che si sovrappone ad esso provocandone un'alterazione o distorsione e quindi alterandone il contenuto informativo.

Le fonti di rumore sono numerose e di varia natura, provenienti sia intrinsecamente dal circuito stesso sia dall'ambiente esterno.

2.1) Rumori esterni al dispositivo

Per quanto riguarda i rumori esterni, i più influenti in questo set-up di misura risultavano essere i campi elettromagnetici esterni (di cui è possibile ridurre l'incidenza ponendo il circuito all'interno di una scatola metallica chiusa, sfruttandone l'isolamento per effetto Faraday), le vibrazioni meccaniche (di cui è possibile ridurre l'incidenza assicurandosi che il circuito sia posizionato su un supporto stabile in modo da minimizzare gli urti) e infine il rumore dovuto all'alimentazione (dato che la rete elettrica da cui si alimenta il circuito lavora in alternata a 50Hz, frequenza alla quale nei successivi grafici rappresentanti la densità spettrale di rumore si avranno inevitabilmente dei picchi).

2.2) Rumori intrinseci del dispositivo

Per quanto riguarda invece i rumori “interni”, ossia intrinsecamente legati al circuito, sono di particolare interesse i seguenti: Johnson noise, shot noise, GR noise e flicker noise.

- **Johnson noise** (o *rumore termico*) è dovuto all’agitazione termica dei portatori di carica all’interno del reticolo del conduttore. Esso è un tipo di rumore legato alle componenti resistive di ogni singolo dispositivo presente nel circuito; infatti misurando la tensione ai capi di un resistore in aperto si nota che essa è non nulla e variabile nel tempo, proprio perché è dovuta all’agitazione aleatoria di tali particelle all’interno del resistore.

Siccome tale rumore è dovuto a un insieme di singoli contributi probabilistici delle particelle (tutti indipendenti e identicamente distribuiti tra loro), è possibile descrivere tale distribuzione attraverso una variabile aleatoria gaussiana fruttando il teorema del limite centrale. Attraverso poi un’analisi più approfondita si può arrivare a ricavare equazioni approssimate rappresentanti lo spettro di potenza rumoroso (sia di corrente sia di tensione) di un resistore, notando che esso risulta essere uno *spettro bianco*, ossia costante sull’intero range frequenziale (anche se in realtà, per frequenze estremamente elevate e non di interesse per questo tipo di misurazioni, tale approssimazione non è più esattamente valida). In particolare si hanno le seguenti equazioni rispettivamente per spettro di potenza di tensione e corrente:

$$S_v = 4kRT \text{ [V}^2\text{/Hz]}$$

$$S_i = \frac{4kT}{R} \text{ [A}^2\text{/Hz]}$$

dove R rappresenta il valore in Ω del resistore, T la temperatura in Kelvin a cui si trova il resistore e k la costante di Boltzmann (pari a circa 1.38×10^{-23} J/K).

- **Shot noise**, detto anche *rumore Shottky* o *rumore granulare*, è tipicamente dovuto all'attraversamento di una barriera di potenziale (ad esempio di una giunzione p-n) da parte di un portatore di carica (perciò tipico di dispositivi come diodi, MOSFET o BJT). Infatti in una generica giunzione p-n saranno presenti elettroni che tendono a muoversi verso la regione p e lacune verso la regione n, ciascuno oltrepassando la barriera di potenziale creatasi tra le due regioni. Dunque i portatori sono soggetti in queste regioni a “salti” legati appunto alla natura discreta dei portatori che creano variazioni aleatorie di corrente. Come per il rumore Johnson, è possibile darne una rappresentazione in termini gaussiani e sperimentalmente si ricava la seguente formula approssimata per lo spettro di potenza rumoroso che ne deriva:

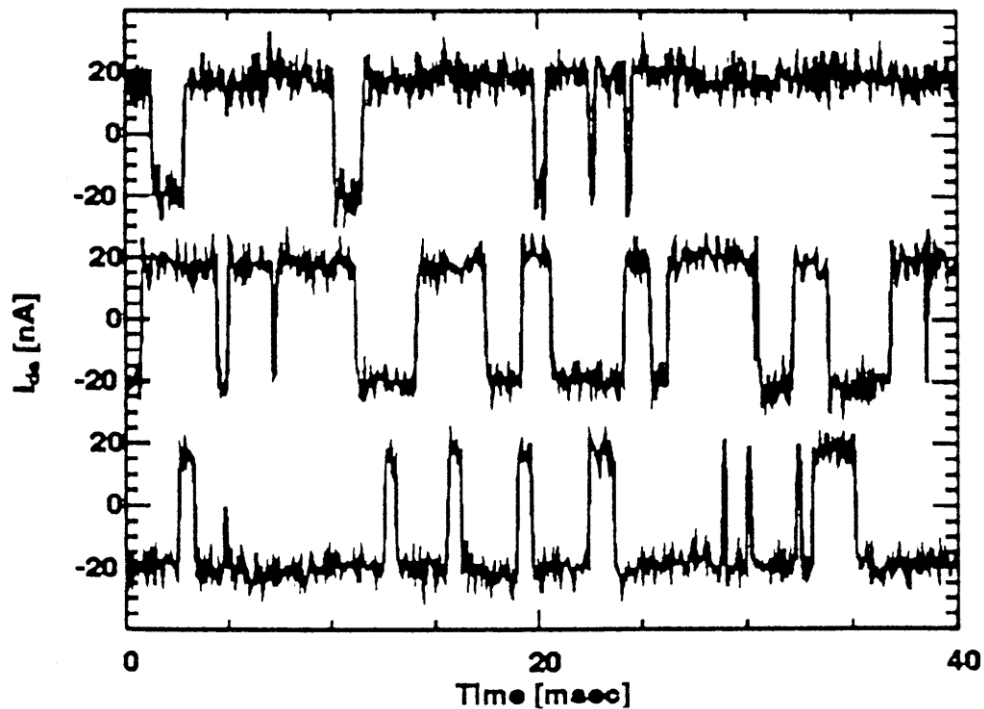
$$S = 2qI \text{ [A}^2\text{/Hz]}$$

dove q rappresenta la carica dell'elettrone (circa 1.6×10^{-19} C) e I la corrente DC che attraversa la giunzione. Anche qui è importante notare che lo spettro ricavato è ancora di tipo bianco.

- **GR noise**, ossia *rumore di generazione-ricombinazione* e detto anche *rumore burst* o *rumore popcorn*, è caratterizzato da rapidi impulsi tra livelli, tipicamente due, ben definiti a basse frequenze ed è dovuto alla inevitabile presenza nei circuiti integrati di difetti nei materiali dei componenti (un tipico esempio sono le non idealità nell'interfaccia ossido silicio in un MOSFET), che vanno a creare delle *trappole* in grado di catturare e rilasciare in modo aleatorio i portatori di carica provocando così fluttuazioni rumorose (vedi *fig_2.2.1*). Tale rumore è inoltre caratterizzato dalla seguente densità spettrale di potenza:

$$S = K \frac{I^c}{1 + \left(\frac{f}{f_c}\right)^2}$$

dove K rappresenta una costante caratteristica del dispositivo, I la corrente DC, c una costante compresa tra 0.5 e 2 e f_c una frequenza caratteristica del rumore GR e dipendente dalla rapidità dei fronti tra un livello e l'altro. A differenza dei precedenti due rumori, quest'ultimo ha uno spettro di rumore non bianco ed in particolare molto accentuato alle basse frequenze.



fig_2.2.1: esempio di andamento temporale del rumore GR

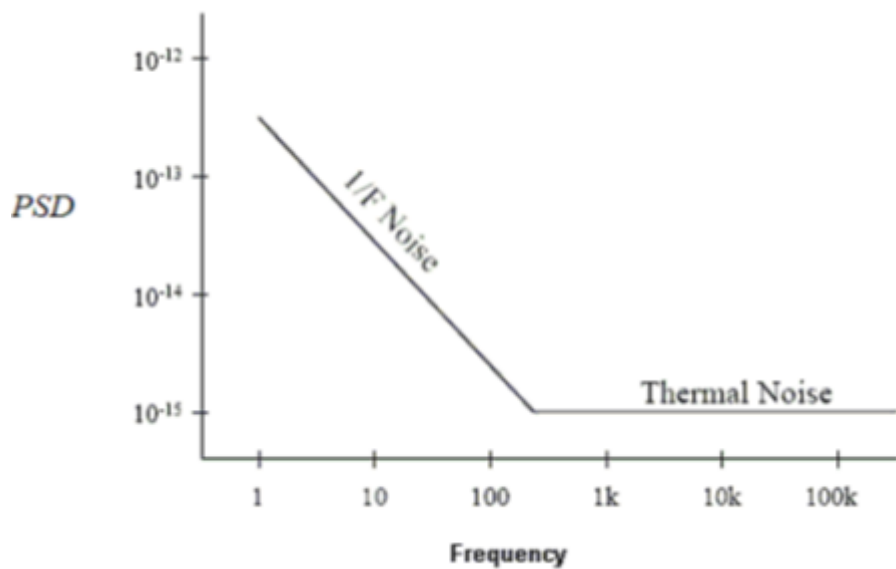
- **Flicker noise**, anche detto *rumore 1/f*, è dovuto alla sovrapposizione di più rumori di tipo GR (indipendenti) a varie frequenze f_c , cioè dall'effetto combinato di molte trappole, ed è un rumore tipico dei MOSFET (per quanto già detto a riguardo del GR noise). Tale rumore è caratterizzato inoltre dalla seguente densità spettrale di rumore:

$$S = \frac{K}{f^\alpha}$$

dove K rappresenta una costante (dipendente anche dalla corrente media) e α una costante prossima a 1.

Quindi si capisce che tale rumore (essendo inversamente proporzionale alla frequenza), coerentemente con quanto detto per il rumore GR, risulta accentuato alle basse frequenze ed è particolarmente fastidioso nelle misure di precisione poiché per ottenerne di accurate è necessario dilatare di molto i tempi di osservazione in modo da ridurre la frequenza di campionamento.

Passando ora ad analizzare il rumore tipico della tensione di gate e della corrente tra drain e source in un power-MOSFET si ricava che essi sono di tipo flicker (o GR) per basse frequenze, di tipo bianco (termico o shot) per frequenze superiori e la frequenza alla quale avviene il passaggio tra un andamento e l'altro è detta *corner frequency* (vedi *fig_2.2.2*).



fig_2.2.2: PSD rumorosa di tensione e corrente per un power-MOSFET

2.3) Rumore a basse frequenze e modelli number e mobility fluctuation

Procedendo verso un'analisi più approfondita si scopre che è dallo studio di questo flicker noise a basse frequenze che è possibile ricavare informazioni riguardo alle trappole nel dispositivo. A riguardo di questo rumore esistono due principali teorie in ambito scientifico: il modello number fluctuation (di Mc Whorter) e il modello mobility fluctuation (di Hooge). Entrambi sono concordi sulla proporzionalità inversa tra tale rumore e la frequenza, sulla sua dipendenza dalle fluttuazioni di conduttività nel canale e perciò partono anche dalla medesima equazione riguardante la conducibilità in un semiconduttore:

$$\sigma = \mu n q$$

dove q rappresenta la carica dell'elettrone, μ la mobilità dei portatori e n la concentrazione di tali portatori.

Dunque il modello *number fluctuation* prevede che le variazioni di σ dipendano da variazioni di n , ossia della concentrazione dei portatori, mentre il modello *mobility fluctuation* prevede che tali variazioni dipendano invece da variazioni di μ , ossia della mobilità dei portatori.

- **Number fluctuation** prevede che le trappole causino la cattura e il rilascio aleatorio di carica nel canale e che quindi la variazioni di concentrazione di questi portatori generi fluttuazioni sulla corrente. Tale modello si basa inoltre su una polarizzazione del MOSFET in regione triodo. A questo punto la corrente, per un n-MOS, ha formula:

$$I_D = \frac{W}{L} \mu_n Q_N V_{DS}$$

dove Q_N rappresenta la carica totale presente nel canale (avente a sua volta formula $Q_N = C_{OX}(V_{GS} - V_T)$), mentre W e L rispettivamente larghezza e lunghezza di canale.

La costante di tempo associata all'intrappolamento, in funzione della distanza x dall'interfaccia ossido-silicio, risulta:

$$\tau = \tau_0 e^{2\alpha x}$$

dove

$$\alpha = \sqrt{\frac{2m_e \Phi_B}{\left(\frac{h}{2\pi}\right)^2}}$$

nella quale h rappresenta la costante di Plank, m_e la massa efficace dell'elettrone, Φ_B la barriera di potenziale vista dai portatori (e corrispondente alla distanza tra le bande di conduzione del semiconduttore e del dielettrico).

Se una carica viene intrappolata ad una distanza d dall'interfaccia ossido-silicio, la variazione di carica nel canale vale:

$$|\delta Q_N| = \frac{t_{ox} - d}{t_{ox}} |\delta Q_T|$$

che nel caso d'interesse in cui d sia molto minore di t_{ox} diventa:

$$|\delta Q_N| \approx |\delta Q_T|$$

A questo punto considerando un insieme di trappole contenute in un certo volume e in un certo elemento di energia, si riesce a ricavare lo spettro di rumore integrando l'espressione nel volume e nell'energia.

Per uno specifico valore del quasi-livello di Fermi, le trappole con energia inferiore possono essere considerate sempre cariche e quelle con energia superiore sempre vuote; invece quelle con energia simile a quella del quasi-livello di Fermi hanno la tendenza a caricarsi e scaricarsi continuamente e dunque quelle che causano le variazioni di densità di carica nel canale.

La PSD associata agli elettroni intrappolati in un volume infinitesimo δV e in un elemento infinitesimo di energia δE risulta essere:

$$S_N = \frac{\tau}{1 + (\omega\tau)^2} N_T f_T (1 - f_T) \delta V \delta E$$

dove f_T rappresenta la probabilità che la trappola sia piena ed è dipendente dal livello di Fermi attraverso la relazione:

$$f_T = \frac{1}{1 + e^{\frac{E_T - E_{Fn}}{kT}}}$$

mentre N_T rappresenta la densità di trappole (avente come unità di misura $\text{cm}^{-3}\text{eV}^{-1}$). La densità spettrale delle fluttuazioni sulla carica totale del canale è quindi:

$$S_Q = q^2 S_N$$

Ora nota la fluttuazione di carica su un elemento infinitesimo di area $\delta x \delta y$, si può ricavare la fluttuazione di corrente:

$$\delta I_D = \frac{W}{L} \mu_N V_{DS} \frac{\delta Q_N \delta x \delta y}{WL}$$

La PSD rumorosa della corrente di drain-source e della tensione di gate valgono inoltre rispettivamente:

$$S_{ID} = \frac{I_D^2}{W^2 L^2 Q_N^2} S_Q \quad S_{VG} = \frac{S_{ID}}{g_m^2} = \frac{S_Q}{W^2 L^2 C_{OX}^2}$$

dove g_m rappresenta la trans-conduttanza del MOSFET.

Considerando la densità di trappole costante lungo i tre assi cartesiani si ottiene infine:

$$S_{VG} = \frac{q^2}{W L C_{OX}^2} \int_0^{dm} \int_{E_v}^{E_c} \frac{\tau}{1 + \omega^2 \tau^2} N_T(x, E) f_T (1 - f_T) dE dx = \frac{kT q^2 N_T(E_{Fn})}{8 C_{OX}^2 W L \alpha f}$$

e quindi si nota che tale spettro è effettivamente proporzionale a $1/f$ come ci si aspettava.

- **Mobility fluctuation** prevede invece, come detto, che le fluttuazioni siano dovute a variazioni nella mobilità dei portatori e si basa sull'equazione:

$$\frac{S_{ID}}{I_D^2} = \frac{\alpha_H}{Nf}$$

dove N rappresenta il numero di portatori, f la frequenza e α_H il parametro di Hooge. Per un n-MOS polarizzato in regione triodo, è possibile scrivere la densità spettrale della corrente tra drain e source normalizzata come:

$$\frac{S_{ID}}{I_D^2} = \frac{q\alpha_H}{fWLQ_N}$$

da cui ricordando la precedente espressione di Q_N , si può ricavare la seguente espressione della densità spettrale di tensione di gate (anche in questo caso coerentemente proporzionale all'inverso della frequenza):

$$S_{VG} = \frac{S_{ID}I_D^2}{I_D^2 g_m^2} = \frac{q\alpha_H I_D^2}{fWLC_{OX}(V_{GS} - V_T)g_m^2}$$

- **Mobility-Number fluctuation** rappresenta infine un modello che permette di unificare i due precedenti. Infatti esso prevede che la cattura e il rilascio dei portatori da parte delle trappole, oltre a essere causa di variazioni della carica totale nel canale, sottopongono tali portatori anche a uno scattering coulombiano (ossia un urto causa di una dispersione) con la conseguenza di alterarne la mobilità. Dunque ora le fluttuazioni di corrente si possono esprimere come:

$$\delta I_D = \frac{W}{L} V_{DS} (\mu_N \frac{\delta Q_N \delta x \delta y}{WL} + Q_N \delta \mu)$$

dove i due termini tra parentesi rispettivamente alle fluttuazioni di carica nel canale e della loro mobilità.

In particolare poi è importante notare che per un MOSFET in regione triodo è possibile stabilire l'origine principale del flicker noise semplicemente analizzando il legame tra PSD normalizzata di corrente e tensione di overdrive del dispositivo; in questo caso si presentano questi due casi approssimati:

$$\frac{S_I}{I_D^2} \propto \frac{1}{N^2} \propto \frac{1}{(V_{GS} - V_T)^2} \qquad \frac{S_I}{I_D^2} \propto \frac{1}{N} \propto \frac{1}{(V_{GS} - V_T)}$$

e quindi nel primo caso si ricade nel modello *number fluctuation* (prevalendo le fluttuazioni del numero di portatori), mentre nel secondo caso si ricade nel modello *mobility fluctuation* (prevalendo le fluttuazioni della mobilità dei portatori).

2.4) Rumore ad alte frequenze

Per quanto riguarda invece le alte frequenze, si ha uno spettro bianco dovuto alla prevalenza dei rumori di tipo termico o shot. In particolare quale dei due rumori prevalga dipende dalla regione di funzionamento del MOSFET:

- Nella regione di interdizione (ovvero quando il dispositivo è nello stato OFF) si ha la prevalenza dello shot noise, poiché sarà comunque presente una piccola corrente di leakage dovuto al fatto che un esiguo numero di elettroni avrà comunque sufficiente energia per muoversi da source a drain (supponendo di considerare un n-MOS), oltrepassando la barriera di potenziale creatasi tra le giunzioni.
Dunque si avrà la già citata PSD di rumore $S = 2qI$.
- Nella regione ON (ossia quando il dispositivo è acceso, perciò in regione triodo o di saturazione) invece si ha un elevato passaggio di corrente nel canale dovuto a una bassa barriera di potenziale tra le giunzioni e dunque si ha la prevalenza del rumore termico.

In questo caso si hanno due espressioni diverse per la PSD in regione triodo e in regione di saturazione:

$$S_{lin} = \frac{4kT}{R_{ch}} = \frac{4kT\mu_n C_{OX} W (V_{GS} - V_T)}{L}$$

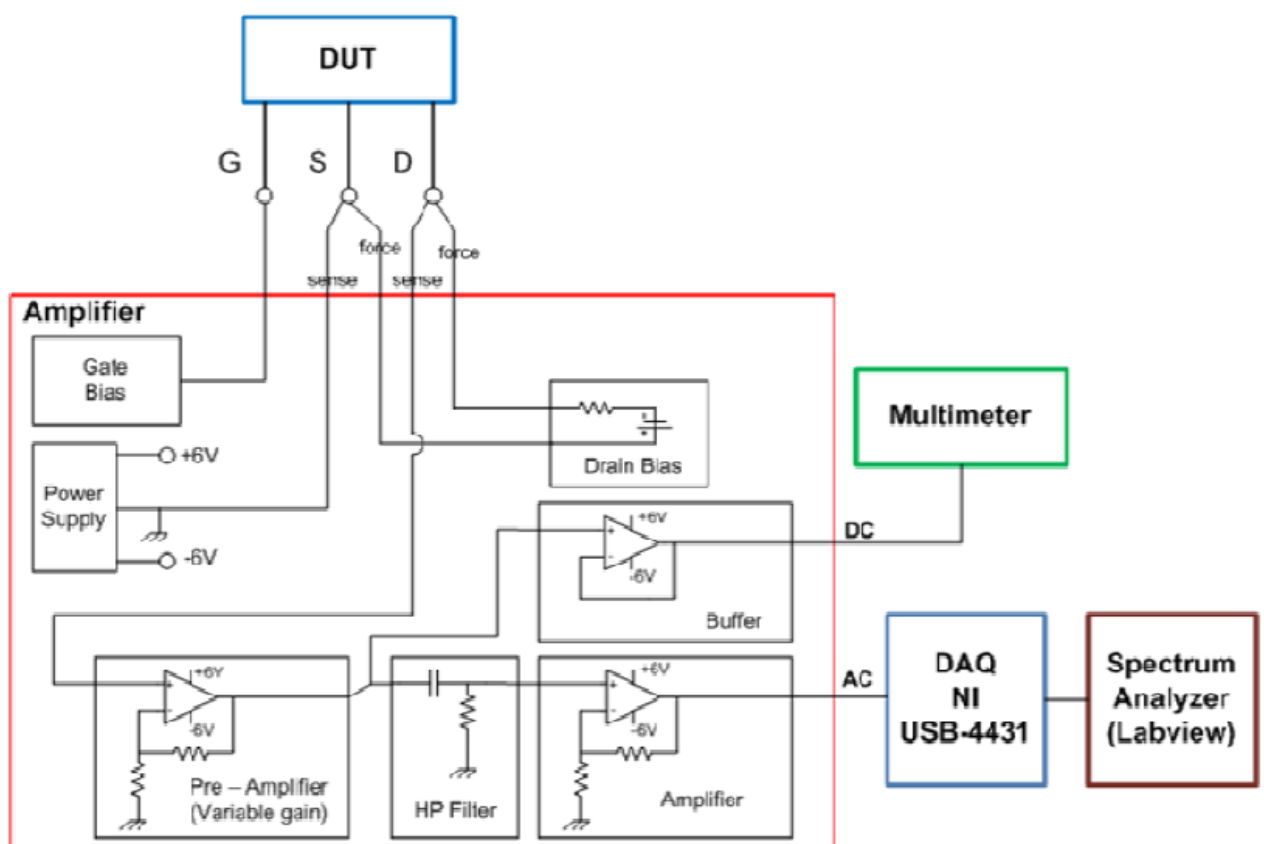
$$S_{sat} = 4kT g_m \gamma$$

dove γ rappresenta una costante avente valore circa 2/3 per MOSFET a canale lungo e maggiore per MOSFET canale corto.

3) DESCRIZIONE E CALIBRAZIONE DEL BANCO DI MISURA PER MISURE DI RUMORE

3.1) Set-up sperimentale

Nel laboratorio il banco di misura utilizzato è stato implementato su una millefori e in *fig_3.1.1* ne viene mostrato un primo schema a blocchi, estratto dalla precedente tesi “*Set-up sperimentale per l’analisi di rumore in dispositivi MOSFET di potenza*” di Stefano Leone. Esso è costituito fondamentalmente da sette macro-blocchi: il DUT, lo stadio di pre-amplificazione, i due stadi di polarizzazione di drain e gate, i due stadi di uscita AC e DC e gli strumenti esterni di misurazione.



fig_3.1.1: schema a blocchi del circuito utilizzato per l’esperienza

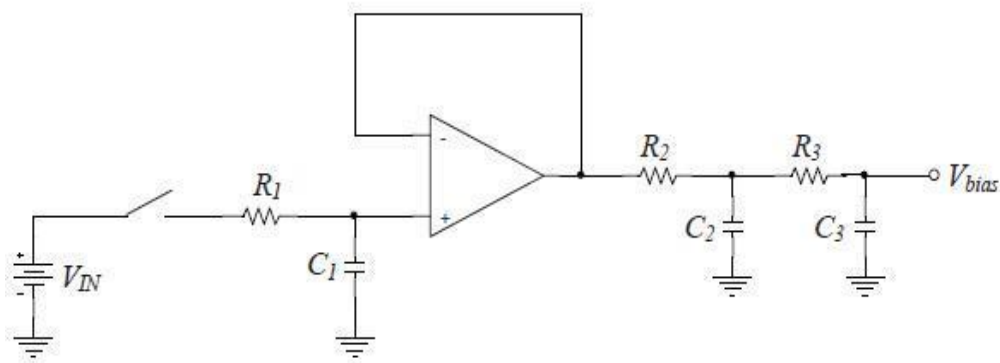
In particolare in *fig_3.1.1*:

- **multimeter**, serve per misurare la tensione V_{DS} ai capi del dispositivo
- **power supply**, rappresenta l'alimentazione per gli OPAMP del circuito
- **drain bias** e **gate bias**, sono gli stati per polarizzare rispettivamente corrente di drain e tensione di gate nel dispositivo
- **DAQ** e **spectrum analyzer**, permettono la conversione A/D della tensione in AC ai capi del dispositivo e la sua visualizzazione ed elaborazione su PC
- **DUT** (ossia *device under test*), rappresenta proprio il dispositivo analizzato (ossia un power-MOSFET a canale *p*, modello TO220AB della ST)

Si passa ora ad esporre meglio la realizzazione dei vari blocchi citati sopra:

- Stadio di polarizzazione di drain, ha il compito di far circolare nel MOSFET un determinato valore di corrente ed è realizzato semplicemente da una batteria da 6V con in serie un resistore di valore prestabilito. Mediante una piccola millefiori nella quale sono stati saldati opportuni resistori di bias in parallelo attivabili mediante interruttori indipendenti, è possibile selezionare la combinazione di resistori desiderata e quindi il valore di resistenza necessario per erogare il valore di corrente prestabilito. Risulta inoltre importante che questa resistenza di bias sia molto superiore a quella del dispositivo in analisi per poter effettivamente calcolare la corrente come V_{bias}/R_{bias} e affinché il rumore sulla corrente si richiuda esclusivamente sulla resistenza di canale del dispositivo e non su R_{bias} .
- Stadio di polarizzazione di gate, ha il compito di forzare la tensione sul gate del MOSFET ad un valore desiderato, imponendone così la regione di funzionamento (OFF, triodo o saturazione) ed un suo schema è riportato in *fig_3.1.2*: da essa si nota che la tensione desiderata viene imposta su V_{IN} (attraverso un riferimento di tensione calibrato) e V_{bias} rappresenta la tensione di gate che effettivamente viene applicata al

PMOS. Il vantaggio di questa configurazione formata da un inseguitore, uno switch e due filtri passabasso RC è quello di filtrare le eventuali componenti AC presenti inevitabilmente nella tensione V_{IN} e che introdurrebbero dell'ulteriore rumore nelle misure (oltre ovviamente a poter fornire diversi valori di tensione a seconda di come viene impostata la V_{IN}). Ovviamente si assume l'ipotesi che, una volta premuto e riaperto lo switch, la tensione sul condensatore (a basse perdite) C_1 si mantenga pressoché costante e pari a V_{IN} per tutta la durata necessaria ad effettuare le misure (cioè che in tale intervallo di tempo le correnti di scarica di C_1 tra massa e l'ingresso non invertente dell'OPAMP siano trascurabili). In particolare poi come amplificatore è stato utilizzato un TLC2201 della *Texas Instruments* (caratterizzato da basso rumore).



fig_3.1.2: circuito di polarizzazione dello stadio di gate

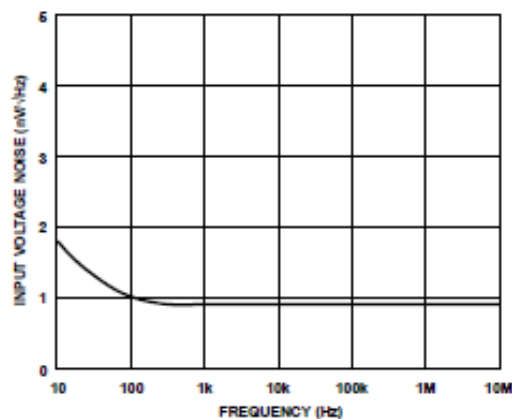
- Stadio di pre-amplificazione, ha, assieme ai due successivi stadi di uscita, il compito di amplificare il segnale prima che esso vada in ingresso al convertitore e agli strumenti di misurazione. Chiaramente esso dovrà introdurre a sua volta il minor rumore possibile per evitare che influenzi eccessivamente la misura.

Tale stadio andrà scelto in modo specifico in base al tipo di misura da effettuare: infatti per una misura in cui si ha una ridotta impedenza si utilizza tipicamente un amplificatore di tensione, riconducendosi al

circuito equivalente di Thevenin (ossia generatore di tensione con impedenza in serie). Tale amplificatore infatti presenta un'elevata impedenza d'ingresso e perciò consente in questo primo caso (che in particolare è quello tipico del canale drain-source) un miglior accoppiamento in tensione con l'altra impedenza.

Invece per una misura in cui si ha una elevata impedenza si utilizza tipicamente un amplificatore trans-resistivo, riconducendosi al *circuito equivalente di Norton* (ossia generatore di corrente con impedenza in parallelo). Tale amplificatore infatti presenta una bassa resistenza di ingresso e consente in questo secondo caso (che in particolare è quello tipico del terminale di gate) un miglior accoppiamento in corrente.

In particolare questo stadio ha un guadagno nominale di valore 21, poiché sono state scelte R_7 e R_8 (vedi *fig_3.1.4*) rispettivamente pari a $1k\Omega$ e 50Ω e come OPAMP è stato usato un AD797 della *Analog Devices* (caratterizzato da basso rumore e bassa distorsione, vedi *fig_3.1.3*).



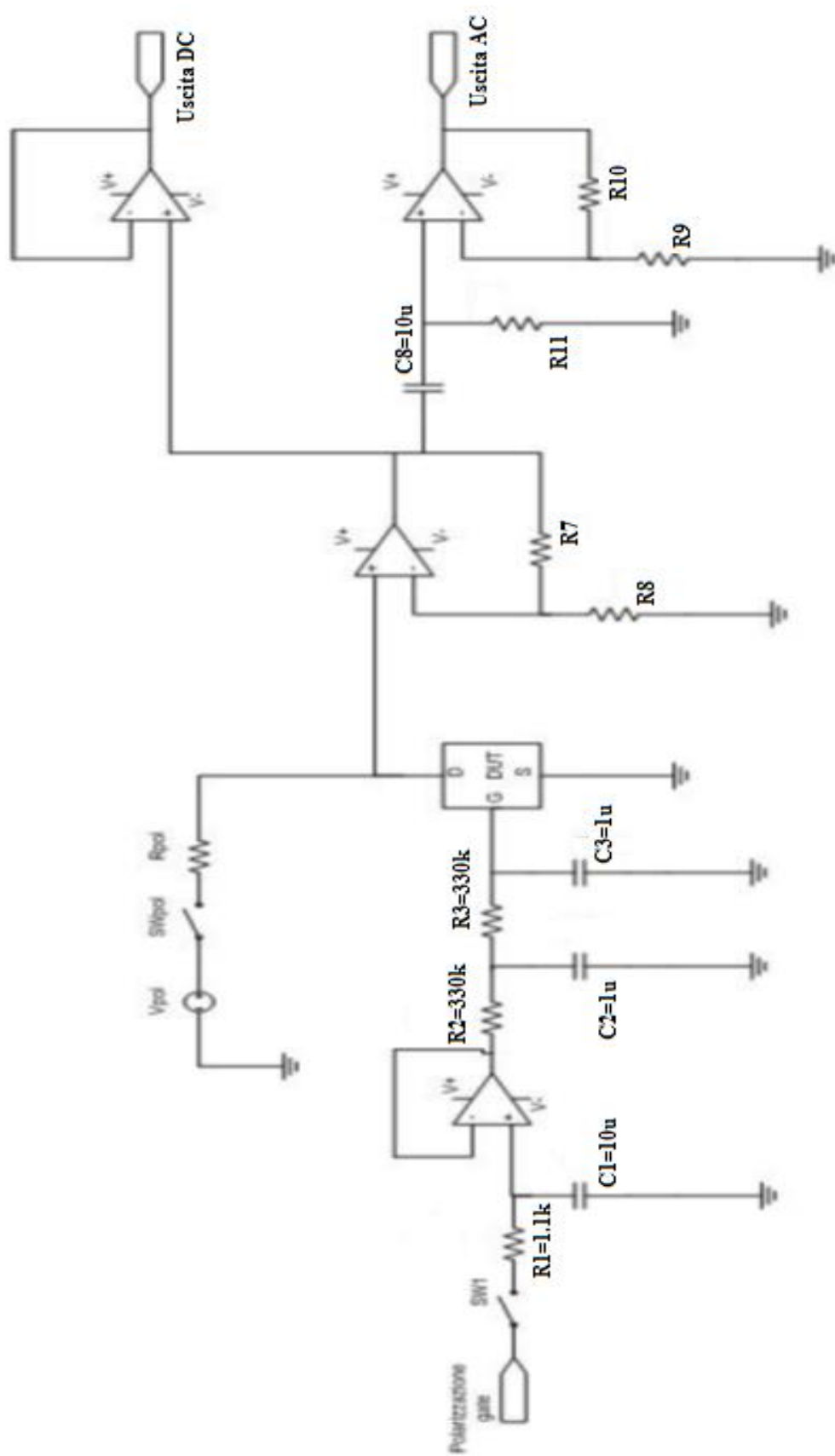
fig_3.1.3: Densità spettrale di rumore della tensione in ingresso all'amplificatore AD797

- Stadio di uscita DC, consente di estrarre la componente continua del segnale ed è realizzato semplicemente da un inseguitore di tensione. La conoscenza di questa componente è importante per le normalizzazioni da applicare sulla PSD e per il calcolo della densità di trappole, inoltre

risulta utile anche per avere informazioni sulla resistenza di canale R_{ch} e per controllare che l'amplificatore non cada in saturazione (condizione che chiaramente comprometterebbe le misure).

- Stadio di uscita AC, consente di estrarre la componente alternata d'interesse del segnale ed è costituito da un filtro passa-alto RC (avente la funzione di tagliare la parte continua non d'interesse e potenzialmente dannosa perché potrebbe portare l'OPAM a valle in saturazione) con frequenza di taglio di circa 53mHz, seguito da un amplificatore non invertente (che ha il compito di amplificare la componente AC del segnale permettendo al convertitore A/D a valle di raggiungere un migliore rapporto segnale/rumore). In particolare questo stadio ha un guadagno nominale di valore 1001, poiché sono state scelte R_9 e R_{10} (vedi *fig_3.1.4*) rispettivamente pari a 100Ω e $100k\Omega$. Per entrambi gli stati di uscita è stato utilizzato infine un amplificatore TLC2202 della *Texas Instruments* (caratterizzato da basso rumore).

Infine nella seguente *fig_3.1.4* viene mostrato il circuito complessivo esposto fin qui, in cui viene specificato il valore solo dei componenti che si è scelto di non rendere intercambiabili.



fig_3.1.4: circuito complessivo del set-up di misura

- Sistema di acquisizione dati, rappresenta l'ultima parte del set-up e si colloca a valle delle due uscite AC e DC. Le misure in particolare vengono effettuate attraverso una scheda di acquisizione dati **NI USB-4431** della *National Instruments* (vedi *fig_3.1.5*), dotata in particolare di quattro canali d'ingresso, interfaccia di comunicazione USB 2.0 col PC, convertitore A/D con risoluzione 24 bit e frequenza di campionamento massima pari a 102.4kS/s.

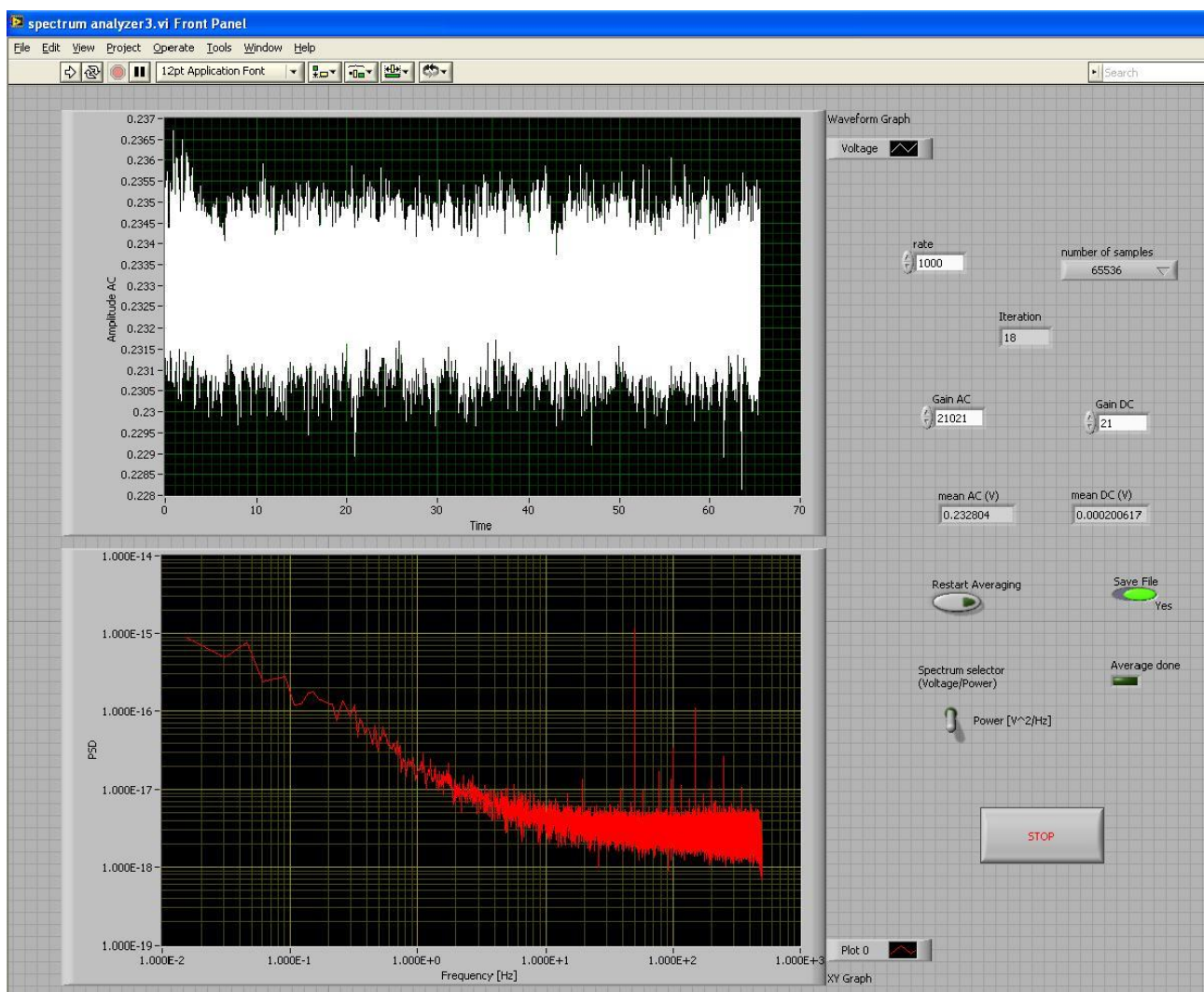


fig_3.1.5: scheda di acquisizione NI USB-4431

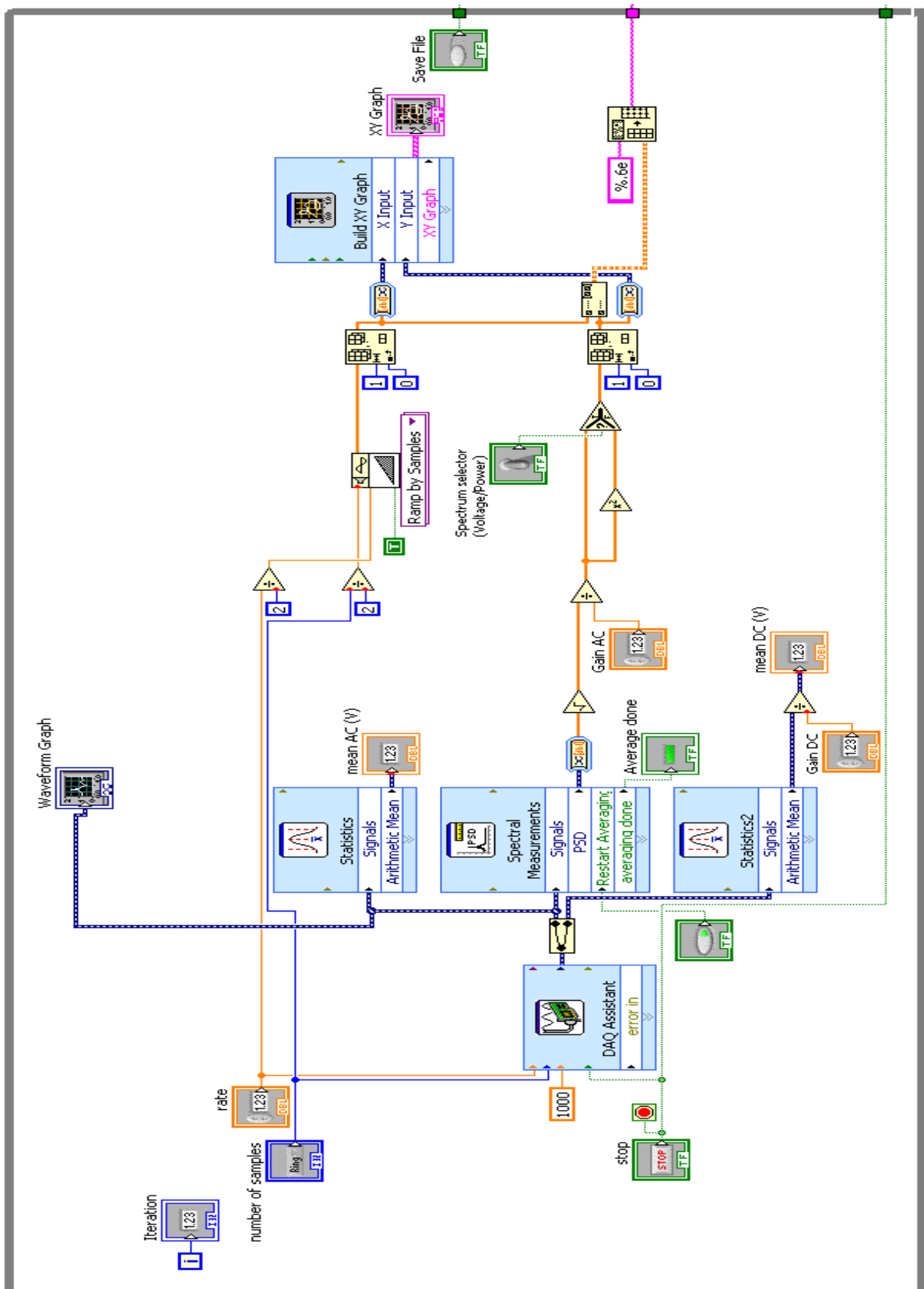
- LabVIEW, è un software, sviluppato dalla *National Instruments*, che permette di collegare e controllare più dispositivi esterni di misura da remoto attraverso PC per poter eseguire misure in maniera iterativa e automatica oppure di creare veri e propri banchi di misura virtuali; in particolare esso viene utilizzato nell'esperienza per controllare la scheda di acquisizione e per il calcolo della PSD del rumore presente sulla tensione di drain.

Il software segue lo standard IEE488 per la connessione con i vari strumenti ed è composto da due finestre principali: il *Block Diagram* (nel quale sono presenti i vari blocchi e le loro relative connessioni e che permette quindi di realizzare lo schema a blocchi del sistema desiderato) ed il *Front Panel* (nel quale sono presenti i controllori, gli indicatori e i grafici relativi al sistema e alle misure effettuate). In *fig_3.1.7* viene mostrato il *Block Diagram* dell'analizzatore di spettro realizzato ed in *fig_3.1.6* il corrispondente *Front Panel*, attraverso il

quale è possibile monitorare attraverso i grafici gli andamenti della forma d'onda all'uscita AC nel tempo e dello spettro di rumore del segnale in frequenza, conoscere il valore delle medie delle componenti AC e DC in uscita (attraverso gli indicatori *mean AC* e *mean DC*) e delle iterazioni effettuate durante l'acquisizione (attraverso l'indicatore *iteration*) e impostare i valori relativi al numero di campioni con cui effettuare la misura (attraverso *number of samples*) e ai guadagni AC e DC con i quali vengono normalizzati i dati acquisiti (attraverso *Gain AC* e *Gain DC*). Inoltre al termine dell'acquisizione viene fornito anche un file di testo con salvati tutti i valori misurati alle varie frequenze.



fig_3.1.6: Front Panel dell'analizzatore di spettro



fig_3.1.7: Block Diagram dell'analizzatore di spettro

3.2) Analisi di guadagno

Come appena esposto, la componente alternata della tensione V_{DS} ai capi del dispositivo viene portata all'uscita AC amplificata di un fattore nominale complessivo pari a 21021 (cioè 21 dello stadio di pre-amplificazione moltiplicato per 1001 dello stadio di uscita AC). È importante conoscere con esattezza questo valore poiché poi il software *LabView* una volta ricavati i valori all'uscita AC effettua una normalizzazione rispetto a tale guadagno (in particolare rispetto al suo quadrato dato che si stanno considerando delle potenze), ricavando così i corrispondenti relativi al solo dispositivo in esame. Chiaramente però il valore 21021 è teorico, poiché non si considerano le incertezze legate alle tolleranze dei resistori utilizzati e si assume che gli amplificatori operazionali abbiano idealmente guadagno infinito. Tali incertezze porteranno nella pratica ad avere un guadagno che si discosterà leggermente dall'ideale e successivamente quindi in fase di normalizzazione ed elaborazione dei dati porterà ad un errore nelle stime di rumore. Dunque risulta necessaria la calibrazione del banco di misura mediante la valutazione di miglior stima e incertezza associati al guadagno dell'amplificatore. Questo guadagno complessivo consente di poter stimare in maniera accurata i parametri rumorosi.

Prima di tutto è opportuno riportare una breve introduzione sui concetti di misura sopra riportati. Per il caso del multimetro si può scrivere per un generico misurando:

$$V_X = V_L + C$$

dove V_X rappresenta il valore reale (in questo caso di tensione) del misurando (che rimarrà comunque sempre sconosciuto), V_L il valore ottenuto dalle letture ripetute sul display e C il termine di incertezza introdotta dallo strumento stesso.

I parametri del termine V_L (soggetto a incertezza per esempio dovuta al rumore esterno dell'ambiente) si ricavano attraverso una *metodologia di tipo A*, cioè tipica dei casi in cui è vantaggioso procedere attraverso misurazioni ripetute del misurando, ovvero quando siamo in presenza di errori casuali. In tal caso la miglior stima risulterà essere la media tra le varie letture effettuate, mentre la varianza darà informazione su quanto si discostano complessivamente le singole letture dalla miglior stima ricavata. A livello matematico come formula del valor medio e della varianza si ha quindi rispettivamente:

$$\hat{V}_L = \frac{1}{L} \sum_{i=1}^L V_{L,i} \qquad \mu_A^2(V_L) = \frac{1}{L-1} \frac{1}{L} \sum_{i=1}^L (V_{L,i} - \hat{V}_L)^2$$

dove L rappresenta il numero totale di letture effettuate e il pedice A nella varianza ricorda appunto che si è utilizzata una *metodologia di tipo A* per la sua stima (ricordando poi che la *deviazione standard* si ricava semplicemente come radice quadrata della varianza sopra indicata).

Il termine C invece è ricavabile attraverso una *metodologia di tipo B*, cioè attraverso l'utilizzo di informazioni fornite a priori dal costruttore stesso. In particolare viene detto che il parametro C è rappresentabile come una variabile aleatoria uniformemente distribuita nell'intervallo $[-\Delta; +\Delta]$, da cui si ricava che valor medio e deviazione standard rispettivamente:

$$\hat{c} = 0 \qquad u(\hat{c}) = \frac{\Delta}{\sqrt{3}}$$

Inoltre il costruttore rende noto che Δ è determinato dalla somma di due ulteriori sottotermini Δ_1 e Δ_2 (cioè $\Delta = \Delta_1 + \Delta_2$), a loro volta determinati dalle seguenti formule:

$$\Delta_1 = \frac{d_1 \cdot V_L}{100} \qquad \Delta_2 = \frac{d_2 \cdot V_P}{100}$$

dove V_L indica il valore di tensione letto, V_P il valore della portata utilizzata dallo strumento, mentre i termini $d1$ e $d2$ sono ricavabili dalle opportune righe presenti nel datasheet dello strumento, nelle quali viene mostrato come essi variano in funzione del tempo trascorso dall'ultima taratura dello strumento, dalla temperatura, dal tipo di misura che sta realizzando (di tensione, di corrente o di resistenza) e dalla frequenza nel caso di misure in alternata (vedi esempio di datasheet nelle successive *fig_3.2.8* e *fig_3.2.9*). A questo punto il valor medio del termine V_X sarà semplicemente la somma dei valori medi di V_L e C (ovvero applicando semplicemente ai valori medi la funzione che lega i due termini a V_X), mentre per la sua varianza si ricava applicando la seguente *legge di propagazione dell'incertezza*:

$$u_c^2(\hat{y}) = \sum_{k=1}^N \left. \frac{\partial F}{\partial x_k} \right|_{\hat{x}} u^2(\hat{x}_k)$$

dove y rappresenta il misurando ultimo ricercato (in questo caso V_X), F la funzione che lega le varie variabili x_k che determinano il misurando y (in questo caso una semplice somma) e x_k le variabili d'interesse per la determinazione di y (in questo caso V_L e C).

Dunque nell'esempio sopra esposto si ricava:

$$\hat{V}_X = \hat{V}_L \qquad u^2(V_X) = u_A^2(V_L) + u^2(\hat{c})$$

Generalizzando quindi quanto detto fin ora, risulta possibile misurare indirettamente un qualsiasi misurando se si conosce il modello matematico (nel caso suddetto una semplice somma) che lega le varie variabili che lo determinano (nel caso suddetto V_L e C) e se di queste ultime sono noti valor medio e varianza. Sarà proprio questa la prassi utilizzata per la misura del guadagno.

L'idea di partenza per valutare tale guadagno consiste nell'applicare attraverso un generatore di funzioni una senoide di ampiezza opportuna

in ingresso (allo stadio di pre-amplificazione) valutandone con un multimetro il valore efficace e poi misurare il valore efficace della sinusoide così ottenuta in uscita allo stadio AC, ricavando indirettamente il valor medio del guadagno complessivo come semplice rapporto tra le due e la varianza (e dunque l'incertezza) attraverso la già citata *legge di propagazione dell'incertezza*.

La strumentazione utilizzata quindi (oltre a cavi banana, cavi coassiali e convertitori banana-coassiale) consiste fondamentalmente in:

- **Multimetro** (modello *Agilent 34401A*, mostrato in *fig_3.2.1*) con risoluzione a $6^{1/2}$ cifre, che in AC consente misure di forme d'onda aventi frequenza compresa tra 3Hz e 300kHz e range di valore efficace da 100mV a 750V.
- **Generatore di funzioni** (modello *Agilent 33220A*, mostrato in *fig_3.2.2*) con forme d'onda a 64000 punti, 14 bit e 50MSa/s avente per le sinusoidi un range frequenziale da 1 μ Hz a 20MHz, range di ampiezze da 10mV_{pp} a 10V_{pp}, flatness di ampiezza (sotto 1kHz, cioè alle frequenze d'interesse) di 0,1 dB e distorsione armonica (sotto i 20kHz) di -70dBc.



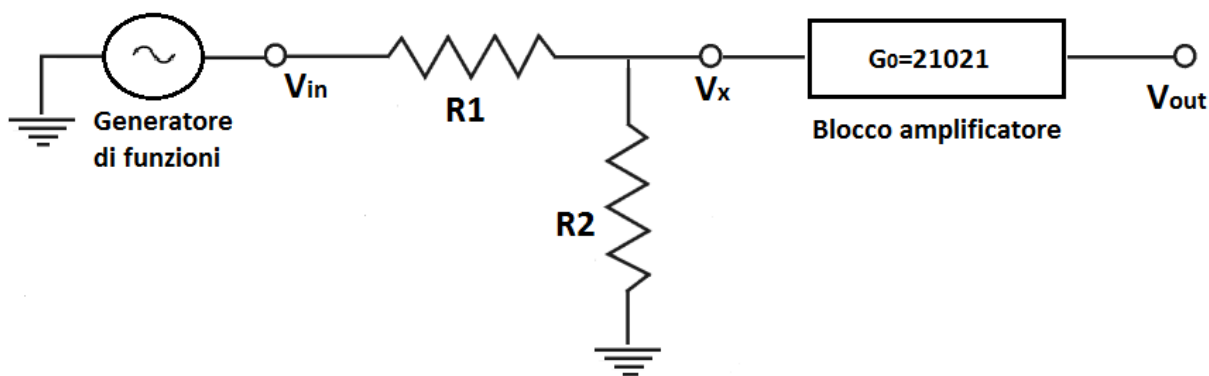
fig_3.2.1: Multimetro Agilent 34401A



fig_3.2.2: Generatore di funzioni Agilent 33220A

In realtà però in questa configurazione si rende necessaria la presenza di un partitore resistivo: infatti dato che gli OPAMP presenti nello stadio di amplificazione sono alimentati con tensioni simmetriche +6V e -6V, per evitare la saturazione degli stadi di amplificazione l'ampiezza della sinusoide in ingresso dovrà assumere un valore inferiore a $6V/21021$ (cioè circa $285\mu V$). Tuttavia, analizzando le caratteristiche degli strumenti sopra citate, una sinusoide con ampiezza così ridotta non riesce ad essere riprodotta dal generatore di funzioni e per di più, anche se lo fosse, risulterebbe mal valutabile attraverso il multimetro. Infatti anche utilizzandolo alla portata minima (100mV) col massimo numero di cifre ($6^{1/2}$) si otterrebbe una risoluzione di $0,1\mu V$ e perciò si ricaverebbero misure troppo poco accurate (considerando inoltre che tensioni così basse risultano estremamente sensibili al rumore esterno).

Dunque nasce l'esigenza di utilizzare un partitore resistivo posizionato tra generatore di funzioni e blocco amplificatore per risolvere il problema (vedi *fig_3.2.3*).



fig_3.2.3: schema a blocchi del sistema utilizzato per l'analisi di guadagno

Prima di tutto è opportuno calcolare all'incirca quale sarà il valore in ingresso al blocco amplificatore desiderato: lasciando un margine di $\pm 1V$ sulla tensione di uscita per la presenza di eventuali rumori e uno ulteriore di $\pm 0,3V$ per la possibile presenza di offset negli OPAMP, si ricava che l'ampiezza della sinusoide in uscita al blocco amplificatore (V_{OUT}) dovrà valere circa $4,7V$ e conseguentemente al suo ingresso (cioè V_X) di $4,7V/21021$ ovvero approssimativamente $223,586\mu V$.

A questo punto si può scegliere quali valori attribuire all'ampiezza della sinusoide in uscita dal generatore di funzioni (V_{IN}) e al rapporto di partizione creato dalle due resistenze. Chiaramente ora bisognerà valutare anche l'ulteriore incertezza di misura introdotta dai resistori $R1$ e $R2$ stessi e la determinazione dei parametri (valor medio e incertezza) relativi al guadagno saranno ottenuti attraverso un modello matematico più complesso rispetto al precedente.

Il modello matematico complessivo in esame è dunque il seguente:

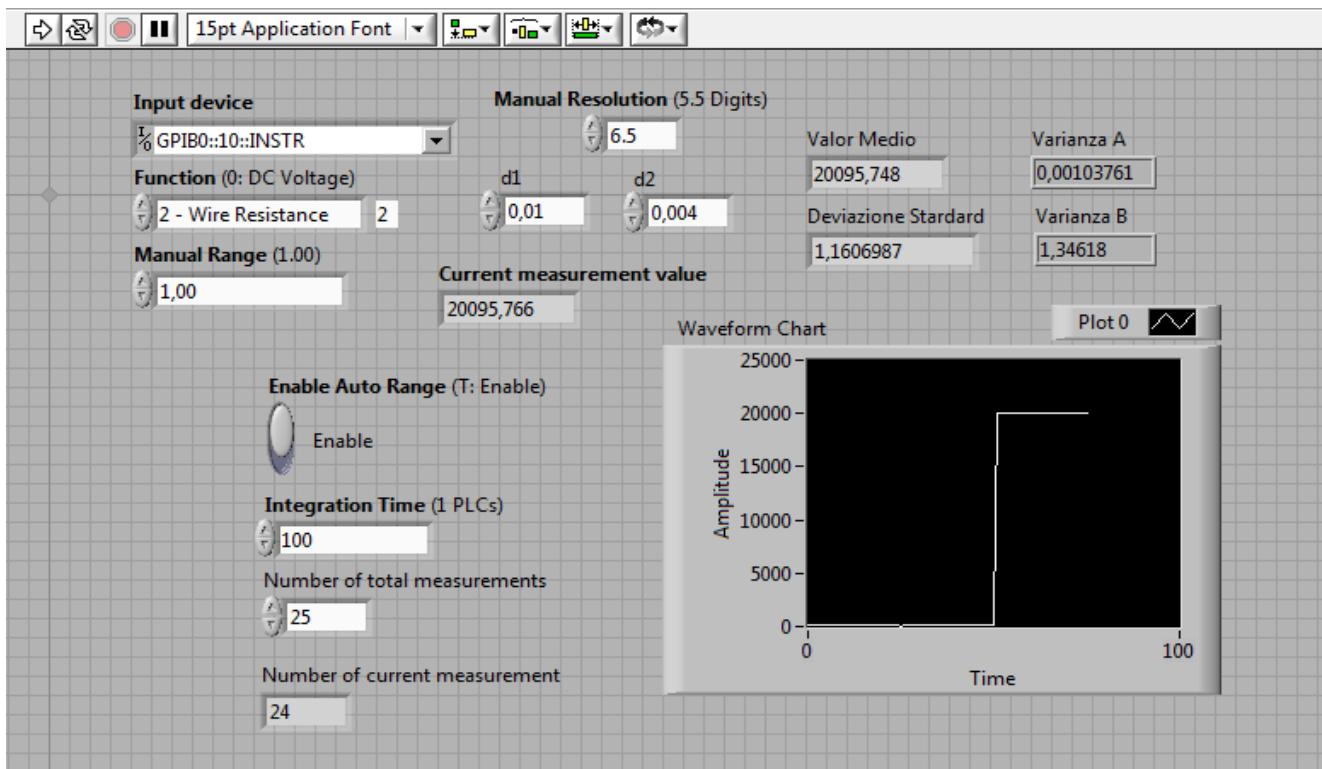
$$V_{OUT} = V_{IN} \frac{R2}{R1 + R2} G_0$$

da cui poi inversamente si ricaverà il valore di G_0 .

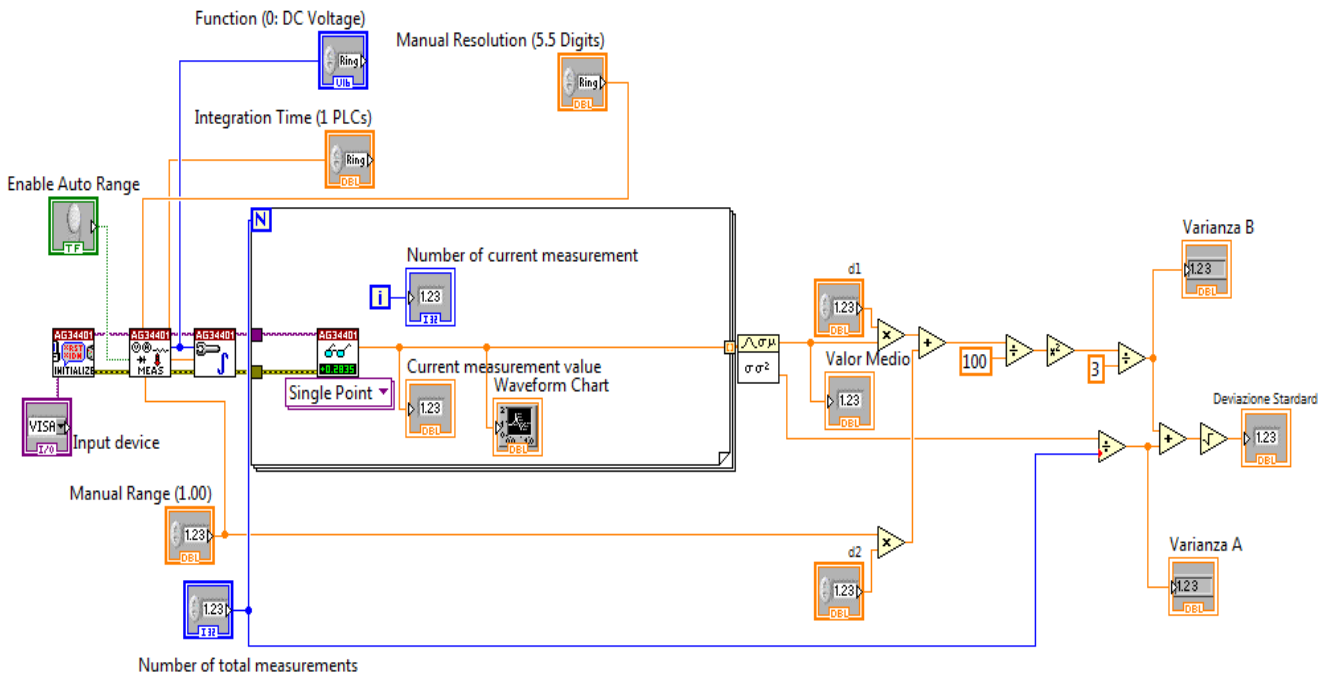
In particolare sono stati considerati tre casi:

- $V_{IN}=45\text{mV}$ (ossia 90mV_{pp}), $R1=20\text{k}\Omega$ e $R2=100\Omega$
- $V_{IN}=105\text{mV}$ (ossia 210mV_{pp}), $R1=46,81\text{k}\Omega$ e $R2=100\Omega$
- $V_{IN}=225\text{mV}$ (ossia 450mV_{pp}), $R1=100,1\text{k}\Omega$ e $R2=100\Omega$

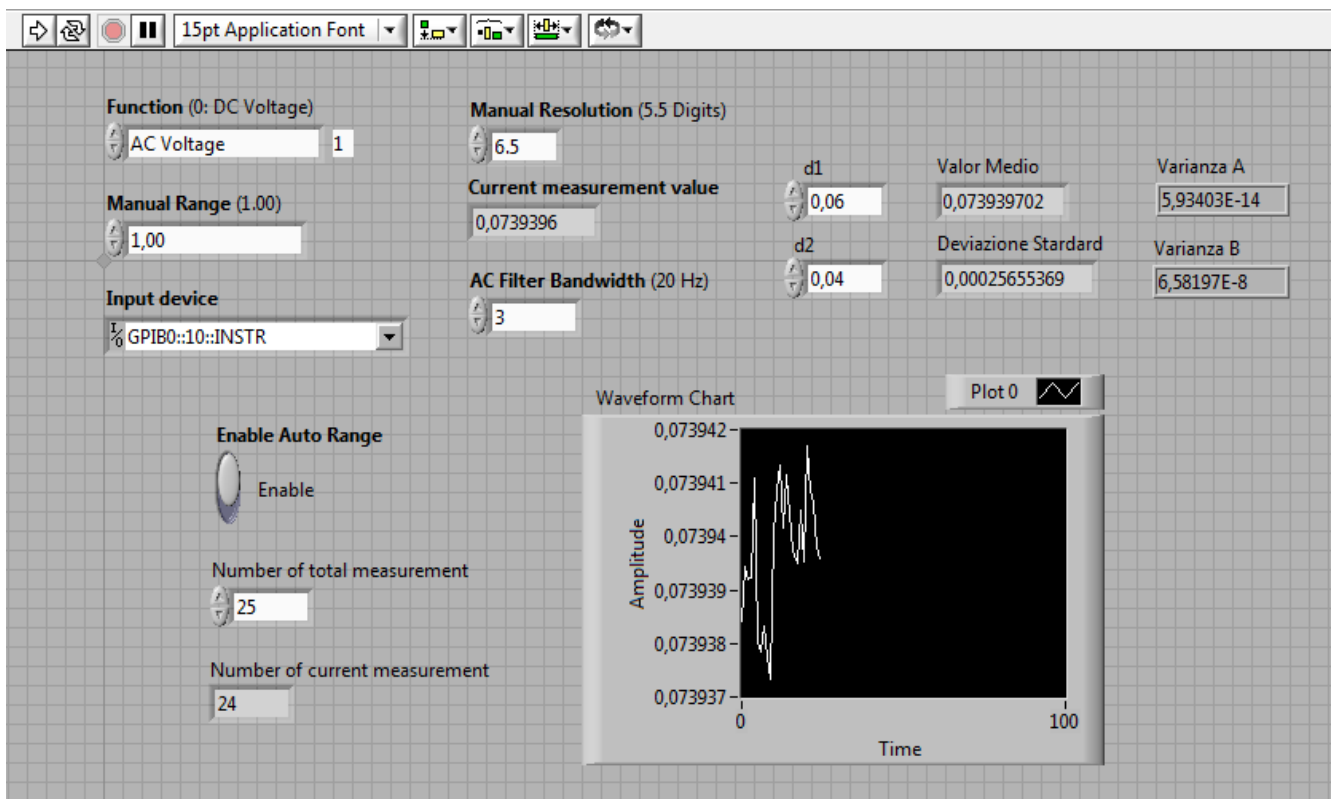
Le misure inoltre sono state realizzate controllando il multimetro da remoto attraverso il software *LabView*. In *fig_3.2.4* e *fig_3.2.5* vengono mostrati *Front Panel* e *Block Diagram* del programma *LabView* utilizzato per la misura dei resistori $R1$ e $R2$ (ed eventualmente anche di tensioni o correnti in continua), mentre in *fig_3.2.6* e *fig_3.2.7* vengono mostrati quelli del programma utilizzato per la misura delle tensioni alternate V_{IN} e V_{OUT} (ed eventualmente anche di correnti alternate).



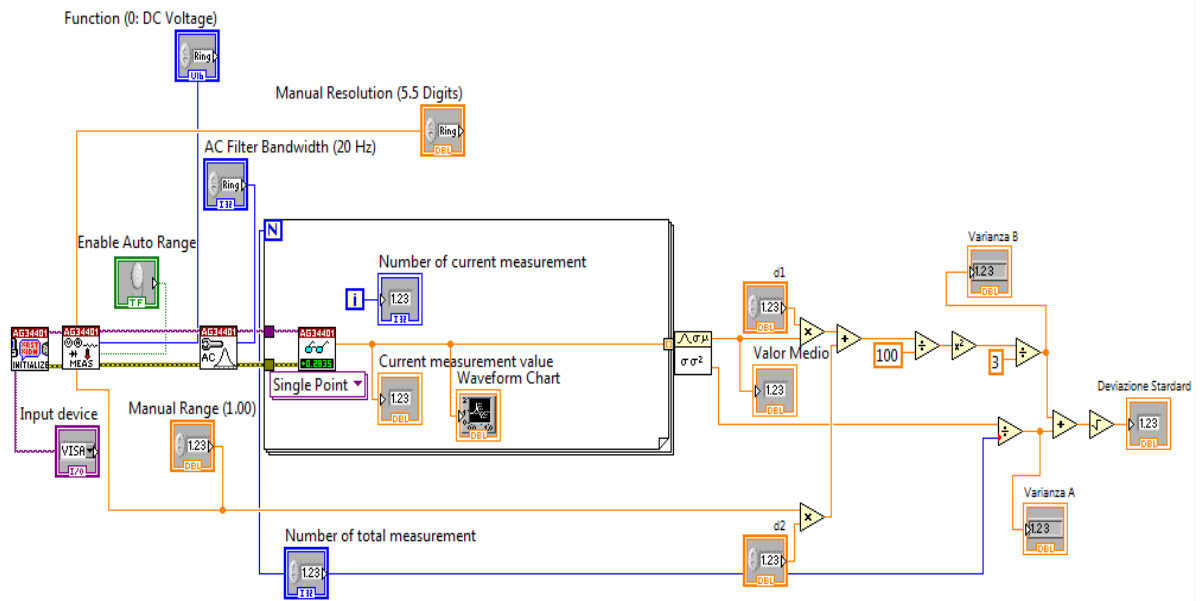
fig_3.2.4: Front Panel del programma LabView per la misura di $R1$ e $R2$



fig_3.2.5: Block Diagram del programma LabView per la misura di R1 e R2



fig_3.2.6: Front Panel del programma LabView per la misura di V_{IN} e V_{OUT}



fig_3.2.7: Block Diagram del programma LabView per la misura di V_{IN} e V_{OUT}

Analizzando fig_3.2.4 si nota che sono presenti vari controllori e indicatori. Tra gli indicatori vi sono **Input device** (col quale va scelto lo strumento che si intende controllare da remoto), **Enable Auto Range** (col quale si può scegliere se far decidere automaticamente allo strumento la portata oppure esprimerla manualmente in **Manual range**), **Manual resolution** (col quale si sceglie il numero di cifre da utilizzare nella misura), **Integration time** (col quale si imposta il periodo durante il quale il convertitore analogico/digitale del multimetro campiona il segnale di ingresso), **d1** e **d2** (che sono parametri espressi nel datasheet multimetro e permettono di determinare l'errore di misura introdotto dallo strumento stesso) e **Number of total measurements** (col quale si sceglie il numero di iterazioni di misura su cui poi verranno calcolati valor medio e varianza del misurando). Tra gli indicatori vi sono **Current measurement value** (col quale si visualizza il valore misurato durante l'iterazione corrente), **Number of current measurement** (che indica il numero dell'iterazione corrente), **Varianza A** e **Varianza B** (che indicano i contributi della varianza complessiva derivante rispettivamente dalle lettura ripetute del misurando e dalle non idealità del multimetro stesso), **Valor medio** (che mostra la media aritmetica tra tutte le misure ottenute durante le varie iterazioni) e **Deviazione standard** (che

rappresenta la radice dello scarto quadratico medio associato alle letture effettuate sul misurando e ricavato semplicemente come radice della somma tra Varianza A e Varianza B).

Per le misure su R1 e R2 effettuate si è scelto in particolare di utilizzare la modalità range automatico, 25 iterazioni, d1 e d2 scelti con i valori tipici a un anno dall'ultima taratura e dipendenti dal particolare valore di resistenza che si intende misurare (vedi *fig_3.2.8*), un tempo di integrazione pari a 100 (cioè il massimo consentito, che a scapito di una ridotta velocità di misura garantisce una maggiore accuratezza) e il numero massimo di cifre disponibile per la risoluzione (ossia $6^{1/2}$).

Funzione	Gamma ²	Frequenza ecc.	A 24 ore ² 23°C ±1°C	A 90 giorni 23°C ±5°C	A 1 anno 23°C ±5°C	Coefficiente di temperatura da 0°C a -18°C da 28°C a -55°C		
Tensione DC	100,0000 mV		0,0030 + 0,0030	0,0040 + 0,0035	0,0050 + 0,0035	0,0005 + 0,0005		
	1,000000 V		0,0020 + 0,0006	0,0030 + 0,0007	0,0040 + 0,0007	0,0005 + 0,0001		
	10,00000 V		0,0015 + 0,0004	0,0020 + 0,0005	0,0035 + 0,0005	0,0005 + 0,0001		
	100,0000 V		0,0020 + 0,0006	0,0035 + 0,0006	0,0045 + 0,0006	0,0005 + 0,0001		
	1,000,000 V		0,0020 + 0,0006	0,0035 + 0,0010	0,0045 + 0,0010	0,0005 + 0,0001		
Vero RMS Tensione AC⁴	100,0000 mV	3 Hz – 5 Hz	1,00 + 0,03	1,00 + 0,04	1,00 + 0,04	0,100 + 0,004		
		5 Hz – 10 Hz	0,35 + 0,03	0,35 + 0,04	0,35 + 0,04	0,035 + 0,004		
		10 Hz – 20 kHz	0,04 + 0,03	0,05 + 0,04	0,06 + 0,04	0,005 + 0,004		
		20 kHz – 50 kHz	0,10 + 0,05	0,11 + 0,05	0,12 + 0,04	0,011 + 0,005		
		50 kHz – 100 kHz	0,55 + 0,08	0,60 + 0,08	0,60 + 0,08	0,060 + 0,008		
		100 kHz – 300 kHz ⁶	4,00 + 0,50	4,00 + 0,50	4,00 + 0,50	0,20 + 0,02		
	Da 1,000000 V a 750,000 V	3 Hz – 5 Hz	1,00 + 0,02	1,00 + 0,03	1,00 + 0,03	0,100 + 0,003		
		5 Hz – 10 Hz	0,35 + 0,02	0,35 + 0,03	0,35 + 0,03	0,035 + 0,003		
		10 Hz – 20 kHz	0,04 + 0,02	0,05 + 0,03	0,06 + 0,03	0,005 + 0,003		
		20 kHz – 50 kHz	0,10 + 0,04	0,11 + 0,05	0,12 + 0,04	0,011 + 0,005		
		50 kHz – 100 kHz ⁵	0,55 + 0,08	0,60 + 0,08	0,60 + 0,08	0,060 + 0,008		
		100 kHz – 300 kHz ⁶	4,00 + 0,50	4,00 + 0,50	4,00 + 0,50	0,20 + 0,02		
		Resistenza⁷	100,0000 Ω	1 mA (sorgente di corrente)	0,0030 + 0,0030	0,008 + 0,004	0,010 + 0,004	0,0006 + 0,0005
			1,000000 kΩ	1 mA	0,0020 + 0,0005	0,008 + 0,001	0,010 + 0,001	0,0006 + 0,0001
			10,00000 kΩ	100 μA	0,0020 + 0,0005	0,008 + 0,001	0,010 + 0,001	0,0006 + 0,0001
100,0000 kΩ	10 μA		0,0020 + 0,0005	0,008 + 0,001	0,010 + 0,001	0,0006 + 0,0001		
1,000000 MΩ	5,0 μA		0,002 + 0,001	0,008 + 0,001	0,010 + 0,001	0,0010 + 0,0002		
10,00000 MΩ	500 nA		0,015 + 0,001	0,020 + 0,001	0,040 + 0,001	0,0030 + 0,0004		
100,0000 MΩ	500 nA 10 MΩ		0,300 + 0,010	0,800 + 0,010	0,800 + 0,010	0,1500 + 0,0002		

fig_3.2.8: Estratto del datasheet del multimetro con evidenziati i valori di d1 e d2 corrispondenti ai vari resistori utilizzati nel partitore

Analizzando poi *fig_3.2.6* si nota un sistema quasi identico a quello già esposto per *fig_3.2.4*. L'unica differenza è la sostituzione del blocco/indicatore legato al tempo di integrazione con il nuovo **AC filter bandwidth**, che permette di scegliere il tipo di filtro AC da applicare al segnale.

Anche per le misure del valore efficace di V_{IN} e V_{OUT} si è scelto di utilizzare la modalità range automatico, 25 iterazione, d1 e d2 con i valori tipici ancora a un anno dall'ultima taratura e dipendenti dal valore di tensione che si intende misurare (vedi *fig_3.2.9*), filtro AC a 3Hz (cioè il filtro più lento dei tre possibili, che consente una lettura ogni 7 secondi ma garantisce una maggiore accuratezza della misura) e il numero massimo di cifre disponibile per la risoluzione (ossia sempre $6^{1/2}$).

Funzione	Gamma ²	Frequenza ecc.	A 24 ore ² 23°C ±1°C	A 90 giorni 23°C ±5°C	A 1 anno 23°C ±5°C	Coefficiente di temperatura da 0°C a -18°C da 28°C a -55°C
Tensione DC	100,0000 mV		0,0030 + 0,0030	0,0040 + 0,0035	0,0050 + 0,0035	0,0005 + 0,0005
	1,000000 V		0,0020 + 0,0006	0,0030 + 0,0007	0,0040 + 0,0007	0,0005 + 0,0001
	10,00000 V		0,0015 + 0,0004	0,0020 + 0,0005	0,0035 + 0,0005	0,0005 + 0,0001
	100,0000 V		0,0020 + 0,0006	0,0035 + 0,0006	0,0045 + 0,0006	0,0005 + 0,0001
	1,000,000 V		0,0020 + 0,0006	0,0035 + 0,0010	0,0045 + 0,0010	0,0005 + 0,0001
Vero RMS Tensione AC⁴	100,0000 mV	3 Hz – 5 Hz	1,00 + 0,03	1,00 + 0,04	1,00 + 0,04	0,100 + 0,004
		5 Hz – 10 Hz	0,35 + 0,03	0,35 + 0,04	0,35 + 0,04	0,035 + 0,004
		10 Hz – 20 kHz	0,04 + 0,03	0,05 + 0,04	0,06 + 0,04	0,005 + 0,004
		20 kHz – 50 kHz	0,10 + 0,05	0,11 + 0,05	0,12 + 0,04	0,011 + 0,005
		50 kHz – 100 kHz	0,55 + 0,08	0,60 + 0,08	0,60 + 0,08	0,060 + 0,008
		100 kHz – 300 kHz ⁵	4,00 + 0,50	4,00 + 0,50	4,00 + 0,50	0,20 + 0,02
	Da 1,000000 V a 750,000 V	3 Hz – 5 Hz	1,00 + 0,02	1,00 + 0,03	1,00 + 0,03	0,100 + 0,003
		5 Hz – 10 Hz	0,35 + 0,02	0,35 + 0,03	0,35 + 0,03	0,035 + 0,003
		10 Hz – 20 kHz	0,04 + 0,02	0,05 + 0,03	0,06 + 0,03	0,005 + 0,003
		20 kHz – 50 kHz	0,10 + 0,04	0,11 + 0,05	0,12 + 0,04	0,011 + 0,005
50 kHz – 100 kHz ⁵		0,55 + 0,08	0,60 + 0,08	0,60 + 0,08	0,060 + 0,008	
	100 kHz – 300 kHz ⁵	4,00 + 0,50	4,00 + 0,50	4,00 + 0,50	0,20 + 0,02	
Resistenza⁷	100,0000 Ω	1 mA (sorgente di corrente)	0,0030 + 0,0030	0,008 + 0,004	0,010 + 0,004	0,0006 + 0,0005
	1,000000 kΩ	1 mA	0,0020 + 0,0005	0,008 + 0,001	0,010 + 0,001	0,0006 + 0,0001
	10,00000 kΩ	100 μA	0,0020 + 0,0005	0,008 + 0,001	0,010 + 0,001	0,0006 + 0,0001
	100,0000 kΩ	10 μA	0,0020 + 0,0005	0,008 + 0,001	0,010 + 0,001	0,0006 + 0,0001
	1,000000 MΩ	5,0 μA	0,002 + 0,001	0,008 + 0,001	0,010 + 0,001	0,0010 + 0,0002
	10,00000 MΩ	500 nA	0,015 + 0,001	0,020 + 0,001	0,040 + 0,001	0,0030 + 0,0004
	100,0000 MΩ	500 nA 10 MΩ	0,300 + 0,010	0,800 + 0,010	0,800 + 0,010	0,1500 + 0,0002

fig_3.2.9: Estratto del datasheet del multimetro con evidenziati i valori di d1 e d2 associati alle tensioni AC in funzione della frequenza (in particolare il primo blocco è utilizzato per la misura di V_{IN} mentre il secondo per V_{OUT})

Considerando d'ora in avanti, eccetto quando esplicitamente indicato, sinusoidi con frequenza di 15Hz, analizzando il primo caso ($V_{IN}=90mV_{pp}$, $R1=20k\Omega$ e $R2=100\Omega$) si sono ricavati i seguenti risultati:

	Valor Medio	Deviazione Standard	Errore %	Varianza_A	Varianza_B
R2 [Ω]	100,06094	5,80E-03	0,00579664	7,03E-10	3,36E-05
R1+R2 [Ω]	20095,748	1,1606987	0,00577584	1,04E-03	1,34618
V _{IN} [V]	0,031704748	0,000241923	0,7630506	1,35E-14	5,85E-08
V _{OUT} [V]	3,2761473	0,001308332	0,03993509	2,77E-08	1,68E-06
Attenuaz	200,8350911	0,016434328	0,008183	\	\
V _x [V]	0,000157865	1,20466E-06	0,76309448	\	\
G ₀	20752,89611	158,5809158	0,76413873	\	\

dove si è come detto misurato il valore resistivo di R2 e della serie R1+R2 e il valore RMS delle tensioni V_{IN} e V_{OUT}. Noti essi si è ricavato, utilizzando i citati modelli matematici sia per valor medio sia per la varianza, il valore dell'attenuazione provocata dal partitore, della tensione V_x all'ingresso del blocco amplificatore in esame e infine del guadagno di quest'ultimo.

In particolare le equazioni di queste ultime grandezze sono delle divisioni:

$$Attenuazione = \frac{R1+R2}{R2} \quad V_x = \frac{V_{in}}{Attenuazione} \quad G_0 = \frac{V_{out}}{V_x}$$

da cui si ricavano banalmente le espressioni sui valori medi. Le deviazioni standard invece, applicando la suddetta legge di propagazione dell'incertezza, si sono ricavate dalle formule:

$$\sigma(Atten) = \sqrt{\frac{(\overline{R1+R2})^2}{\overline{R2}^2} \left[\frac{\sigma^2(R1+R2)}{(\overline{R1+R2})^2} + \frac{\sigma^2(R2)}{(\overline{R2})^2} \right]}$$

$$\sigma(V_X) = \sqrt{\frac{(\widehat{V_{IN}})^2}{\widehat{Atten}^2} \left[\frac{\sigma^2(V_{IN})}{(\widehat{V_{IN}})^2} + \frac{\sigma^2(Atten)}{(\widehat{Atten})^2} \right]}$$

$$\sigma(G_0) = \sqrt{\frac{(\widehat{V_{OUT}})^2}{\widehat{V_X}^2} \left[\frac{\sigma^2(V_{OUT})}{(\widehat{V_{OUT}})^2} + \frac{\sigma^2(V_X)}{(\widehat{V_X})^2} \right]}$$

È utile poi riportare una colonna dedicata all'errore percentuale di ogni singola grandezza (ottenuto moltiplicando per 100 la divisione tra deviazione standard e corrispondente valor medio), che permette di valutare in termini percentuali l'incidenza dell'incertezza sul valore atteso della grandezza.

Si nota che in questo caso il guadagno G_0 è soggetto ad una incertezza dello 0,7% derivante in modo fondamentale dall'incertezza legata a V_{IN} (e in particolar modo alla sua varianza di tipo B). Il partitore resistore invece introduce un contributo di incertezza molto basso e che incide in modo estremamente basso su quella di G_0 .

Notando dunque che il maggior contributo all'incertezza su G_0 deriva dalla strumentazione (poiché domina una incertezza di tipo B), si è ritenuto utile procedere aumentando il valore della sinusoide in ingresso V_{IN} e parallelamente anche del fattore di partizione resistivo (prevedendo che l'aumento di rumore termico risulterà comunque abbastanza ininfluenza sull'incertezza complessiva che si propagerà su G_0).

Quindi si è passati al secondo caso ($V_{IN}=210mV_{pp}$, $R1=46,81k\Omega$ e $R2=100\Omega$) ottenendo i seguenti risultati:

	Valor Medio	Deviazione Standard	Errore %	Varianza_A	Varianza_B
R2 [100Ω]	100,0609	5,80E-03	0,005796644	7,03E-10	3,36E-05
R1+R2 [46910Ω]	46911,765	2,7108854	0,00577869	1,32E-02	7,33574
V _{IN} [V]	0,073939702	0,000256554	0,346976906	5,93E-14	6,58E-08
V _{OUT} [V]	3,2734277	0,001376487	0,042050335	3,18E-08	1,86E-06
Attenuaz	468,8319438	0,038373925	0,008185007	\	\
V _X [V]	0,00015771	5,47371E-07	0,347073432	\	\
G ₀	20755,9326	72,56512644	0,349611496	\	\

e poi a un ulteriore terzo caso ($V_{IN}=450mV_{pp}$, $R1=100,1k\Omega$ e $R2=100\Omega$) ottenendo:

	Valor Medio	Deviazione Standard	Errore %	Varianza_A	Varianza_B
R2 [100Ω]	100,0609	5,80E-03	0,005796644	7,03E-10	3,36E-05
R1+R2 [100200Ω]	100188,92	5,7845401	0,005773633	1,44E-03	33,4595
V _{IN} [V]	0,15852218	0,000285879	0,180339887	1,67E-12	8,17E-08
V _{OUT} [V]	3,3233292	0,001324459	0,039853374	1,26E-10	1,75E-06
Attenuaz	1001,279021	0,081919011	0,008181437	\	\
V _x [V]	0,00015832	2,85807E-07	0,180525374	\	\
Go	20991,25691	38,80698241	0,184872124	\	\

dati @15Hz

Dunque con queste modifiche si è riuscito ad abbattere l'incertezza associata al guadagno G_0 fino allo 0,18% (nonostante la principale fonte di incertezza rimanga ancora quella associata a V_{IN}), ovvero ridotto di oltre 4 volte il primo caso.

A questo punto si è passati ad analizzare il guadagno anche per altre basse frequenze d'interesse della sinusoide in ingresso (sempre però mantenendo $V_{IN}=450mV_{pp}$, $R1=100,1k\Omega$ e $R2=100\Omega$) ottenendo i seguenti dati:

	Valor Medio	Deviazione Standard	Errore %	Varianza_A	Varianza_B
R2 [100Ω]	100,0609	5,80E-03	0,005796644	7,03E-10	3,36E-05
R1+R2 [100200Ω]	100188,92	5,7845401	0,005773633	1,44E-03	33,4595
V _{IN} [V]	0,15865927	0,001147092	0,722991036	4,68E-13	1,32E-06
V _{OUT} [V]	3,3259878	0,019373549	0,58249008	1,32E-10	3,75E-04
Attenuaz	1001,279021	0,081919011	0,008181437	\	\
V _x [V]	0,000158457	1,1457E-06	0,723037326	\	\
Go	20989,89745	194,8872889	0,928481377	\	\

dati @5Hz

	Valor Medio	Deviazione Standard	Errore %	Varianza_A	Varianza_B
R2 [100Ω]	100,0609	5,80E-03	0,005796644	7,03E-10	3,36E-05
R1+R2 [100200Ω]	100188,92	5,7845401	0,005773633	1,44E-03	33,4595
V _{IN} [V]	0,15854789	0,000871704	0,549804794	2,01E-13	7,60E-07
V _{OUT} [V]	3,3237908	0,013606155	0,40935654	2,63E-10	1,85E-04
Attenuaz	1001,279021	0,081919011	0,008181437	\	\
V _x [V]	0,000158345	8,70687E-07	0,549865663	\	\
Go	20990,76813	143,8939775	0,685510776	\	\

dati @10Hz

	Valor Medio	Deviazione Standard	Errore %	Varianza_A	Varianza_B
R2 [100Ω]	100,0609	5,80E-03	0,005796644	7,03E-10	3,36E-05
R1+R2 [100200Ω]	100188,92	5,7845401	0,005773633	1,44E-03	33,4595
V _{IN} [V]	0,15852882	0,000285856	0,180318229	1,47E-13	8,17E-08
V _{OUT} [V]	3,3234981	0,001324523	0,039853292	6,56E-11	1,75E-06
Attenuaz	1001,279021	0,081919011	0,008181437	\	\
V _x [V]	0,000158326	2,85785E-07	0,180503738	\	\
Go	20991,44447	38,80289056	0,184850979	\	\

dati @20Hz

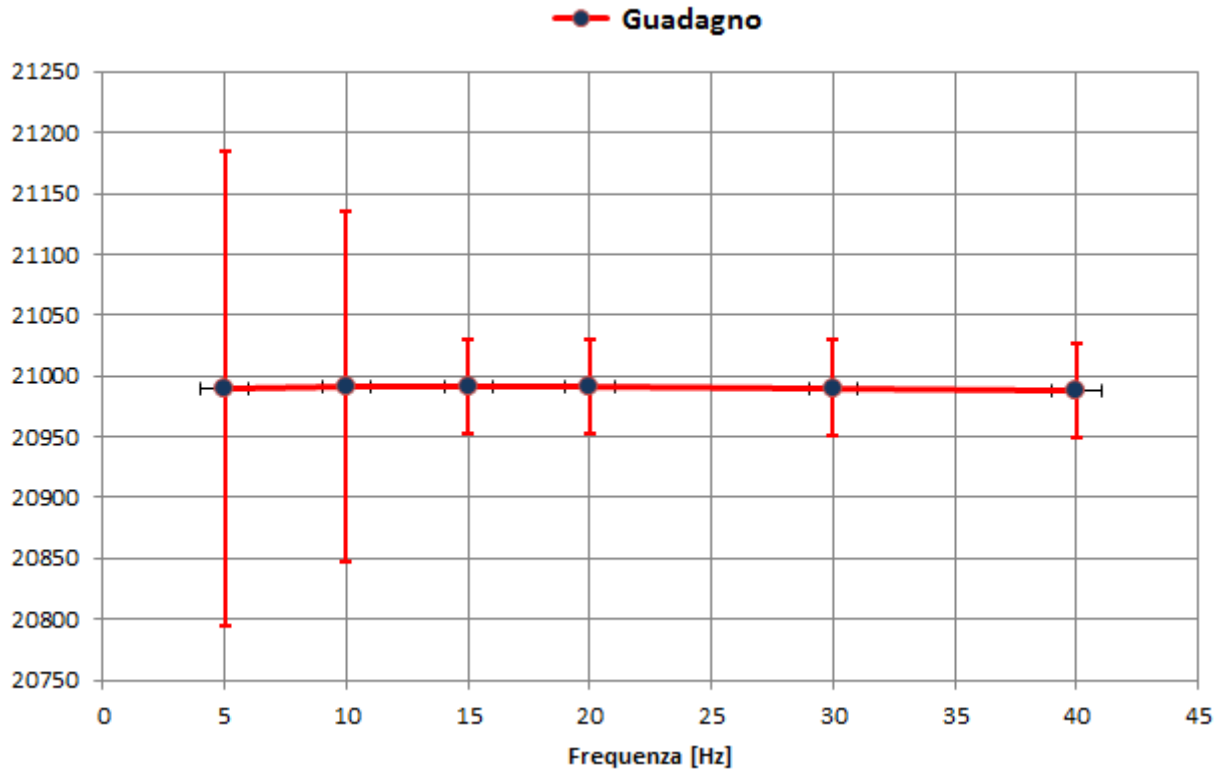
	Valor Medio	Deviazione Standard	Errore %	Varianza_A	Varianza_B
R2 [100Ω]	100,0609	5,80E-03	0,005796644	7,03E-10	3,36E-05
R1+R2 [100200Ω]	100188,92	5,7845401	0,005773633	1,44E-03	33,4595
V _{IN} [V]	0,15853433	0,000285859	0,180313463	4,14E-13	8,17E-08
V _{OUT} [V]	3,3234444	0,001324512	0,03985359	8,44E-11	1,75E-06
Attenuaz	1001,279021	0,081919011	0,008181437	\	\
V _x [V]	0,000158332	2,85787E-07	0,180498977	\	\
Go	20990,37574	38,79995263	0,184846394	\	\

dati @30Hz

	Valor Medio	Deviazione Standard	Errore %	Varianza_A	Varianza_B
R2 [100Ω]	100,0609	5,80E-03	0,005796644	7,03E-10	3,36E-05
R1+R2 [100200Ω]	100188,92	5,7845401	0,005773633	1,44E-03	33,4595
V _{IN} [V]	0,15853705	0,000285859	0,180310558	4,93E-14	8,17E-08
V _{OUT} [V]	3,3231999	0,001324484	0,039855691	2,36E-10	1,75E-06
Attenuaz	1001,279021	0,081919011	0,008181437	\	\
V _x [V]	0,000158335	2,85788E-07	0,180496076	\	\
Go	20988,47141	38,79593302	0,184844014	\	\

dati @40Hz

Si nota da questi dati che i valori medi risultano praticamente costanti all'interno del range frequenziale 5Hz – 40Hz, mentre a frequenze molto basse (5Hz e 10Hz) risulta un incremento della deviazione standard, dovuto però in realtà agli errori intrinseci introdotti dal multimetro (poiché a queste frequenze si hanno elevati valori di $d1$ e $d2$, come mostrato in *fig_3.2.9*).

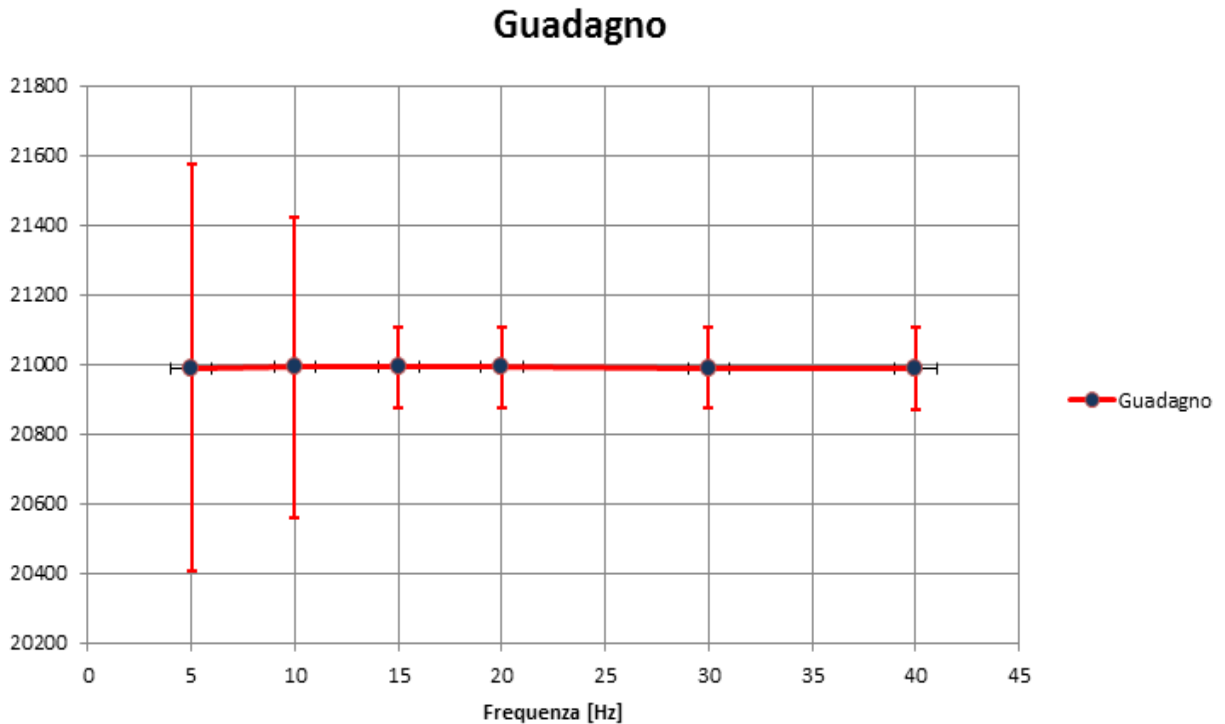


fig_3.2.10: Caratteristica di guadagno del blocco amplificatore misurata in funzione della frequenza con barre di errore rappresentanti la relativa deviazione standard

Ricordando inoltre che il concetto di deviazione standard rappresenta tipicamente il valore del semi-intervallo centrato attorno alla miglior stima nel quale con una probabilità del 66% cadrà il valore reale del misurando, è utile introdurre inoltre il concetto di *incertezza estesa* (U):

$$U(X) = ku(X)$$

dove u rappresenta la deviazione standard del generico misurando X , mentre k è detto *fattore di copertura* e (supponendo di analizzare una distribuzione di tipo gaussiano) se scelto pari a 2 permette ad U di assumere il significato di semi-intervallo, centrato attorno alla miglior stima, nel quale con una probabilità di circa il 95% cadrà il valore reale del mio misurando; e se scelto pari a 3 la probabilità suddetta sale al 99,9%.



fig_3.2.10: Caratteristica di guadagno del blocco amplificatore in funzione della frequenza con le relative incertezze estese con fattore di copertura pari a 3

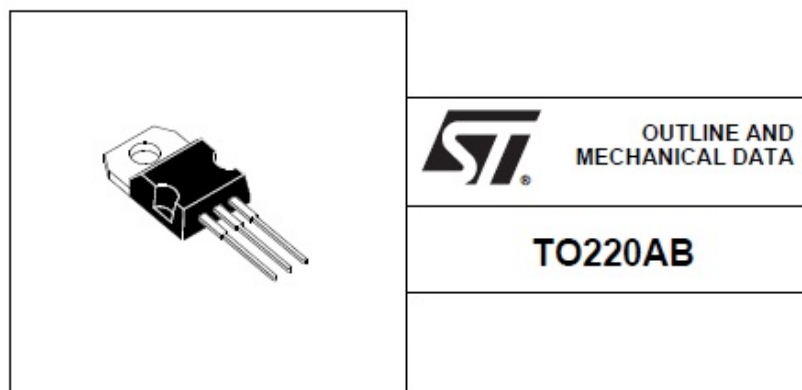
Analizzando i dati ottenuti, si nota che i valori medi ricavati per il guadagno G_0 (cioè circa costante a 20990) sono leggermente inferiori rispetto al valore teorico atteso (cioè 21021). Tuttavia è bene sottolineare che il valore nominale rientra nell'intervallo di confidenza riportato in *fig_3.2.10*. Le differenze tra il valore nominale e la miglior stima possono essere comprese basandoci su due aspetti principali: innanzitutto i valori dei resistori sono sempre soggetti a una certa tolleranza e perciò il valore del fattore di partizione potrebbe risultare differente da quello atteso (anche se in realtà in questa esperienza tale non-idealità è abbastanza controllata visto che sono stati utilizzati resistori di precisione aventi un'incertezza dello 0,1%), inoltre durante il calcolo teorico del guadagno è stata assunta l'ipotesi che gli OPAMP del blocco amplificatore in esame avessero un guadagno talmente elevato da poter essere assunto infinito, condizione che però nella pratica non è pienamente soddisfatta e causa una leggera diminuzione del guadagno di ogni singolo stadio.

4) STUDIO DI AFFIDABILITÀ E MISURE DI RUMORE

4.1) Informazioni su dispositivi e stress

Come detto, ogni MOSFET è soggetto a spiccate problematiche di rumore legate soprattutto alla presenza di difetti nel dielettrico di gate (imperfezioni che creano inoltre anche problematiche a livello di tensione e di degradazione della resistenza di canale). In particolare, come detto, a basse frequenze tali difetti provocano il caratteristico flicker noise sulla corrente di drain, che appunto si intende misurare in questa esperienza: infatti dallo studio di questo rumore sia in condizioni “normali”, sia soprattutto in seguito all’applicazione di uno stress, si possono ricavare importanti informazioni sulla qualità del dielettrico di gate del MOSFET e del dispositivo stesso in generale e sul suo degrado.

In particolare i dispositivi analizzati sono dei power-MOSFET a struttura verticale UMOS (ovvero *trench power-MOSFET*) a canale *p* con package di tipo TO-220-AB della *ST Microelectronics* (vedi *fig_4.1.1*). La tensione di funzionamento è 30V, larghezza (W) e lunghezza (L) del canale misurano rispettivamente 69 μ m e 0.5 μ m, mentre lo spessore dell’ossido è 40 nm.



fig_4.1.1: power-MOSFET a canale p analizzato nell’esperienza

Nel precedente lavoro “*Set-up sperimentale per l’analisi di rumore in dispositivi MOSFET di potenza*” di Stefano Leone erano già state state eseguite misure di rumore su p-MOS non stressati rilevando determinati spettri di rumore e valori di densità di trappole. Successivamente 12 dispositivi sono stati sottoposti ad uno stress di tipo HTFB (*high temperature forward bias*), utilizzato per verificare la robustezza nel tempo dell’ossido di gate in un MOSFET in condizioni operative, attraverso però un processo accelerato. In particolare in questo caso lo stress è diventato di tipo NBT (*negative bias temperature*), dato che i dispositivi in analisi sono MOSFET a canale *p*, e consiste nel farli lavorare per un prestabilito intervallo temporale alla temperatura di 150°C e alla massima tensione di polarizzazione V_{DS} applicabile al dispositivo, cioè -16V (tensione negativa ovviamente perché si tratta di p-MOS). Tali aspetti tenderanno ad aumentare la presenza di ioni mobili nel dispositivo, a provocare alterazione del campo elettrico e generare fluttuazioni e non idealità nella corrente di drain, dovute fondamentalmente proprio ai difetti presenti nello strato di dielettrico (sia in prossimità dell’interfaccia col substrato sia a profondità maggiori, come sarà spiegato meglio successivamente).

In particolare i dispositivi sono stati divisi in tre gruppi, ai quali progressivamente sono stati applicati stress di sempre maggiore durata (280h, 638h e 1107h), per indagare anche come la degradazione del dispositivo dipenda dalla durata di questo stress:

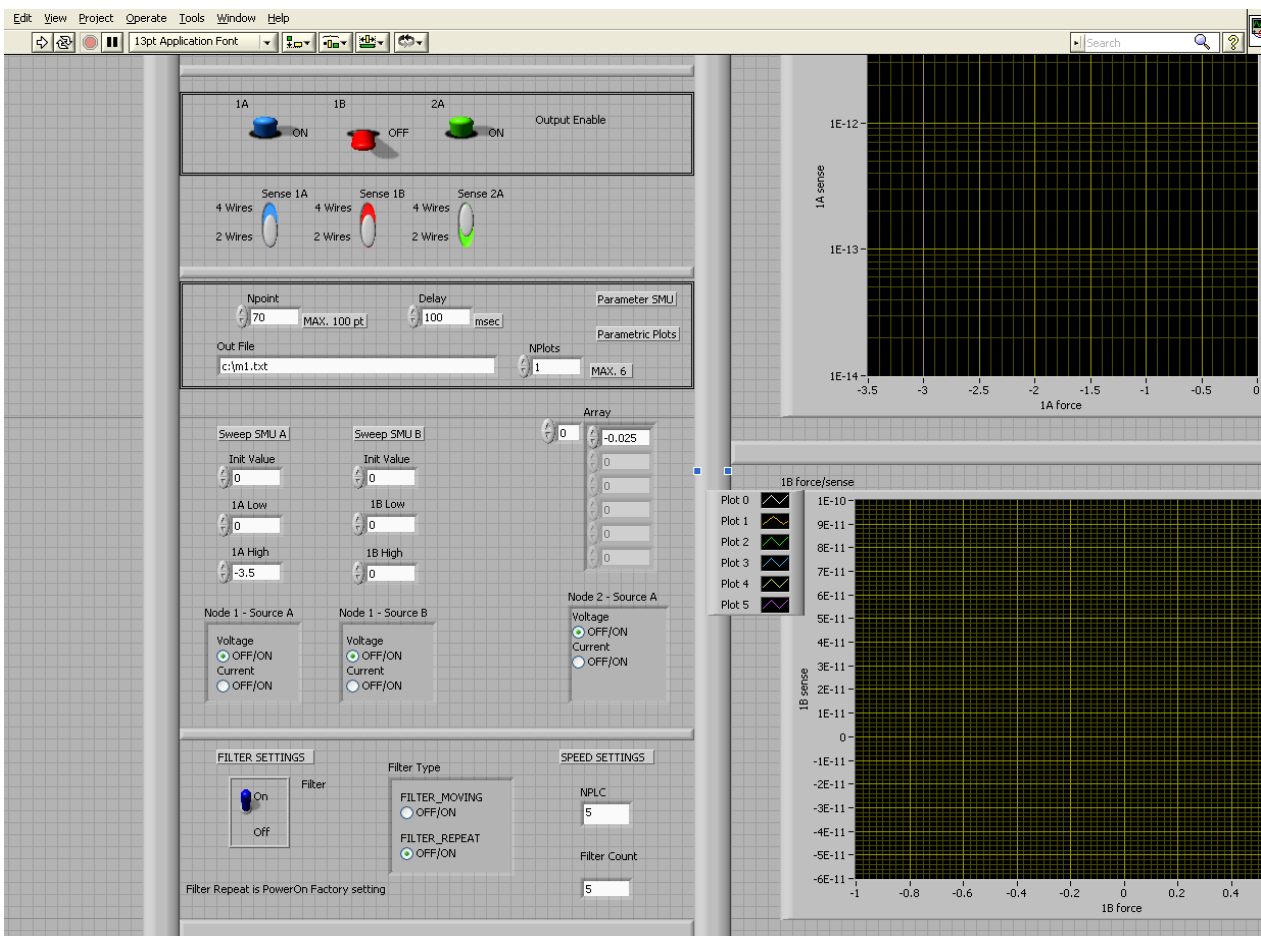
Numero PMOS	da #1 a #4	da #5 a #8	da #9 a #12
Tempo stress [h]	280	638	1107

4.2) Analisi statica

Prevedendo che lo stress potesse influire oltre che sul rumore del dispositivo anche sulla sua tensione di soglia (incrementandola in valore assoluto), prima di tutto ci si è dedicati alla misura in condizioni statiche

dei dispositivi per valutare di quanto effettivamente quanto le soglie fossero aumentate.

Per far ciò si sono utilizzate due SMU: la prima necessaria per forzare la tensione di gate (che verrà fatta variare a passi di 50 mV nel range [0 ; -3.5] V) e la seconda per forzare la tensione V_{DS} (in particolare si sono svolte tre misure differenti impostando volta per volta valori di V_{DS} pari a -25mV, -50mV e -100mV) e contemporaneamente misurare la corrente di drain che attraversa il p-MOS in funzione della V_{GS} applicata. In particolare anche tali misure sono state realizzate da remoto collegando le SMU al PC e controllandole attraverso il software *LabView*. In *fig_4.2.1* è mostrato il *Front Panel* del programma utilizzato per tale caratterizzazione statica (dove oltre alle funzionalità già esposte, l'ultima parte consente di selezionare l'accuratezza e il numero di valutazioni per ogni punto della misura).



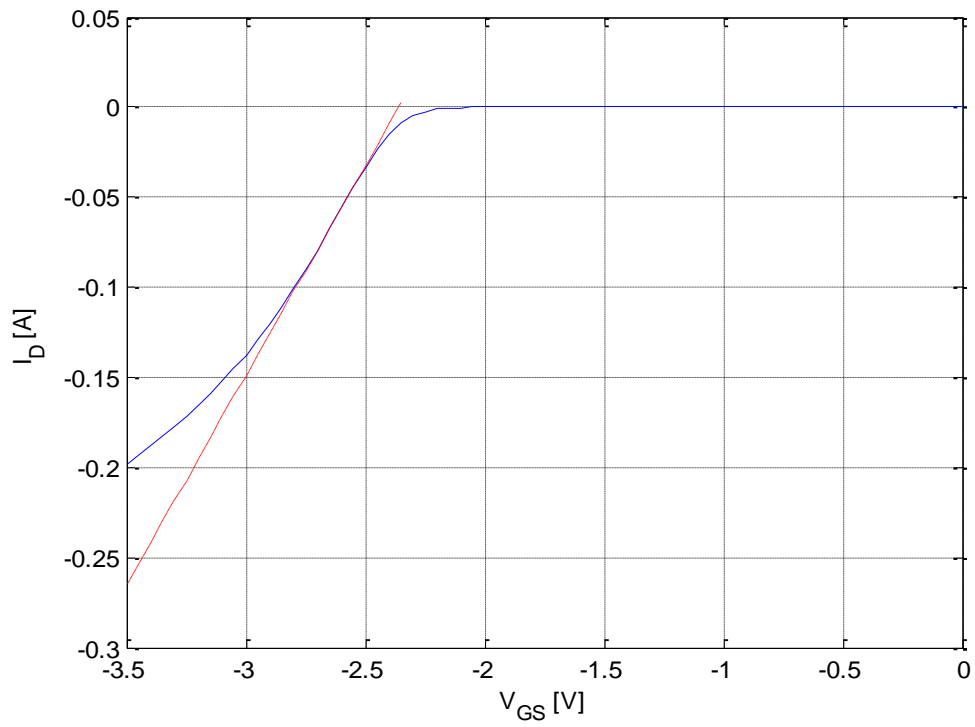
fig_4.2.1: Front Pannel del programma LabView utilizzato per l'analisi statica

A questo punto dando in ingresso i dati così ottenuti a un ulteriore semplice script Matlab, si ricava graficamente la caratteristica del PMOS stressato e anche, utilizzando il metodo della massima transconduttanza, la nuova tensione di soglia V_{TH} .

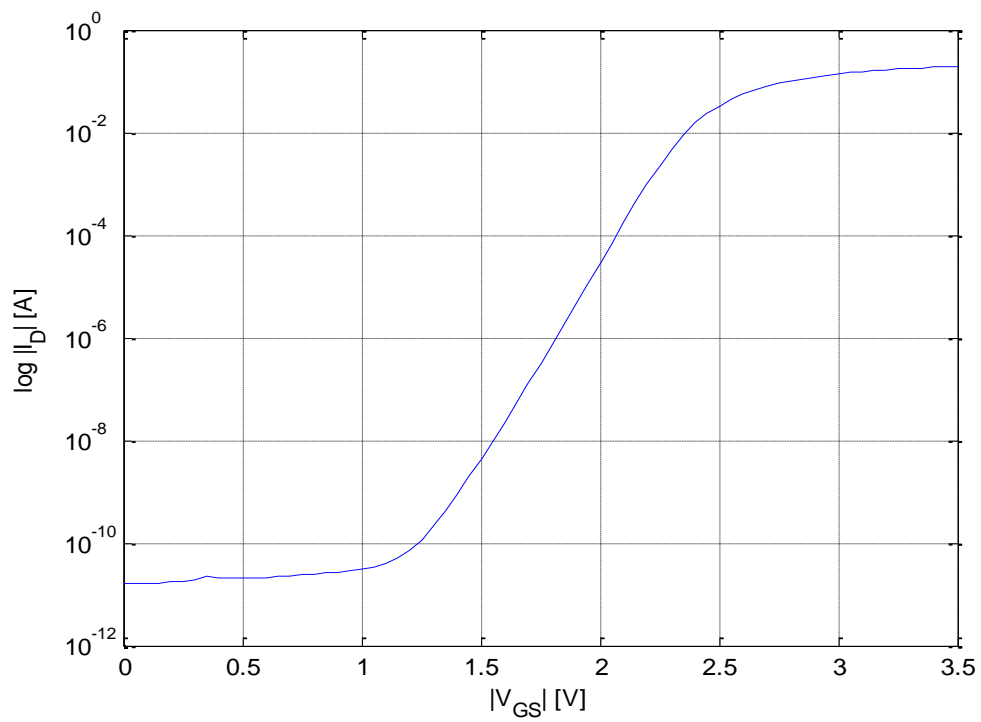
4.3) Stress a 280h

Nella seguente tabella vengono esposti i risultati ottenuti riguardo alle V_{TH} dei primi quattro dispositivi stressati a 280h. Inoltre nell'ultima colonna sono riportati i valori delle tensioni di soglia (già precedentemente calcolati) dei corrispondenti PMOS non ancora stressati alla tensione $V_{ds} = -25mV$.

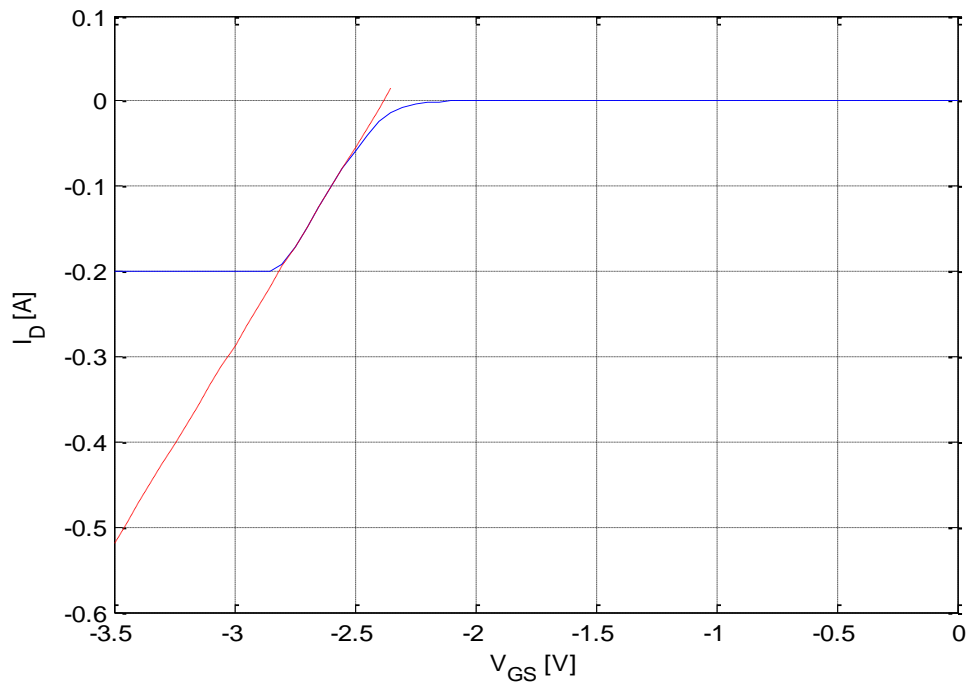
# PMOS (280h)	$V_{TH_Stressed}$ [V] (@ $V_{DS} = -25mV$)	$V_{TH_Stressed}$ [V] (@ $V_{DS} = -50mV$)	$V_{TH_stressed}$ [V] (@ $V_{DS} = -100mV$)	$V_{TH_Unstressed}$ [V] (@ $V_{DS} = -25mV$)
1	-2.3476	-2.3554	-2.3408	-2.2468
2	-2.3587	-2.3678	-2.3467	-2.2615
3	-2.3492	-2.3593	-2.3411	-2.2518
4	-2.3582	-2.3691	-2.3541	-2.2617



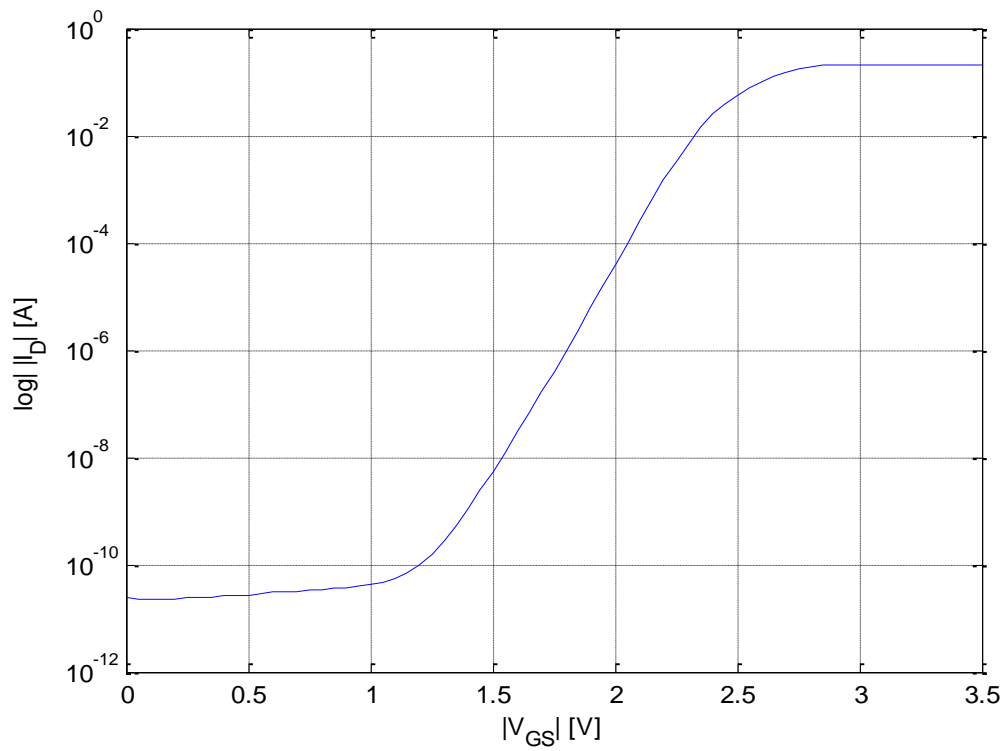
fig_4.3.1: Caratteristica lineare PMOS #1 stressato a $V_{ds}=-25mV$



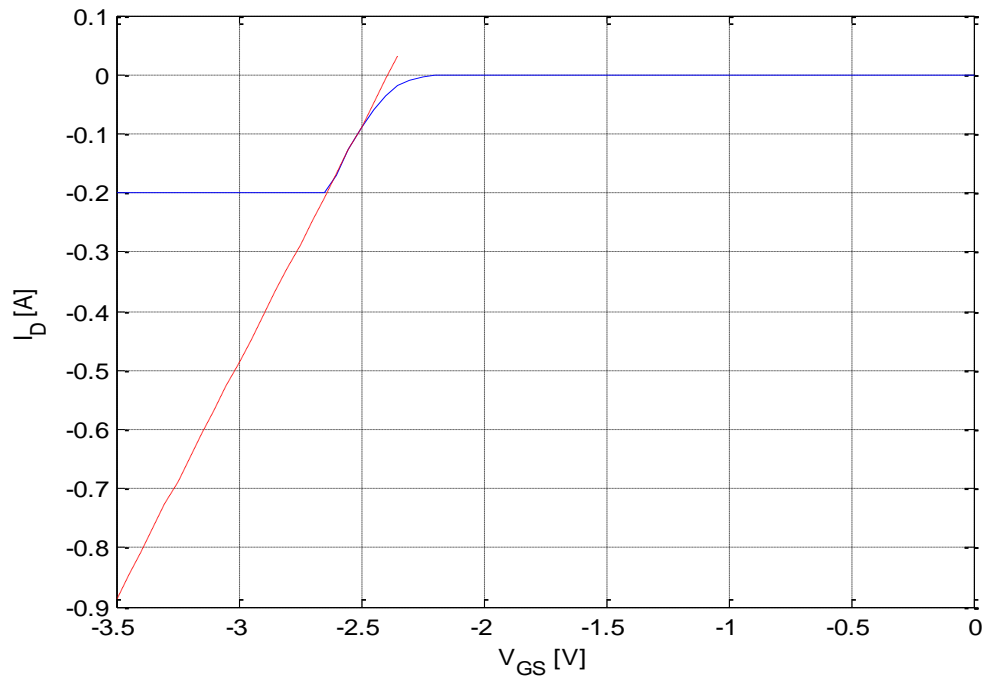
fig_4.3.2: Caratteristica logaritmica PMOS #1 stressato a $V_{ds}=-25mV$



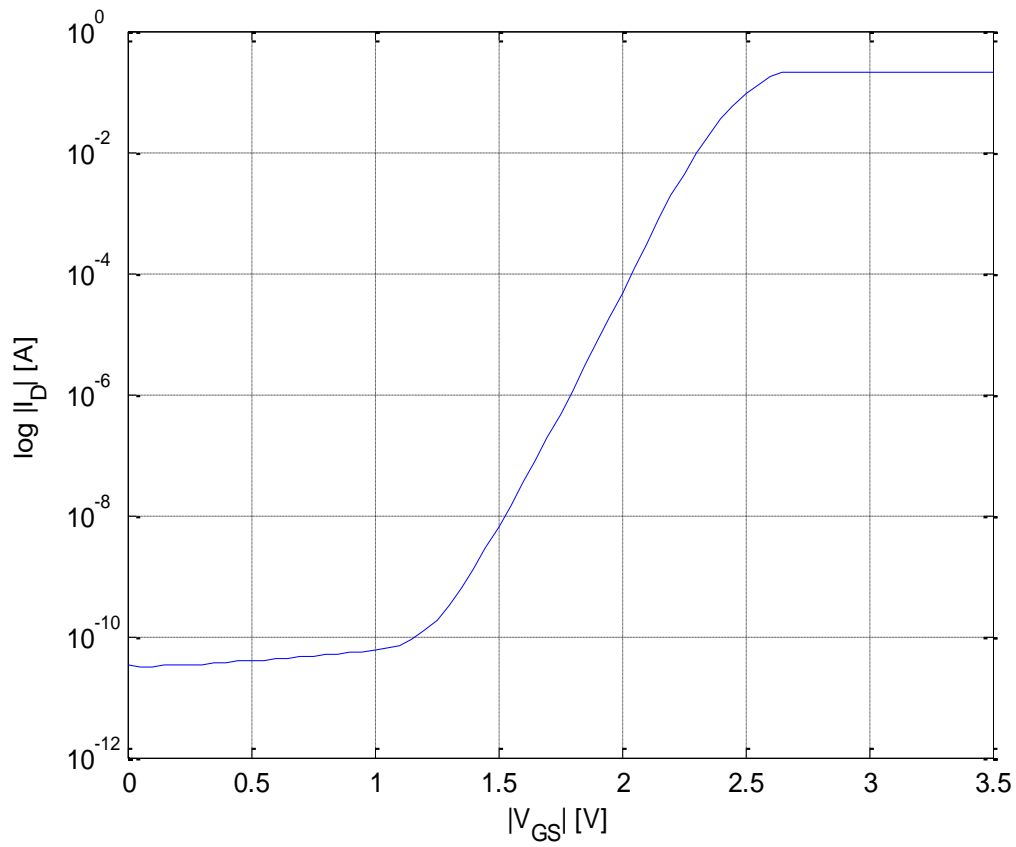
fig_4.3.3: Caratteristica lineare PMOS #1 stressato a $V_{ds}=-50mV$



fig_4.3.4: Caratteristica logaritmica PMOS #1 stressato a $V_{ds}=-50mV$



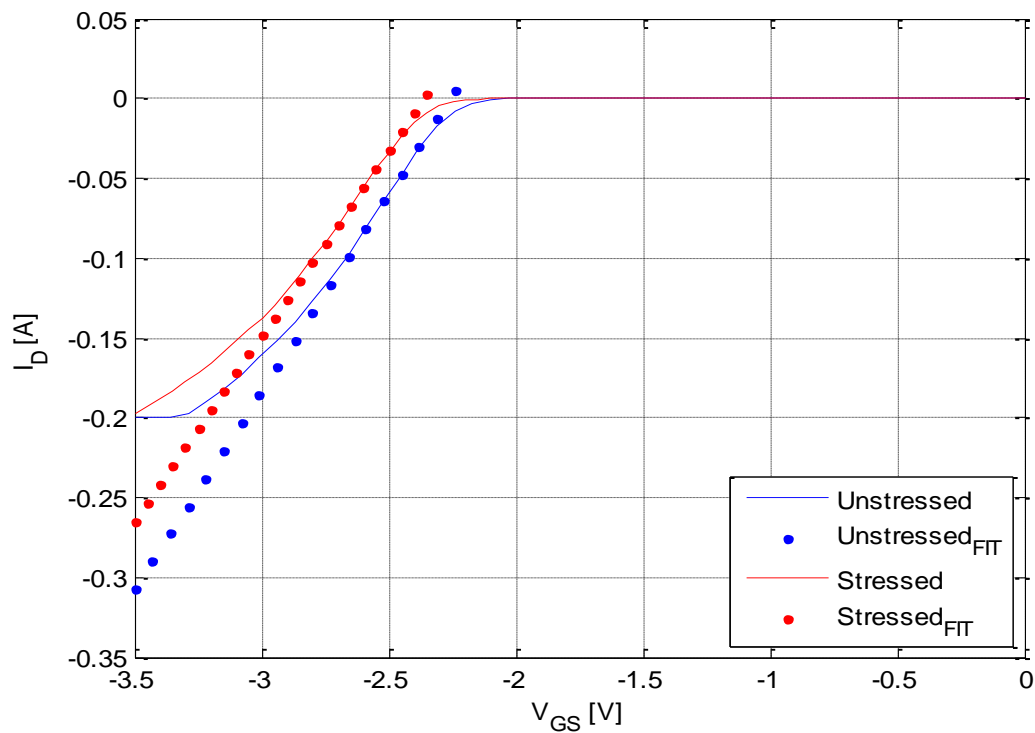
fig_4.3.5: Caratteristica lineare PMOS #1 stressato a $V_{ds}=-100mV$



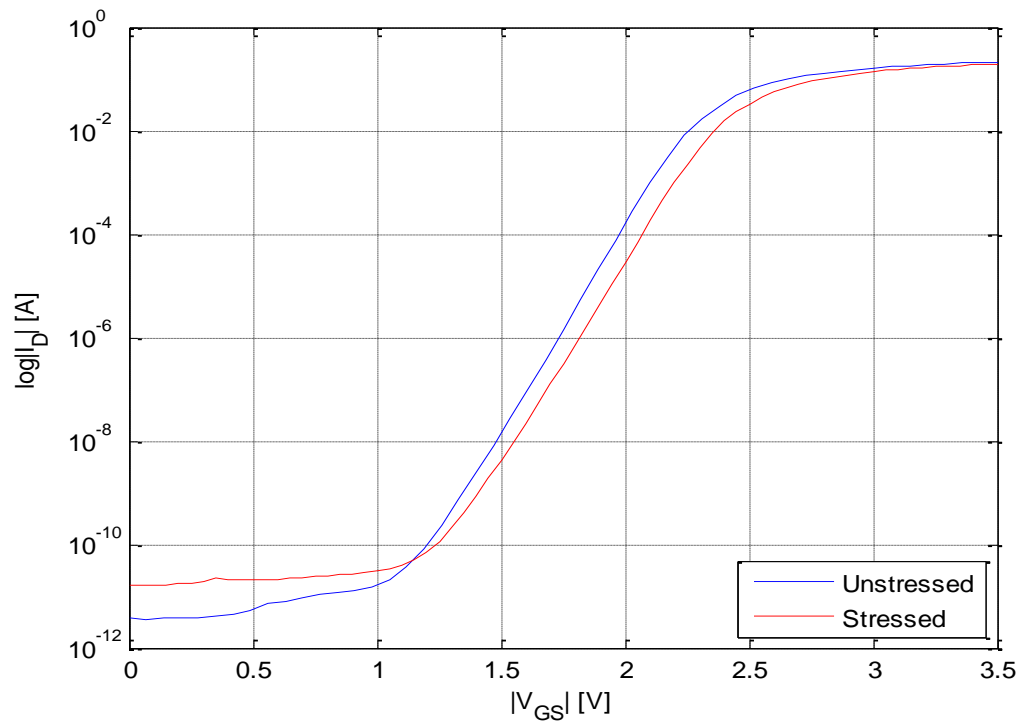
fig_4.3.6: Caratteristica logaritmica PMOS #1 stressato a $V_{ds}=-100mV$

Analoghi grafici sono stati ottenuti anche per i successivi PMOS #2, PMOS #3 e PMOS #4 stressati. Tuttavia al di là dei grafici singoli risulta più interessante effettuare un confronto tra le caratteristiche ottenute prima e dopo lo stress per ciascuno dei quattro PMOS (per entrambi nel caso $V_{ds} = -25mV$).

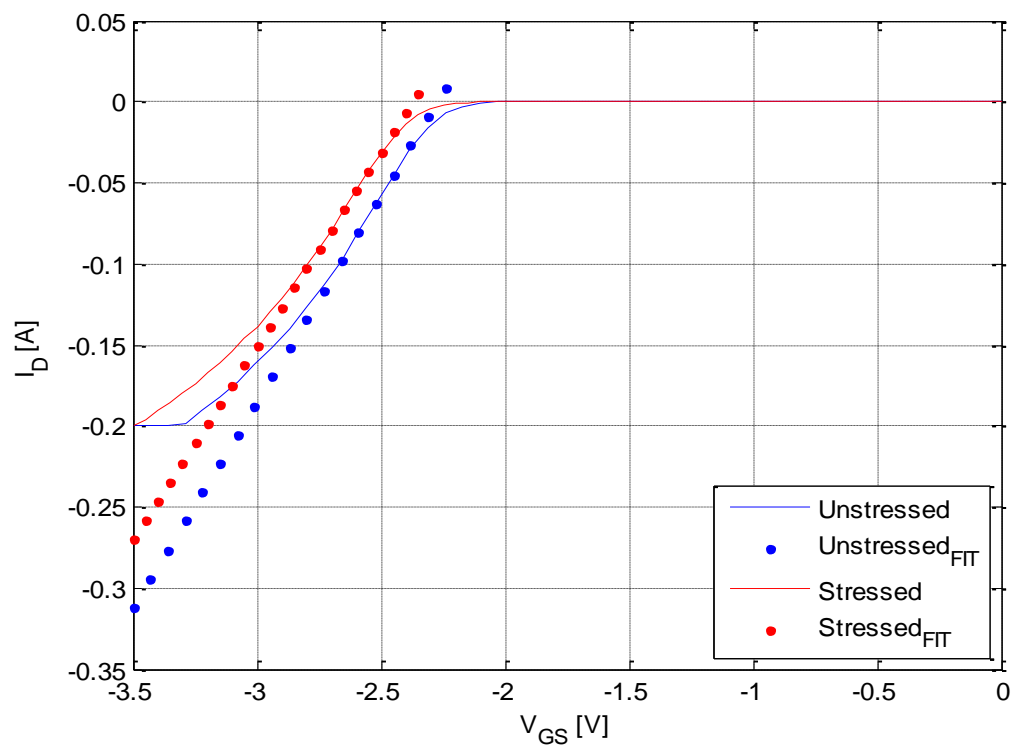
Di seguito vengono mostrati proprio i grafici relativi a tali confronti (sia lineari sia logaritmici):



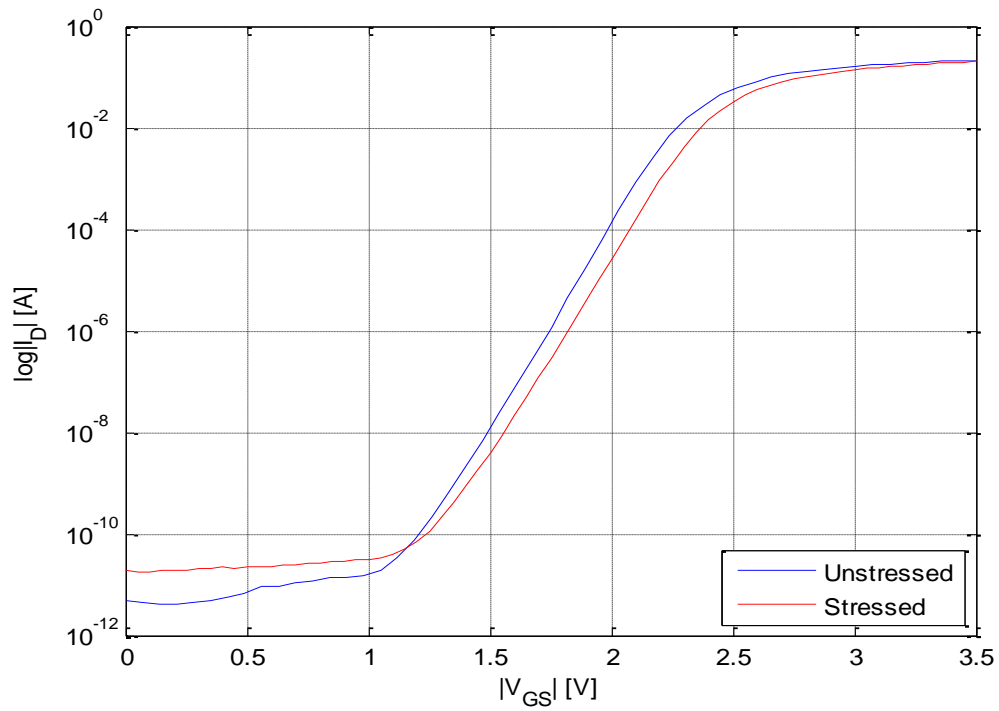
fig_4.3.7: Caratteristiche lineari PMOS #1 prima e dopo lo stress



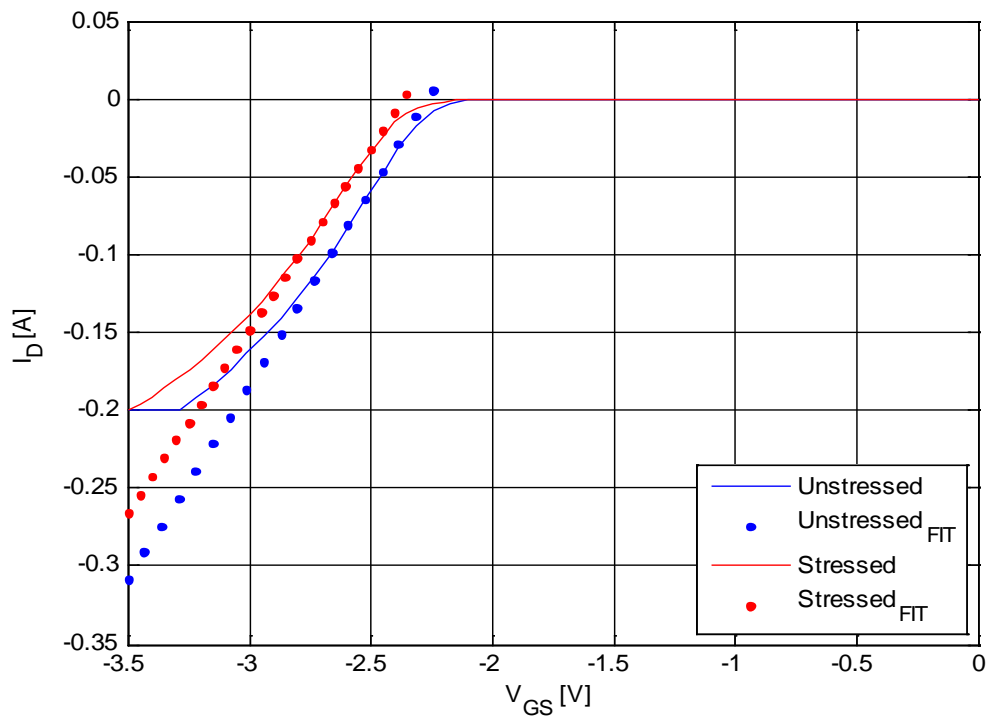
fig_4.3.8: Caratteristiche logaritmiche PMOS #1 prima e dopo lo stress



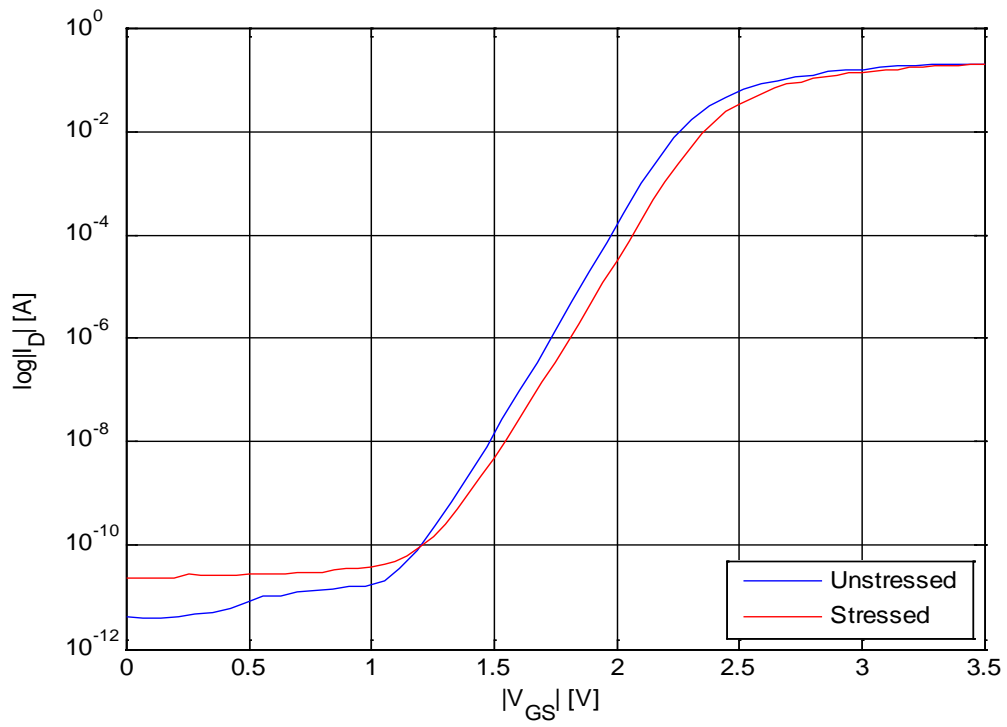
fig_4.3.9: Caratteristiche lineari PMOS #2 prima e dopo lo stress



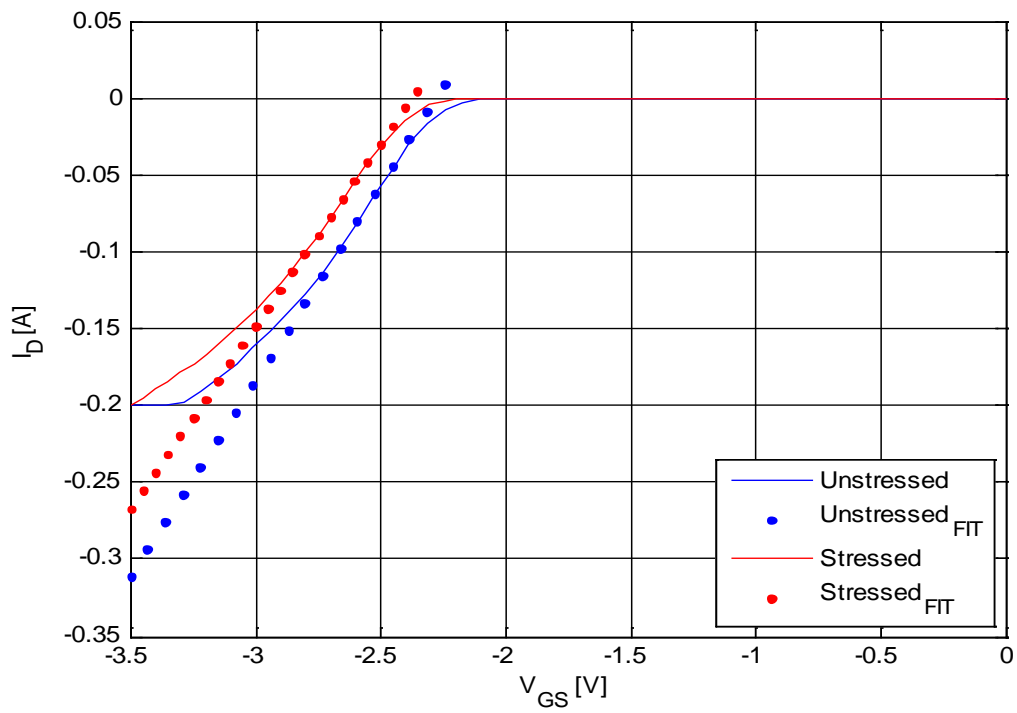
fig_4.3.10: Caratteristiche logaritmiche PMOS #2 prima e dopo lo stress



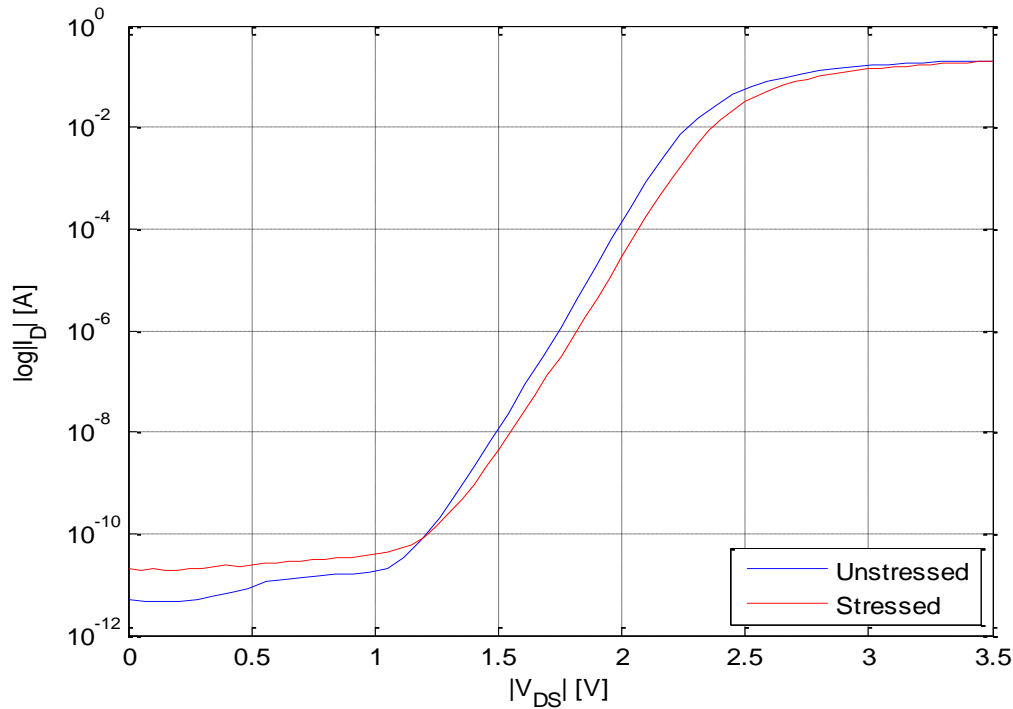
fig_4.3.11: Caratteristiche lineari PMOS #3 prima e dopo lo stress



fig_4.3.12: Caratteristiche logaritmiche PMOS #3 prima e dopo lo stress



fig_4.3.13: Caratteristiche lineari PMOS #4 prima e dopo lo stress



fig_4.3.14: Caratteristiche logaritmiche PMOS #4 prima e dopo lo stress

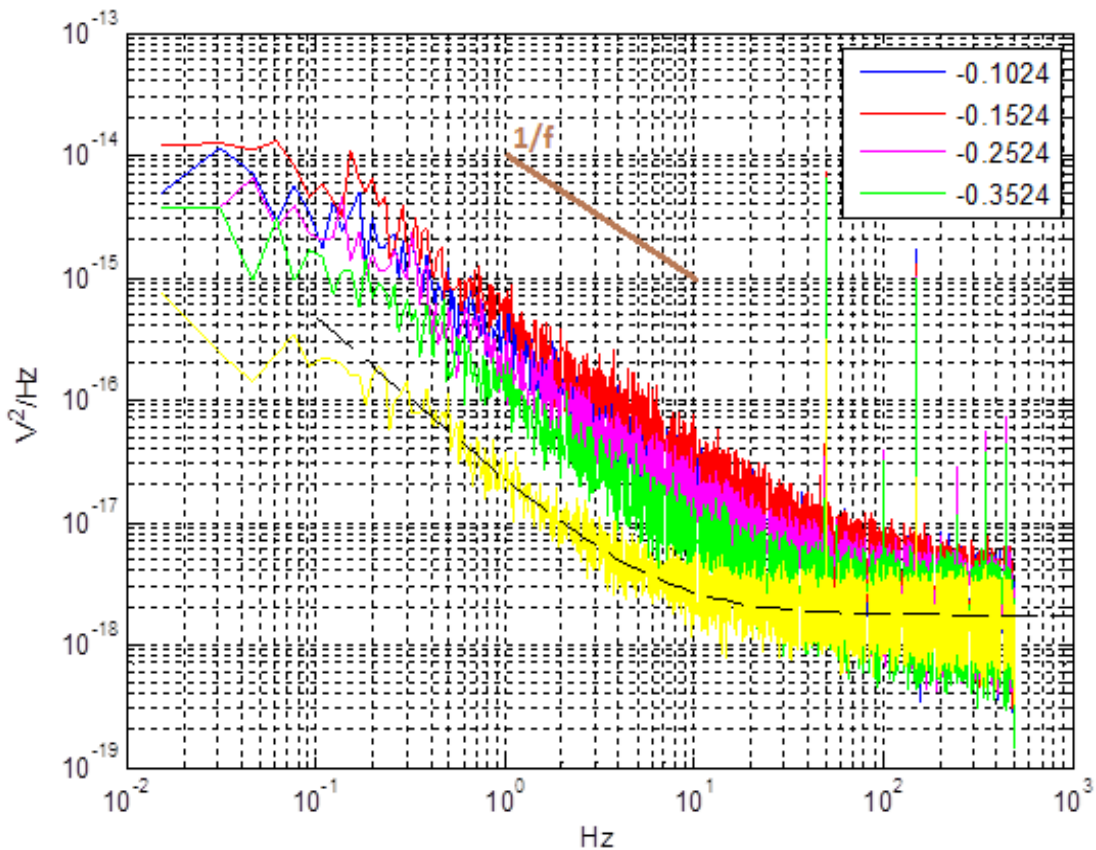
Dunque come previsto, sia dalla tabella sia dai grafici si nota che per tutti e quattro i PMOS in seguito a stress le tensioni di soglia hanno subito un aumento, in questo caso mediamente di circa 100-105mV.

A questo punto si è proceduto alla rimisura rumorosa dei suddetti PMOS, già essendo noto da una precedente analisi il rumore di fondo introdotto dalla sola strumentazione. A tal fine è importante ricordare che tutte le misure su questi dispositivi sono state effettuate facendo lavorare sempre i dispositivi in regione triodo, cioè garantendo che $V_{GS} < V_{TH}$ e $V_{DS} > V_{GS} - V_{TH}$ dato che si tratta di MOSFET canale p e quindi si ha $V_{TH} < 0$. In particolare nel caso *unstressed* si era scelto di analizzarne il comportamento nel caso di quattro diversi valori di tensione di polarizzazione V_{GS} , cioè -2.35V, -2.4V, -2.5V e -2.6V (alle quali

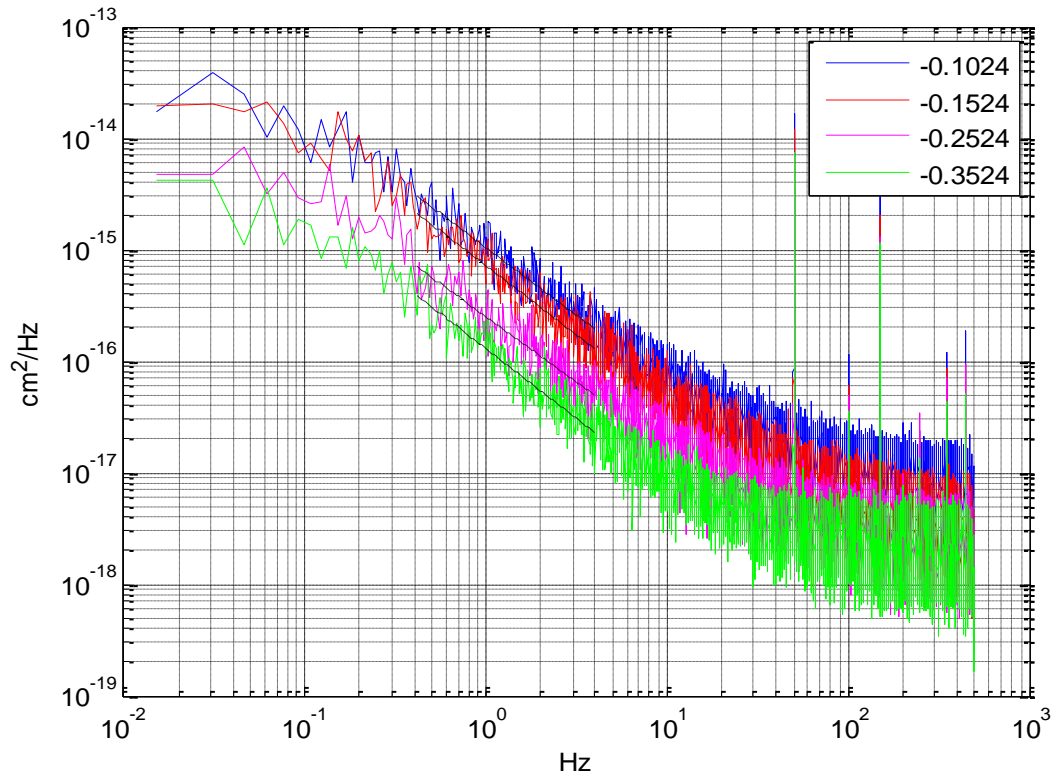
corrisponderanno resistori di bias nello stadio di polarizzazione di drain dal valore rispettivamente di 220Ω, 110Ω, 55Ω e 34Ω).

Dunque ora nel riefettuare le misure nel caso *stressed*, al fine di mantenere le tensioni di overdrive circa uguali a quelle viste nel caso *unstressed* (in modo da poter ottenere dei confronti sia numerici sia grafici coerenti tra prima e dopo lo stress), siccome la V_{TH} ha subito un aumento (in valore assoluto) di circa 100mV, si è scelto di utilizzare delle tensioni di polarizzazione V_{GS} (sempre in corrispondenza degli stessi resistori di bias usati in precedenza) aumentate in valore assoluto di 100mV, cioè con valori -2.45V, -2.5V, -2.6V e -2.7V.

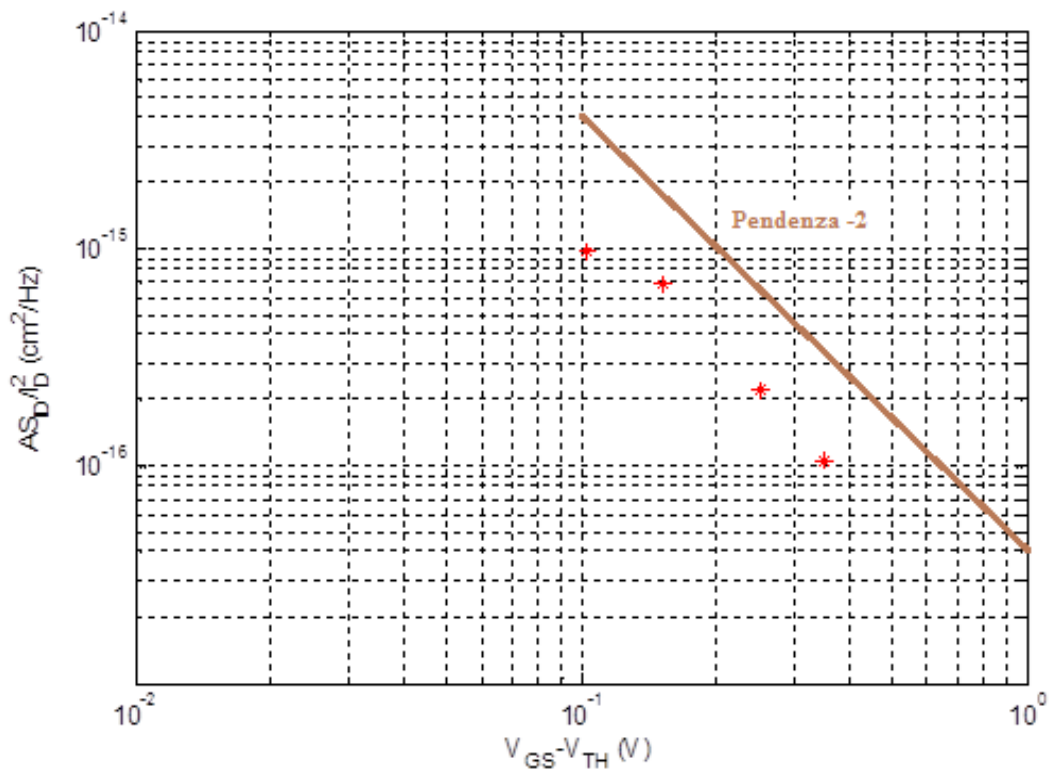
Effettuate le misure e dati in ingresso i corrispondenti dati (contenuti nei file di testo ricavati dall'analizzatore di spettro) a uno script *Matlab*, si sono ricavati i seguenti grafici (vedi *fig_4.3.15*, *fig_4.3.16*, *fig_4.3.17* e *fig_4.3.18*).



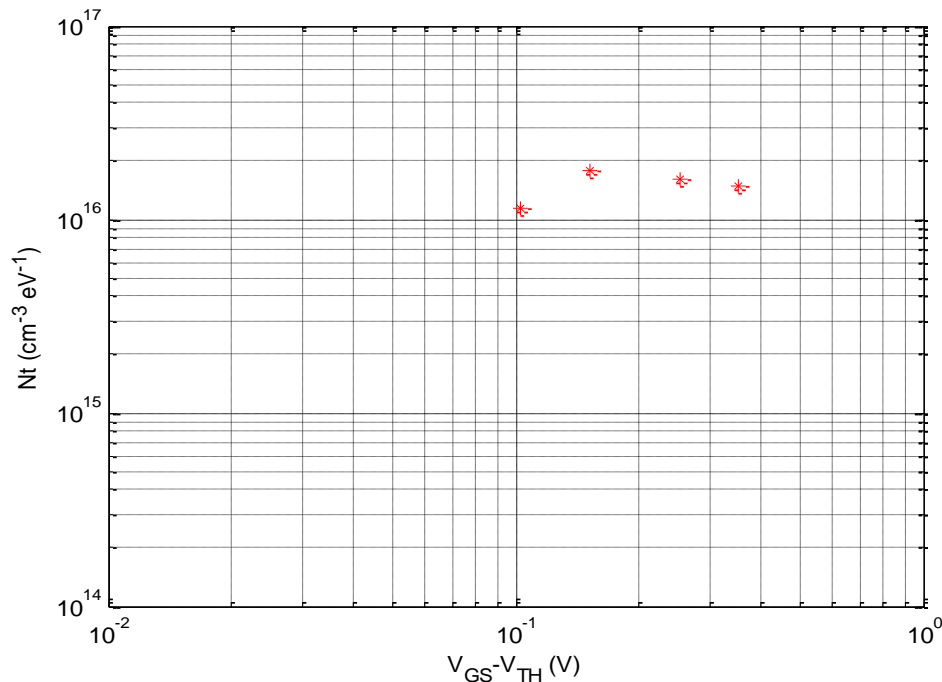
fig_4.3.15: Spettri di rumore del PMOS #1 stressed alle varie $V_{OVERDRIVE}$



fig_4.3.16: Spettri di rumore del PMOS #1 stressed normalizzati alle varie $V_{OVERDRIVE}$



fig_4.3.17: Spettro di rumore del PMOS #1 stressed @1Hz alle varie $V_{OVERDRIVE}$



fig_4.3.18: Densità di trappole del PMOS #1 stressed alle varie $V_{OVERDRIVE}$

- Il primo dei precedenti grafici (**fig_4.3.15**) mostra l'andamento del rumore in funzione della frequenza per le quattro tensioni di overdrive scelte; la curva di colore giallo inoltre rappresenta il fitting del *background noise* introdotto dalla sola circuiteria di misura (ovvero indipendente dal particolare dispositivo inserito), che a basse frequenze si mantiene ben al di sotto dei quattro spettri in analisi. Si nota inoltre come nel range frequenziale $[10^{-1} ; 10^1]$ Hz circa (cioè nella regione d'interesse) prevalga, come previsto, il rumore flicker introdotto dal p-MOS, mentre oltre i 10-100Hz si ha un prevalere del rumore di fondo della circuiteria e quindi anche il rumore complessivo andrà ad appiattirsi su quest'ultimo.
- Il secondo grafico (**fig_4.3.16**) è praticamente identico al precedente, ma dove ciascuna curva risulta normalizzata rispetto a lunghezza e larghezza di canale del dispositivo (rispettivamente W e L) e alla propria corrispondente tensione media V_{DS} misurata per ciascun valore di V_{GS} , secondola relazione:

$$PSD_{Normalized} = \frac{WL * PSD}{V_{DS}^2}$$

- Il terzo grafico (*fig_4.3.17*) mostra invece l'andamento delle PSD di rumore in funzione delle quattro tensioni di overdrive utilizzate alla frequenza di 1Hz e sottraendo al risultato il contributo dovuto al rumore di fondo della circuiteria, rendendolo così caratteristico del solo rumore del dispositivo. Si nota come i punti ricavati appartengano tutti ad una ideale retta avente pendenza -2. Questo risultato permette di poter indicare il number fluctuation come meccanismo dominante. Poi oltre ai punti trovati che rappresentano la miglior stima, vengono forniti anche (a partire da *fig_4.3.20* in poi) i corrispondenti estremi dell'intervallo associato alle relative deviazioni standard, necessario per tener conto delle incertezze associate alla misura di guadagno del blocco amplificatore (come verrà mostrato dai grafici successivi) e all'incertezza sulla lettura delle tensione da parte della scheda di acquisizione, che è circa dello 0,485% sulla tensione letta).
- Il quarto grafico (*fig_4.3.18*) infine rappresenta l'andamento della densità di trappole sempre in funzione della tensione di overdrive applicata. Tali trappole, come già accennato in precedenza, sono dovute ai difetti del materiale stesso del dispositivo e in particolare sono presenti quando vengono messi a contatto due materiali differenti (quindi tipico dell'interfaccia ossido-silicio di un MOSFET): a causa di tali imperfezioni una certa quantità di cariche verrà catturata o rilasciata in maniera aleatoria provocando inevitabilmente rumore. Anche a questi punti sono stati associati i relativi intervalli di incertezza estesa in modo analogo e per gli stessi motivi del grafico precedente della PSD a 1Hz. In particolare lo script *Matlab* ricava tali valori sfruttando sostanzialmente una formula inversa approssimata del *Number fluctuation model* già esposto nel capitolo sulla teoria del rumore, avente formula:

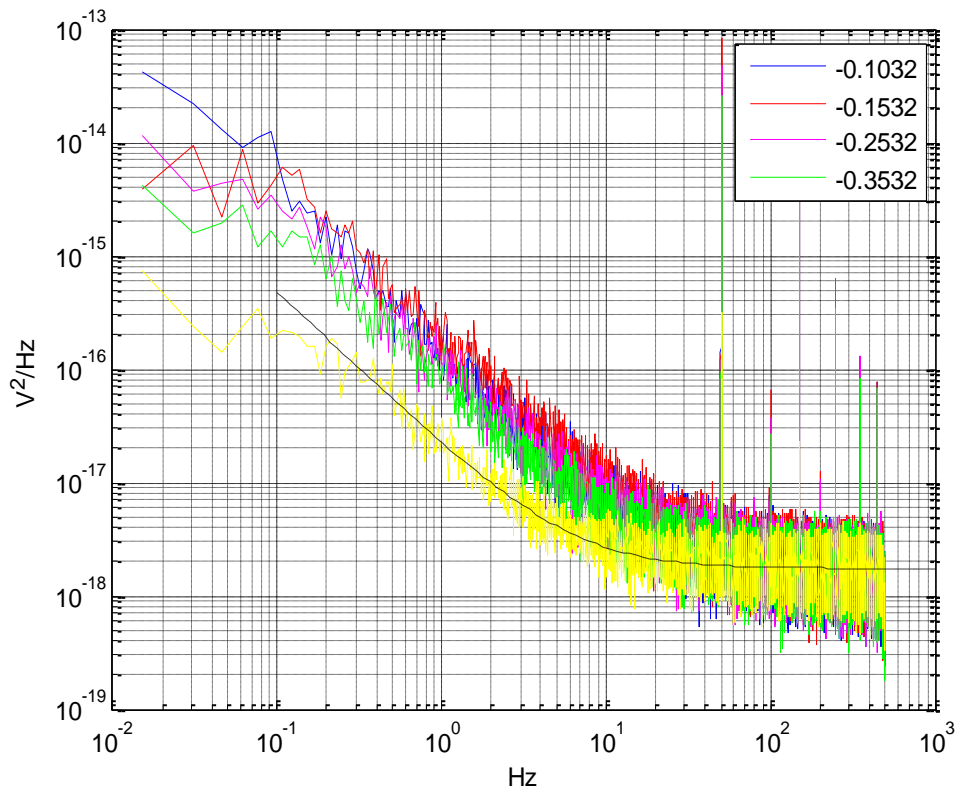
$$S_{id} = \frac{I_D^2}{WL C_{OX}^2 f (V_{GS} - V_T)^2 \gamma} qkTN_t$$

in cui si ha:

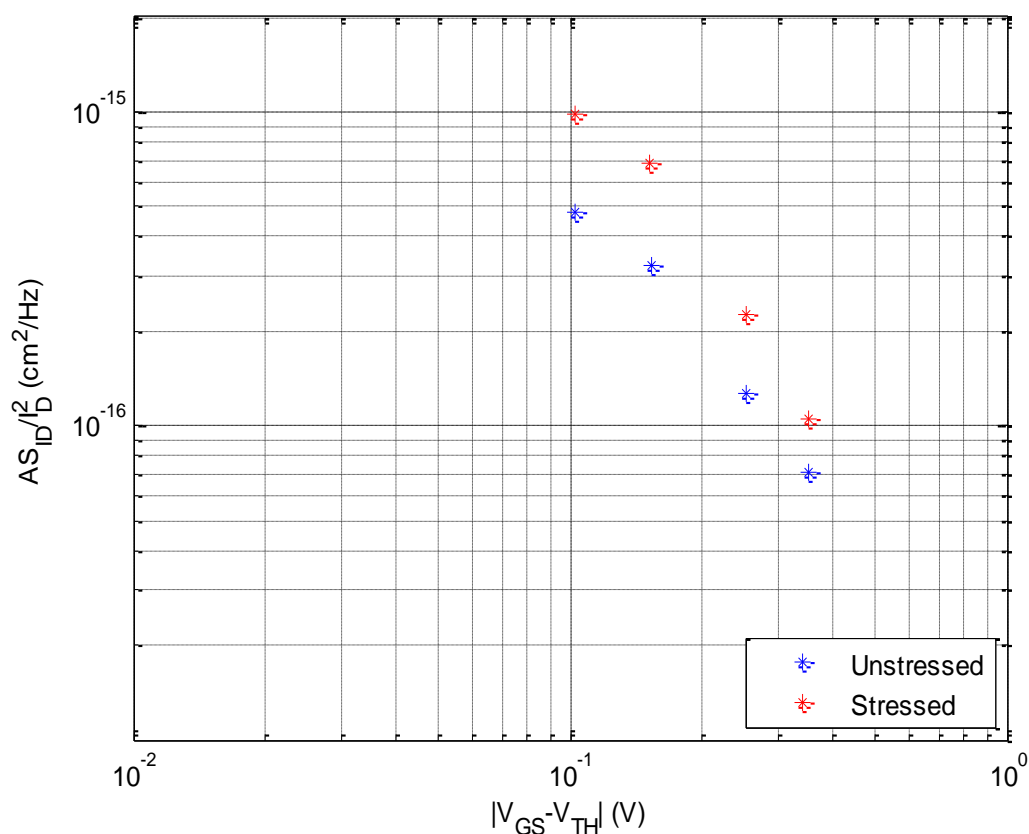
- f , frequenza (considerata a 1[Hz])
- γ , fattore di attenuazione (circa 1e-8[cm-1])

- WL , area di gate (dove $W=69[\mu\text{m}]$ e $L=0.5\mu\text{m}$ ricavati dati del dispositivo)
- q , carica dell'elettrone (circa $1.6\cdot 10^{-19}[\text{C}]$)
- ID , corrente di drain [A]
- k , costante di Boltzmann ($1.38\cdot 10^{-23}[\text{J/K}]$)
- Nt , densità di trappole ($\text{cm}^{-3}\text{eV}^{-1}$)
- T , temperatura (utilizzando la temperatura ambiente di $300[\text{K}]$)
- Cox , capacità dell'ossido di gate ($Cox=\epsilon_{ox}/t_{ox}$, dove $\epsilon_{ox}=3.9\cdot 8.854\cdot 10^{-14}[\text{F/cm}]$ e $t_{ox}=40\cdot 10^{-17}[\text{cm}]$)

Come detto per l'analisi statica, risulta però interessante soprattutto confrontare tali risultati con quelli ottenuti precedentemente nel caso *unstressed* (vedi *fig_4.3.19*): in particolare il confronto (anche per i PMOS successivi #2, #3 e #4) risulta molto utile attraverso i grafici della PSD@1Hz e della densità di trappole (vedi *fig_4.3.20*, *fig_4.3.21*, *fig_4.3.22*, *fig_4.3.23*, *fig_4.3.24*, *fig_4.3.25*, *fig_4.3.26* e *fig_4.3.27*). Da questi grafici è anche possibile ricavare una media dell'incremento subito dai punti a causa dello stress.



fig_4.3.19: Spettri di rumore del PMOS#1 unstressed alle varie $V_{OVERDRIVE}$

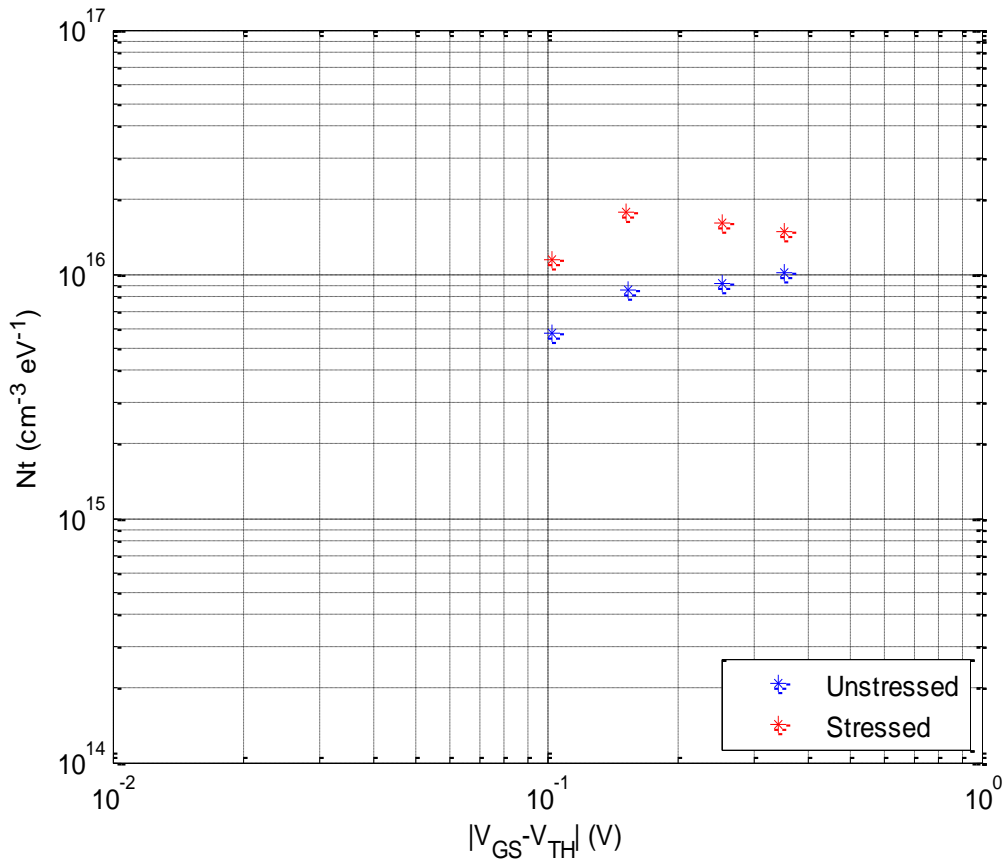


fig_4.3.20: PSD @1Hz del PMOS #1 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

PSD@1Hz PMOS#1	$V_{GS}-V_{TH}$ [V]	AS_{ID}/I_D^2
<i>Unstressed</i>	-0.1032	0.4797 (64) E ⁻¹⁵
	-0.1532	0.3238 (43) E ⁻¹⁵
	-0.2532	0.1269 (17) E ⁻¹⁵
	-0.3532	0.0716 (09) E ⁻¹⁵
<i>Stressed (280h)</i>	-0.1024	0.977 (13) E ⁻¹⁵
	-0.1524	0.6862 (90) E ⁻¹⁵
	-0.2524	0.2259 (30) E ⁻¹⁵
	-0.3524	0.1059 (13) E ⁻¹⁵
<i>Fattore di incremento medio PSD@1Hz = 1.8536</i>		

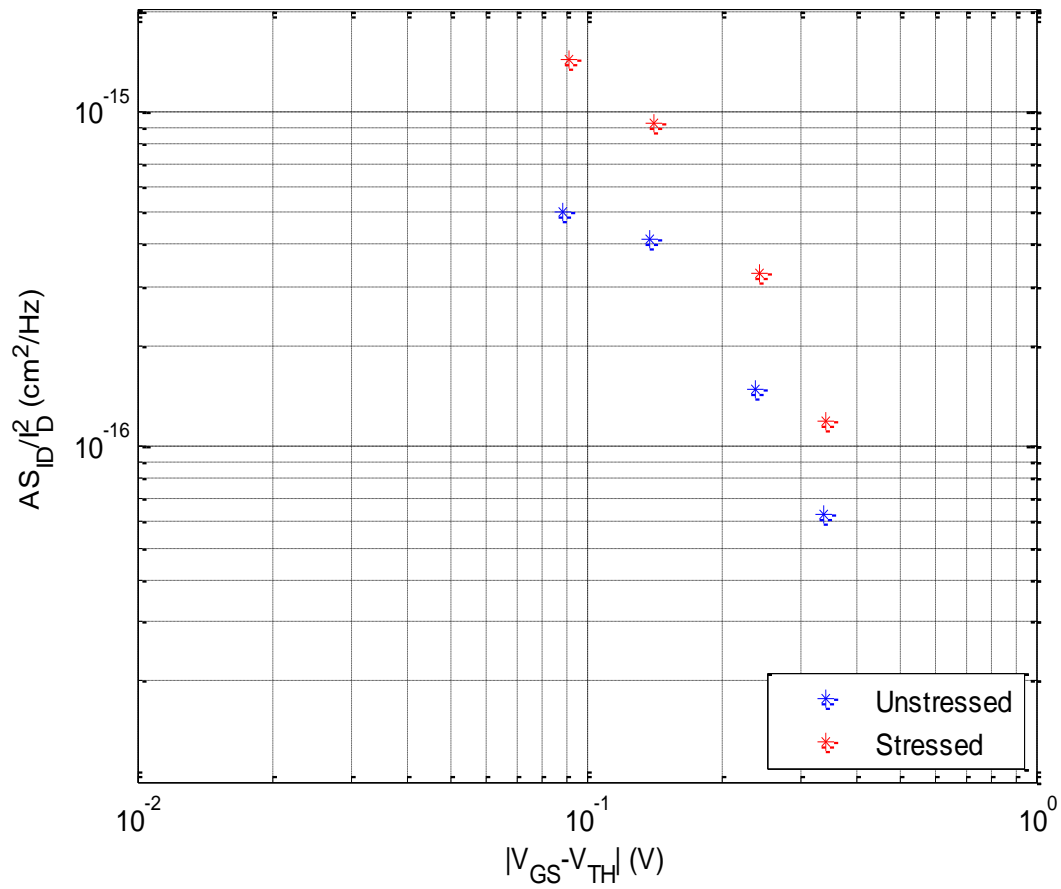
In queste tabelle vengono riportati numericamente i dati delle PSD@1Hz e delle densità di trappole precedentemente mostrati nei relativi grafici (in funzione sia del tempo di stress sia della tensione di overdrive) e infine il

fattore che esprime l'aumento di tali indici rumorosi tra prima e dopo lo stress.



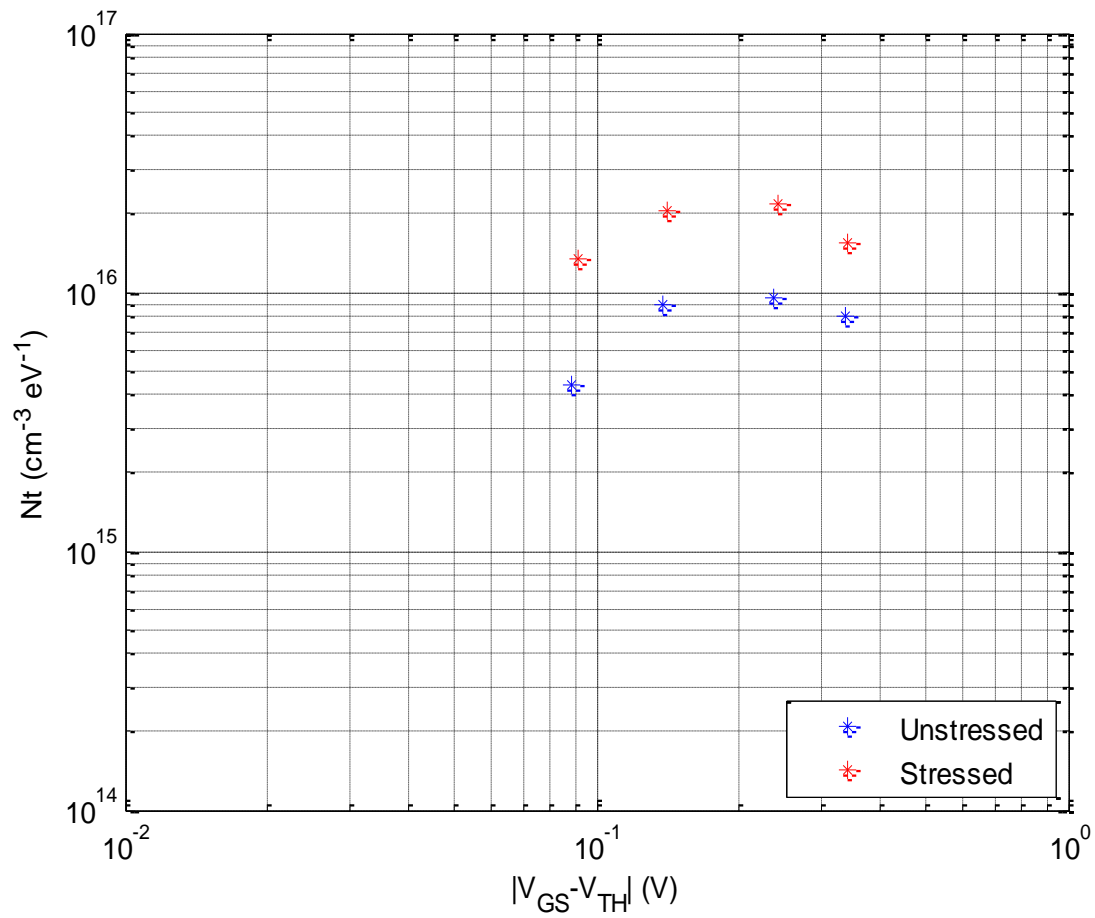
fig_4.3.21: Densità di trappole del PMOS #1 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

Traps Density PMOS#1	$V_{GS}-V_{TH}$ [V]	N_t
<i>Unstressed</i>	-0.1032	$0.5748 (77) E^{+16}$
	-0.1532	$0.855 (11) E^{+16}$
	-0.2532	$0.916 (12) E^{+16}$
	-0.3532	$1.004 (14) E^{+16}$
<i>Stressed (280h)</i>	-0.1024	$1.152 (15) E^{+16}$
	-0.1524	$1.793 (24) E^{+16}$
	-0.2524	$1.619 (22) E^{+16}$
	-0.3524	$1.479 (20) E^{+16}$
<i>Fattore di incremento medio densità di trappole = 1.8358</i>		



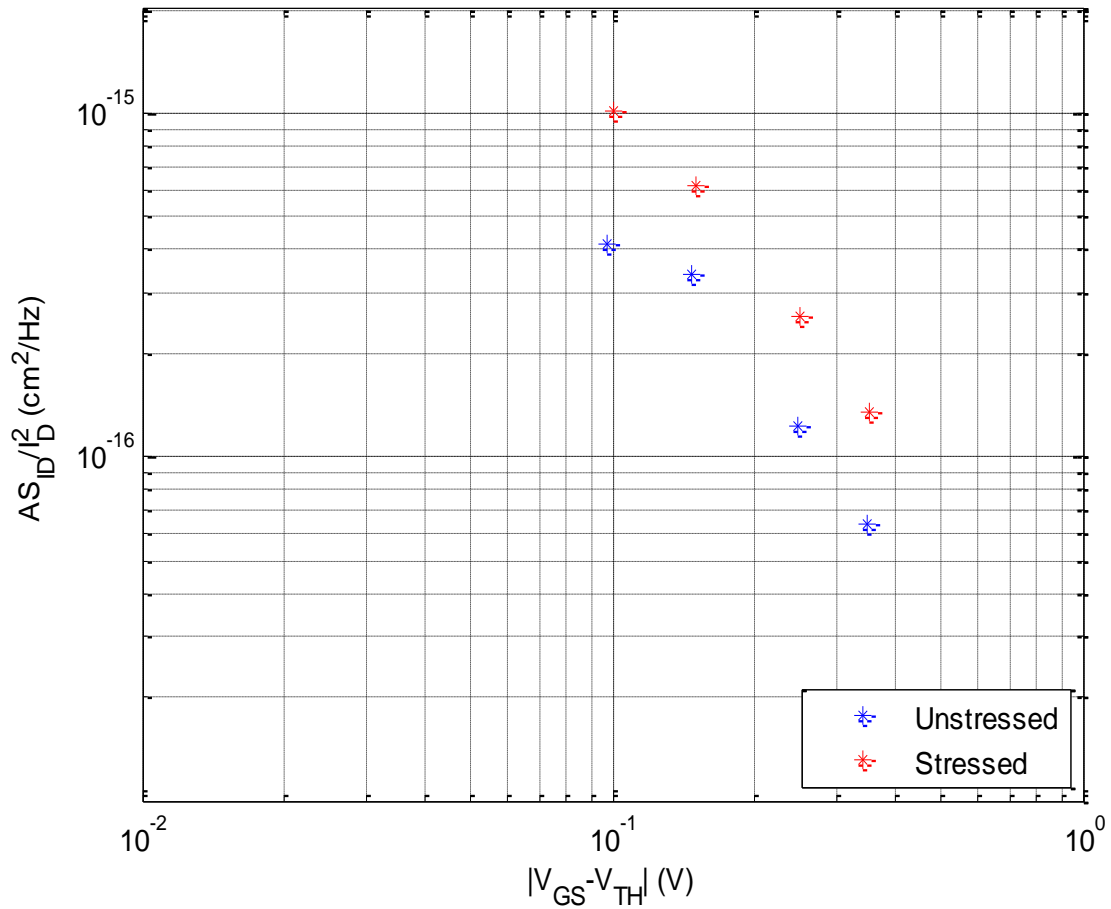
fig_4.3.22: PSD @1Hz del PMOS #2 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

PSD@1Hz PMOS#2	$V_{GS}-V_{TH}$ [V]	AS_{ID}/I_D^2
<i>Unstressed</i>	-0.0885	0.4994 (67) E ⁻¹⁵
	-0.1385	0.4181 (56) E ⁻¹⁵
	-0.2385	0.1480 (19) E ⁻¹⁵
	-0.3385	0.06242 (87) E ⁻¹⁵
<i>Stressed (280h)</i>	-0.0913	1.424 (19) E ⁻¹⁵
	-0.1413	0.923 (12) E ⁻¹⁵
	-0.2413	0.331 (46) E ⁻¹⁵
	-0.3413	0.1192 (13) E ⁻¹⁵
<i>Fattore di incremento medio PSD@1Hz = 2.2991</i>		



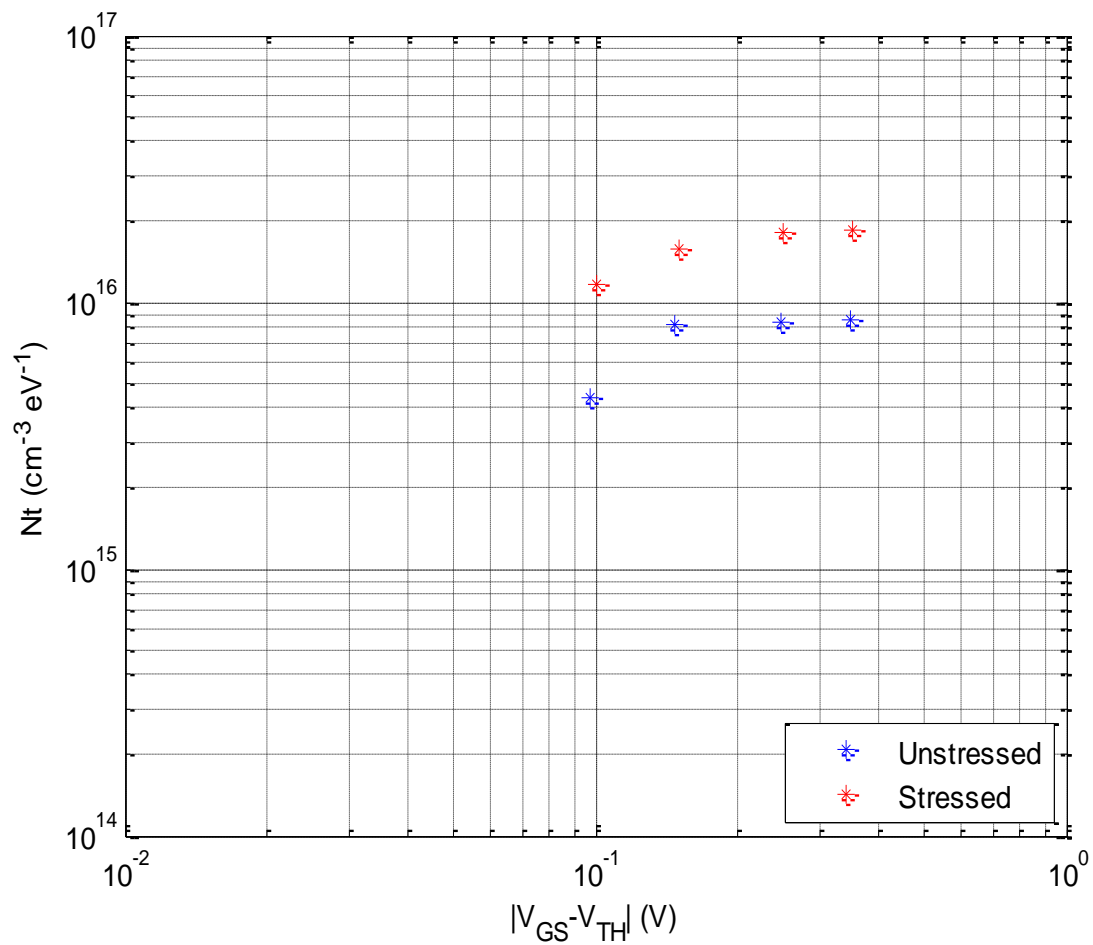
fig_4.3.23: Densità di trappole del PMOS #2 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

Traps Density PMOS#2	$V_{GS}-V_{TH}$ [V]	Nt
<i>Unstressed</i>	-0.0885	4.401 (59) E ⁺¹⁵
	-0.1385	9.02 (12) E ⁺¹⁵
	-0.2385	9.47 (13) E ⁺¹⁵
	-0.3385	8.05 (11) E ⁺¹⁵
<i>Stressed (280h)</i>	-0.0913	1.335 (18) E ⁺¹⁶
	-0.1413	2.073 (28) E ⁺¹⁶
	-0.2413	2.170 (29) E ⁺¹⁶
	-0.3413	1.554 (21) E ⁺¹⁶
<i>Fattore di incremento medio densità di trappole = 2.3886</i>		



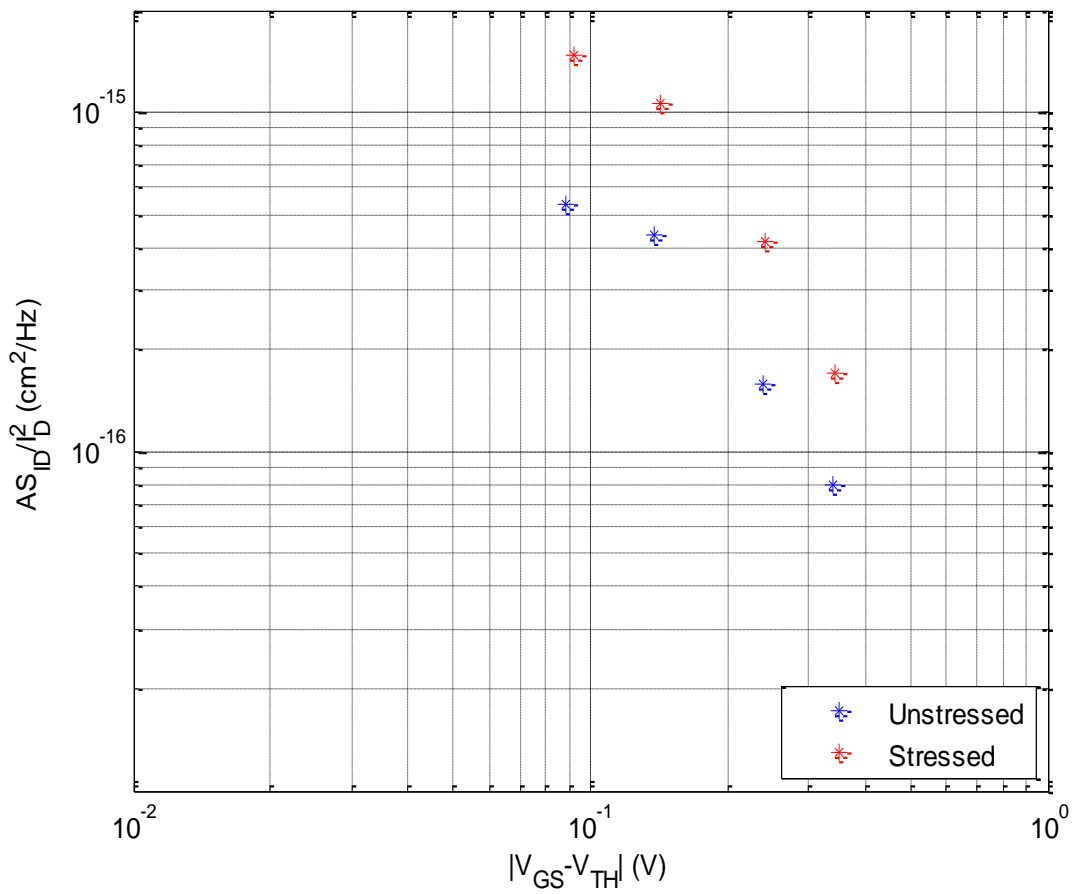
fig_4.3.24: PSD @1Hz del PMOS #3 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

PSD@1Hz PMOS#3	$V_{GS} - V_{TH}$ [V]	AS_{ID}/I_D^2
<i>Unstressed</i>	-0.0972	0.4132 (55) E ⁻¹⁵
	-0.1472	0.3389 (46) E ⁻¹⁵
	-0.2472	0.1220 (17) E ⁻¹⁵
	-0.3472	0.06382 (83) E ⁻¹⁵
<i>Stressed (280h)</i>	-0.1008	1.016 (14) E ⁻¹⁵
	-0.1508	0.6192 (83) E ⁻¹⁵
	-0.2508	0.2563 (33) E ⁻¹⁵
	-0.3508	0.1351 (17) E ⁻¹⁵
<i>Fattore di incremento medio PSD@1Hz = 2.1236</i>		



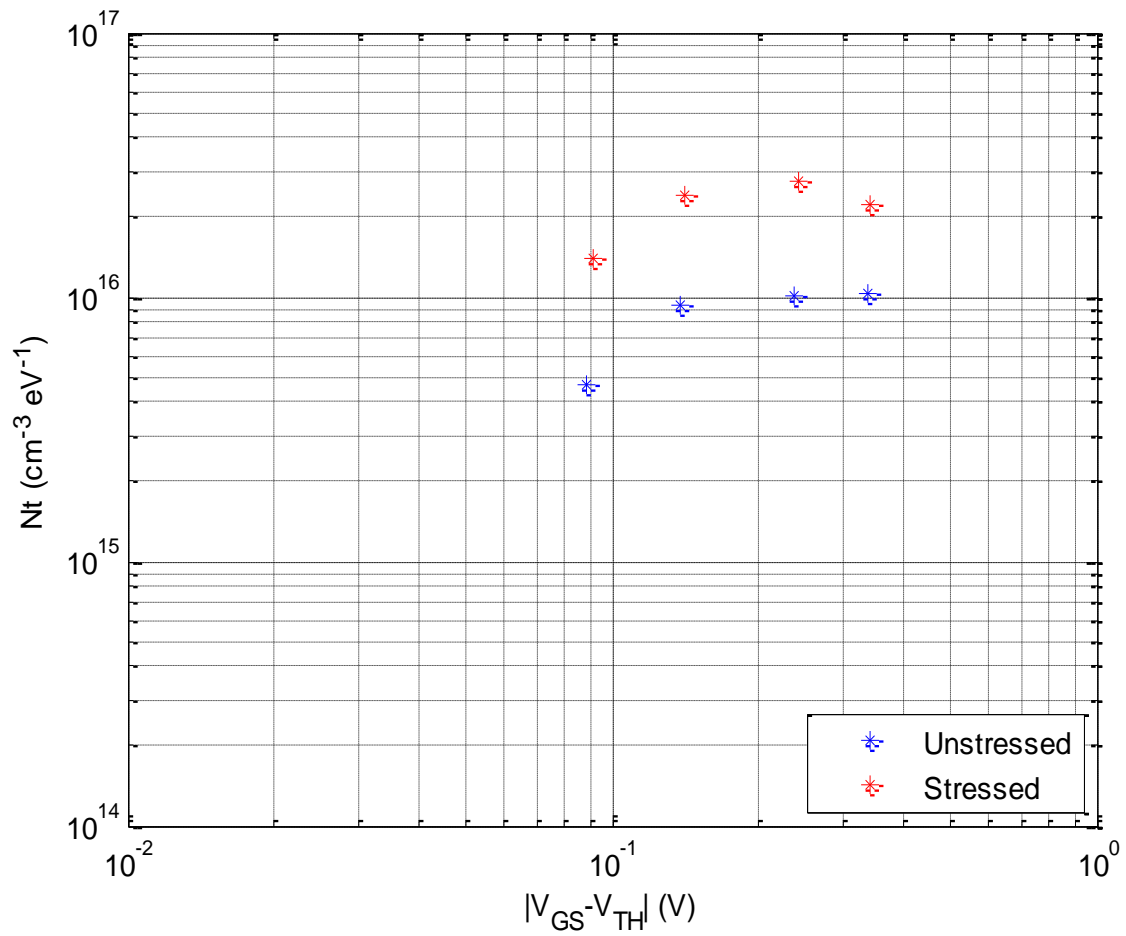
fig_4.3.25: Densità di trappole del PMOS #3 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

Traps Density PMOS#3	$V_{GS}-V_{TH}$ [V]	Nt
<i>Unstressed</i>	-0.0972	4.392 (59) E ⁺¹⁵
	-0.1472	8.26 (11) E ⁺¹⁵
	-0.2472	8.39 (11) E ⁺¹⁵
	-0.3472	8.65 (12) E ⁺¹⁵
<i>Stressed (280h)</i>	-0.1008	1.162 (16) E ⁺¹⁶
	-0.1508	1.583 (21) E ⁺¹⁶
	-0.2508	1.810 (24) E ⁺¹⁶
	-0.3508	1.867 (25) E ⁺¹⁶
<i>Fattore di incremento medio densità di trappole = 2.2190</i>		



fig_4.3.26: PSD @1Hz del PMOS #4 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

PSD@1Hz PMOS#4	$V_{GS}-V_{TH}$ [V]	AS_{ID}/I_D^2
<i>Unstressed</i>	-0.0883	0.5329 (71) E ⁻¹⁵
	-0.1383	0.4362 (59) E ⁻¹⁵
	-0.2383	0.1586 (21) E ⁻¹⁵
	-0.3383	0.0799 (11) E ⁻¹⁵
<i>Stressed (280h)</i>	-0.0918	0.1484 (20) E ⁻¹⁴
	-0.1418	0.1067 (14) E ⁻¹⁴
	-0.2418	0.04143 (57) E ⁻¹⁴
	-0.3418	0.01691 (23) E ⁻¹⁴
<i>Fattore di incremento medio PSD@1Hz = 2.4899</i>		



fig_4.3.27: Densità di trappole del PMOS #4 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

Traps Density PMOS#4	$V_{GS}-V_{TH}$ [V]	Nt
<i>Unstressed</i>	-0.0883	$0.4675 (63) E^{+16}$
	-0.1383	$0.939 (13) E^{+16}$
	-0.2383	$1.013 (14) E^{+16}$
	-0.3383	$1.029 (14) E^{+16}$
<i>Stressed (280h)</i>	-0.0918	$1.407 (19) E^{+16}$
	-0.1418	$2.414 (32) E^{+16}$
	-0.2418	$2.725 (37) E^{+16}$
	-0.3418	$2.224 (30) E^{+16}$
<i>Fattore di incremento medio densità trappole = 2.6079</i>		

Dai grafici dei confronti si ricava che sia le PSD@1Hz che la densità di trappole hanno subito un evidente aumento a causa dello stress HTRB di un fattore moltiplicativo variabile, che risulta valere in media di poco superiore a 2 (calcolabile attraverso una media dei vari punti ottenuti nei grafici relativi a tutti e quattro i dispositivi). Precisamente effettuando la suddetta media complessiva tra i dati ricavati si ottiene un fattore di incremento totale di circa 2.26 per la densità di trappole.

Si precisa poi che nei precedenti grafici dei confronti, i punti sono ad ascisse leggermente diverse (prima e dopo lo stress) perché le tensioni di overdrive non sono esattamente le stesse (dato che le V_{TH} non variano dopo lo stress di esattamente 100mV). Inoltre l'incertezza relativa da cui poi si ricavano le incertezze estese presenti nelle tabelle dei vari grafici è stata ricavata sommando le incertezze relative legate sia al guadagno sia alla scheda di acquisizione e moltiplicando per due il risultato, poiché ora l'errore va associato alla potenza e non più alla tensione e queste due grandezze sono legate dalla relazione $P = V^2$. Ovvero:

$$\sigma_{\%}(PSD@1Hz) = \sigma_{\%}(Traps_Density) = 2(\sigma_{\%}(guadagno) + \sigma_{\%}(SA))$$

dove $\sigma_{\%}(guadagno)$ rappresenta l'incertezza relativa associata al guadagno del blocco amplificatore studiato al capitolo 4 (e pari circa allo 0,185%) e $\sigma_{\%}(SA)$ quella associata alla scheda di acquisizione (e pari a 0,485%, ricavabile dal suo datasheet).

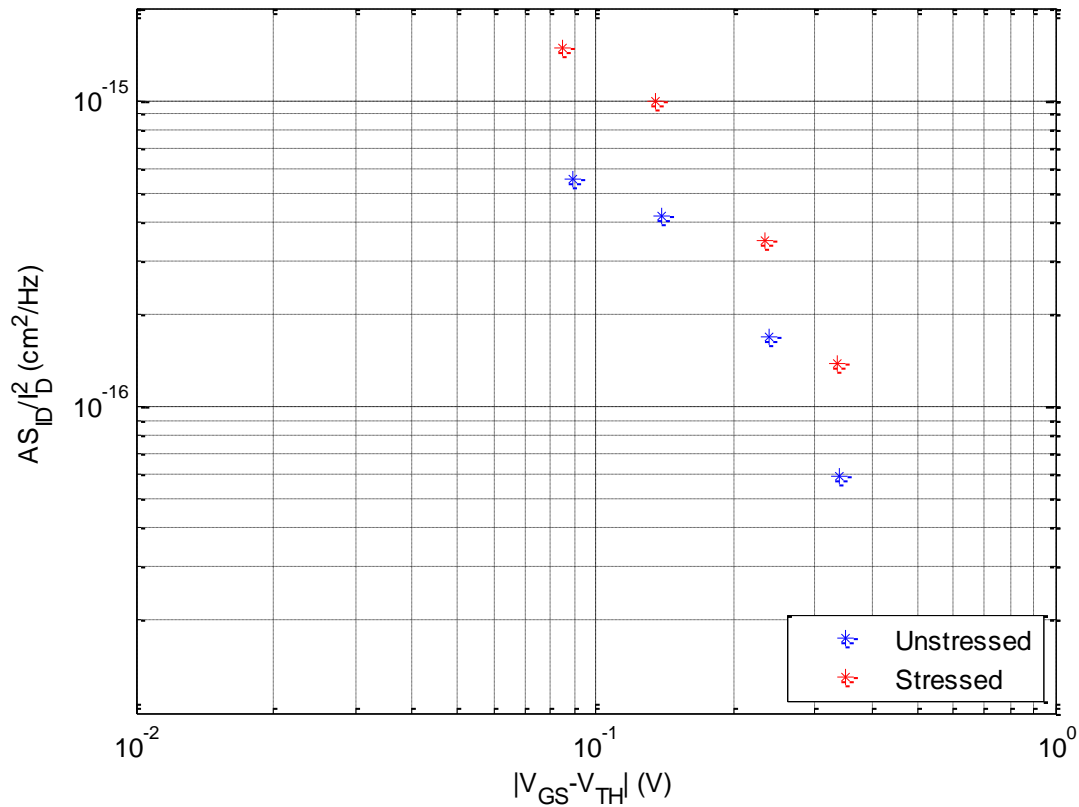
4.4) Stress a 638h

Nella seconda fase si sono analizzati i dispositivi numerati dal 5 all'8 su cui è stato applicato uno stress nelle stesse condizioni dei primi quattro, ma per un numero di ore maggiore pari a 638.

Rieffettuando l'analisi statica si nota un ulteriore aumento delle tensioni di soglia. Infatti si sono ottenuti i seguenti dati:

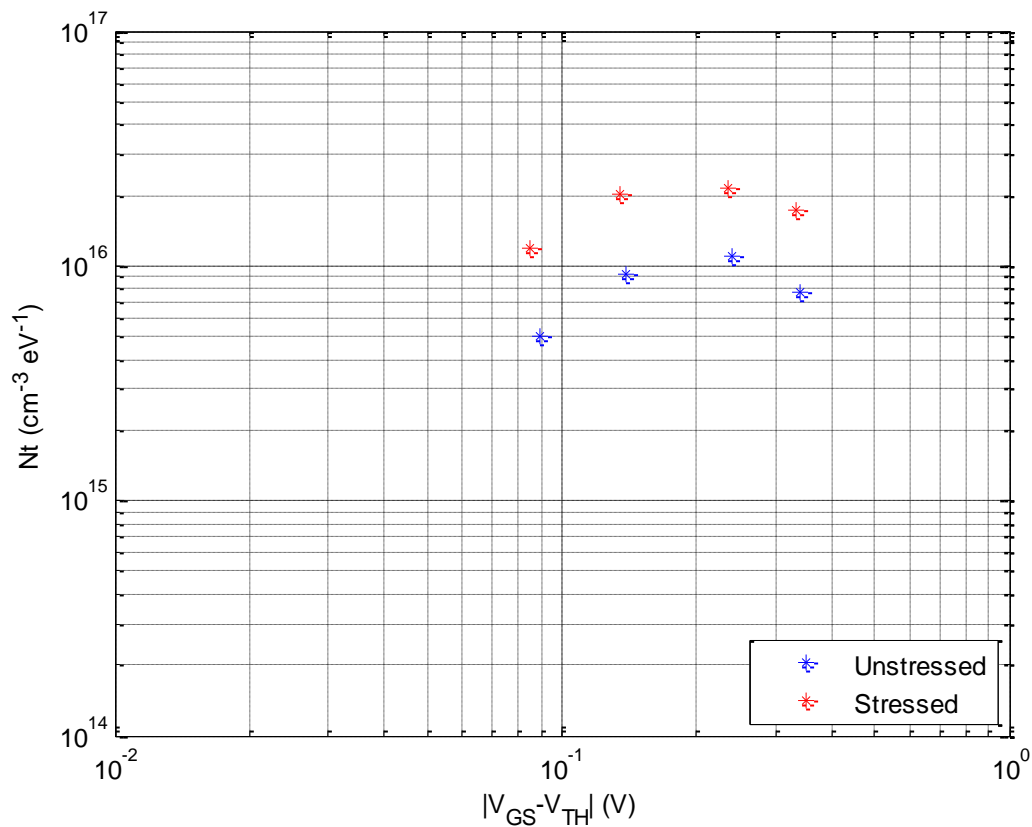
# PMOS (638h)	$V_{TH_Stressed}$ [V] (@ $V_{DS}=-25mV$)	$V_{TH_Stressed}$ [V] (@ $V_{DS}=-50mV$)	$V_{TH_stressed}$ [V] (@ $V_{DS}=-100mV$)	$V_{TH_Unstressed}$ [V] (@ $V_{DS}=-25mV$)
5	-2.3655	-2.3737	-2.3582	-2.2604
6	-2.3633	-2.3747	-2.3562	-2.2591
7	-2.3547	-2.3658	-2.3457	-2.2492
8	-2.3537	-2.3646	-2.3451	-2.2504

Passando poi alle analisi di rumore, applicando le stesse quattro tensioni di polarizzazione V_{GS} del caso precedente poiché non si sono riscontrati significativi ulteriori incrementi della tensione di soglia rispetto allo stress di 280 ore, si è ricavato:



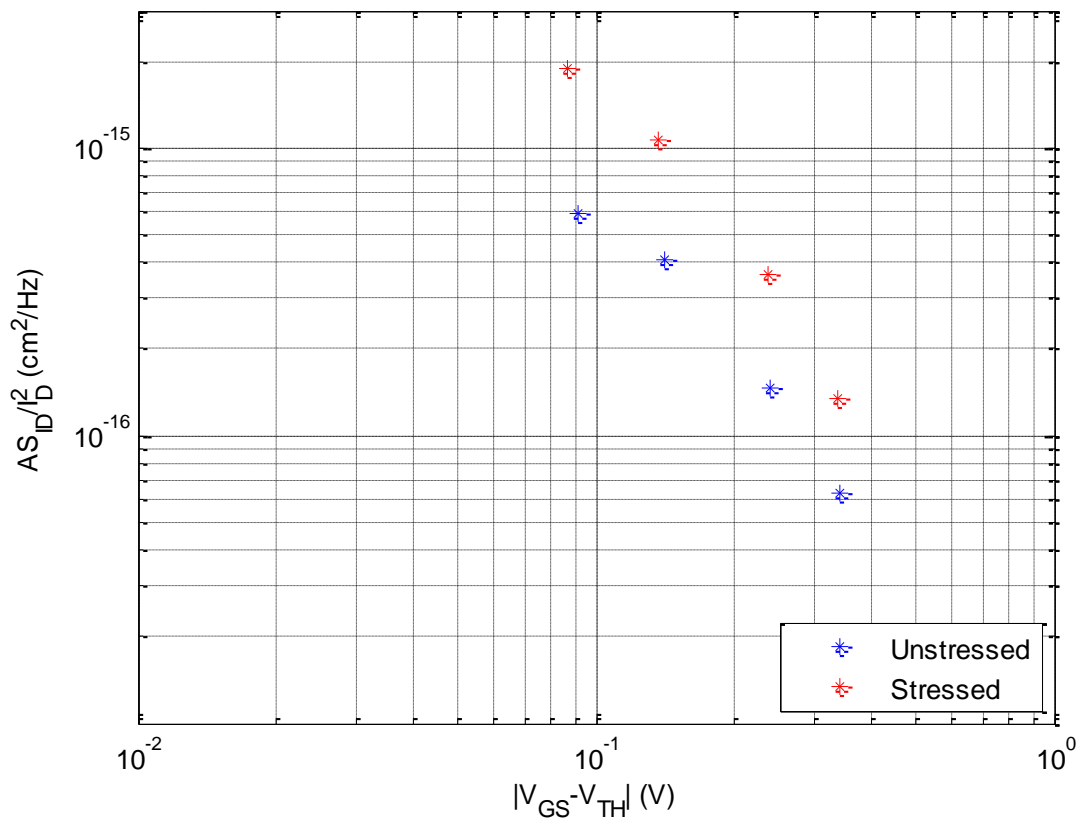
fig_4.4.1: PSD @ 1Hz del PMOS #5 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

PSD@1Hz PMOS#5	$V_{GS}-V_{TH} [V]$	AS_{ID}/I_D^2
<i>Unstressed</i>	-0.0896	0.5511 (74) E ⁻¹⁵
	-0.1396	0.4212 (57) E ⁻¹⁵
	-0.2396	0.1686 (23) E ⁻¹⁵
	-0.3396	0.05961 (80) E ⁻¹⁵
<i>Stressed (638h)</i>	-0.0845	1.473 (20) E ⁻¹⁵
	-0.1345	0.988 (13) E ⁻¹⁵
	-0.2345	0.3490 (47) E ⁻¹⁵
	-0.3345	0.1371 (20) E ⁻¹⁵
<i>Fattore di incremento medio PSD@1Hz = 2.3475</i>		



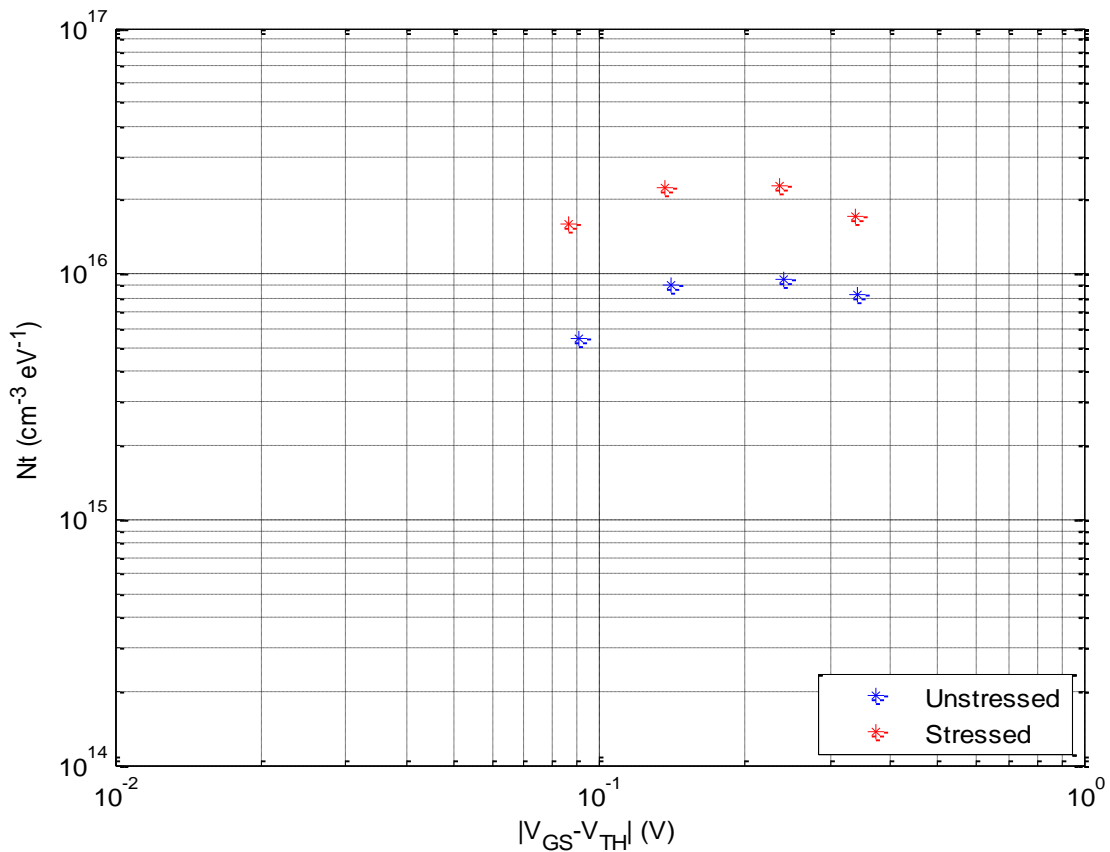
fig_4.4.2: Densità di trappole del PMOS #5 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

Traps Density PMOS#5	$V_{GS}-V_{TH}$ [V]	Nt
<i>Unstressed</i>	-0.0896	0.4978 (67) E ⁺¹⁶
	-0.1396	0.924 (12) E ⁺¹⁶
	-0.2396	1.089 (15) E ⁺¹⁶
	-0.3396	0.774 (10) E ⁺¹⁶
<i>Stressed (638h)</i>	-0.0845	1.184 (16) E ⁺¹⁶
	-0.1345	2.011 (27) E ⁺¹⁶
	-0.2345	2.158 (29) E ⁺¹⁶
	-0.3345	1.729 (23) E ⁺¹⁶
<i>Fattore di incremento medio densità trappole = 2.1926</i>		



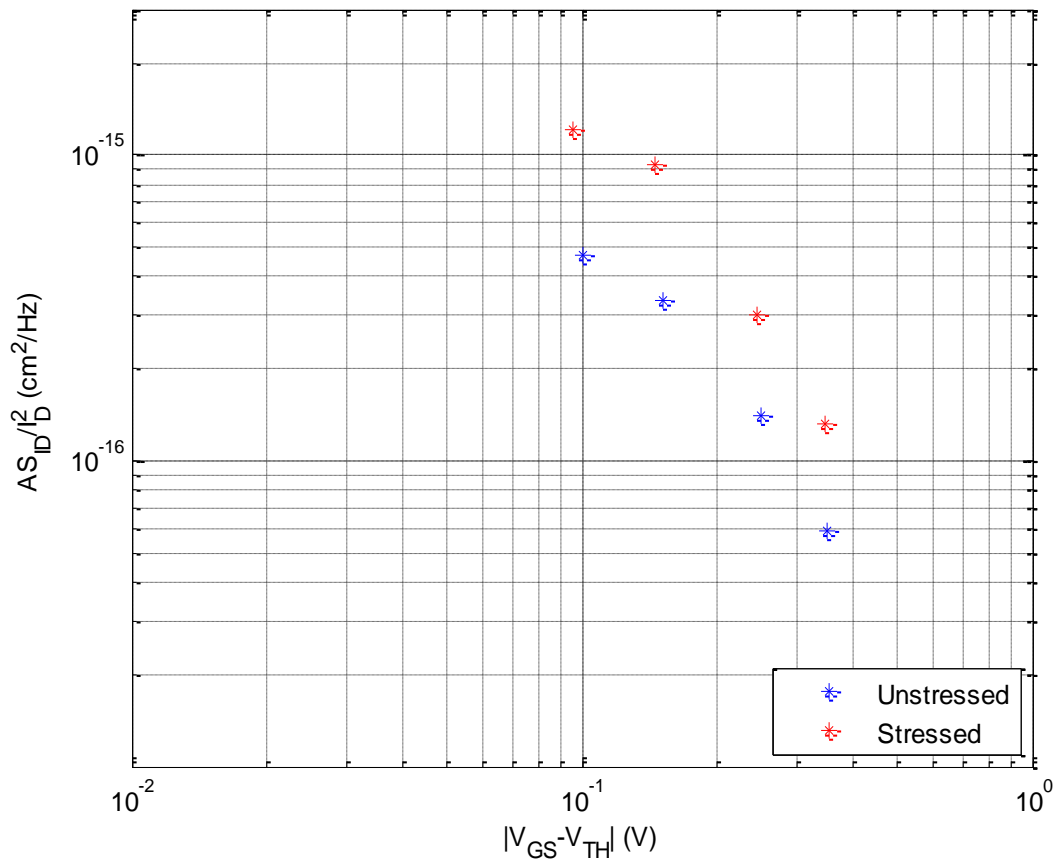
fig_4.4.3: PSD @ 1Hz del PMOS #6 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

PSD@1Hz PMOS#6	$V_{GS}-V_{TH} [V]$	AS_{ID}/I_D^2
<i>Unstressed</i>	-0.0909	0.5878 (79) E ⁻¹⁵
	-0.1409	0.4064 (55) E ⁻¹⁵
	-0.2409	0.1455 (20) E ⁻¹⁵
	-0.3409	0.06302 (83) E ⁻¹⁵
<i>Stressed (638h)</i>	-0.0867	1.880 (25) E ⁻¹⁵
	-0.1367	1.059 (14) E ⁻¹⁵
	-0.2367	0.3612 (47) E ⁻¹⁵
	-0.3367	0.1340 (17) E ⁻¹⁵
<i>Fattore di incremento medio PSD@1Hz = 2.6023</i>		



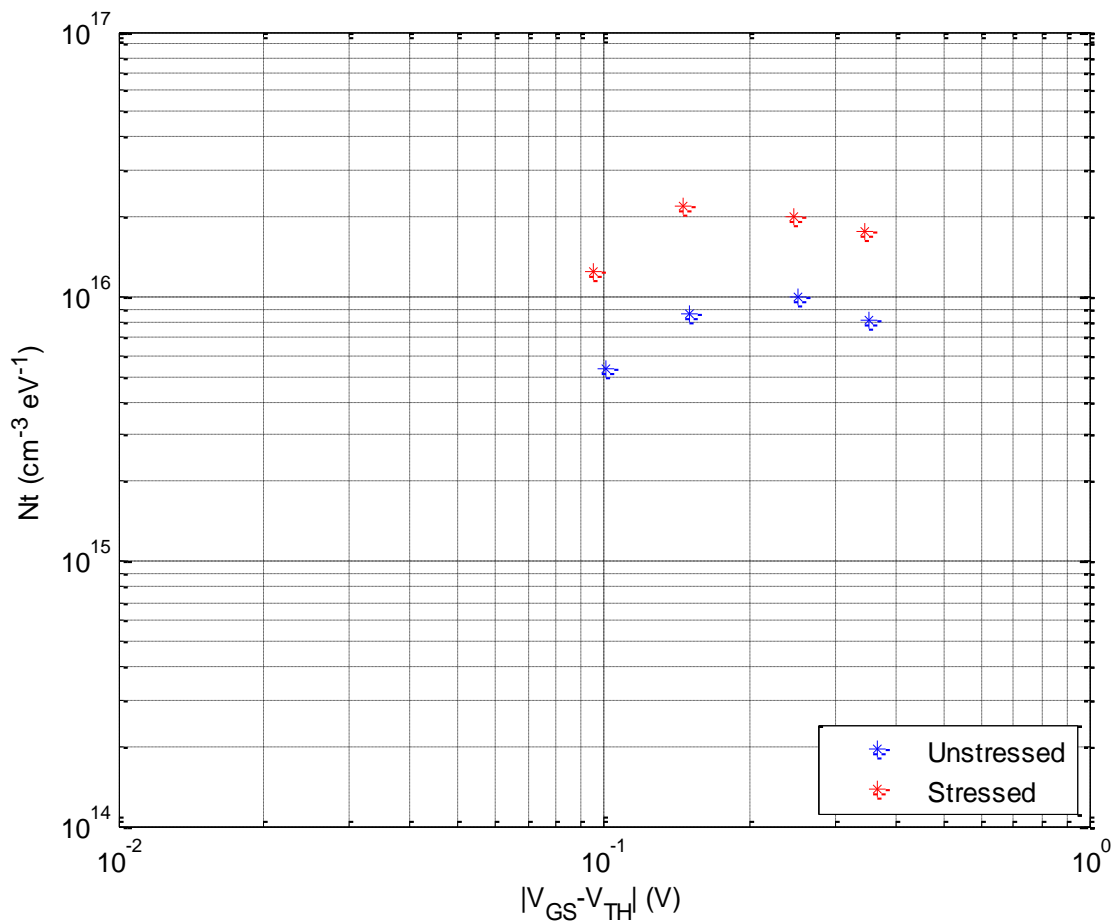
fig_4.4.4: Densità di trappole del PMOS #6 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

Traps Density PMOS#6	$V_{GS}-V_{TH}$ [V]	Nt
<i>Unstressed</i>	-0.0909	5.465 (73) E ⁺¹⁵
	-0.1409	9.08 (12) E ⁺¹⁵
	-0.2409	9.50 (13) E ⁺¹⁵
	-0.3409	8.24 (11) E ⁺¹⁵
<i>Stressed (638h)</i>	-0.0867	1.590 (21) E ⁺¹⁶
	-0.1367	2.2269 (30) E ⁺¹⁶
	-0.2367	2.2735 (31) E ⁺¹⁶
	-0.3367	1.7079 (23) E ⁺¹⁶
<i>Fattore di incremento medio densità trappole = 2.5074</i>		



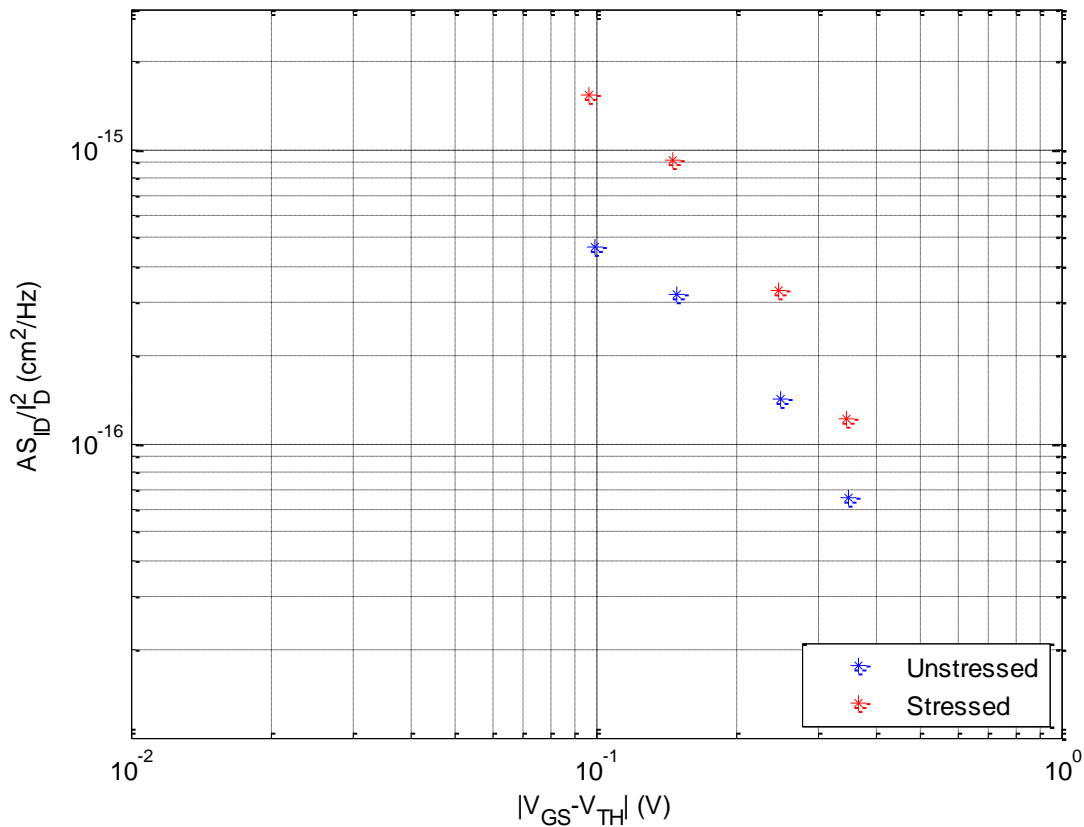
fig_4.4.5: PSD @ 1Hz del PMOS #7 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

PSD@1Hz PMOS#7	$V_{GS}-V_{TH}$ [V]	AS_{ID}/I_D^2
<i>Unstressed</i>	-0.1008	0.4711 (63) E ⁻¹⁵
	-0.1508	0.3357 (45) E ⁻¹⁵
	-0.2508	0.1397 (19) E ⁻¹⁵
	-0.3508	0.05920 (77) E ⁻¹⁵
<i>Stressed (638h)</i>	-0.0953	1.206 (16) E ⁻¹⁵
	-0.1453	0.933 (12) E ⁻¹⁵
	-0.2453	0.2981 (40) E ⁻¹⁵
	-0.3453	0.1313 (19) E ⁻¹⁵
<i>Fattore di incremento medio PSD@1Hz = 2.4238</i>		



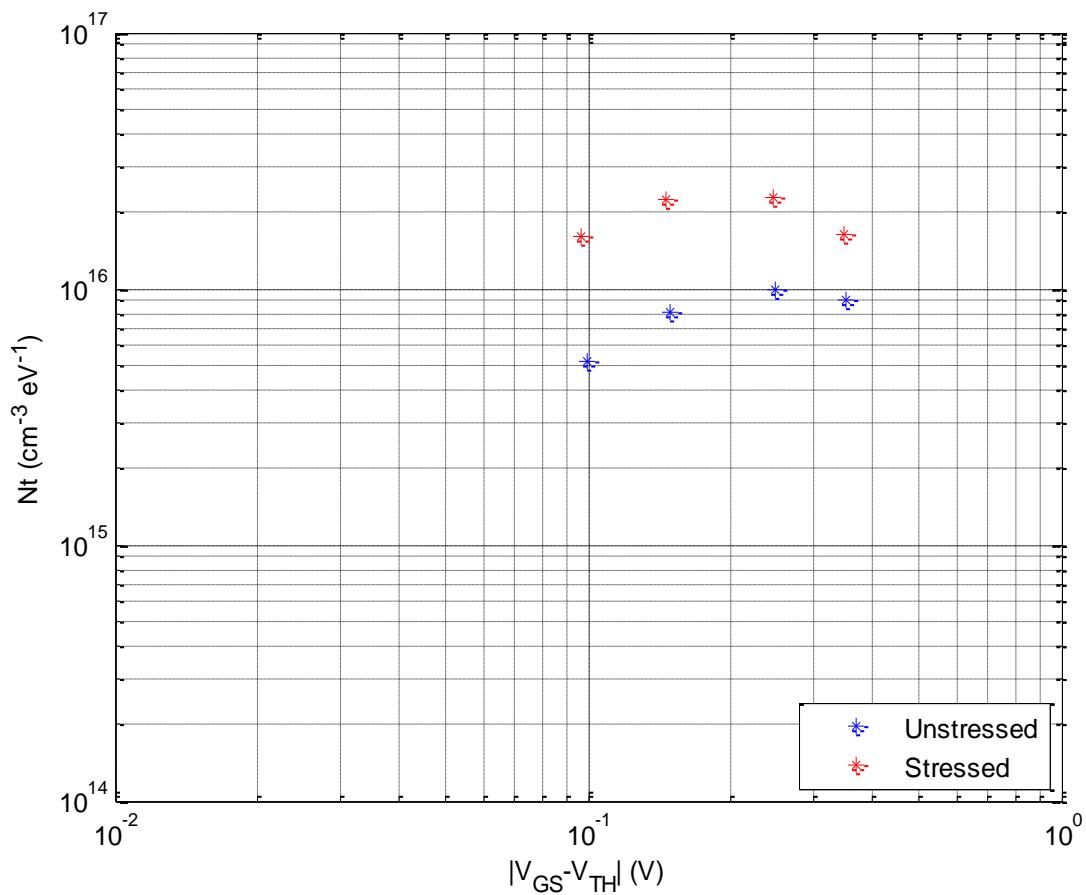
fig_4.4.6: Densità di trappole del PMOS #7 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

Traps Density PMOS#7	$V_{GS}-V_{TH}$ [V]	Nt
<i>Unstressed</i>	-0.1008	5.385 (72) E ⁺¹⁵
	-0.1508	8.59 (12) E ⁺¹⁵
	-0.2508	9.88 (13) E ⁺¹⁵
	-0.3508	8.19 (11) E ⁺¹⁵
<i>Stressed (638h)</i>	-0.0953	1.232 (17) E ⁺¹⁶
	-0.1453	2.215 (30) E ⁺¹⁶
	-0.2453	2.0205 (27) E ⁺¹⁶
	-0.3453	1.762 (24) E ⁺¹⁶
<i>Fattore di incremento medio densità trappole = 2.2657</i>		



fig_4.4.7: PSD @1Hz del PMOS #8 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

PSD@1Hz PMOS#8	$V_{GS}-V_{TH}$ [V]	AS_{ID}/I_D^2
<i>Unstressed</i>	-0.0996	0.4662 (63) E ⁻¹⁵
	-0.1496	0.3190 (43) E ⁻¹⁵
	-0.2496	0.1424 (19) E ⁻¹⁵
	-0.3496	0.6580 (87) E ⁻¹⁶
<i>Stressed (638h)</i>	-0.0963	1.523 (20) E ⁻¹⁵
	-0.1463	0.927 (12) E ⁻¹⁵
	-0.2463	0.3301 (47) E ⁻¹⁵
	-0.3463	0.1210 (17) E ⁻¹⁵
<i>Fattore di incremento medio PSD@1Hz = 2.5835</i>		



fig_4.4.8: Densità di trappole del PMOS #8 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

Traps Density PMOS#8	$V_{GS}-V_{TH}$ [V]	Nt
<i>Unstressed</i>	-0.0996	5.204 (70) E ⁺¹⁵
	-0.1496	8.03 (11) E ⁺¹⁵
	-0.2496	9.98 (13) E ⁺¹⁵
	-0.3496	9.05 (12) E ⁺¹⁵
<i>Stressed (638h)</i>	-0.0963	1.589 (21) E ⁺¹⁶
	-0.1463	2.231 (30) E ⁺¹⁶
	-0.2463	2.2541 (30) E ⁺¹⁶
	-0.3463	1.637 (22) E ⁺¹⁶
<i>Fattore di incremento medio densità di trappole = 2.4747</i>		

Dunque in questo nuovo stress a 638h, oltre a un ulteriore leggero aumento delle tensioni di soglia, rispetto al caso di stress a 280h si ricava anche un leggero aumento in termini di rumore. Precisamente effettuando nuovamente la media complessiva tra i dati ricavati nel si ottiene un fattore di incremento totale di circa 2.35 per la densità di trappole.

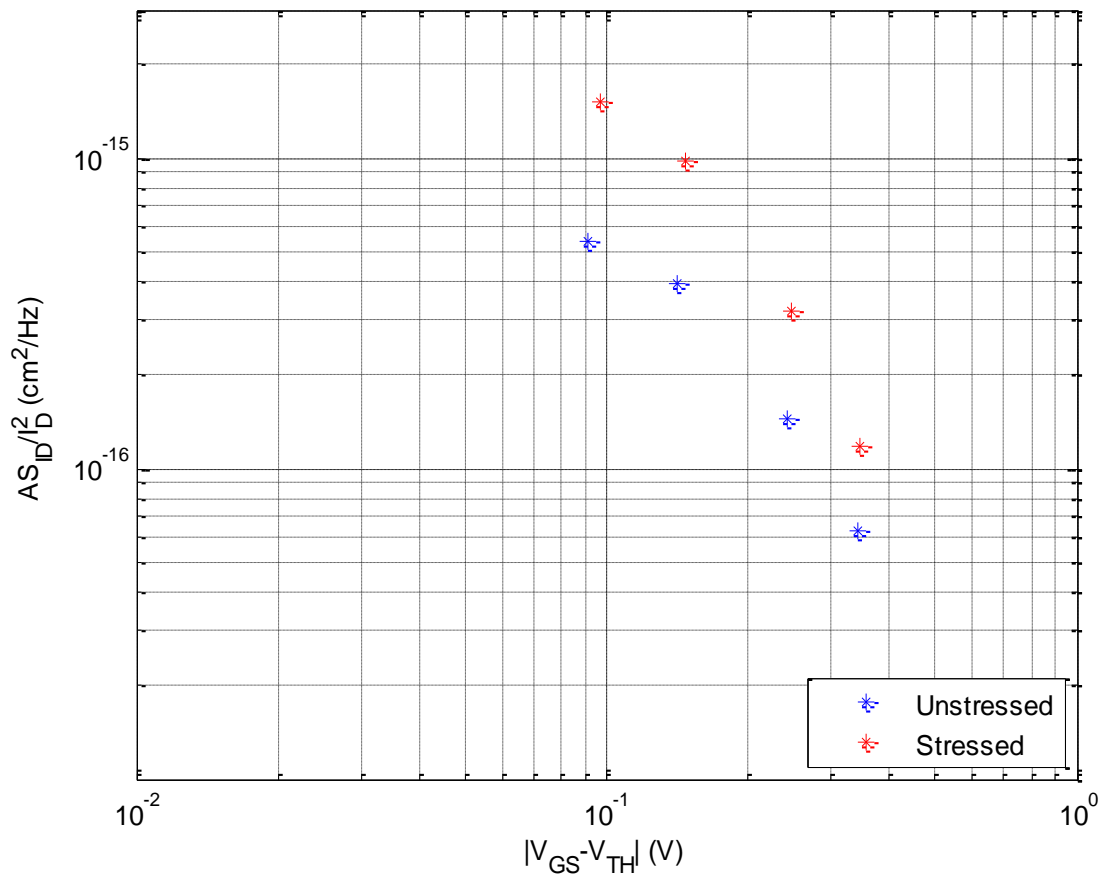
4.5) Stress a 1107h

Nella terza fase si sono analizzati i dispositivi numerati dal 9 al 12 su cui è stato applicato infine uno stress nelle stesse condizioni degli altri, ma per un numero di ore ancora maggiore pari a 1107.

Rieffettuando l'analisi statica si nota un ulteriore aumento delle tensioni di soglia. Infatti si sono ottenuti i seguenti dati:

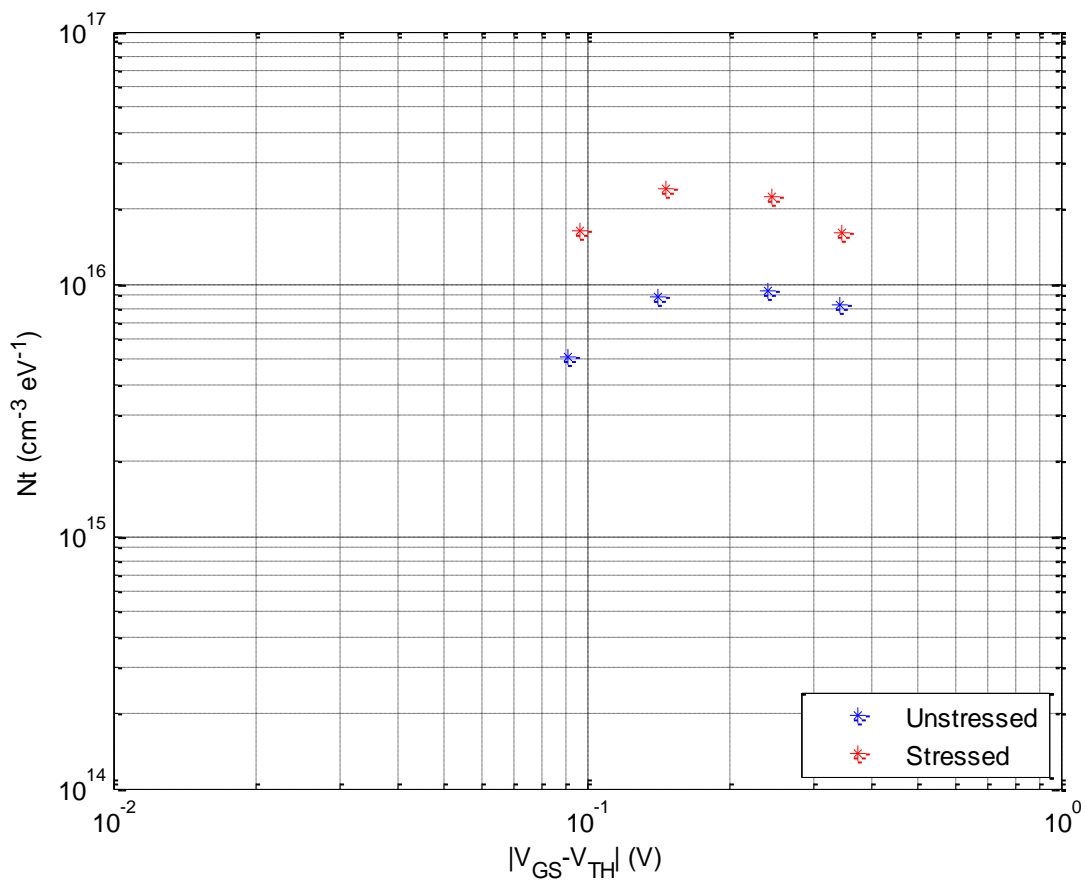
# PMOS (1107h)	$V_{TH_Stressed}$ [V] (@ $V_{DS}=-25mV$)	$V_{TH_Stressed}$ [V] (@ $V_{DS}=-50mV$)	$V_{TH_stressed}$ [V] (@ $V_{DS}=-100mV$)	$V_{TH_Unstressed}$ [V] (@ $V_{DS}=-25mV$)
9	-2.3932	-2.4100	-2.3902	-2.2587
10	-2.3923	-2.3975	-2.3813	-2.2516
11	-2.3969	-2.4063	-2.3908	-2.2601
12	-2.3991	-2.4060	-2.3870	-2.2604

Passando poi alle analisi di rumore, riscontrando stavolta significativi ulteriori incrementi della tensione di soglia rispetto ai due precedenti stress, si sono aumentati i valori delle quattro tensioni di polarizzazione V_{GS} rispettivamente a -2.49V, -2.54V, -2.64V e -2.74V al fine di mantenere circa invariati i valori delle tensioni di overdrive sotto analisi, ricavando così i seguenti dati:



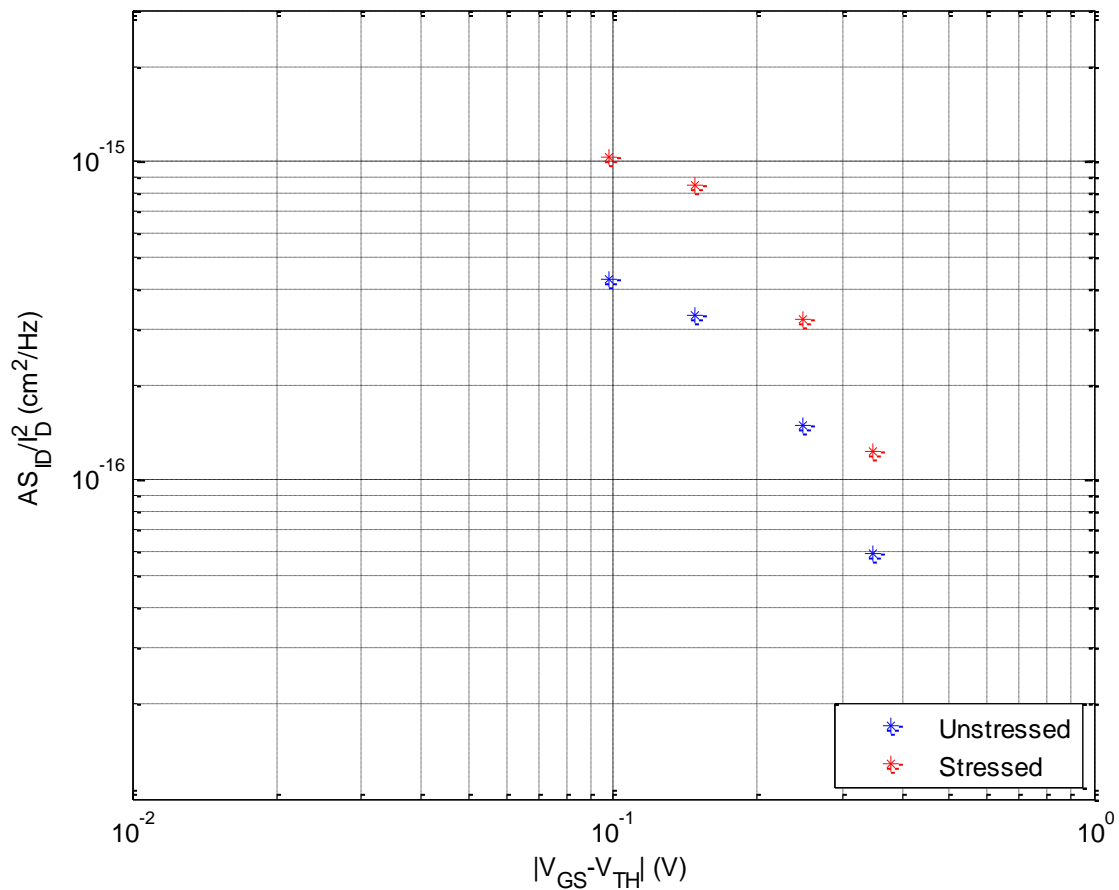
fig_4.5.1: PSD @ 1Hz del PMOS #9 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

PSD@1Hz PMOS#9	$V_{GS}-V_{TH}$ [V]	AS_{ID}/I_D^2
<i>Unstressed</i>	-0.0913	0.5436 (73) E ⁻¹⁵
	-0.1413	0.3950 (53) E ⁻¹⁵
	-0.2413	0.1438 (19) E ⁻¹⁵
	-0.3413	0.6280 (83) E ⁻¹⁶
<i>Stressed (1107h)</i>	-0.0968	1.528 (20) E ⁻¹⁵
	-0.1468	0.986 (13) E ⁻¹⁵
	-0.2468	0.3211 (43) E ⁻¹⁵
	-0.3468	0.1180 (17) E ⁻¹⁵
<i>Fattore di incremento medio PSD@1Hz = 2.3542</i>		



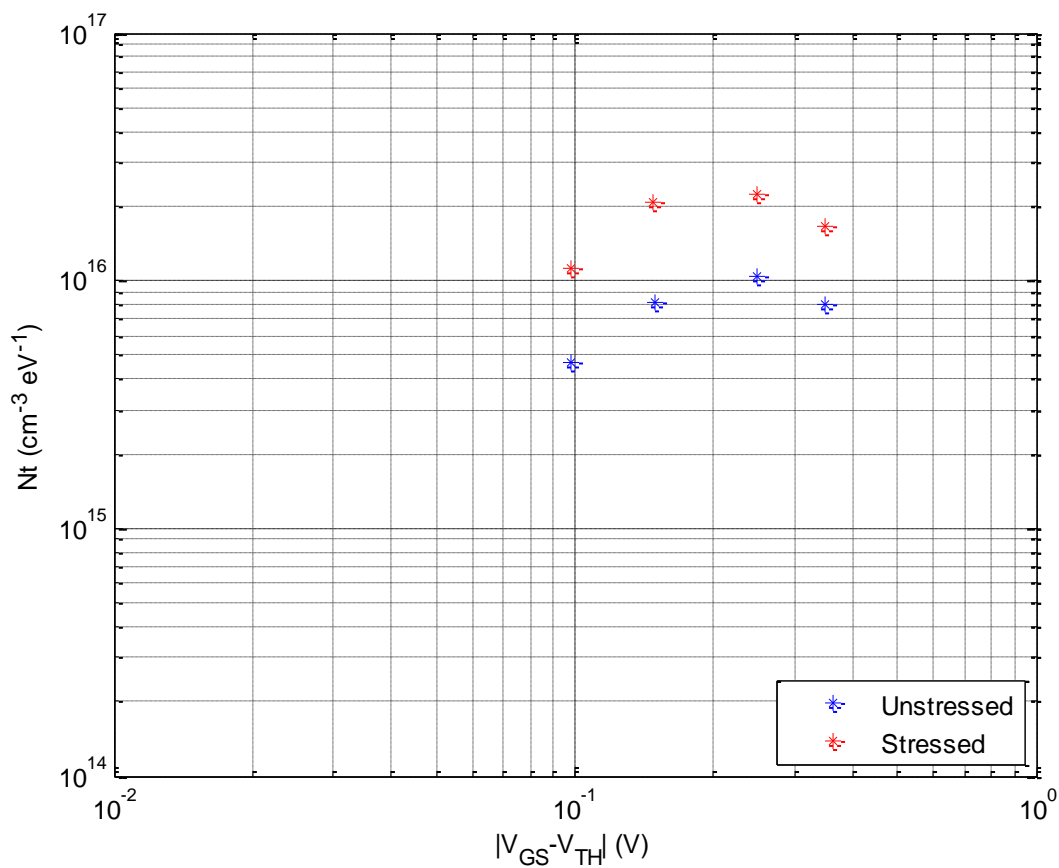
fig_4.5.2: Densità di trappole del PMOS #9 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

Traps Density PMOS#9	$V_{GS}-V_{TH} [V]$	Nt
<i>Unstressed</i>	-0.0913	5.098 (68) E ⁺¹⁵
	-0.1413	8.87 (12) E ⁺¹⁵
	-0.2413	9.42 (13) E ⁺¹⁵
	-0.3413	8.23 (11) E ⁺¹⁵
<i>Stressed (1107h)</i>	-0.0968	1.610 (21) E ⁺¹⁶
	-0.1468	2.390 (32) E ⁺¹⁶
	-0.2468	2.202 (30) E ⁺¹⁶
	-0.3468	1.596 (21) E ⁺¹⁶
<i>Fattore di incremento medio densità trappole = 2.5319</i>		



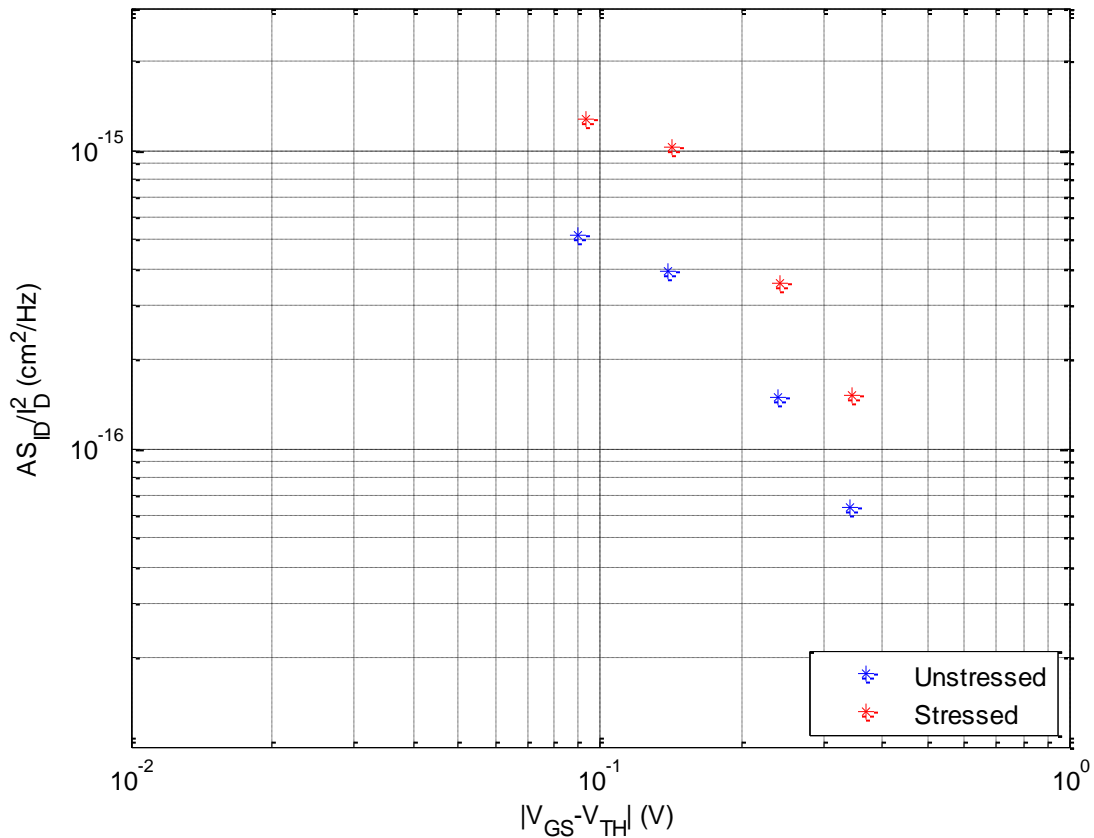
fig_4.5.3: PSD @1Hz del PMOS #10 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

PSD@1Hz PMOS#10	$V_{GS}-V_{TH}$ [V]	AS_{ID}/I_D^2
<i>Unstressed</i>	-0.0984	0.4301 (58) E ⁻¹⁵
	-0.1484	0.3296 (44) E ⁻¹⁵
	-0.2484	0.1487 (20) E ⁻¹⁵
	-0.3484	0.5921 (80) E ⁻¹⁶
<i>Stressed (1107h)</i>	-0.0977	1.040 (14) E ⁻¹⁵
	-0.1477	0.845 (11) E ⁻¹⁵
	-0.2477	0.3210 (43) E ⁻¹⁵
	-0.3477	0.1231 (17) E ⁻¹⁵
<i>Fattore di incremento medio PSD@1Hz = 2.3039</i>		



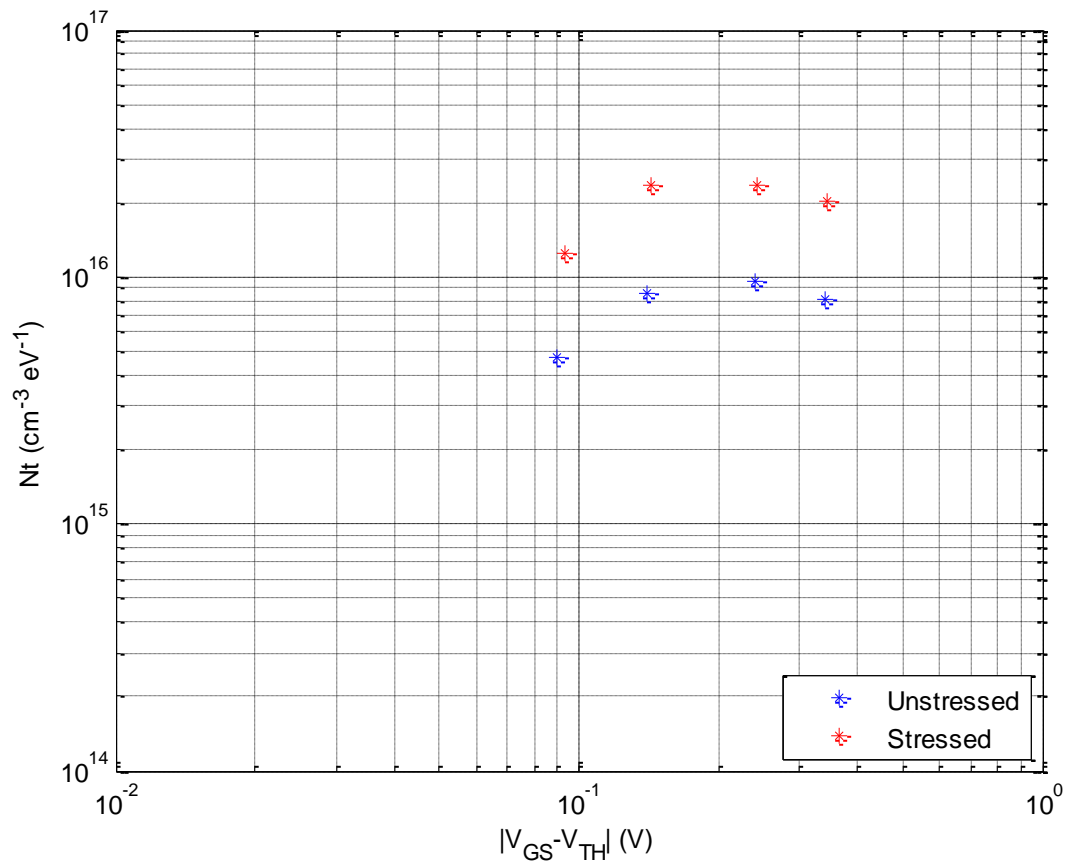
fig_4.5.4: Densità di trappole del PMOS #10 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

Traps Density PMOS#10	$V_{GS}-V_{TH} [V]$	Nt
<i>Unstressed</i>	-0.0984	0.4685 (63) E ⁺¹⁶
	-0.1484	0.817 (11) E ⁺¹⁶
	-0.2484	1.032 (14) E ⁺¹⁶
	-0.3484	0.808 (11) E ⁺¹⁶
<i>Stressed (1107h)</i>	-0.0977	1.117 (15) E ⁺¹⁶
	-0.1477	2.074 (28) E ⁺¹⁶
	-0.2477	2.215 (30) E ⁺¹⁶
	-0.3477	1.670 (22) E ⁺¹⁶
<i>Fattore di incremento medio densità trappole = 2.2842</i>		



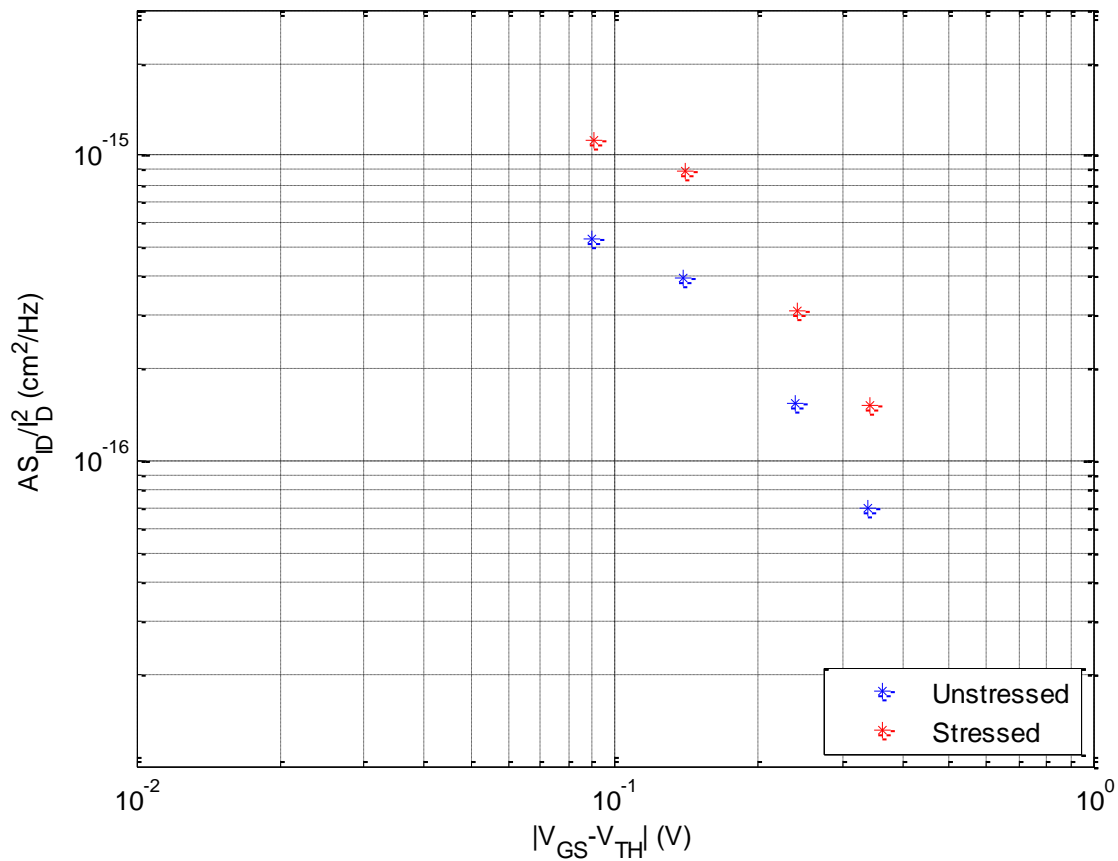
fig_4.5.5: PSD @1Hz del PMOS #11 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

PSD@1Hz PMOS#11	$V_{GS}-V_{TH} [V]$	AS_{ID}/I_D^2
<i>Unstressed</i>	-0.0899	0.5208 (70) E ⁻¹⁵
	-0.1399	0.3915 (52) E ⁻¹⁵
	-0.2399	0.1485 (20) E ⁻¹⁵
	-0.3399	0.6301 (83) E ⁻¹⁶
<i>Stressed (1107h)</i>	-0.0931	0.1281 (17) E ⁻¹⁴
	-0.1431	0.1020 (14) E ⁻¹⁴
	-0.2431	0.3560 (47) E ⁻¹⁵
	-0.3431	0.1521 (20) E ⁻¹⁵
<i>Fattore di incremento medio PSD@1Hz = 2.4667</i>		



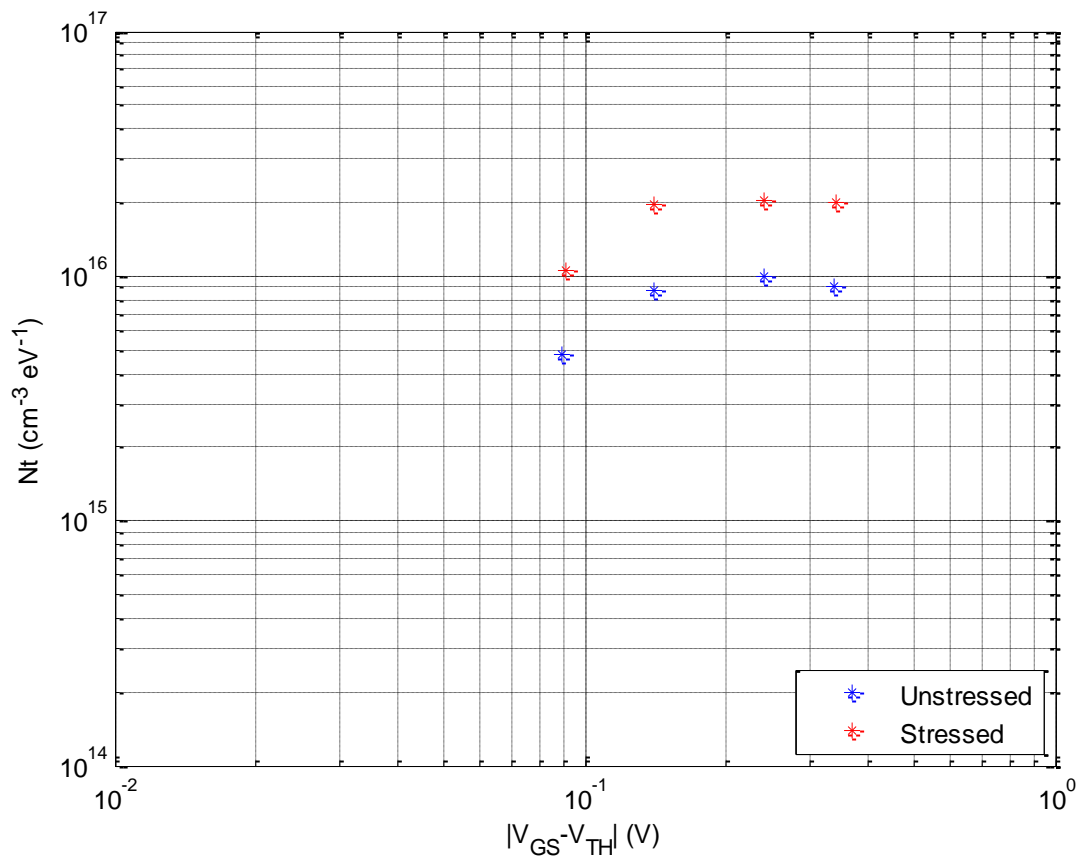
fig_4.5.6: Densità di trappole del PMOS #11 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

Traps Density PMOS#11	$V_{GS}-V_{TH}$ [V]	Nt
<i>Unstressed</i>	-0.0899	4.736 (64) E ⁺¹⁵
	-0.1399	8.62 (12) E ⁺¹⁵
	-0.2399	9.61 (13) E ⁺¹⁵
	-0.3399	8.19 (11) E ⁺¹⁵
<i>Stressed (1107h)</i>	-0.0931	1.249 (17) E ⁺¹⁶
	-0.1431	2.349 (32) E ⁺¹⁶
	-0.2431	2.365 (32) E ⁺¹⁶
	-0.3431	2.009 (27) E ⁺¹⁶
<i>Fattore di incremento medio densità trappole = 2.5689</i>		



fig_4.5.7: PSD @1Hz del PMOS #12 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

PSD@1Hz PMOS#12	$V_{GS}-V_{TH} [V]$	AS_{ID}/I_D^2
<i>Unstressed</i>	-0.0896	0.5306 (71) E ⁻¹⁵
	-0.1396	0.3954 (53) E ⁻¹⁵
	-0.2396	0.1544 (21) E ⁻¹⁵
	-0.3396	0.7010 (93) E ⁻¹⁶
<i>Stressed (1107h)</i>	-0.0909	0.1124 (15) E ⁻¹⁴
	-0.1409	0.0883 (12) E ⁻¹⁴
	-0.2409	0.3102 (40) E ⁻¹⁵
	-0.3409	0.1520 (23) E ⁻¹⁵
<i>Fattore di incremento medio PSD@1Hz = 2.1327</i>		



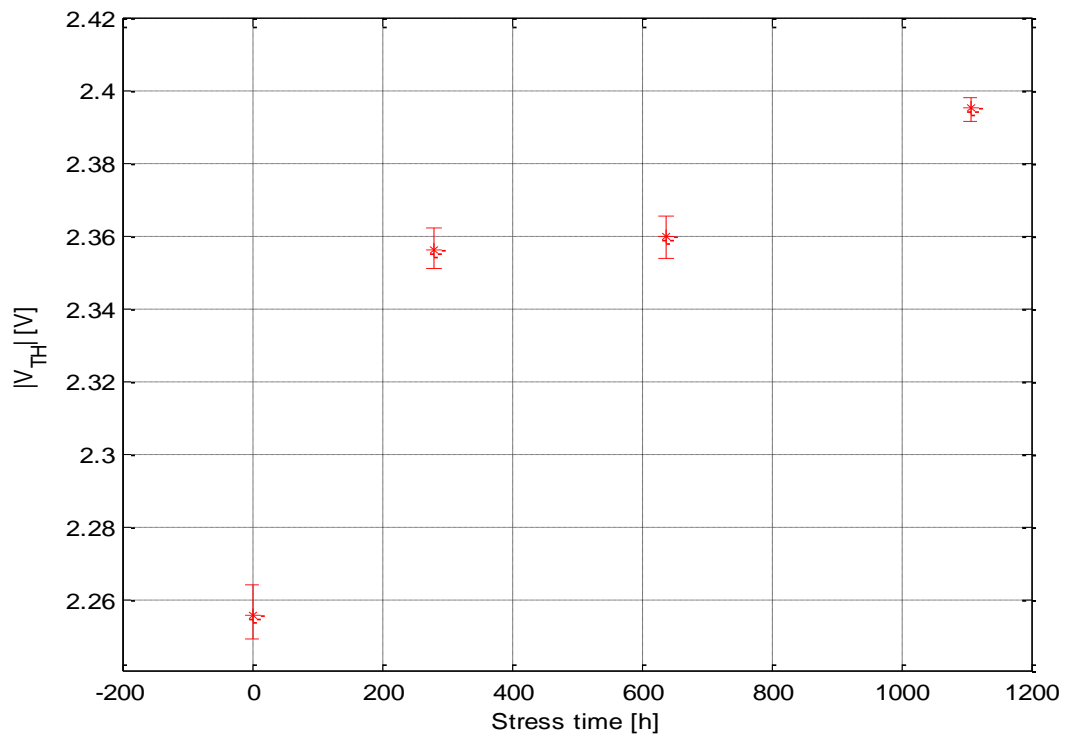
fig_4.5.8: Densità di trappole del PMOS #12 in funzione di $V_{OVERDRIVE}$ prima e dopo lo stress e di seguito relativa tabella con valori medi e deviazioni standard

Traps Density PMOS#12	$V_{GS}-V_{TH} [V]$	Nt
<i>Unstressed</i>	-0.0896	4.793 (64) E ⁺¹⁵
	-0.1396	8.67 (12) E ⁺¹⁵
	-0.2396	9.97 (13) E ⁺¹⁵
	-0.3396	9.10 (12) E ⁺¹⁵
<i>Stressed (1107h)</i>	-0.0909	1.045 (14) E ⁺¹⁶
	-0.1409	1.972 (26) E ⁺¹⁶
	-0.2409	2.021 (28) E ⁺¹⁶
	-0.3409	1.993 (27) E ⁺¹⁶
<i>Fattore di incremento medio densità trappole = 2.1682</i>		

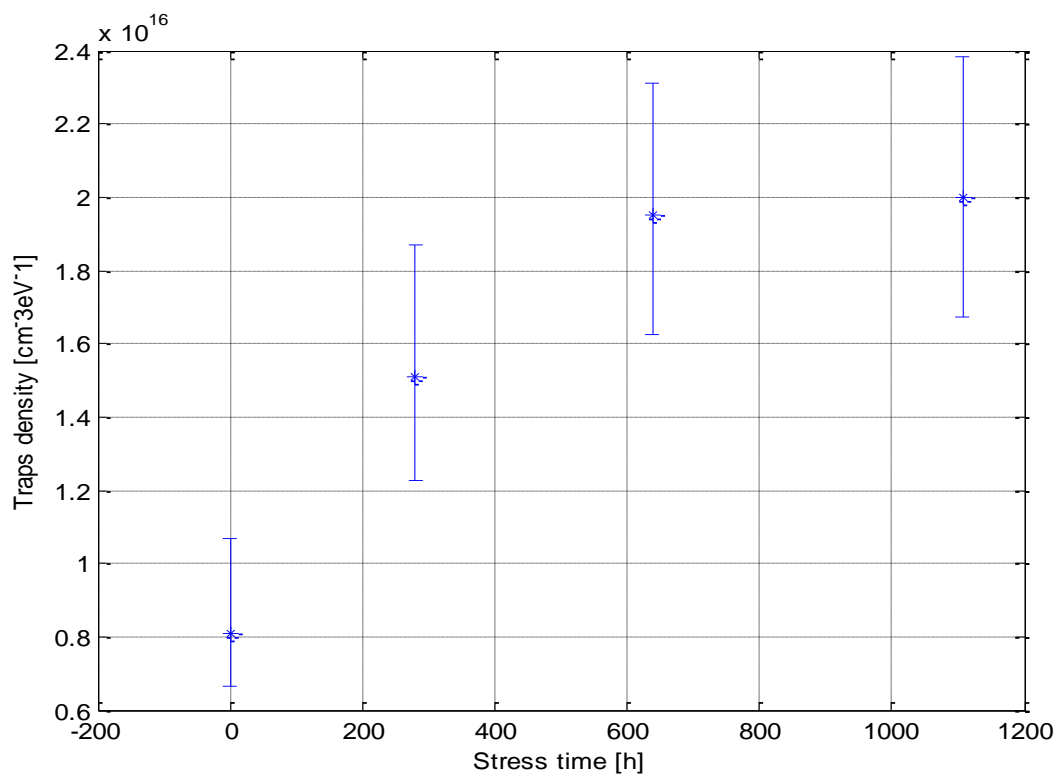
Dunque per questo terzo e ultimo stress a 1107h, effettuando di nuovo la media complessiva tra i dati ricavati nel si ottiene un fattore di incremento totale di circa 2.39 per la densità di trappole: ossia valori abbastanza simili al caso di stress a 638h.

4.6) Confronto tra i tre stress

Nel seguenti grafici vengono riportati infine i valori delle tensioni di soglia (*fig_4.6.1*) e della densità di trappole (*fig_4.6.2*) entrambe in funzione del tempo di stress:



fig_4.6.1: andamento della tensioni di soglia in funzione del tempo di stress



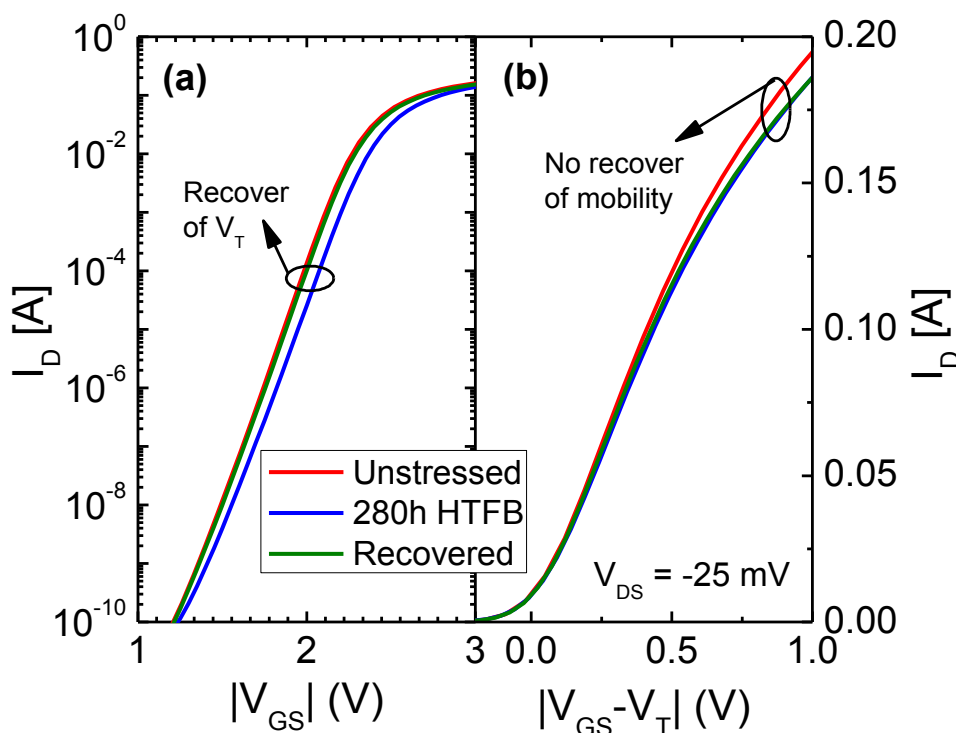
fig_4.6.2: andamento della densità di trappole in funzione del tempo di stress

4.7) Processo di recupero

Dopo l'analisi di questi risultati, si è proceduto effettuando un *processo di recupero* su alcuni dei dispositivi precedentemente stressati e analizzati. Tale processo consiste nel mantenere i dispositivi a una temperatura di 200°C in assenza di polarizzazione per un variabile intervallo di tempo (in questo caso 116h). Ciò in teoria dovrebbe provocare un recupero della tensione di soglia originale dei MOSFET, ma è poi interessante anche osservare quale sarà il suo effetto anche sulla densità di trappole, ovvero sull'aspetto rumoroso dei dispositivi.

A livello di analisi statica si sono ricavati i seguenti dati:

	V_{TH} unstressed [V]	V_{TH} stressed [V]	V_{TH} recovered [V]
<i>PMOS #2</i>	-2.2615	-2.3587	-2.2767
<i>PMOS #4</i>	-2.2617	-2.3582	-2.2701
<i>PMOS #7</i>	-2.2492	-2.3547	-2.2679



fig_4.7.1: Confronto tra caratteristiche I-V dei dispositivi unstressed, stressed e recovered. A seguito del processo di recupero, nella parte (a) si nota il quasi

completo recupero della tensione di soglia V_{TH} , mentre nella parte (b) il degrado dell'intensità di corrente rimasto pressoché immutato rispetto al caso stressed

Passando poi alle misure di rumore si è ottenuto:

PSD@1Hz PMOS#2	$V_{GS}-V_{TH}$ [V]	AS_{ID}/I_D^2
<i>Recovered</i>	-0.0933	1.055 (14) E ⁻¹⁵
	-0.1433	0.934 (13) E ⁻¹⁵
	-0.2433	0.4330 (57) E ⁻¹⁵
	-0.3433	0.1821 (23) E ⁻¹⁵

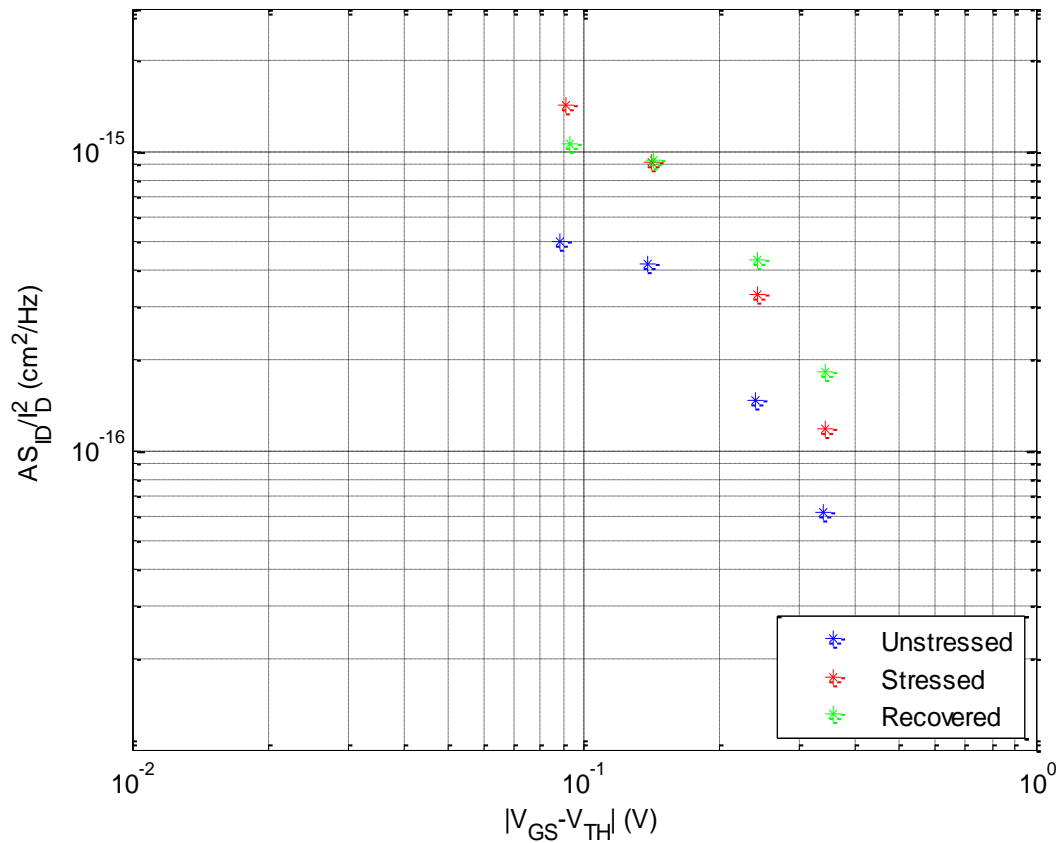
Traps Density PMOS#2	$V_{GS}-V_{TH}$ [V]	Nt
<i>Recovered</i>	-0.0933	1.033 (14) E ⁺¹⁶
	-0.1433	2.158 (29) E ⁺¹⁶
	-0.2433	2.881 (39) E ⁺¹⁶
	-0.3433	2.410 (32) E ⁺¹⁶

PSD@1Hz PMOS#4	$V_{GS}-V_{TH}$ [V]	AS_{ID}/I_D^2
<i>Recovered</i>	-0.1000	0.6772 (91) E ⁻¹⁵
	-0.1500	0.6307 (85) E ⁻¹⁵
	-0.2500	0.1836 (25) E ⁻¹⁵
	-0.3500	0.1242 (17) E ⁻¹⁵

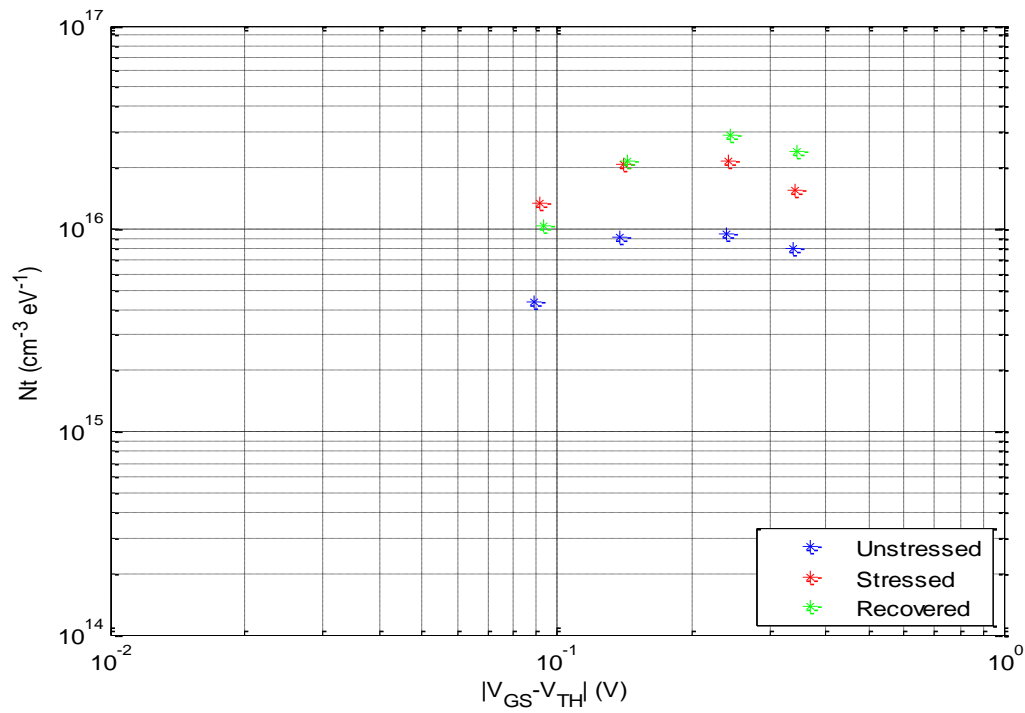
Traps Density PMOS#4	$V_{GS}-V_{TH}$ [V]	Nt
<i>Recovered</i>	-0.1000	0.762 (10) E ⁺¹⁶
	-0.1500	1.597 (21) E ⁺¹⁶
	-0.2500	1.291 (17) E ⁺¹⁶
	-0.3500	1.712 (23) E ⁺¹⁶

PSD@1Hz PMOS#7	$V_{GS}-V_{TH}$ [V]	AS_{ID}/I_D^2
<i>Recovered</i>	-0.1021	0.1506 (20) E ⁻¹⁴
	-0.1521	0.0884 (12) E ⁻¹⁴
	-0.2521	0.3060 (43) E ⁻¹⁵
	-0.3521	0.1841 (23) E ⁻¹⁵

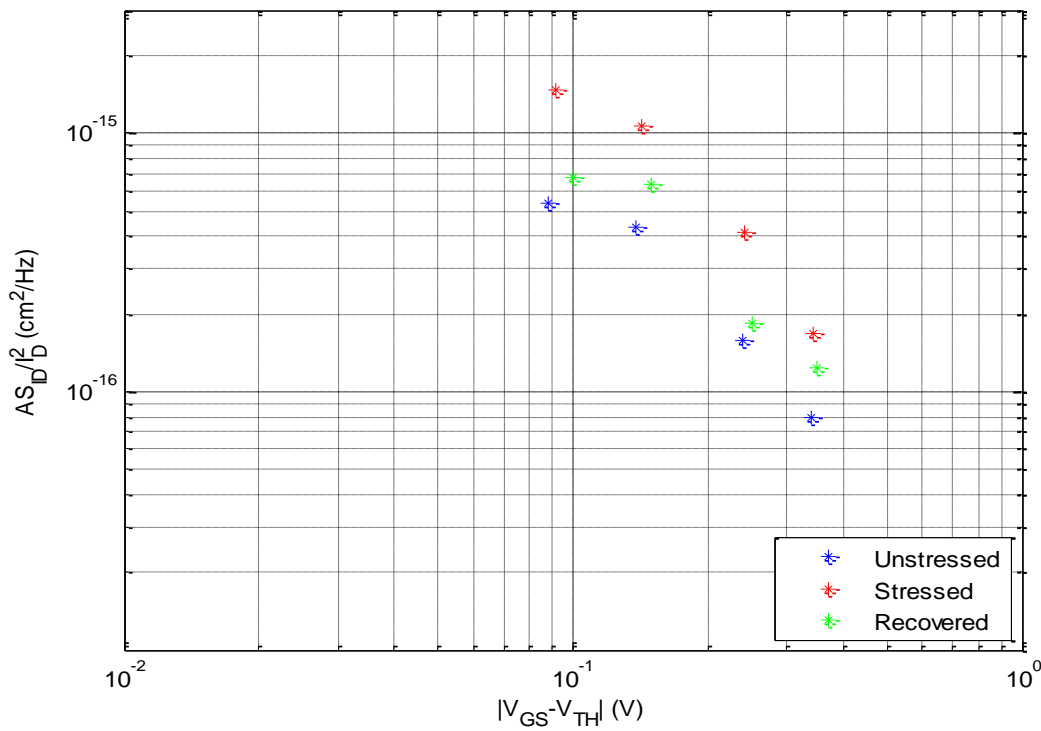
Traps Density PMOS#7	$V_{GS}-V_{TH}$ [V]	Nt
<i>Recovered</i>	-0.1021	1.766 (24) E ⁺¹⁶
	-0.1521	2.300 (31) E ⁺¹⁶
	-0.2521	2.190 (29) E ⁺¹⁶
	-0.3521	2.563 (34) E ⁺¹⁶



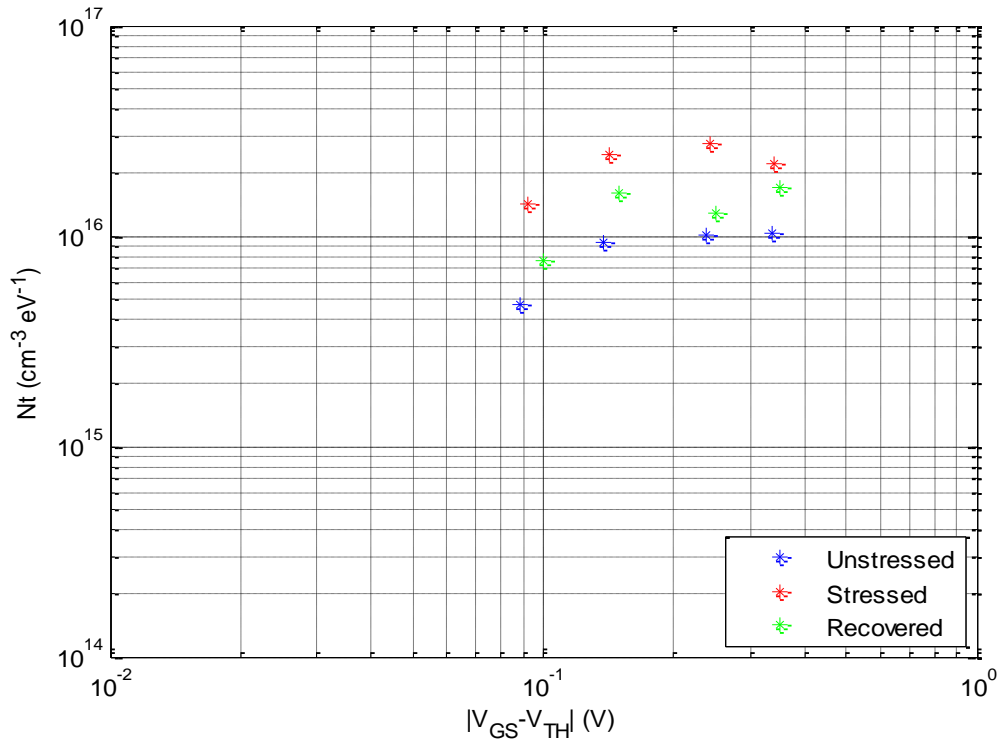
fig_4.7.2: Confronto tra PSD @1Hz nei casi unstressed, stressed e recovered del PMOS #2



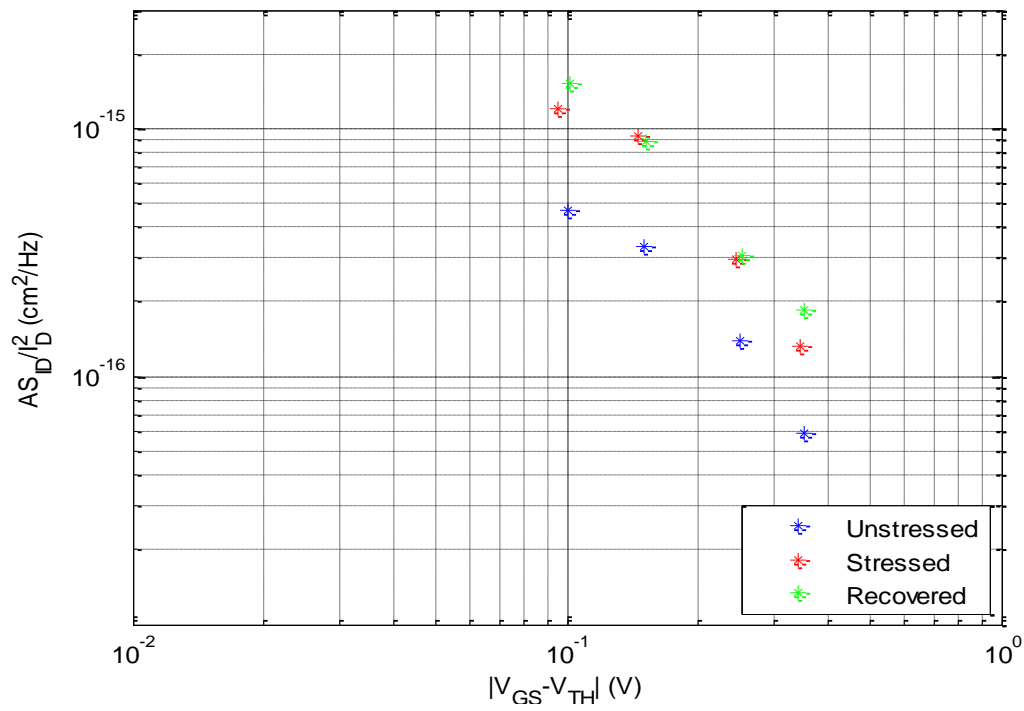
fig_4.7.3: Confronto tra densità di trappole nei casi unstressed, stressed e recovered del PMOS #2



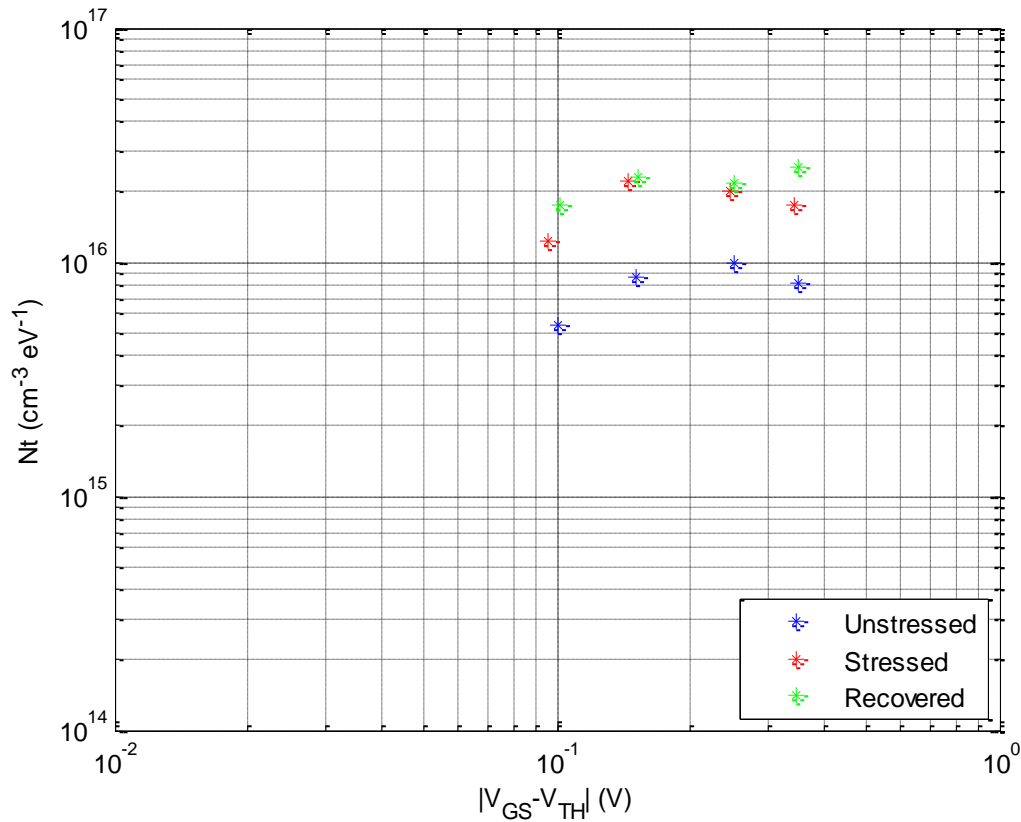
fig_4.7.4 Confronto tra PSD @1Hz nei casi unstressed, stressed e recovered del PMOS #4



fig_4.7.5: Confronto tra densità di trappole nei casi unstressed, stressed e recovered del PMOS #4



fig_4.7.6: Confronto tra PSD @ 1Hz nei casi unstressed, stressed e recovered del PMOS #7



fig_4.7.7: Confronto tra densità di trappole nei casi unstressed, stressed e recovered del PMOS #7

Dunque da questi ultimi tre grafici si ricava che il processo di recupero, a differenza di quanto osservato per le tensioni di soglia, mediamente non provoca una sostanziale variazione (e in particolare recupero) della densità di trappole rispetto ai precedenti casi stressati e quindi delle caratteristiche rumorose nei dispositivi.

CONCLUSIONI

Come mostrato nei dati riportati, lo stress HTFB porta ad un incremento della densità di trappole all'interfaccia ossido/silicio (e più in generale entro lo strato isolante di gate), dipendente dal tempo di stress applicato. Ad ogni modo, dopo uno step iniziale, la densità di trappole mostra una debole dipendenza e crescita in funzione dal tempo di stress (mostrando una sorta di saturazione del fenomeno, vedi *fig_4.6.2*), nonostante il continuo incremento della tensione di soglia (*fig_4.6.1*). Successivamente l'operazione di recupero ha portato ad un quasi totale recupero delle tensioni di soglia V_{TH} (vedi *fig_4.7.1*). Tuttavia il livello di corrente in condizione ON risulta ancora comparabile con quella osservata nel caso stressato. Infatti poi le misure di rumore effettuate sui dispositivi "recuperati" (vedi *fig_4.7.3*, *fig_4.7.5* e *fig_4.7.7*) rivela un'elevata densità di trappole e in particolare dello stesso ordine di grandezza dei dispositivi stressati.

Lo stress dunque crea nuove trappole all'interfaccia ossido/silicio (che determinano un sensibile incremento della densità di trappole rilevata poi nelle misure) e contemporaneamente "riempie" quelle più profonde già intrinsecamente presenti nel dielettrico (provocando così un incremento della tensione di soglia). Successivamente attraverso il processo di recupero, le trappole all'interfaccia permangono, mentre vengono "risvuotate" le già esistenti trappole più profonde: con ciò si spiega perché la tensione di soglia viene recuperata, mentre la densità di trappole no.

Quest'ultimo aspetto è in accordo con la degradazione della corrente in condizione ON (e perciò anche della mobilità) osservata nella caratteristica statica $I-V$ dei dispositivi recuperati. Quindi in conclusione, le osservazioni sperimentali suggeriscono che l'incremento della tensione di soglia dovuta allo stress NBT può essere attribuito alle trappole "lente" già intrinsecamente presenti in profondità nel dielettrico del dispositivo, che possono essere caricate (riempite) in funzione del tempo di stress e scaricate (svuotate) poi durante il processo di recupero. D'altra parte invece la degradazione della mobilità dovuta allo stress NBT può essere ragionevolmente attribuita alla generazione di nuove trappole nei pressi

dell'interfaccia ossido/silicio (valutata come media delle misure di rumore a basse frequenze) e che non risulta reversibile in base alle condizioni di recupero utilizzate.

BIBLIOGRAFIA

- Fundamentals of semiconductor devices (B. Jayant Baliga - 2008)
- Semiconductor material and device characterization (D.K. Schroder - 2006)
- Lezioni di comunicazioni elettriche (L. Calandrino / M. Chiani - 2006)
- Fondamenti di circuiti digitali integrati CMOS (D. Esseni - 2011)
- Documenti tecnici forniti da ST Microelectronics
- Wikipedia.org