

ALMA MATER STUDIORUM – UNIVERSITÀ DI BOLOGNA
CAMPUS DI CESENA

DIPARTIMENTO DI INGEGNERIA DELL'ENERGIA ELETTRICA
E DELL'INFORMAZIONE “*GUGLIELMO MARCONI*”

CORSO DI LAUREA IN INGEGNERIA ELETTRONICA PER
L'ENERGIA E L'INFORMAZIONE

Design e simulazione di un convertitore DC-DC per applicazioni
automotive implementato mediante tecnologia GaN

Elaborato in

Laboratorio di Elettronica per Le Energie Rinnovabili

Relatore

Prof. Andrea Natale Tallarico

Presentato da

Elia Antoccia

Correlatore

Giuseppe Capasso

Sessione I

Anno Accademico 2021/2022

Sommario

Indice delle figure	i
Indice delle tabelle	vi
Abstract	vii
1 Introduzione	1
1.1 <i>Introduzione ai veicoli elettrici</i>	2
1.2 <i>Tipologie di veicoli elettrici</i>	2
1.3 <i>Hybrid Electric Vehicle (HEV)</i>	3
1.3.1 <i>Ibrido in serie (Series Hybrid)</i>	4
1.3.2 <i>Ibrido in parallelo (Parallel Hybrid)</i>	4
1.3.3 <i>Ibrido in serie-parallelo (Series-Parallel Hybrid)</i>	5
1.3.4 <i>Ibrido complesso (Complex HEVs)</i>	6
1.4 <i>Fonti di energia</i>	6
1.4.1 <i>Super-condensatori o Ultracondensatori (SC o UC)</i>	8
1.5 <i>Super-condensatori per sistemi di accumulo dell'energia ibridi (HESS)</i>	10
1.5.1 <i>Ibridazione di batterie e SC per EVs</i>	11
1.5.2 <i>Interfacce elettroniche di potenza per HESSs</i>	12
1.5.2.1 <i>Configurazione in cascata – passiva</i>	13
1.5.2.2 <i>Configurazione in cascata – attiva</i>	14
1.5.2.3 <i>Configurazione parallela attiva</i>	15
1.5.2.4 <i>Interfaccia a convertitore Multi-Input</i>	16
1.5.2.5 <i>Interfaccia a convertitore bidirezionale doppia sorgente</i>	17
1.6 <i>Tecniche di conversione di potenza</i>	18
1.7 <i>Convertitori di potenza per HEVs/PHEVs</i>	20
1.7.1 <i>Convertitore Buck-Boost</i>	21
1.7.2 <i>Convertitore Buck-Boost in cascata (Full-Bridge)</i>	22
1.7.3 <i>Convertitore Cuk</i>	23
1.7.4 <i>Convertitore SEPIC (Single Ended Primary Inductor)</i>	24
1.7.5 <i>Convertitore Half-Bridge</i>	24
2 Tecnologia GaN	28
2.1 <i>Interruttore di potenza ideale</i>	28
2.2 <i>Comparazione dei materiali</i>	28
2.3 <i>High Electron Mobility Transistor (HEMT)</i>	30

2.4	<i>Strutture Base di un Transistor GaN</i>	32
2.4.1	Modalità a svuotamento (Depletion Mode)	32
2.4.2	Modalità ad accrescimento (Enhancement Mode) – eGaN FET.....	33
2.5	<i>Caratteristiche elettriche di un Transistor GaN</i>	34
2.5.1	Tensione di breakdown (BV_{DSS})	34
2.5.2	Resistenza tra drain e source ($R_{DS(on)}$).....	34
2.5.3	Tensione di soglia (V_{th}).....	36
2.6	<i>Capacità associate ad un Transistor GaN</i>	37
2.7	<i>Conduzione inversa</i>	38
3	Progettazione e simulazione del circuito	39
3.1	<i>Principali problematiche</i>	39
3.1.1	Sorgenti di interferenze elettromagnetiche (EMI)	39
3.1.2	Effetto dei parassiti.....	41
3.2	<i>Dati di progetto e dimensionamento del circuito</i>	47
3.2.1	Dimensionamento dei componenti reattivi	48
3.3	<i>Schema circuitale</i>	53
3.3.1	Transistor GaN	54
3.3.2	Optoisolatore	55
3.3.3	Gate Driver	56
3.4	<i>Simulazione</i>	57
3.4.1	Simulazione modalità Buck	58
3.4.2	Simulazione modalità Boost.....	65
3.5	<i>Simulazione alternativa 1: frequenza di lavoro 500 kHz</i>	70
3.5.1	Modalità Buck.....	71
3.5.2	Modalità Boost	72
3.6	<i>Simulazione alternativa 2: Convertitore DC-DC Bidirezionale 48V-400V</i>	72
3.6.1	Modalità Buck.....	73
3.6.2	Modalità Boost	74
4	Layout e progettazione del circuito stampato	75
4.1	<i>Ottimizzazione e riduzione dei parassiti</i>	76
4.1.1	Common Source Inductance – CSI.....	76
4.1.2	Induttanza del loop di potenza	77
4.1.3	Induttanza del loop di pilotaggio del gate	81
4.2	<i>Progettazione di un layout a bassa induttanza – Layout ottimale</i>	81
4.2.1	Realizzazione del Layout	84

5	Analisi EM del circuito stampato.....	87
5.1	<i>Settaggio della simulazione EM</i>	87
5.2	<i>Simulazione Ibrida.....</i>	90
5.3	<i>Risultati.....</i>	91
5.3.1	Modalità Buck.....	91
5.3.2	Modalità Boost.....	95
5.4	<i>Simulazione alternativa: frequenza di lavoro 500 kHz.....</i>	98
5.4.1	Modalità Buck.....	99
5.4.2	Modalità Boost.....	100
5.5	<i>Confronto tra caso semi-reale e caso semi-ideale.</i>	101
5.5.1	Confronto di efficienza.....	101
5.5.2	Confronto tra potenze.....	102
	Conclusioni.....	103
	Bibliografia	104

Indice delle figure

Figura 1.1 Architettura semplificata di un veicolo ibrido serie.	4
Figura 1.2 Architettura semplificata di un veicolo ibrido parallelo.	4
Figura 1.3 Architettura semplificata di un veicolo ibrido serie-parallelo.	5
Figura 1.4 Architettura semplificata di un veicolo ibrido complesso.	6
Figura 1.5 Una cella di un SC; il separatore tiene divisi i due elettrodi.	8
Figura 1.6 Combinazione di batteria e UC per complementare l'un l'altro le rispettive carenze.	9
Figura 1.7 Comparazione tra densità di energia e densità di potenza per ESS in un HEV.	11
Figura 1.8 Diagramma a blocchi generale di un sistema di accumulo dell'energia ibrido a batteria-supercondensatore utilizzato per azionare un motore elettrico.	12
Figura 1.9 Modalità di funzionamento di un HESS durante: (a) azionamento a batteria di un motore elettrico, (b) azionamento motore elettrico attraverso batteria e SC, (c) ricarica della batteria e (d) ricarica del SC dalla frenata rigenerativa.	13
Figura 1.10 Interfaccia a cascata passiva.	14
Figura 1.11 Interfaccia a cascata attiva.	14
Figura 1.12 Interfaccia parallela-attiva.	15
Figura 1.13 Multi-input convertitore DC-DC.	16
Figura 1.14 Convertitore bidirezionale a doppia sorgente.	17
Figura 1.15 Tipiche collocazione dei convertitori in un'auto elettrica. Il convertitore AC-DC trasforma la potenza della rete elettrica per poterla immagazzinare attraverso un altro stadio di conversione DC-DC. La potenza è distribuita al motore dalla fonte attraverso un convertitore DC-DC.	19
Figura 1.16 Convertitore DC-DC buck-boost bidirezionale in configurazione Half-Bridge.	19
Figura 1.17 Classificazione completa dei convertitori per EV [6].	21
Figura 1.18 Convertitore Buck-Boost unidirezionale classico.	21
Figura 1.19 Convertitore Buck-Boost bidirezionale.	22
Figura 1.20 Convertitore Buck-Boost bidirezionale in cascata.	23
Figura 1.21 Convertitore Cuk bidirezionale.	23
Figura 1.22 Convertitore SEPIC bidirezionale.	24
Figura 1.23 Convertitore DC-DC bidirezionale in configurazione half-bridge.	25
Figura 1.24 Topologia della modalità buck.	26
Figura 1.25 Stati del convertitore in modalità buck.	26

Figura 1.26 Topologia della modalità boost	27
Figura 1.27 Stati del convertitore in modalità buck.....	27
Figura 2.1 Resistenza interna in funzione della tensione di breakdown nei dispositivi di potenza in Si, SiC e GaN.	30
Figura 2.2 Sezione trasversale dell'eterostruttura del GaN/AlGaN.....	30
Figura 2.3 Elettroni del 2DEG svuotati dal dispositivo applicando una tensione negativa sul gate.	32
Figura 2.4 Elettroni attratti sulla superficie in seguito all'applicazione di una tensione positiva sul gate, ristabilizzazione del 2DEG.....	33
Figura 2.5 Sezione trasversale di un GaN HEMT con componenti resistivi	34
Figura 2.6 $R_{DS(on)}$ in funzione della temperatura per un HEMT GaN a 100V, comparato con un MOSFET al Si con simili caratteristiche.	35
Figura 2.7 Tensione di soglia in funzione della temperatura per un HEMT GaN, mostra una variazione del solo 3%	36
Figura 2.8 Tensione di soglia in funzione della temperatura per un MOS, mostra una variazione del 38%	36
Figura 2.9 Schema delle capacità associate ad un transistor GaN	37
Figura 2.10 Capacità in funzione di VDS	37
Figura 2.11 Conduzione inversa di un transistor GaN.....	38
Figura 2.12 Comportamento di un transistor GaN nel primo e terzo quadrante.....	38
Figura 3.1 Loop di corrente in un convertitore in modalità Buck	40
Figura 3.2 Corrente sull'induttore.....	41
Figura 3.3 Loop critico per EMI.....	41
Figura 3.4 Loop di corrente sull'alimentazione d'ingresso e sul carico	42
Figura 3.5 Relazione tra larghezza, tempo di salita/discesa e ampiezza di un impulso di armonica superiore derivato secondo l'analisi di Fourier	42
Figura 3.6 Aggiunta di Rboot nel circuito di bootstrap	43
Figura 3.7 Componenti parassiti	43
Figura 3.8 Oscillazioni di ringing sul fronte di salita e discesa.	44
Figura 3.9 Componenti parassiti e circuito snubber	45
Figura 3.10 Semplificazione dei periodi di ton e toff del transistor HS in modalità buck	48
Figura 3.11 Stati del circuito e tipica forma d'onda della modalità buck.....	49
Figura 3.12 Ripple della tensione di uscita.....	52
Figura 3.13 Schema circuitale del convertitore bidirezionale e del circuito di driver.	53
Figura 3.14 Diagramma a blocchi funzionali di un optoisolatore.	55

Figura 3.15 Modulazione OOK	55
Figura 3.16 Diagramma a blocchi funzionali del driver UCC27611.....	56
Figura 3.17 Efficienza nelle due modalità di funzionamento	57
Figura 3.18 Circuito della modalità Buck realizzato con LTSpice.....	58
Figura 3.19 Andamento della tensione in uscita al convertitore DC-DC in modalità Buck.....	59
Figura 3.20 Andamento della corrente sull'induttore in modalità Buck	60
Figura 3.21 Corrente sull'induttore (in basso) e corrente sui due transistor (in alto) in modalità Buck: in verde la corrente su HS e in rosso la corrente su LS.	61
Figura 3.22 Andamento della corrente (in blu) e della tensione (in verde) sull'induttore in modalità Buck	61
Figura 3.23 Tensione al nodo di commutazione in modalità Buck.	62
Figura 3.24 Propagazione del segnale di pilotaggio del gate in modalità Buck	63
Figura 3.25 Confronto delle potenze dissipate dai componenti nel circuito in modalità Buck	64
Figura 3.26 Circuito della modalità Boost realizzato con LTSpice.....	65
Figura 3.27 Andamento della tensione in uscita al convertitore DC-DC in modalità Boost.....	66
Figura 3.28 Andamento della corrente sull'induttore in modalità Boost	67
Figura 3.29 Corrente sull'induttore (in basso) e corrente sui due transistor (in alto) in modalità Boost: in verde la corrente su HS e in rosso la corrente su LS	67
Figura 3.30 Andamento della corrente (in blu) e della tensione (in verde) sull'induttore in modalità Boost	68
Figura 3.31 Tensione al nodo di commutazione in modalità Boost	68
Figura 3.32 Propagazione del segnale di pilotaggio del gate in modalità Boost	69
Figura 3.33 Confronto delle potenze dissipate dai componenti nel circuito in modalità Boost	70
Figura 3.34 Andamento dell'efficienza, al variare della corrente, nelle due modalità di funzionamento del circuito; confronto tra frequenza di 500 kHz e 1 MHz.	71
Figura 3.35 Andamento dell'efficienza al variare della corrente e della frequenza - Convertitore 400V- 48V.....	73
Figura 3.36 Andamento dell'efficienza al variare della corrente e della frequenza - Convertitore 48V- 400V.....	74
Figura 4.1 Schema di uno stadio half-bridge in cui sono mostrati i loop di gate e di potenza coincidenti in un punto comune rappresentato dalla CSI [8].....	75
Figura 4.2 Impatto della CSI sulla potenza dissipata [16].....	76
Figura 4.3 Impatto dell'induttanza del power loop sulla potenza dissipata [16].	77

Figura 4.4 Riassunto schematico delle tecniche di layout per la minimizzazione dell'induttanza del power loop [16].	77
Figura 4.5 Power loop laterale convenzionale: (a) vista dall'alto (b) vista laterale [8].	78
Figura 4.6 Power loop verticale esterno: (a) vista dall'alto (b) vista dal basso (c) vista laterale [8].	78
Figura 4.7 Power loop verticale interno: (a) vista dall'alto (b) vista dal basso (c) vista laterale [8].	79
Figura 4.8 Comparazione delle induttanze nei layout al variare dello spessore della scheda [16].	80
Figura 4.9 Efficienza di un layout ottimale con interruttori di potenza in tecnologia GaN (blu) e Si (rosso) [8].	80
Figura 4.10 Due loop di gate, a sinistra il loop che si crea all'accensione del transistor a destra il loop che si crea allo spegnimento [16].	81
Figura 4.11 Progettazione di un layout ottimale, grigio=piano di massa, rosso=tensione di ingresso, verde=nodo di switching [16].	82
Figura 4.12 Configurazioni alternative di un layout ottimale [16].	82
Figura 4.13 Instradamento del segnale di gate (viola) e minimizzazione della CSI [16].	83
Figura 4.14 Layout di un Convertitore DC-DC Bidirezionale creato con KiCAD, Q1 e Q2 rappresentano rispettivamente il transistor HS e quello LS.	84
Figura 4.15 Vista 3D frontale del circuito stampato	84
Figura 4.16 Vista 3D dal basso del circuito stampato	85
Figura 4.17 Zoom sulla circuiteria di pilotaggio del gate di entrambi i transistor.	86
Figura 5.1 Sezione del substrato	87
Figura 5.2 Visualizzazione dei Layout	88
Figura 5.3 Definizione delle porte del driver HS	88
Figura 5.4 Mesh del circuito	89
Figura 5.5 Esempio di collegamento ibrido tra modello EM e modello circuitale; collegamento transistor HS	90
Figura 5.6 Efficienza del convertitore semi-reale in modalità Buck	91
Figura 5.7 Nodo di commutazione affetto dai parassiti dovuti al layout; modalità Buck	92
Figura 5.8 Andamento della tensione e della corrente sull'induttore in modalità Buck	93
Figura 5.9 Tensioni di gate dei due transistor in modalità Buck, anch'esse perturbate dagli effetti parassiti.	93
Figura 5.10 Confronto tra potenze dissipate dal circuito semi-reale in modalità Buck	94
Figura 5.11 Efficienza del convertitore semi-reale in modalità Boost	95

Figura 5.12 Nodo di commutazione affetto dai parassiti dovuti al layout; modalità Boost	96
Figura 5.13 Andamento della tensione e della corrente sull'induttore in modalità Boost	97
Figura 5.14 Tensioni di gate dei due transistor in modalità Boost, anch'esse perturbate dagli effetti parassiti.....	97
Figura 5.15 Confronto tra potenze dissipate dal circuito semi-reale in modalità Boost.....	98
Figura 5.16 Curva di efficienza nel caso semi-reale del circuito in modalità Buck a diverse frequenze	99
Figura 5.17 Curva di efficienza nel caso semi-reale del circuito in modalità Boost a diverse frequenze	100
Figura 5.18 Confronto di efficienze tra il caso semi-ideale e quello semi-reale	101
Figura 5.19 Confronto tra potenze in tutte le modalità di funzionamento tra caso semi-ideale e semi-reale	102

Indice delle tabelle

Tabella 1.1 Comparazione delle tecnologie di immagazzinamento dell'energia per un HEV.	7
Tabella 1.2 Caratteristiche di batterie Li-Ion e supercondensatori.	10
Tabella 2.1 Proprietà dei materiali Silicio, GaN, SiC	29
Tabella 3.1 Parametri di progetto convertitore	47
Tabella 3.2 Duty cycle e tempi di accensione associati alle tensioni di ingresso in modalità buck.	50
Tabella 3.3 Duty cycle e tempi di accensione associati alle tensioni di ingresso in modalità boost.	50
Tabella 3.4 Caratteristiche principali del GaN HEMT GS-065-060-3-T della GaN System [13].	54
Tabella 3.5 Condizioni del circuito nel punto di massima efficienza e differenza col caso a 1 MHz; modalità Buck	71
Tabella 3.6 Condizioni del circuito nel punto di massima efficienza e differenza col caso a 1 MHz; modalità Boost	72
Tabella 3.7 Confronto delle caratteristiche del circuito alle diverse frequenze nel punto di massima efficienza	73
Tabella 3.8 Confronto delle caratteristiche del circuito alle diverse frequenze nel punto di massima efficienza	74
Tabella 5.1 Condizioni del circuito nel punto di massima efficienza e differenza col caso a 1 MHz; modalità Buck circuito semi-reale.	99
Tabella 5.2 Condizioni del circuito nel punto di massima efficienza e differenza col caso a 1 MHz; modalità Boost circuito semi-reale.	100

Abstract

Nell'industria dell'automotive, o più in generale, nell'ambito della conversione dell'energia, l'elettronica di potenza ricopre un ruolo sostanziale. I convertitori DC-DC sono dispositivi utilizzati per la conversione di potenza in regime di corrente continua. Essi possono funzionare da abbassatori di tensione (convertitori Buck o Step-Down), da innalzatori di tensione (convertitori Boost o Step-Up) oppure entrambe le cose (convertitori Buck-Boost bidirezionali). Rimanendo in tema automotive, sicuramente l'efficienza del convertitore gioca un ruolo fondamentale sulla durata della batteria e sulle prestazioni dell'autovettura.

L'obiettivo dell'elaborato è quello di presentare una soluzione di collegamento ed interfacciamento tra il supercondensatore (SC) dell'HESS (sistema ibrido di accumulo dell'energia situato all'interno di un veicolo elettrico) e il DC-link (bus che fornisce la potenza necessaria all'inverter che pilota il motore elettrico) attraverso un convertitore DC-DC ad alta efficienza che utilizzi tecnologie di potenza al nitrato di gallio (GaN). Il convertitore presentato è un convertitore DC-DC bidirezionale in configurazione Half-Bridge, esso dovrà funzionare in modalità Boost, ogni qualvolta il motore richieda energia extra dal SC, in modalità Buck per ricaricare il SC durante la frenata rigenerativa.

In seguito ad un'introduzione ai veicoli elettrici, alla loro architettura e al perché il SC è così fondamentale, verrà presentata una breve introduzione ai convertitori di potenza (Capitolo 1). Si passerà poi alla presentazione delle tecnologie GaN mostrando come esse rappresentino il futuro dell'elettronica di potenza grazie ai loro numerosi vantaggi (Capitolo 2). Nel capitolo 3 si entrerà nel vivo della progettazione, è qui che sarà progettata ed implementata la soluzione proposta. Verrà effettuata una prima simulazione del circuito, tenendo conto degli effetti parassiti dei soli componenti, attraverso l'ausilio del software LTSpice. Il Capitolo 4 prevede una breve introduzione alle tecniche di layout, utili nella costruzione del circuito stampato presentata all'interno del medesimo capitolo. Il PCB sarà modellato mediante un secondo software denominato KiCAD. Infine, nel Capitolo 5, si procederà con la simulazione elettromagnetica del circuito stampato, essa permetterà di individuare gli effetti parassiti dovuti alle non idealità del layout e di mostrare l'effettiva differenza di efficienza tra un caso semi-ideale e un caso semi-reale.

1 Introduzione

Oggigiorno l'interesse verso i veicoli elettrici (EV) è in crescita, non solo grazie al loro minore impatto ambientale nel settore dei trasporti, ma anche e soprattutto perché stanno diventando sempre più attraenti dal punto di vista economico, specialmente per quanto riguarda i costi di guida e la manutenzione, sicuramente più vantaggiosi se comparati ai normali veicoli con motore a combustione interna (ICE). L'ottima gestione e l'utilizzo di componenti come i supercondensatori (SC), impiegati come seconda fonte di energia potrebbe rappresentare il futuro dell'industria automotive. I SC rappresentano la miglior soluzione quando è richiesta un'elevata densità di potenza e un lungo ciclo vitale della fonte di energia. Queste sono le caratteristiche di sistemi di accumulo elettrici ibridi (HESS), dove un SC può essere combinato con una batteria elettrochimica. In questi sistemi ibridi i SC solitamente vengono sfruttati ogni qual volta si necessita di un elevato picco di potenza in un breve periodo temporale, come ad esempio accelerazioni per sorpassi, maggior potenza per salite ripide, ecc., le batterie elettrochimiche invece sono usate per fornire l'energia a lungo termine necessaria alla marcia del veicolo in condizioni normali. Il SC può essere ricaricato dalla frenata rigenerativa se opportunamente interfacciato col DC-link che, attraverso un convertitore AC/DC, preleva tensione dal motore elettrico e grazie ad un altro convertitore, questa volta DC/DC, fornisce l'opportuna carica al supercondensatore. È importante dunque trasferire la maggior potenza possibile al SC per ridurre sprechi di potenza e di conseguenza avere anche una maggior durata della batteria principale. In tempi recenti i veicoli elettrici (EVs o BEVs), i veicoli ibridi (HEVs) e i veicoli ibridi plug-in (PHEVs) stanno diventando sempre più di uso comune nel settore dei trasporti. È inoltre risaputo che al giorno d'oggi le tecnologie per i veicoli elettrici ibridi (HEVs) e per i veicoli elettrici (EVs), sono vitali per l'industria automobilistica ma anche per gli utenti finali, in termini di risparmio di carburante e di miglioramento verso l'ambiente. Negli ultimi dieci anni queste tecnologie hanno avuto un significativo salto in avanti, grazie soprattutto alla sempre maggiore disponibilità di elettronica di potenza e allo sviluppo di tecnologie sempre più performanti, come ad esempio i dispositivi al Nitruro di Gallio, di cui si discuterà più avanti. La tecnologia HEV è molto importante non solo nel settore automobilistico ma anche in settori riguardanti altri tipi di veicoli come locomotive, veicoli fuori strada (per costruzioni o estrazioni), navi e anche aircraft [1, 2].

1.1 Introduzione ai veicoli elettrici

I veicoli elettrici hanno un impatto significativo sull'ambiente. La grande popolarità che si sono guadagnati oggi è dovuta principalmente alla riduzione delle emissioni dei cosiddetti *gas serra* (GHG), alla loro possibile convenienza economica per quanto riguarda i costi di gestione e alla loro silenziosità. La convenienza economica è dovuta alle nuove ed avanzate tecnologie con le quali sono costruite le batterie, i convertitori e i motori elettrici, oltre al fatto che in generale anche i costi di manutenzione sono bassi se comparati ai veicoli con motori a combustione interna (ICE). Altri vantaggi sono dovuti alla comodità, all'affidabilità e alla sicurezza che questi veicoli offrono. D'altra parte, i veicoli elettrici devono affrontare alcuni problemi come alti costi di acquisto, lunghi tempi di ricarica e mancanza di strutture per la ricarica che rappresentano un grande ostacolo alla diffusione di queste soluzioni tecnologiche [3]. Un'altra interessante caratteristica dei veicoli elettrici o ibridi è l'elevata coppia istantanea che un motore elettrico può fornire, il che rende quest'ultimi molto appetibili anche per il settore del motorsport e delle corse automobilistiche.

I veicoli elettrici possono essere considerati come una combinazione di diversi sottosistemi, i quali interagiscono tra di loro al fine di ottenere un veicolo efficiente e performante. Ci sono dunque numerose tecnologie e numerose varianti per far funzionare tutti questi sottosistemi.

Altri vantaggi di un motore elettrico possono essere:

- *Maggiore efficienza*, tra il 70 e l'85% superiore rispetto alle auto con motore a combustione;
- *Frenata rigenerativa*, cioè recupero di energia in fase di frenata;

[1].

1.2 Tipologie di veicoli elettrici

I veicoli elettrici possono funzionare con solo una propulsione elettrica oppure possono essere affiancati da un motore a combustione interna che lavora insieme a quello elettrico. Una commissione tecnica (TC69) dell'International Electro-technical Commission (IEC) ha proposto che *i veicoli che usano due o più tipologie di fonti di energia, fonti di immagazzinamento o convertitori, possono essere chiamati veicoli elettrici ibridi (HEV) affinché una di queste fonti sia di natura elettrica* [2]. Questa definizione crea una grande varietà di combinazioni possibili per un HEV. Le batterie o i supercondensatori (di cui si discuterà successivamente) sono utilizzati ampiamente nei veicoli elettrici

come principali fonti di potenza elettrica e unità di immagazzinamento. Nelle strutture più moderne più di una di queste unità può essere impiegata per migliorare le performance e l'efficienza totale. Di qui uno degli aspetti più importanti sui cui tutta la tesi è basata e costruita, ovvero l'utilizzo indispensabile di convertitori di potenza DC-DC per regolare il flusso di corrente e tensione, nonché il flusso di potenza, tra i vari componenti di un'auto ibrida o elettrica.

I veicoli che utilizzano la sola trazione elettrica sono detti **veicoli elettrici puri** (pure EVs) oppure **veicoli elettrici a batteria** (BEVs), che hanno come sola fonte di energia una batteria o una cella a combustibile. Questi veicoli sono “virtualmente” a zero emissioni perché durante la marcia non bruciano nessun combustibile e non emettono alcun gas. In realtà si tratta solo di una dislocazione dell'inquinamento, per produrre energia elettrica ci saranno delle centrali che a loro volta emetteranno gas inquinanti nell'atmosfera. Non sempre è possibile utilizzare le fonti rinnovabili.

Tra i veicoli elettrici ibridi ci sono anche quelli cosiddetti **plug-in** (PHEVs) che differiscono dai HEV solo per il fatto che la batteria al loro interno è ricaricabile semplicemente collegando un cavo all'auto.

L'ultima tipologia di veicoli elettrici sono quelli basati su **celle a combustione** (FCEVs), sono quelli che più si avvicinano all'elettrico puro. Al posto della batteria hanno una fuel cell che fornisce l'energia necessaria al motore [1].

1.3 Hybrid Electric Vehicle (HEV)

Come già detto i veicoli ibridi utilizzando sia un motore a combustione interna (ICE) sia un gruppo propulsore elettrico per alimentare il veicolo. Un HEV utilizza il sistema di propulsione elettrica quando la richiesta di potenza è bassa. Ciò comporta un grande vantaggio in condizioni di bassa velocità come nelle aree urbane; riduce inoltre, il consumo di carburante in quanto il motore (ICE) rimane completamente spento quando si è fermi al minimo, per esempio in un ingorgo stradale. Queste caratteristiche inoltre riducono le emissioni dei GHG. Quando è necessaria un'alta velocità l'auto ibrida utilizza il motore termico. Questi due motori possono anche lavorare insieme per migliorare le prestazioni. Il sistema di potenza ibrido è utilizzato anche per ridurre o rimuovere completamente il turbo lag, che altro non è che il ritardo che si riscontra nei motori sovralimentati, in seguito al rapido azionamento dell'acceleratore. L'ICE può caricare le batterie cosicché l'auto possa recuperare energia dalla frenata.

I vari modi in cui i due motori sono interfacciati nell'intera struttura per far girare le ruote creano diverse configurazioni che possono essere riassunte in quattro categorie [1]:

1. Ibrido in serie
2. Ibrido in parallelo
3. Ibrido in serie-parallelo
4. Ibrido complesso

1.3.1 Ibrido in serie (Series Hybrid)

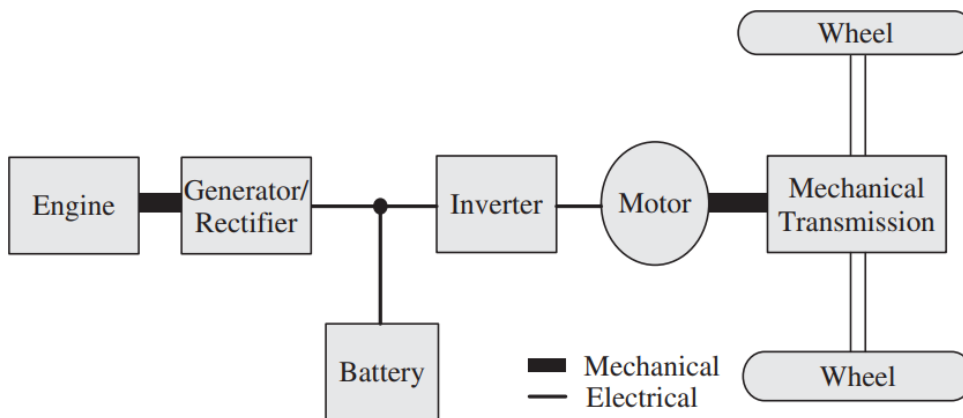


Figura 1.1 Architettura semplificata di un veicolo ibrido serie.

Questa configurazione (Figura 1.1) è la più semplice per creare un HEV. Solo il motore elettrico è connesso alla trazione (alle ruote), il motore termico è utilizzato per far funzionare il generatore che, a sua volta, fornisce la potenza elettrica necessaria. È come un EV assistito da un ICE [1, 2].

1.3.2 Ibrido in parallelo (Parallel Hybrid)

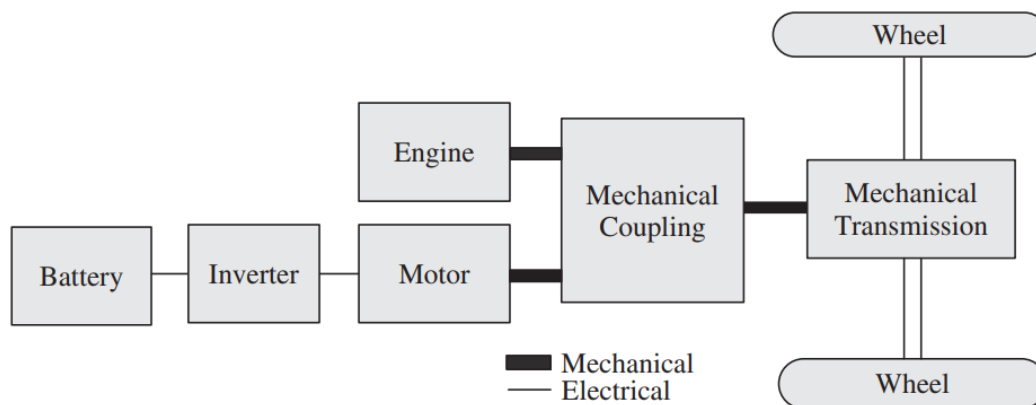


Figura 1.2 Architettura semplificata di un veicolo ibrido parallelo.

In questa configurazione (Figura 1.2) sia l'ICE che il motore elettrico sono connessi parallelamente alle ruote. O uno o l'altro prendono parte nel fornire la potenza necessaria. L'energia immagazzinata in tale veicolo può essere ricaricata dal motore elettrico tramite la frenata rigenerativa o dal ICE quando produce più potenza di quella richiesta dalle ruote [1].

1.3.3 Ibrido in serie-parallelo (Series-Parallel Hybrid)

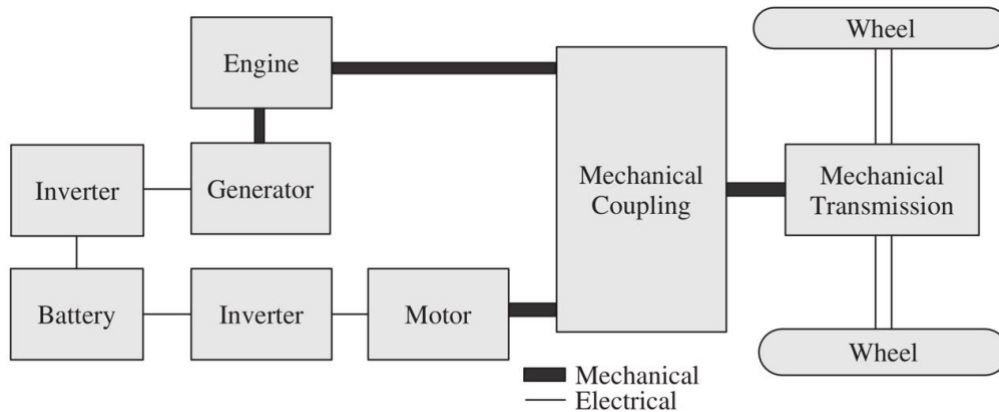


Figura 1.3 Architettura semplificata di un veicolo ibrido serie-parallelo.

Questa configurazione (Figura 1.3) incorpora entrambe le caratteristiche delle due architetture precedenti, questa tipologia di architettura permette quindi al veicolo di lavorare come veicolo ibrido serie o veicolo ibrido parallelo. Se comparato all'ibrido serie si ha l'aggiunta di un collegamento meccanico tra il motore e la trasmissione, cosicché il motore possa fornire potenza direttamente alle ruote. Se comparato invece all'ibrido parallelo, si ha l'aggiunta di un secondo motore elettrico che funge principalmente da generatore. Siccome questa tipologia di veicolo ibrido può lavorare sia in serie che parallelo, l'efficienza e l'affidabilità del carburante possono essere ottimizzate in base alle condizioni di operatività del veicolo [1].

1.3.4 Ibrido complesso (Complex HEVs)

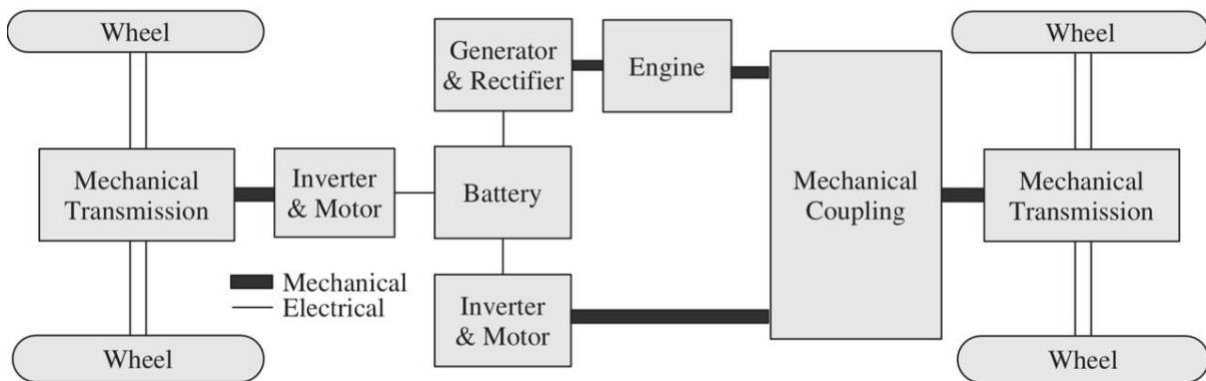


Figura 1.4 Architettura semplificata di un veicolo ibrido complesso

Solitamente questo tipo di veicolo comporta l'utilizzo di un sistema di ingranaggi planetario e multipli motori elettrici. Un tipico esempio è mostrato in Figura 1.4. Il generatore è il sistema utilizzato per effettuare operazioni in serie e per ottenere la massima efficienza controllando le condizioni di operatività del motore [1].

1.4 Fonti di energia

I veicoli elettrici possono prendere l'energia necessaria al movimento del veicolo da diverse fonti. I criteri che tali fonti devono soddisfare possono essere riassunti in, **alta densità di energia** e **alta densità di potenza**, che altro non sono che i due parametri più importanti. Ci sono ovviamente altre caratteristiche di cui tener conto per creare una perfetta fonte d'energia, per esempio:

- Carica veloce
- Lunga autonomia
- Cicli di vita
- Costo minore
- Manutenzione

Questi sono alcuni di essi e tra i più importanti subito dopo i sopracitati.

Alta energia specifica è richiesta per avere una sorgente che fornisca una lunga autonomia.

Alta potenza specifica è richiesta per avere una sorgente che fornisca una buona accelerazione.

Siccome sono richieste tutte queste diverse caratteristiche per creare una fonte di energia perfetta, esisterebbero molte fonti da poter prendere in considerazione, le quali sono utilizzate in combinazioni differenti in base alla potenza e all'energia richiesta.

Le batterie sono state la maggior fonte di energia per molto tempo, anche se ovviamente col passare del tempo sono state studiate e inventate differenti tecnologie per le batterie. Tra le tecnologie più in voga ci sono le batterie al piombo-acido (lead-acid) e le conosciutissime batterie agli ioni di litio (Li-Ion batteries). Ognuna di queste batterie ha i suoi pro e contro in base all'applicazione desiderata. Differenti tecnologie di accumulo dell'energia per un EV/HEV sono mostrate in Tabella 1.1 [1].

Storage technology	Cycle life	Efficiency (%)	Specific power (W/kg)	Specific energy (Wh/kg)
Lead acid battery	500–800	50–92	150–400	30–40
Li-ion battery	400–1200	80–90	300–1500	150–250
Nickel metal hydride battery	500–1000	66	250–1000	30–80
Ultracapacitor	1 000 000	90	1000–9000	0.5–30
USABC long-term goals	1000	80	400	200

Tabella 1.1 Comparazione delle tecnologie di immagazzinamento dell'energia per un HEV.

Le batterie utilizzate nelle auto elettriche sono formate da numerose celle, per esempio una Tesla Model S ha una batteria Li-Ion a 7104 celle racchiuse in un pack che fornisce un totale di 85 kW [2]. Le batterie Li-Ion sono utilizzate ovunque al giorno d'oggi, la loro popolarità, specialmente nel mondo automobilistico, è dovuta al fatto che le auto più vendute equipaggiano proprio una batteria di questo tipo. Nonostante ciò, queste batterie hanno comunque molti aspetti da migliorare. Altre tecnologie di batterie, anche migliori, sono state scoperte e sviluppate recentemente, ma non sono ancora utilizzate per via dei loro costi esorbitanti, per questo, comunque sia, le batterie Li-Ion continuano ad essere la miglior scelta come fonte di energia principale.

Considerando il caso di un'auto ibrida (HEV), le batterie forniscono energia per il motore a trazione e immagazzinano (o no, in base all'architettura) energia durante la frenata. Un convertitore elettronico di potenza, tipicamente bidirezionale fa da interfaccia tra la batteria/SC e la potenza prodotta dal ICE [1, 2].

1.4.1 Super-condensatori o Ultracondensatori (SC o UC)

I supercondensatori devono il loro nome dall'abilità di immagazzinare un'alta energia. Un SC è composto da due elettrodi separati da un dielettrico liquido arricchito di elettroni. Quando viene applicato un potenziale, l'elettrodo positivo attrae gli ioni negativi mentre quello negativo attrae gli ioni positivi. La carica è fisicamente immagazzinata sugli elettrodi, questo è il motivo per cui essi forniscono una considerevole ed elevata densità di potenza. Siccome non vi sono reazioni chimiche tra gli elettrodi, i SCs tendono ad avere una vita più lunga, ma questa assenza li rende anche sfavorevoli dal punto di vista della densità di energia. La resistenza interna è bassa, rendendoli dei dispositivi ad alta efficienza (95% o di più [1]), anche se ciò causa un'alta corrente di uscita se viene caricato quando contiene poca carica, poiché la tensione ai terminali di un SC è direttamente proporzionale al suo stato di carica (SOC). Lo stato di carica altro non è che una misura della carica residua all'interno della batteria. Una costruzione basilare di un SC è mostrata in Figura 1.5.

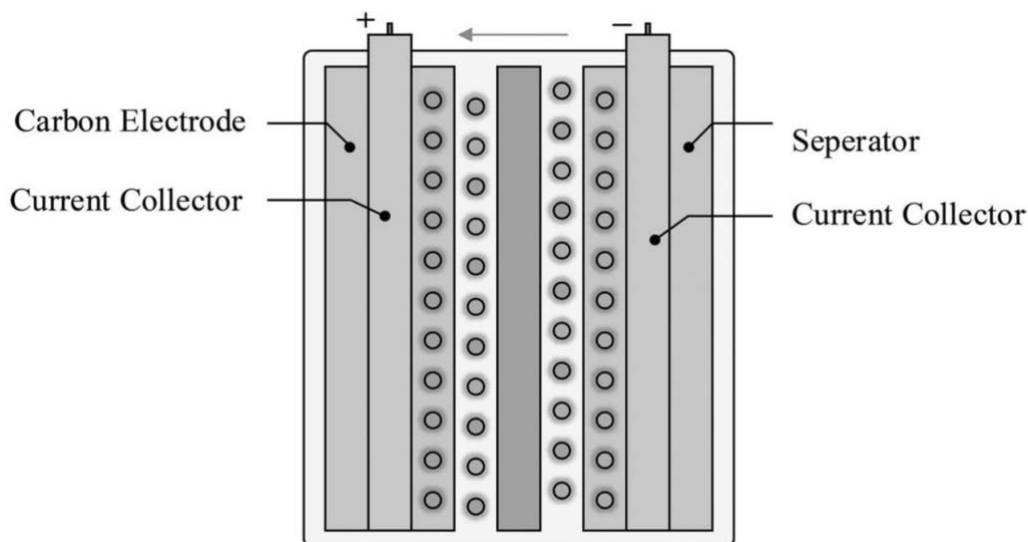


Figura 1.5 Una cella di un SC; il separatore tiene divisi i due elettrodi

I veicoli elettrici passano da una condizione di start a una di stop continuamente, specialmente in situazioni di guida urbana. Questo fa sì che la velocità di scarica della batteria sia altamente variabile. La potenza media richiesta alle batterie è bassa, ma durante le accelerazioni oppure in condizioni come un'alta pendenza è necessaria un'elevata potenza in un breve periodo di tempo. Il picco di potenza media richiesto in queste condizioni può essere addirittura 16 volte superiore a quello necessario in condizioni normali. In conseguenza a ciò, le performance a lungo termine delle batterie al litio sono ovviamente affette. Le batterie al litio hanno un basso ciclo vitale e non possono essere ricaricate dalla potenza della frenata rigenerativa durante elevate decelerazioni istantanee. Un sistema

di batterie autonomo potrebbe non essere sufficiente per soddisfare la richiesta di questi periodi di picco e le variazioni di carico transitorie con una singola carica. In questi casi, le batterie sono obbligate a gestire alte velocità di scarica in piccoli intervalli di tempo. Dunque, il sistema di batterie necessita di essere sovradimensionato per soddisfare la richiesta del carico. Conseguentemente il volume, il peso e il costo del sistema di immagazzinamento dell'energia aumentano. Tutte queste preoccupazioni riguardanti il sistema di batterie sta ostacolando la rapida commercializzazione dei veicoli elettrici (EV) [1, 2].

I SCs sono la perfetta soluzione ai problemi sopracitati, grazie alla loro proprietà di avere un'elevata densità di potenza, una bassa resistenza serie (ERS), una risposta dinamica più veloce e l'abilità di operare a temperature estremamente basse. I SCs offrono una capacità di carica/scarica rapida. Per cui un SC è molto veloce anche nel catturare l'energia generata dalla frenata rigenerativa. I SCs sono utilizzati insieme alle batterie come fonte di energia secondaria (Figura 1.6) con lo scopo di soddisfare le precedenti preoccupazioni. L'unione di batterie e SC forma un sistema di accumulo dell'energia ibrido denominato HESS (Hybrid Energy Storage System). Le batterie in un HESS sono sottodimensionate e progettate solo per servire i transistori più piccoli per una durata maggiore [4].

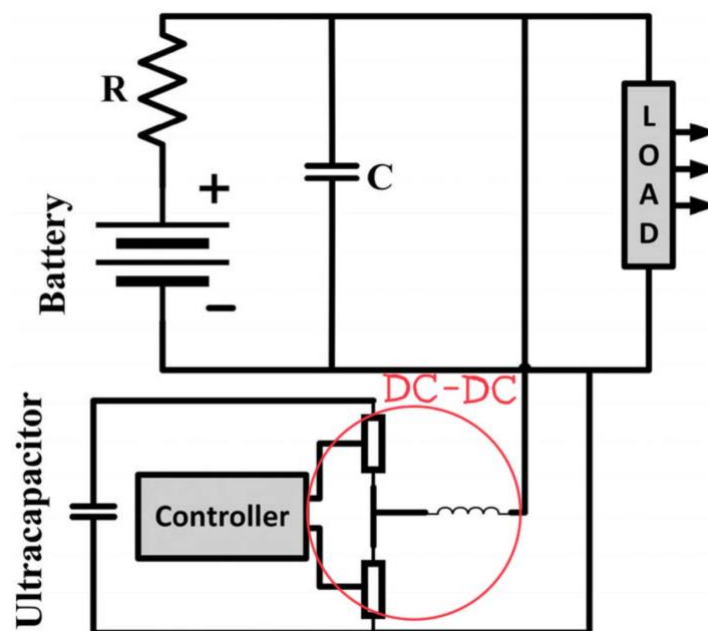


Figura 1.6 Combinazione di batteria e UC per complementare l'un l'altro le rispettive carenze.

Un super-condensatore permette quindi una rapida ricarica e una rapida scarica, questo è specialmente utile per un più veloce ed efficiente recupero di energia rigenerativa.

I SC hanno un lungo ciclo di vita (nell'ordine dei milioni di cicli) con pochissima degradazione, basso costo, capacità di livellamento della carica, adattabilità alle temperature e poca manutenzione. È per questi motivi che tali componenti rappresentano un'ottima soluzione di alimentazione per le auto elettriche. Un altro vantaggio è che questi dispositivi sono ecologici siccome non contengono nessun elettrolita corrosivo o altri materiali altamente tossici.

Tuttavia, come già preannunciato, la densità di potenza di un SC è inferiore rispetto a quella di una batteria elettrochimica. Anche il tasso di auto scarica è più elevato rispetto ad una batteria e questo fa sì che il SC possa immagazzinare e fornire energia solo per brevi periodi di tempo (accelerazioni, sorpassi, salite, ecc.).

Nella Tabella 1.2 sono riassunte le varie caratteristiche di batterie Li-Ion e dei SCs [1, 2].

Characteristics of Li-Ion Batteries and Supercapacitors [3]

Function	Units	Li-Ion Battery	Supercapacitor
Specific energy	Wh/kg	230	1-10
Specific power	kW/kg	2.5	Up to 10
Cycle life	–	<5000	>500,000
Cost	\$/Wh	2	20

Tabella 1.2 Caratteristiche di batterie Li-Ion e supercondensatori.

1.5 Super-condensatori per sistemi di accumulo dell'energia ibridi (HESS)

Un sistema di accumulo dell'energia (ESS) ideale offre:

- Elevata densità di potenza
- Elevata densità di energia
- Poca manutenzione
- Dimensioni compatte
- Basso costo

Sebbene le batterie e le celle a combustibile (Fuel Cell - FC) come fonti di energia offrono un'elevata densità di energia, mancano della capacità di erogazione di potenza istantanea. Dall'altra parte i SC offrono densità di potenza specifiche elevate anche se non possono immagazzinare un'alta quantità di energia. In Figura 1.7 sono mostrati i diversi ESSs in termini di densità di energia e densità di potenza.

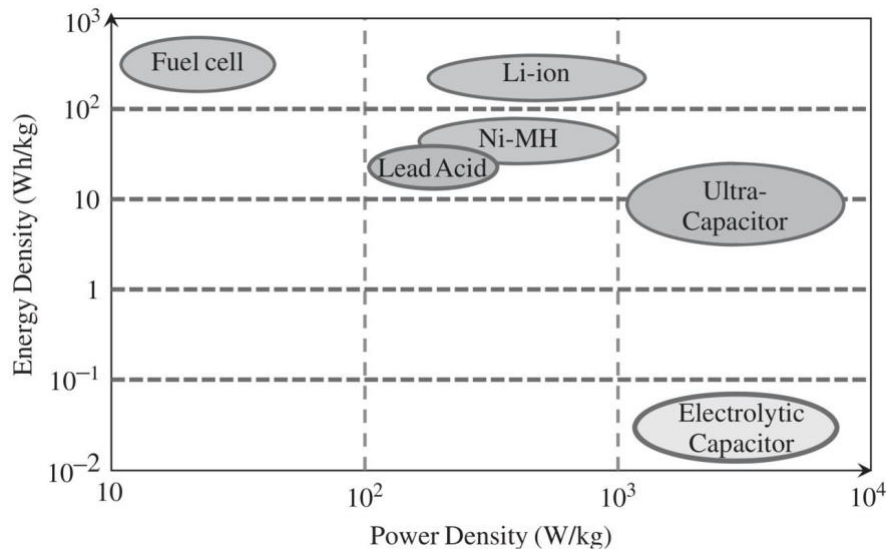


Figura 1.7 Comparazione tra densità di energia e densità di potenza per ESS in un HEV

A causa di questi inconvenienti, i SCs sono combinati con le batterie per formare un HESS che offre sia energia che potenza simultaneamente al carico. Conseguentemente le dimensioni e il peso dell'ESS complessivo sono ridotte significativamente. Diverse forme e tipologie di HESS sono disponibili, come ad esempio un sistema ibrido formato da batteria-SC, batteria-FC-SC, ecc., esse sono utilizzate specialmente in applicazioni automotive o in sistemi di energie rinnovabili [4].

1.5.1 Ibridazione di batterie e SC per EVs.

Ad oggi, la maggior parte dei veicoli elettrici sono equipaggiati con una batteria agli ioni di litio (Li-Ion) per azionare il loro sistema di propulsione elettrica. Tuttavia, il modello di guida pratico di un EV include rapide accelerazioni e frenate, specialmente nelle aree urbane, la conseguenza è che la batteria deve rilasciare un'enorme quantità di energia in poco tempo. In tali condizioni, alte correnti vengono erogate dalla batteria, che colpiscono il suo ciclo vitale. I SCs offrono un'opportuna soluzione a queste problematiche per via dei vantaggi precedentemente citati rendendo il sistema di accumulo dell'energia ibrido [4].

1.5.2 Interfacce elettroniche di potenza per HESSs

Per implementare un HESS in un veicolo elettrico, occorre implementare un'interfaccia elettronica di potenza con un appropriato controllo per la gestione della potenza scambiata. Il diagramma a blocchi più generico di un HESS composto da batteria e SC utilizzato per azionare un sistema di propulsione elettrica utilizzando un'interfaccia elettronica di potenza è mostrato in Figura 1.8.

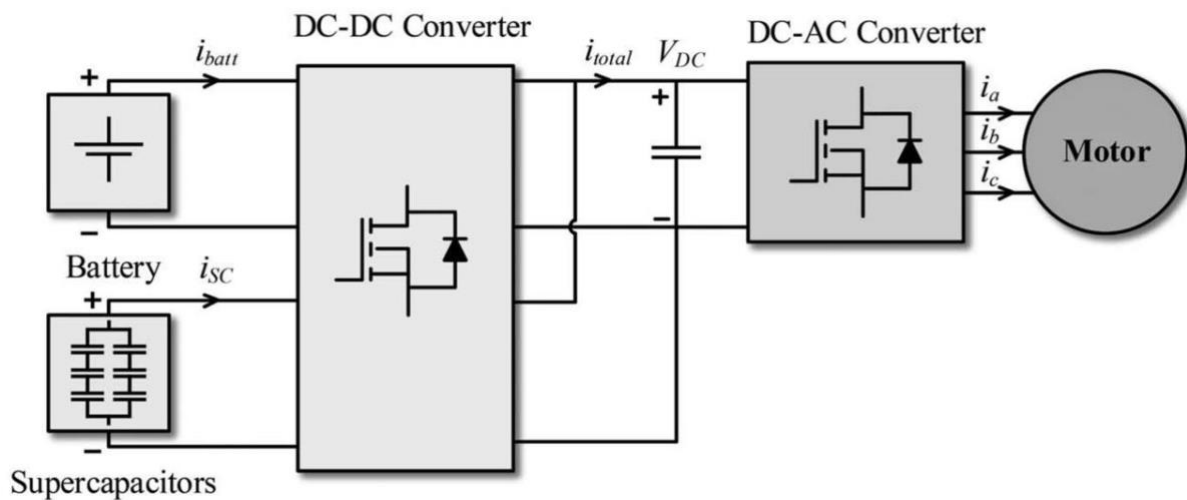


Figura 1.8 Diagramma a blocchi generale di un sistema di accumulo dell'energia ibrido a batteria-supercondensatore utilizzato per azionare un motore elettrico.

La batteria e il SC sono connessi ad un'interfaccia elettronica di potenza per innalzare la loro tensione e regolare le correnti. Il controllo di potenza alloca la potenza del carico tra la batteria e il SC per l'intero utilizzo energetico dell'HESS. Per distribuire la massima energia al motore, il sistema ibrido batteria-SC può essere schematizzato come in Figura 1.9.

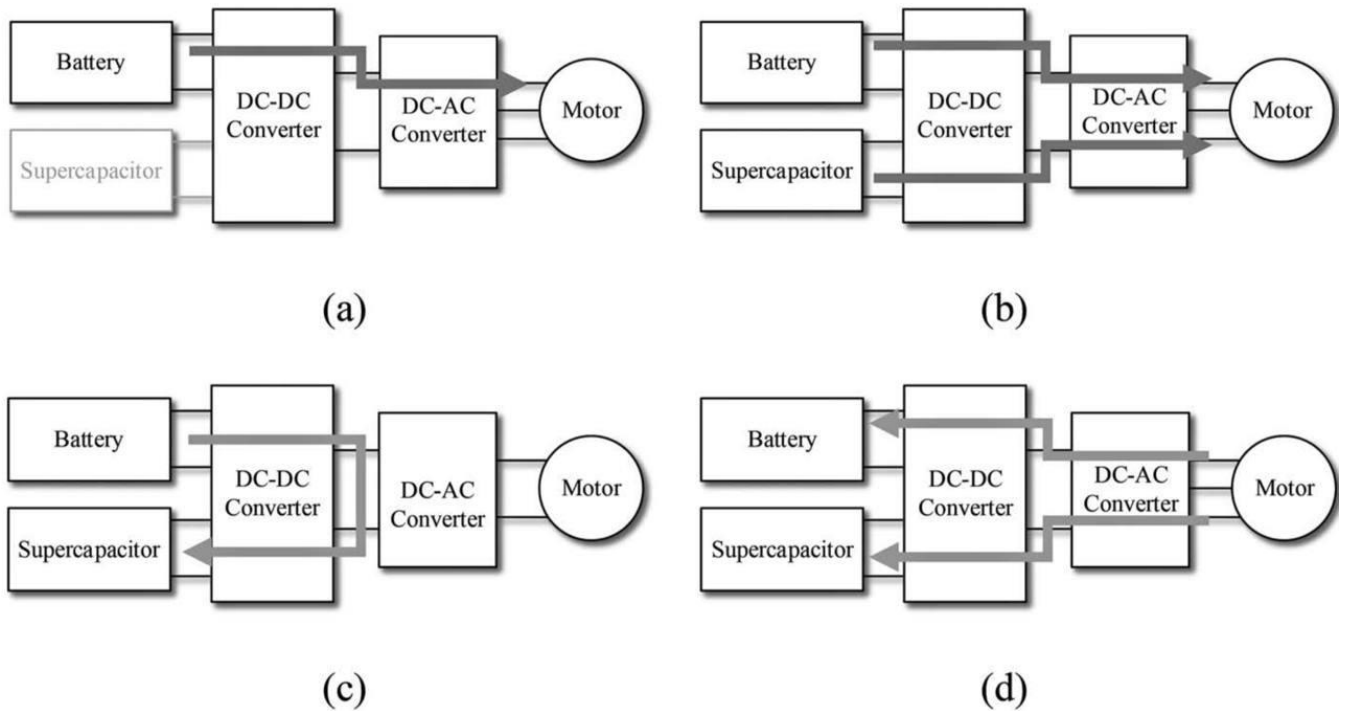


Figura 1.9 Modalità di funzionamento di un HESS durante: (a) azionamento a batteria di un motore elettrico, (b) azionamento motore elettrico attraverso batteria e SC, (c) ricarica della batteria e (d) ricarica del SC dalla frenata rigenerativa.

Il SoC di un ESS mostra una relazione diretta con la tensione ai suoi terminali. Un tipico ESS presenta un'ampia variazione di tensione ai suoi terminali durante le operazioni di carica e scarica. Quindi è impiegato un convertitore elettronico di potenza che accetta ampie variazioni di tensione ai suoi terminali d'ingresso e fornisce una tensione stabile sui suoi terminali di uscita. Conseguentemente il pacco di batterie e il banco di SC sono associati ad un convertitore elettronico di potenza per innalzare la loro tensione e generare una tensione costante sul DC link. Tuttavia, sono disponibili diverse tipologie di interfacce per ibridizzare le batterie e i SCs [4]. Di seguito verranno mostrate le principali configurazioni possibili per creare un sistema di accumulo dell'energia ibrido con batterie e SCs.

1.5.2.1 Configurazione in cascata – passiva

La batteria e il SC sono connessi in parallelo con il convertitore elettronico di potenza DC-DC bidirezionale, come mostrato in Figura 1.10.

La tensione nominale della batteria è uguale alla tensione nominale di un banco di SC. La batteria ricarica il banco di SC simultaneamente ogni volta che viene utilizzato per fornire potenza pulsata. Il flusso bidirezionale di potenza permette al SC di scaricarsi e recuperare potenza dalla frenata rigenerativa.

Tuttavia, questa configurazione richiede una batteria sovradimensionata che si scarica sul SC e contemporaneamente serve il carico richiesto senza alcun controllo [4].

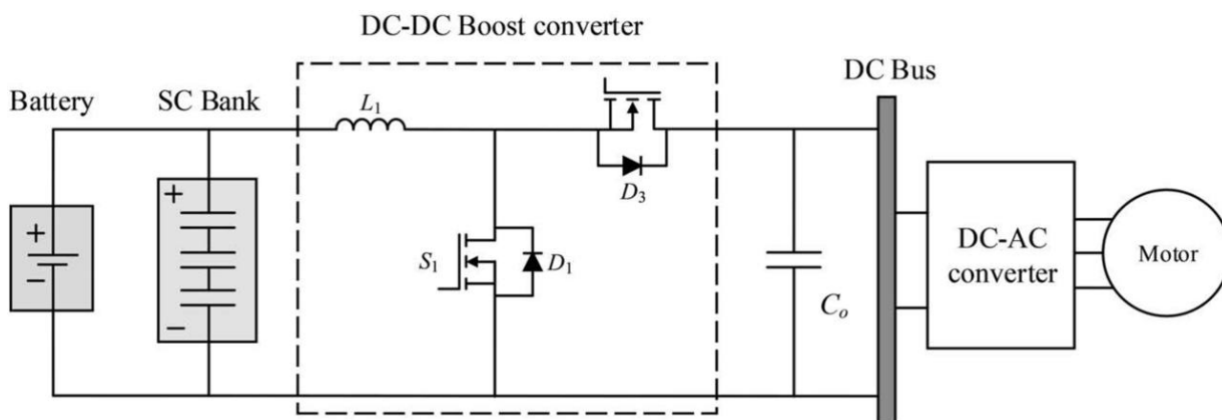


Figura 1.10 Interfaccia a cascata passiva

1.5.2.2 Configurazione in cascata – attiva

La precedente interfaccia è aggiornata tramite l’aggiunta di un convertitore di potenza unidirezionale per la batteria, che innalza la sua tensione come mostrato in Figura 1.11. Questa topologia riduce le dimensioni della batteria ed in modo efficiente controlla le sue correnti di scarica.

D’altra parte, il banco di SC assorbe le correnti transitorie dal carico con l’aiuto del convertitore di potenza bidirezionale [4].

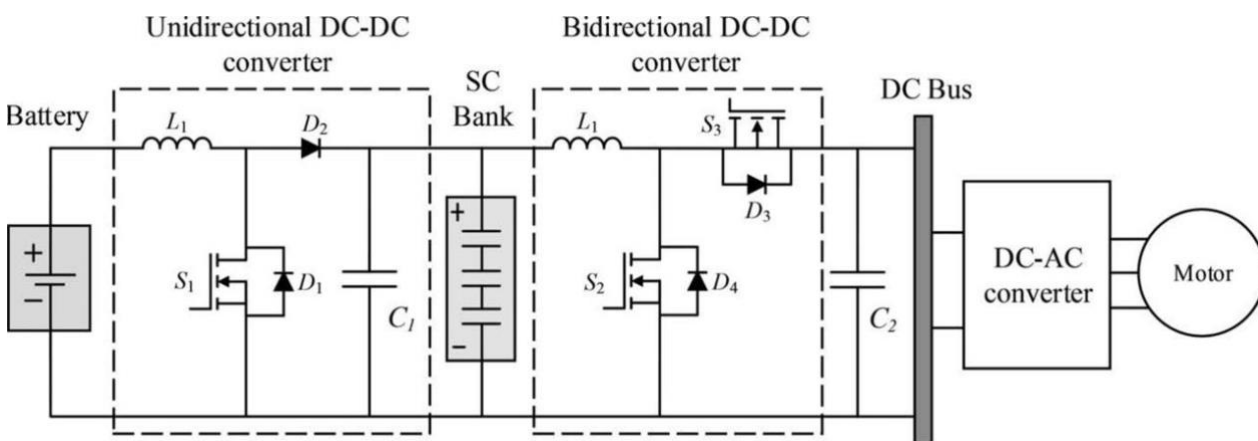


Figura 1.11 Interfaccia a cascata attiva

1.5.2.3 Configurazione parallela attiva

Per raggiungere alte prestazioni ed un controllo migliore sulle correnti di batteria e SCs, è utilizzata questa configurazione, mostrata in Figura 1.12. Questo approccio utilizza due convertitori di potenza bidirezionali per la batteria e il banco di SCs.

Questa configurazione facilita dimensionamenti minori sia del pacco batterie sia del banco supercondensatori. La gestione della potenza con questa topologia permette alla potenza della frenata rigenerativa di essere immagazzinata e raccolta sia nella batteria che nei SCs come da richiesta.

Tuttavia, impiegare due convertitori di potenza DC-DC bidirezionali individuali aumenta la complessità, il controllo e il costo del sistema complessivo [4].

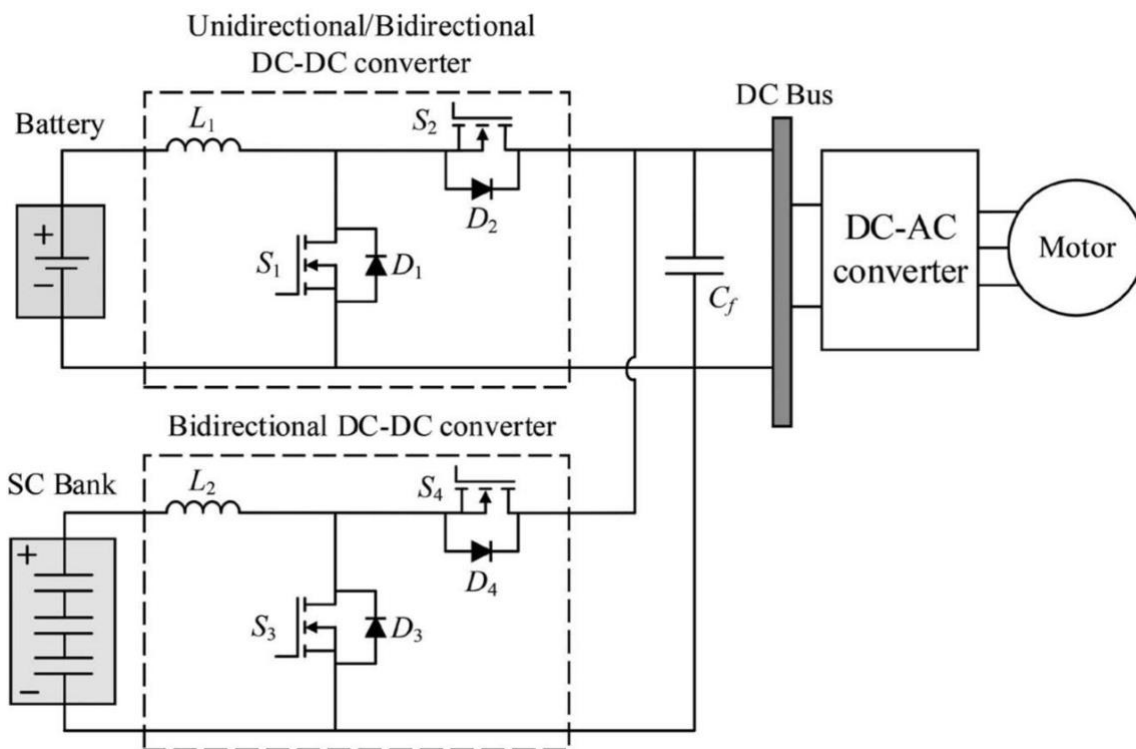


Figura 1.12 Interfaccia parallela-attiva

1.5.2.4 Interfaccia a convertitore Multi-Input

La configurazione di un convertitore multi-input usa un singolo convertitore DC-DC con doppio ingresso per ciascuna sorgente come mostrato in Figura 1.13. Il convertitore comprende un singolo induttore condiviso dalla batteria e dal banco SC. Siccome la tensione del banco SC varia ampiamente, la tensione nominale della batteria è presa più alta di quella del banco SC. Il convertitore è abilitato a funzionare in modalità buck, boost e buck-boost a seconda della direzione del flusso di potenza. Il peso e il volume del convertitore sono significativamente ridotti incorporando un singolo induttore per ingressi multipli.

Questa topologia necessita di un controllo complesso per funzionare in modo efficiente [4].

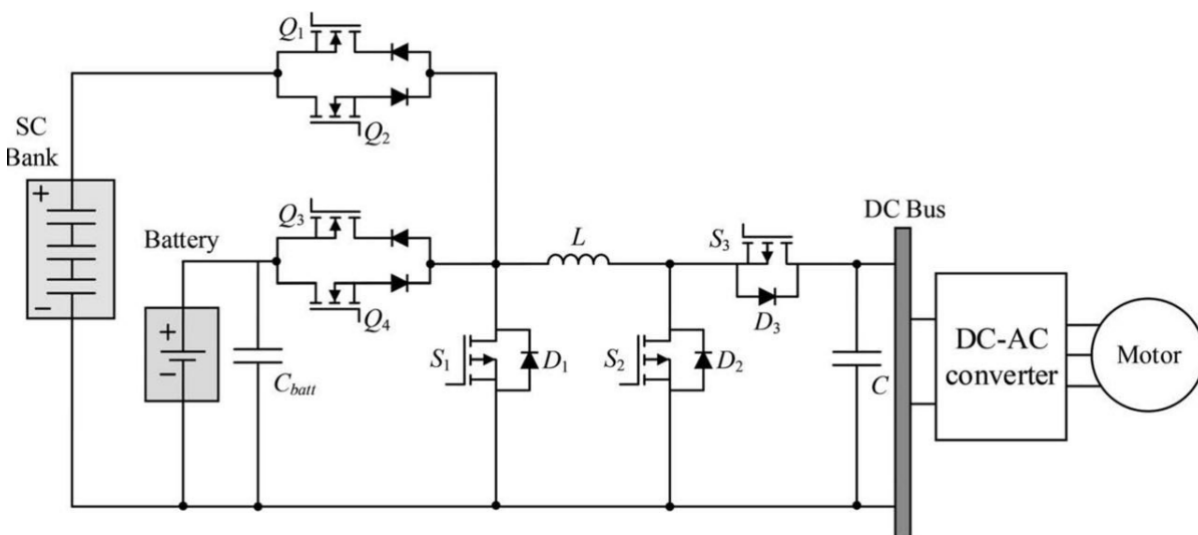


Figura 1.13 Multi-input convertitore DC-DC

1.5.2.5 Interfaccia a convertitore bidirezionale doppia sorgente

Ora viene modificata la configurazione parallela-attiva creando un convertitore a doppia sorgente e riducendo il numero complessivo di transistor di uno. In questa topologia il pacco batterie e il banco SC sono combinati allo stadio di ingresso con un convertitore singolo, mostrato in figura 1.14. Il costo totale di questa configurazione è leggermente inferiore rispetto alla configurazione parallela-attiva.

Tuttavia, questo circuito necessita di un sistema di controllo intricato e complicato [4].

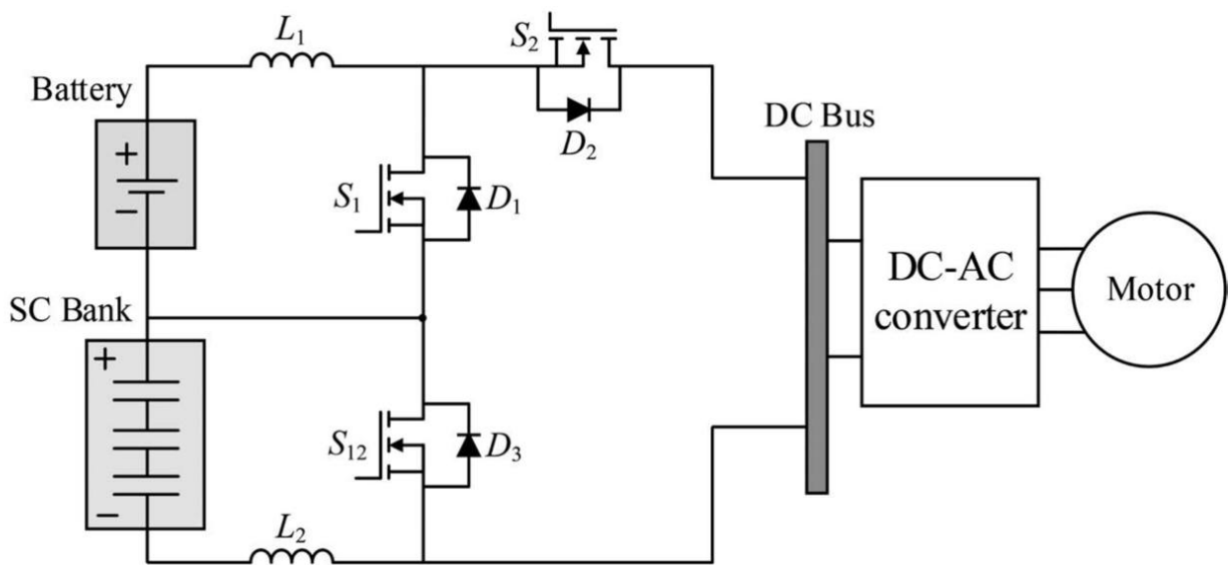


Figura 1.14 Convertitore bidirezionale a doppia sorgente

1.6 Tecniche di conversione di potenza

I convertitori di potenza sono sistemi elettronici che adattano e controllano flussi di energia elettrica da una sorgente ad un carico e/o viceversa. Vengono realizzati principalmente mediante l'utilizzo di interruttori a semiconduttore di potenza (transistori e diodi). Quest'ultimi, hanno un impatto dominante sull'efficienza e sull'affidabilità del circuito convertitore, per cui, sono soggetti ad una continua ottimizzazione. Una delle tecnologie che oggi suscita maggiore interesse si basa sul nitruro di gallio. Questi dispositivi rispetto alla controparte in silicio offrono prestazioni migliori per via di alcune caratteristiche intrinseche dei materiali utilizzati.

Le batterie o i supercondensatori immagazzinano energia sottoforma di corrente continua (DC). Normalmente essi devono ottenere questa energia da una linea in corrente alternata (AC) connessa ad una rete elettrica. Per distribuire questa energia al motore è necessario riconvertire la corrente DC in AC. Questo processo deve funzionare anche nella direzione opposta, come ad esempio l'energia che viene recuperata dalla frenata rigenerativa e successivamente immagazzinata nella batteria o nel SC. In Figura 1.15 è mostrata una tipica collocazione dei convertitori in un EV.

Questa conversione può essere DC-DC o DC-AC. Tutto questo lavoro di conversione è necessario per riempire la fonte di accumulo dell'energia di un EV, per poi usarla per azionare il veicolo.

Un convertitore DC-DC di tipo boost (step-up) è utilizzato per pilotare il motore DC, innalzando la tensione della batteria fino al punto di lavoro del motore. I convertitori DC-DC sono molto utili anche per combinare una fonte di potenza con una complementare fonte di energia. In Figura 1.16 un classico convertitore DC-DC bidirezionale, utilizzato in modalità buck per ricaricare la batteria/SC in seguito alla frenata rigenerativa, in modalità boost fornisce l'energia necessaria al motore elettrico quando il flusso di corrente è invertito rispetto all'altra modalità.

I convertitori DC-DC sono utilizzati per avere minor costo, leggerezza e dimensioni ridotte così da poter essere utilizzati senza problemi nelle auto [1, 2].

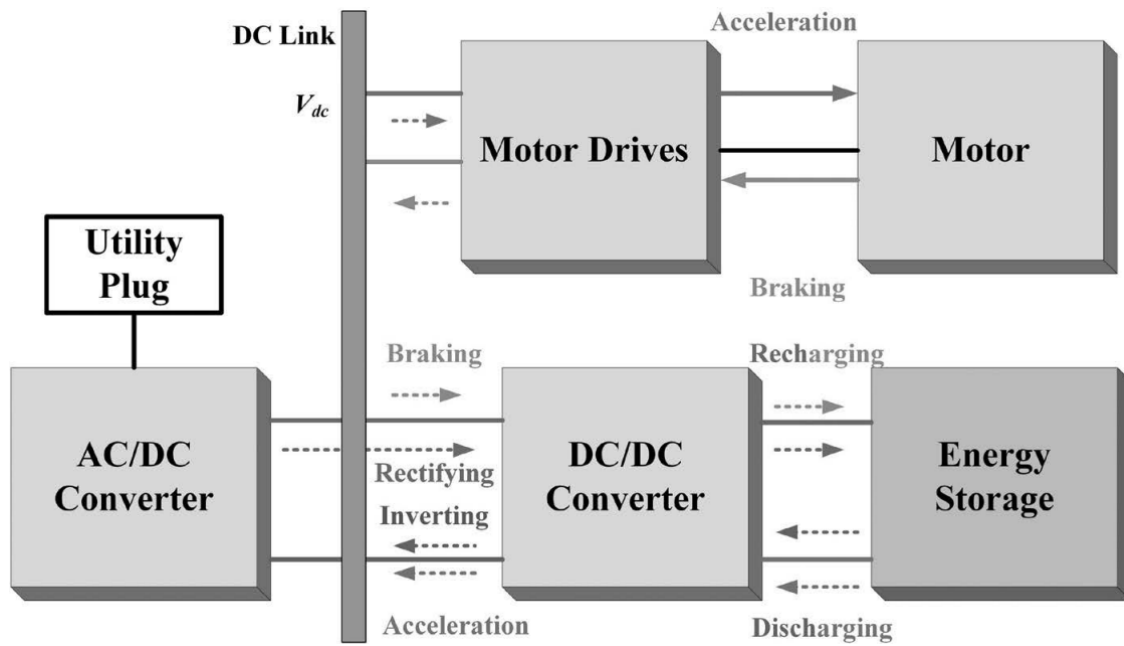


Figura 1.15 Tipiche collocazione dei convertitori in un'auto elettrica. Il convertitore AC-DC trasforma la potenza della rete elettrica per poterla immagazzinare attraverso un altro stadio di conversione DC-DC. La potenza è distribuita al motore dalla fonte attraverso un convertitore DC-DC

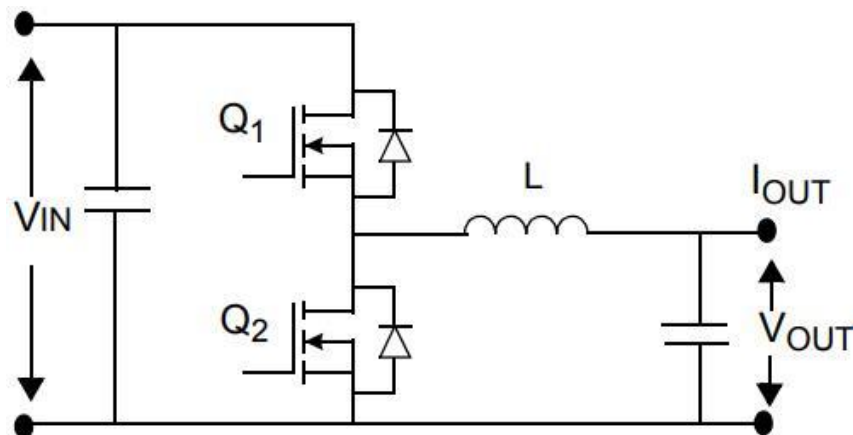


Figura 1.16 Convertitore DC-DC buck-boost bidirezionale in configurazione Half-Bridge

1.7 Convertitori di potenza per HEVs/PHEVs

In questo paragrafo verranno presentate le varie tipologie di convertitori DC-DC bidirezionali e non isolati, essi sono semplici dal punto di vista costruttivo, poco costosi e molto versatili perché possono lavorare sotto diversi intervalli di tensione [4].

I convertitori DC-DC bidirezionali possono eseguire un innalzamento o un abbassamento del livello di tensione con l'abilità di far fluire la potenza in entrambe le direzioni. Lo scopo fondamentale nell'utilizzare convertitori bidirezionali è di raggiungere una regolazione della tensione del DC-link.

L'incorporazione dei convertitori DC-DC bidirezionali nei veicoli elettrici è indispensabile per i seguenti vantaggi che essi comportano:

- Alta efficienza
- Dimensioni compatte e minor ingombro
- Minori interferenze elettromagnetiche (EMI)
- Minor ripple sulle correnti di ingresso e uscita
- Flusso di potenza controllato dalla variazione della tensione d'ingresso [5].

In Figura 1.17 è mostrata una classificazione completa dei convertitori per EVs. La configurazione dei convertitori per EVs può essere categorizzata in due gruppi, in base alla presenza o no di un isolamento tra il lato d'ingresso e quello d'uscita: non isolati ed isolati. Quelli non isolati sono appropriati per i veicoli elettrici con potenze medio-alte, mentre quelli isolati per EVs con potenze medio-basse.

Al fine di questa tesi si andranno ad analizzare i soli convertitori non isolati. I convertitori non isolati includono i convenzionali convertitori DC-DC e quelli interleaved. Tra i due, i convertitori convenzionali sono comunemente utilizzati per via del loro basso costo, semplicità tecnologica e

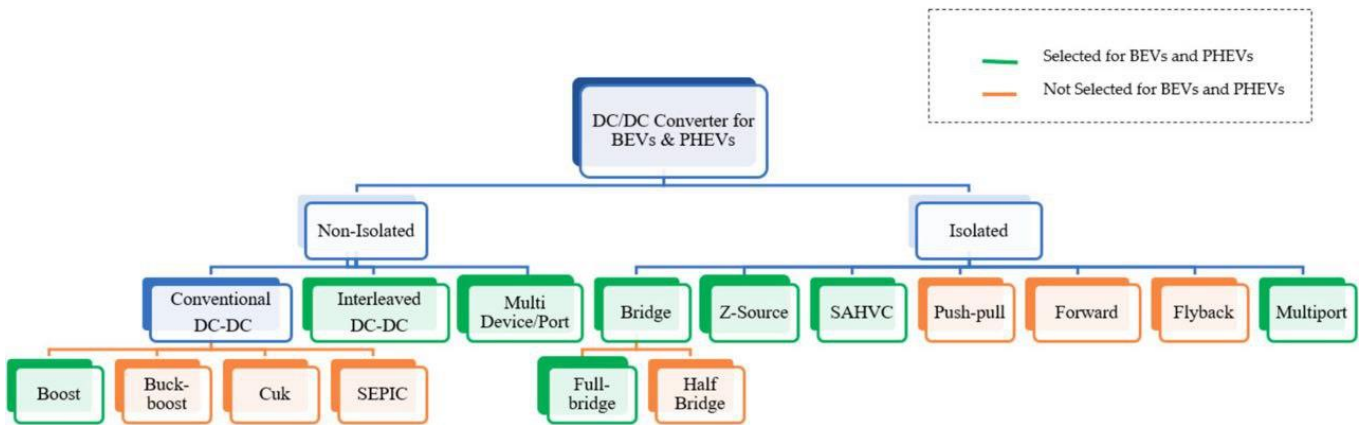


Figura 1.17 Classificazione completa dei convertitori per EV [6].

facile controllo. I convertitori interleaved sono diventati popolari per via del loro miglioramento in termini di prestazioni ed efficienza [6].

1.7.1 Convertitore Buck-Boost

Fondamentalmente nei convertitori buck e boost convenzionali è presente un diodo che non permette un flusso di potenza bidirezionale (Figura 1.18). Il problema viene risolto sostituendo tale diodo con un interruttore di potenza, ovvero un transistor. La prima topologia bidirezionale è derivata quindi da quella del buck-boost convenzionale con l'aggiunta di un transistor al posto del diodo (Figura 1.19). Durante la fase di step-up (innalzamento) Q2 rimane spento tutto il tempo e Q1 rimane acceso per il tempo t_{on} , dipendente dal duty cycle, richiesto. In modo simile in modalità step-down (abbassamento) Q1 rimane spento tutto il tempo e Q2 rimane acceso per il tempo t_{on} necessario. Per evitare cross conduction attraverso gli switch e la capacità di uscita, è previsto un piccolo dead time durante le transizioni on-off/off-on [5].

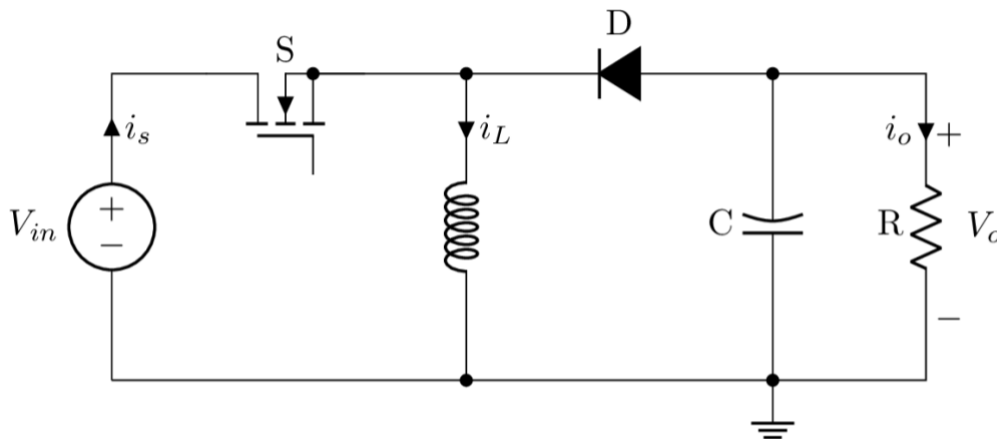


Figura 1.18 Convertitore Buck-Boost unidirezionale classico

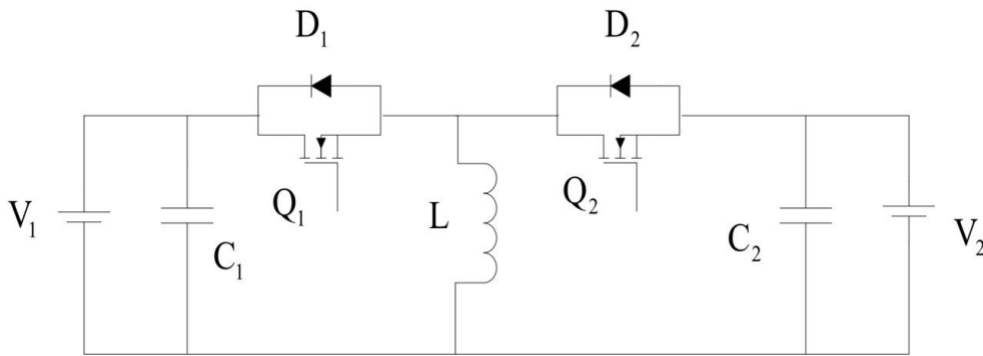


Figura 1.19 Convertitore Buck-Boost bidirezionale

1.7.2 Convertitore Buck-Boost in cascata (Full-Bridge)

Questo convertitore può essere ottenuto mettendo in cascata il convertitore buck bidirezionale con il convertitore boost bidirezionale (Figura 1.20). La combinazione degli switch e la direzione della corrente in questa topologia permettono alla tensione di uscita di essere più alta o più bassa di quella di ingresso a seconda della necessità. Il convertitore può operare in quattro modalità:

- 1) Buck in avanti
- 2) Boost in avanti
- 3) Buck all'indietro
- 4) Boost all'indietro

La modalità di funzionamento del convertitore dipende dalle fonti di energia disponibili e dalla potenza dei dispositivi di accumulo dell'energia. Quando c'è un eccesso di potenza alla sorgente principale e i dispositivi di accumulo dell'energia hanno una bassa potenza, il convertitore funzionerà in modalità buck in avanti. Quando c'è una carenza di potenza sul carico, si azioneranno le fonti di energia e il convertitore funzionerà in modalità boost in avanti. Le altre due modalità vengono utilizzate ogni volta che la potenza disponibile delle fonti di energia è maggiore di quella dei dispositivi di accumulo dell'energia. Per cui le modalità inverse vengono utilizzate per ricaricare le batterie [5, 7].

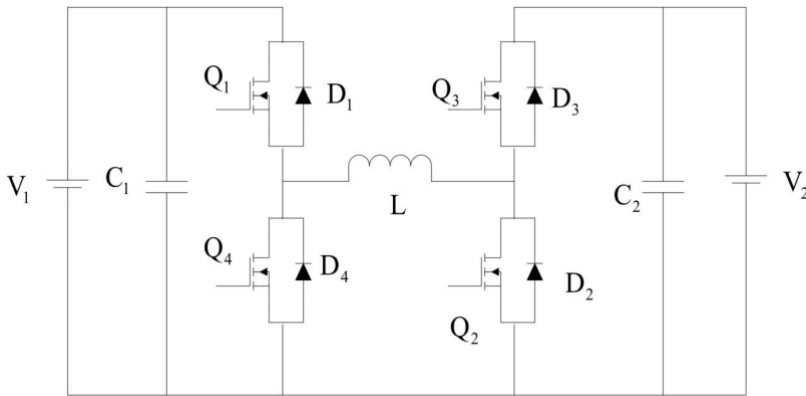


Figura 1.20 Convertitore Buck-Boost bidirezionale in cascata.

1.7.3 Convertitore Cuk

Il convertitore Cuk è ottenuto convertendo gli switch unidirezionali della topologia classica, con degli switch bidirezionali. I condensatori C_1 e C_2 sono condensatori di accoppiamento e il condensatore C funge da elemento di accumulo dell'energia come mostrato in Figura 1.21. Può innalzare o abbassare la tensione di ingresso come il convertitore buck boost ma con polarità opposta [5].

Il convertitore Cuk nei EVs offre flessibilità nella regolazione della tensione di uscita, rendendola più alta o più bassa a seconda della tensione di ingresso. Questa configurazione fornisce un ripple di uscita più basso e migliora l'efficienza siccome solo un componente magnetico è condiviso tra i due stadi. Oltretutto il convertitore Cuk ha uniformità della corrente sia ai terminali di ingresso che a quelli di uscita, nonché il trasferimento di potenza continuo attraverso il condensatore, con conseguente riduzione delle interferenze elettromagnetiche negli switch. In aggiunta il convertitore implementa un filtro LC che regola la corrente picco-picco dell'induttore in maniera più efficiente rispetto al convertitore DC-DC buck-boost. Tuttavia, soffre di alcune perdite per via delle elevate correnti di stress sugli switch e il grande numero di componenti reattivi [6].

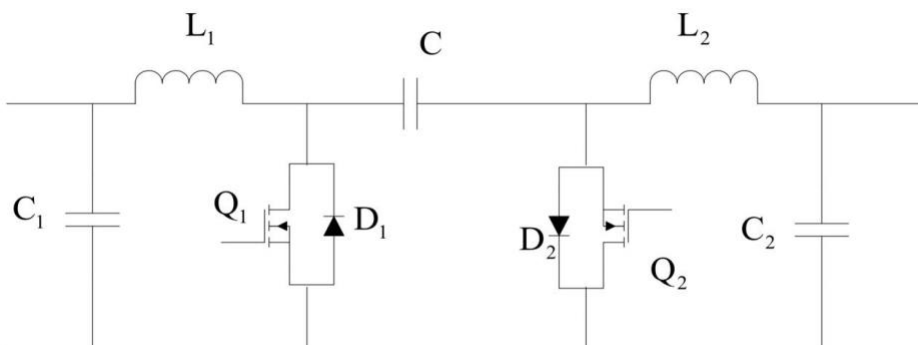


Figura 1.21 Convertitore Cuk bidirezionale

1.7.4 Convertitore SEPIC (Single Ended Primary Inductor)

I convertitori Buck-Boost soffrono di un alto ripple della corrente in uscita, questo ripple crea armoniche che in molte applicazioni necessitano di essere eliminate implementando un filtro LC o un condensatore grande. Ciò rende tali convertitori costosi e inefficienti. Sia i convertitori buck-boost che i convertitori Cuk causano un'elevata quantità di stress elettrico sui componenti che può portare alla rottura dei componenti o al loro surriscaldamento. Un convertitore SEPIC risolve questi problemi, Figura 1.22 [7].

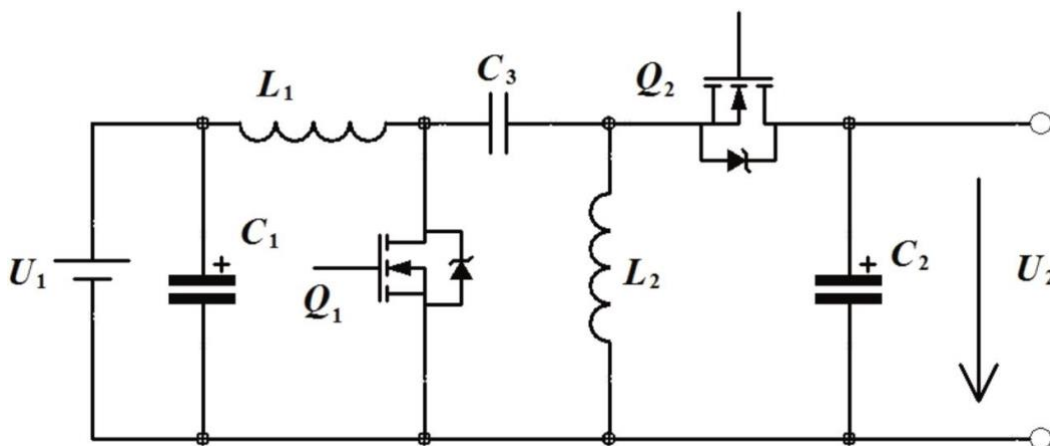


Figura 1.22 Convertitore SEPIC bidirezionale

1.7.5 Convertitore Half-Bridge

Quando i convertitori buck e boost vengono connessi uno all'altro in antiparallelo, il circuito che ne risulta ha la stessa struttura del buck-boost fondamentale ma con la caratteristica aggiuntiva di avere un flusso di potenza bidirezionale come mostrato in Figura 1.23. A seconda della commutazione di Q1 e Q2, il circuito opera in modalità buck o boost [5].

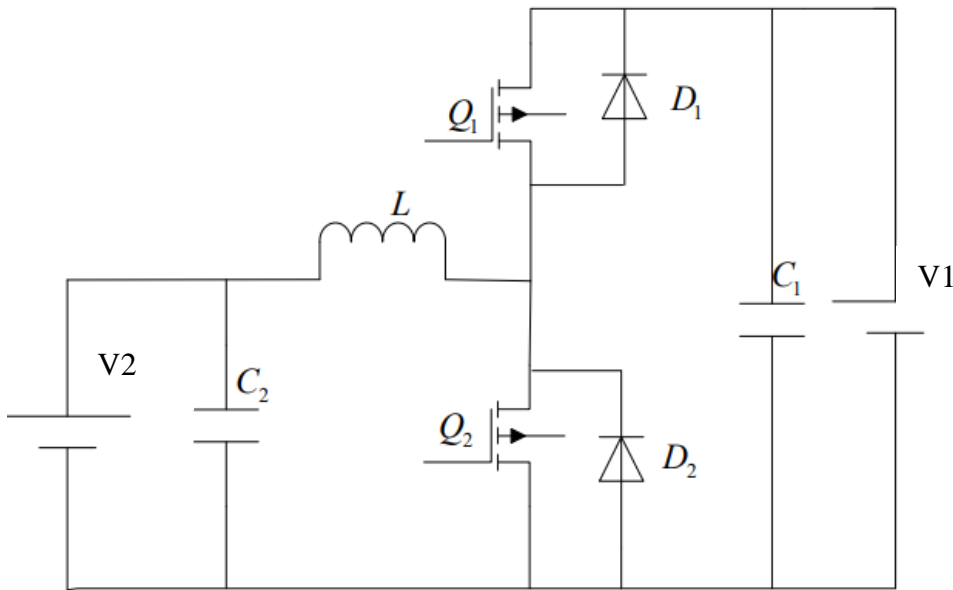


Figura 1.23 Convertitore DC-DC bidirezionale in configurazione half-bridge

Buck Mode

In questa modalità è il DC-link a fornire energia la quale, attraverso il convertitore, viene abbassata ricaricando il SC. In Figura 1.24 sono mostrati i due circuiti equivalenti rappresenti le due fasi di funzionamento del circuito durante le commutazioni; a sinistra si ha il circuito equivalente della fase t_{on} , in questa fase il transistor Q1 è acceso mentre Q2 è spento, su di esso circola quindi la corrente dell'induttore i_L la quale cresce linearmente per via della tensione positiva ai suoi capi, come mostrato in Figura 1.25. Quando Q1 è spento e Q2 è acceso, si è nel periodo di t_{off} , ovvero nella situazione di destra di Figura 1.24, in questo caso la corrente i_L continua a circolare grazie all'energia immagazzinata nell'induttore, questa volta però decremterà linearmente per via di una caduta di tensione negativa sull'induttore (Figura 1.25).

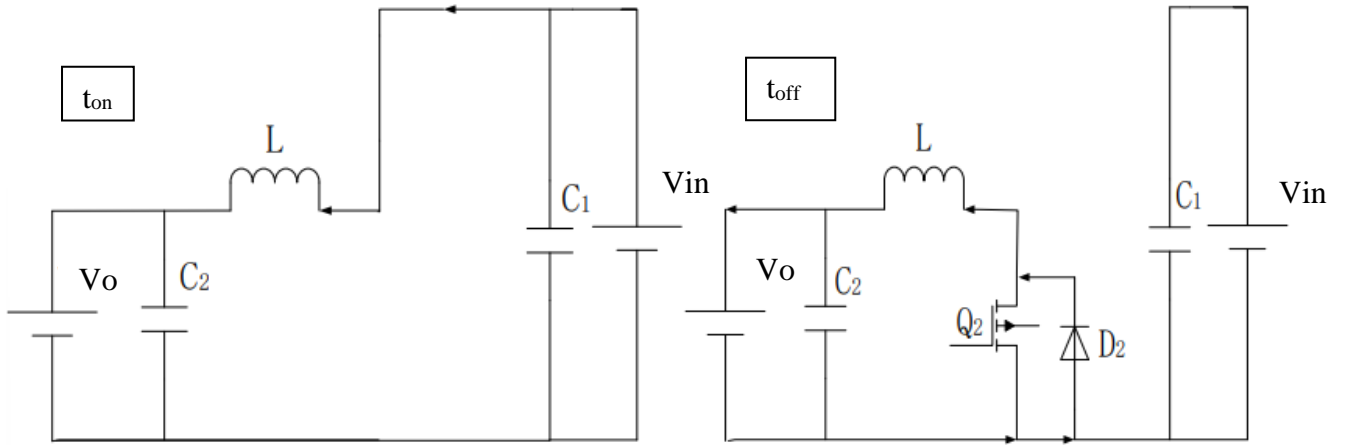


Figura 1.24 Topologia della modalità buck

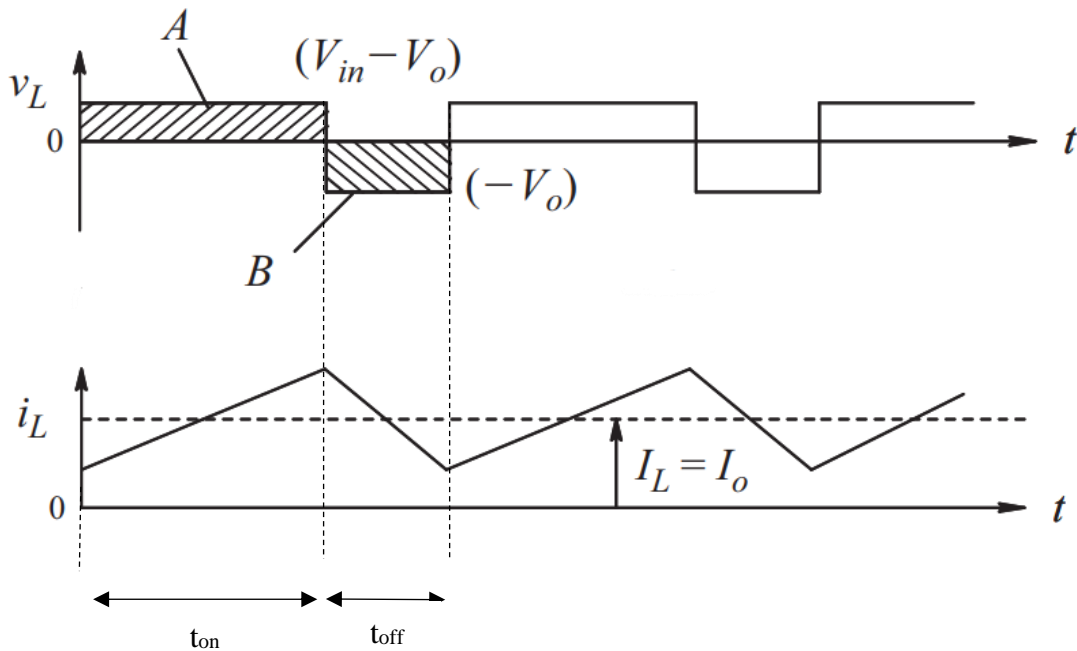


Figura 1.25 Stati del convertitore in modalità buck

Boost Mode

In modalità boost, il SC fornisce l'energia necessaria al carico in base alla richiesta del motore elettrico, la tensione di uscita sarà sempre maggiore rispetto a quella d'ingresso. In riferimento alla Figura 1.26 (sinistra), quando si è nello stato di t_{on} , Q_2 è acceso e Q_1 è spento, la sezione di uscita risulta essere isolata rispetto a quella d'ingresso che durante questo periodo fornisce energia all'induttore. Analogamente alla modalità buck, la corrente sull'induttore i_L cresce linearmente per via di una tensione positiva ai suoi capi (Figura 1.27). Quando invece si è nel periodo t_{off} (Figura 1.26,

destra), Q1 è acceso e Q2 è spento, l'uscita ora riceve energia sia dall'induttore che dall'ingresso. La corrente sull'induttore i_L decrescerà linearmente per via di una caduta di tensione negativa ai suoi capi (Figura 1.27).

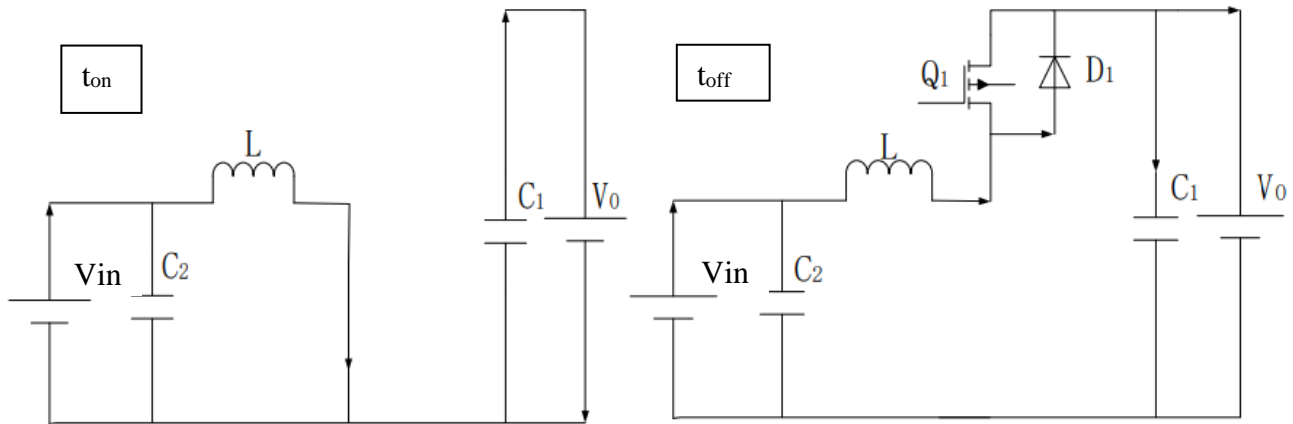


Figura 1.26 Topologia della modalità boost

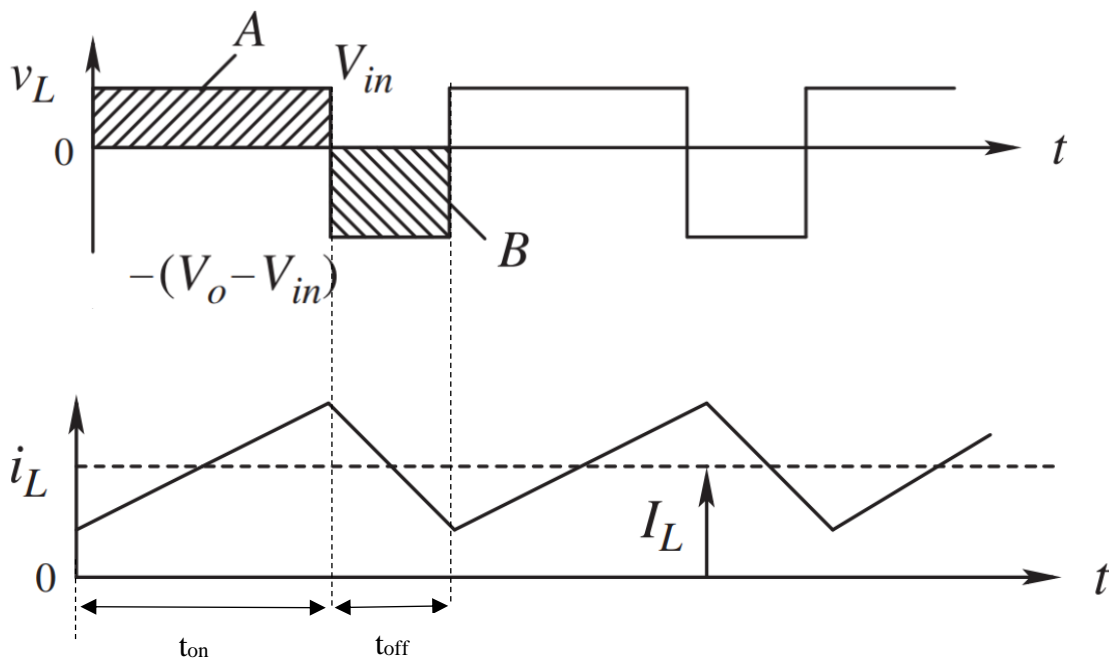


Figura 1.27 Stati del convertitore in modalità buck

Al fine di realizzare un circuito semplice dal punto di vista del controllo ed efficiente per via dei pochi componenti reattivi, si sceglierà quest'ultima tipologia di convertitore bidirezionale nella progettazione vera e propria che seguirà nel Capitolo 3.

2 Tecnologia GaN

Lo scopo di questo capitolo è di comprendere perché il *Nitruro di Gallio (GaN)* sia un ottimo materiale semiconduttore per dispositivi di potenza e come le sue capacità stiano consentendo ai progettisti di sistemi elettronici di potenza di:

- Ridurre le perdite di potenza, quindi aumentare l'efficienza;
- Ridurre le dimensioni del sistema;
- Ridurre i costi.

2.1 Interruttore di potenza ideale

Per prima cosa bisogna capire quali siano le caratteristiche chiave da voler raggiungere per ottenere un interruttore di potenza ideale:

- **Bassa resistenza in stato ON** → minori perdite per conduzione;
- **Elevata velocità di commutazione** → minori perdite di commutazione (switching);
- **Elevata tensione di Blocco** → maggiore robustezza;
- **Elevata conducibilità termica** → contenuto aumento di temperatura;
- **Minori costi possibili.**

2.2 Comparazione dei materiali

Per intendere perché il *GaN* permette di realizzare transistori con caratteristiche superiori rispetto alla controparte in Silicio, bisogna esaminare e comparare le principali caratteristiche intrinseche dei materiali.

Parameter		Silicon	GaN	SiC
Band Gap E_g	eV	1.12	3.39	3.26
Critical Field E_{Crit}	MV/cm	0.23	3.3	2.2
Electron Mobility μ_n	$cm^2/V \cdot s$	1400	1500	950
Permittivity ϵ_r		11.8	9	9.7
Thermal Conductivity λ	W/cm-K	1.5	1.3	3.8

Tabella 2.1 Proprietà dei materiali Silicio, GaN, SiC

- **Band Gap (E_g):** il band gap di un semiconduttore è legato alla forza dei legami chimici tra gli atomi, esprime la quantità di energia necessaria per spingere un elettrone lontano dall'atomo del cristallo. Maggiore è questo valore, maggiore sarà la temperatura alla quale il semiconduttore potrà lavorare prima che le sue proprietà degradino. Il band gap, inoltre, esprime anche la quantità di campo elettrico tollerabile sul cristallo prima che esso si rompa. Dalla tabella 2.1 si può notare come i legami all'interno di un cristallo di GaN siano 3 volte più forti rispetto a quelli del classico silicio.
- **Critical Field (E_{crit}):** il campo elettrico critico rappresenta il massimo valore raggiungibile all'interno del materiale prima che si instaurino dei meccanismi di generazione di carica (detti a valanga), i quali causano elevate correnti non controllate e portano alla rottura del materiale e del dispositivo. Il valore nel caso del GaN è 10 volte superiore rispetto a quello del silicio, ciò si traduce in dimensioni del transistor fino a 10 volte più piccole. Transistori con dimensioni (distanza tra source e drain) minori si traduce in una minore resistenza tra drain e source a parità di tensione di breakdown.
- **Electron Mobility (μ_n):** la mobilità degli elettroni determina la capacità del cristallo di opporsi al passaggio degli elettroni, maggiore è il suo valore maggiore sarà la libertà di movimento degli elettroni. Anche in questo caso il valore migliore è attribuito al materiale GaN, o meglio all'etero-giunzione tra GaN e AlGaIn necessaria per realizzare i transistor GaN.

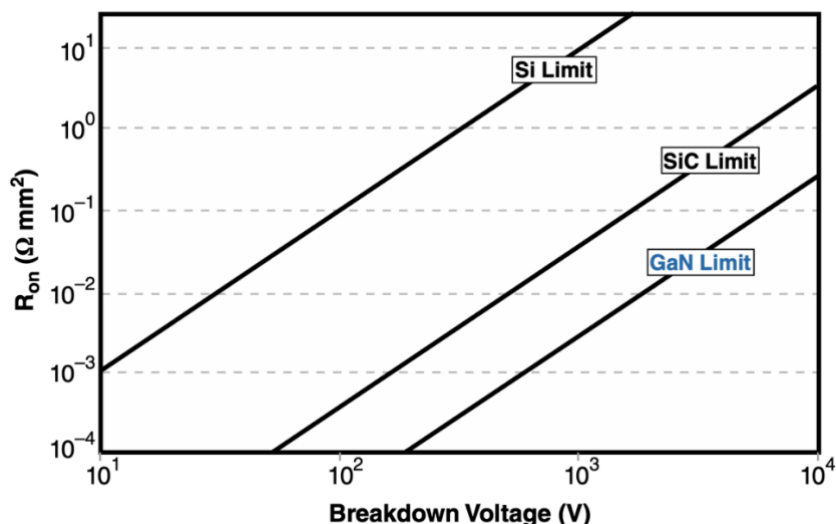


Figura 2.1 Resistenza interna in funzione della tensione di breakdown nei dispositivi di potenza in Si, SiC e GaN.

La figura 2.1 mostra il trade-off tra resistenza di accensione (stato ON) e tensione di blocco (stato OFF). Anche in questo caso è facile notare come il GaN sia teoricamente addirittura cento volte migliore rispetto al classico silicio. La struttura di questi semiconduttori però non è ideale e prima di riuscire a raggiungere il loro limite teorico ci sarà bisogno di molti anni di studio [8].

2.3 High Electron Mobility Transistor (HEMT)

La struttura cristallina del Nitruro di Gallio fornisce proprietà piezoelettriche dovute agli spostamenti degli elementi di carica nel reticolo cristallino. Se il reticolo è sottoposto ad una deformazione, il leggero spostamento degli atomi nel reticolo creerà un campo elettrico, tanto più grande quanto lo è la deformazione.



Figura 2.2 Sezione trasversale dell'eterostruttura del GaN/AlGaN

Facendo crescere un sottile strato di AlGaN sulla cima del cristallo GaN (Figura 2.2), viene creata una pressione (che porta ad una deformazione) su di una piccola regione che darà luogo ad un campo elettrico tale da attrarre gli elettroni all'interfaccia tra GaN e AlGaN. Gli elettroni formano un gas elettronico bidimensionale chiamato 2DEG, dove la mobilità elettronica risulta molto elevata per via del confinamento di quest'ultimi in una regione molto piccola.

L'elevata concentrazione di elettroni e l'elevata mobilità sono i principi base per i transistor HEMT [8].

2.4 Strutture Base di un Transistor GaN

2.4.1 Modalità a svuotamento (Depletion Mode)

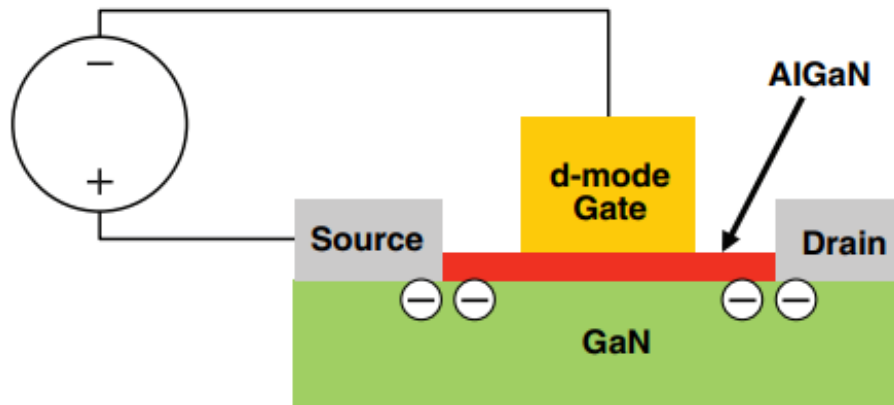


Figura 2.3 Elettroni del 2DEG svuotati dal dispositivo applicando una tensione negativa sul gate.

Come tutti i transistor di questa famiglia si hanno gli elettrodi di *gate*, *source* e *drain*. Source e drain forano lo strato di AlGaN (rosso) per formare un contatto ohmico direttamente col 2DEG sottostante. Questo crea un contatto elettrico tra source e drain attraverso il 2DEG. Per interrompere il flusso di corrente tra drain e source si inserisce un elettrodo di gate sullo strato di AlGaN, il quale sottoponendolo ad una tensione negativa (Figura 2.3), rimuove gli elettroni che formano il 2DEG, isolando elettricamente il source dal drain. Nelle applicazioni di potenza però questi transistor non sono convenienti perché all'accensione del convertitore di potenza, bisogna applicare una polarizzazione negativa al terminale di gate del dispositivo per poterlo spegnere. Questo induce problemi di sicurezza, in quanto in caso di guasto del circuito driver, il transistor di potenza rimarrebbe acceso consentendo il passaggio di corrente in modo incontrollato. A tal proposito, si preferiscono transistor normalmente OFF, detti anche eGaN [8].

2.4.2 Modalità ad accrescimento (Enhancement Mode) – eGaN FET

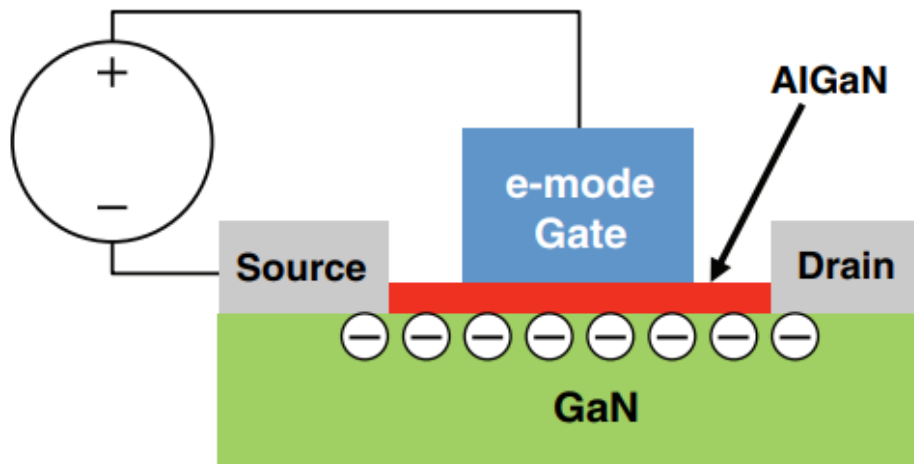


Figura 2.4 Elettroni attratti sulla superficie in seguito all'applicazione di una tensione positiva sul gate, ristabilizzazione del 2DEG.

Questo dispositivo si trova normalmente nello stato OFF con una tensione applicata al gate di 0V, inoltre non conduce elevate correnti fino a che non viene applicata una tensione superiore al valore di soglia (Figura 2.4).

2.5 Caratteristiche elettriche di un Transistor GaN

In questa sezione si vedranno le principali caratteristiche elettriche di un transistor GaN, esse verranno poi confrontate con le medesime caratteristiche di un normale transistor MOSFET al silicio per apprezzare più adeguatamente le varie similitudini e differenze, tutto ciò è fondamentale per capire al meglio come migliorare i sistemi di conversione di potenza con la tecnologia al GaN.

I parametri principali di un transistor di cui un progettista necessita, sono:

- **Tensione di breakdown (BV_{DSS})**
- **Resistenza tra drain e source ($R_{DS(on)}$)**
- **Tensione di soglia ($V_{GS(th)}$) [8].**

2.5.1 Tensione di breakdown (BV_{DSS})

La tensione di breakdown di un transistor GaN HEMT è determinata da diversi fattori, tra cui, il più importante, il campo elettrico critico E_{crit} , presentato nel paragrafo 2.2. Un semiconduttore si rompe quando il campo elettrico eccede quello critico. Quando si verifica questo fenomeno il dispositivo viene percorso da correnti elevate che per effetto Joule portano alla distruzione del transistor [8].

2.5.2 Resistenza tra drain e source ($R_{DS(on)}$)

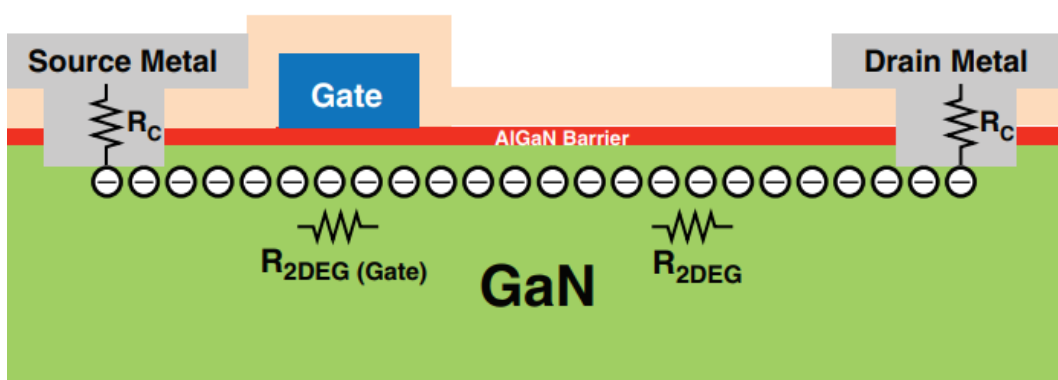


Figura 2.5 Sezione trasversale di un GaN HEMT con componenti resistivi

La resistenza tra drain e source che deriva da questa struttura altro non è che la somma dei singoli contributi resistivi mostrati in Figura 2.5. Gli elettrodi di source e drain devono essere connessi al gas elettronico (2DEG) attraverso la barriera di AlGaN, ciò comporta una resistenza di contatto R_c .

Inoltre, gli elettroni che fluiscono nel 2DEG sono soggetti ad una resistenza che si oppone al loro passaggio, chiamata R_{2DEG} , essa è determinata da diversi fattori che comprendono anche la geometria del transistor. La concentrazione di elettroni sotto al gate potrebbe cambiare in base alla tipologia utilizzata per la costruzione di quest'ultimo, essa quindi è una resistenza aggiuntiva e diversa dalle altre. In aggiunta potrebbe esserci una piccola resistenza parassita ($R_{parasitic}$) proveniente dalle metallizzazioni o dalle connessioni esterne.

$$R_{HEMT} = 2 \cdot R_C + R_{2DEG} + R_{2DEG(Gate)} \rightarrow R_{DS(on)} = R_{HEMT} + R_{parasitic}$$

Ognuna di queste componenti resistive dipende dalla temperatura, nella Figura 2.6, è mostrata la resistenza in funzione della temperatura confrontata anche col caso di un MOSFET [8].

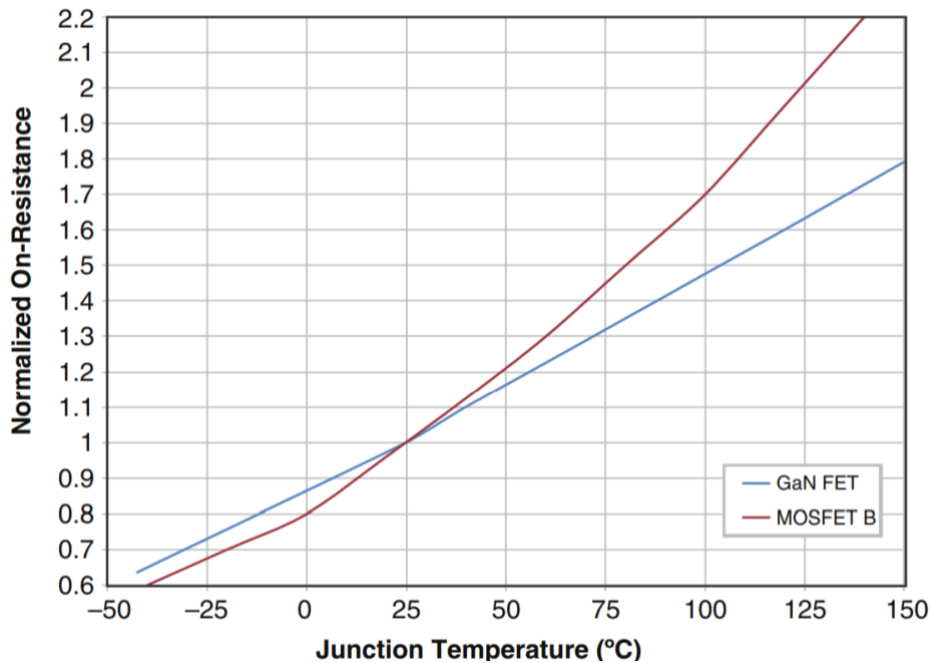


Figura 2.6 $R_{DS(on)}$ in funzione della temperatura per un HEMT GaN a 100V, comparato con un MOSFET al Si con simili caratteristiche.

2.5.3 Tensione di soglia (V_{th})

Ricordiamo, la tensione di soglia, è la d.d.p. applicata tra gate e source sotto la quale il dispositivo non conduce, cioè è spento. Un dispositivo in modalità accrescimento (enhancement) ha una tensione di soglia positiva, un dispositivo in modalità svuotamento (depletion) ce l'ha negativa. Questa tensione dipende dalla tensione creata dalla deformazione piezoelettrica dello strato di AlGaN e dalla tensione intrinseca del dispositivo in base ai metalli utilizzati [8].

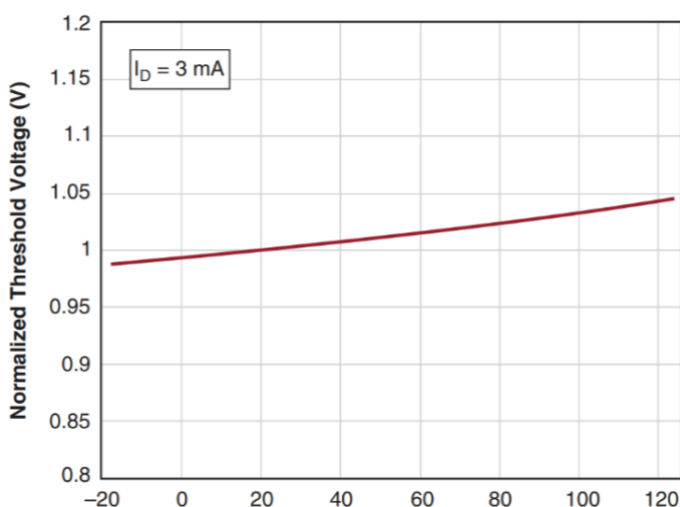


Figura 2.7 Tensione di soglia in funzione della temperatura per un HEMT GaN, mostra una variazione del solo 3%

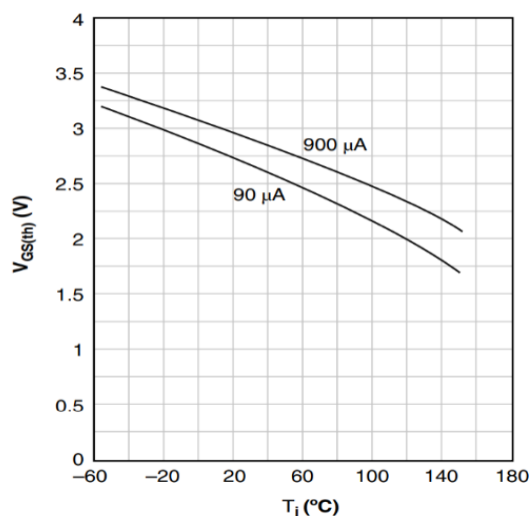


Figura 2.8 Tensione di soglia in funzione della temperatura per un MOS, mostra una variazione del 38%

In Figura 2.7 è mostrata la tensione di soglia in funzione della temperatura, siccome la deformazione piezoelettrica è pressoché costante con la temperatura, allora anche la tensione di soglia sarà quasi costante con la temperatura. La tensione di soglia di un MOS al Si invece decrementa molto velocemente con la temperatura (Figura 2.8) [8].

2.6 Capacità associate ad un Transistor GaN

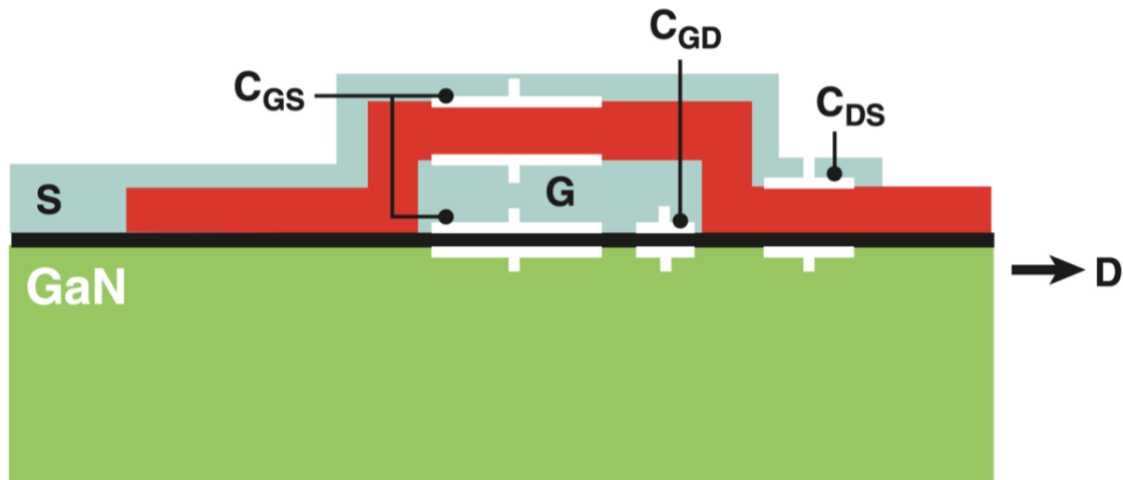


Figura 2.9 Schema delle capacità associate ad un transistor GaN

La capacità di un transistor è un parametro fondamentale nel determinare l'energia persa nel dispositivo durante le transizioni on-off (off-on), ovvero le perdite per commutazione. La capacità esprime la quantità di carica da fornire ai terminali per cambiare la tensione tra di essi. Più velocemente viene fornita questa carica, più velocemente varierà la tensione. Ci sono principalmente tre elementi capacitivi mostrati in Figura 2.9: C_{GS} , C_{GD} , C_{DS} , definendo le capacità ai terminali di input e output rispettivamente come $C_{ISS} = C_{GD} + C_{GS}$ e $C_{OSS} = C_{GD} + C_{DS}$, in Figura 2.10 si mostra come queste capacità varino in funzione della tensione applicata ai terminali di source e drain [8].

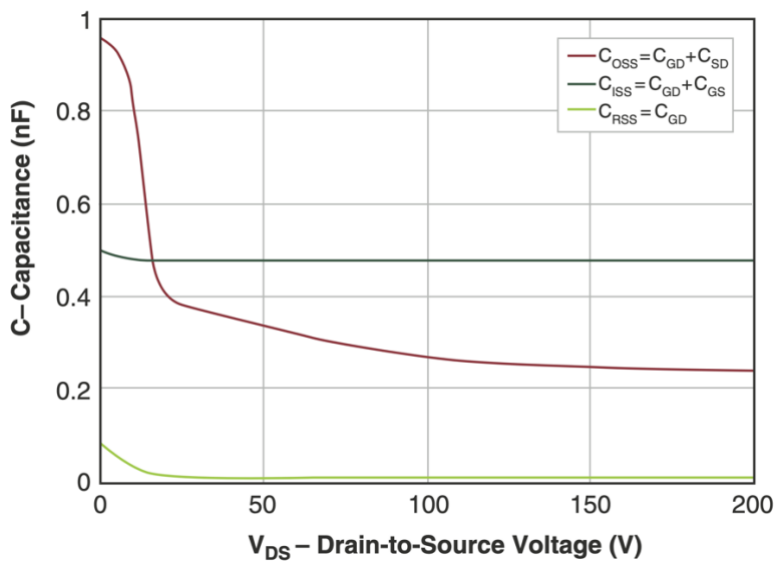


Figura 2.10 Capacità in funzione di V_{DS}

2.7 Conduzione inversa

V_{SD} è la tensione applicata dal terminale di source al terminale di drain e corrisponde alla direzione opposta rispetto alla normale conduzione del transistor. I transistor GaN, diversamente dai MOS al silicio, non hanno una giunzione p-n, per cui non operano veramente come dei diodi se alimentati in direzione opposta, questo permette di eliminare il problema della carica di recupero inversa Q_{rr} , eliminando il problema delle perdite di recupero inverso e rendendo i dispositivi più veloci ed efficienti. Quando la corrente fluisce tra source e drain in un MOSFET il canale conduttivo si comporta come un diodo e prende il nome di “body diode”, in un GaN FET invece, in cui non si ha il body diode, la conduzione nel terzo quadrante avviene tramite un comportamento simile a quello del diodo (Figura 2.11 e Figura 2.12) [9].

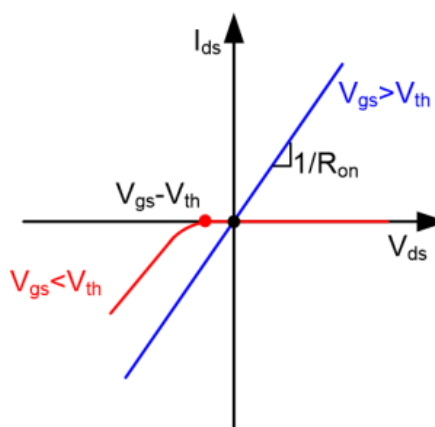
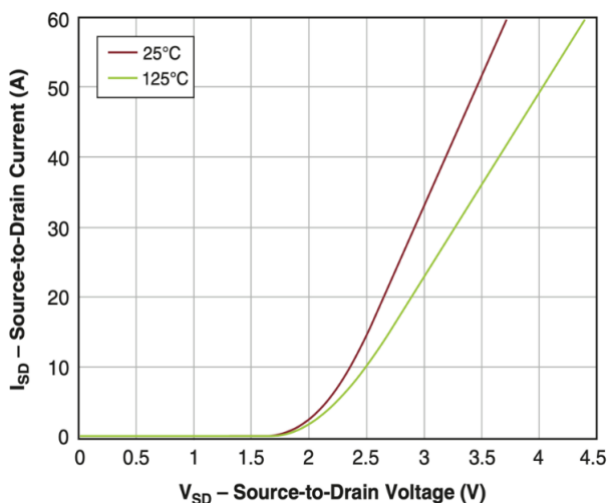


Figura 2.11 Conduzione inversa di un transistor GaN

Figura 2.12 Comportamento di un transistor GaN nel primo e terzo quadrante

Anche se la V_{GS} è minore della V_{th} , ma la V_{GD} è comunque maggiore della tensione di soglia (caso in cui la tensione di drain è negativa), si ha una formazione del canale che consente un flusso di corrente da source a drain, riproducendo un comportamento simile a quello del body diode nel caso del transistor di potenza in silicio [9].

In conclusione, i transistori GaN ad elevata mobilità elettronica (HEMT) garantiscono una bassa resistenza in regime di conduzione, una elevata tensione di breakdown e alta frequenza di commutazione, questi vantaggi sono fondamentali per i sistemi di potenza di nuova generazione, specialmente per applicazioni su veicoli elettrici oppure per applicazioni per le energie rinnovabili. Questi transistor inoltre forniscono maggiore guadagno in termini di efficienza e densità di potenza [10].

3 Progettazione e simulazione del circuito

Lo scopo di questo capitolo è quello di progettare e simulare un convertitore buck-boost bidirezionale in configurazione half-bridge implementato mediante tecnologia GaN. Il convertitore prevede due modalità di funzionamento:

1. Boost, per innalzare la tensione da 96V a 400V;
2. Buck, per abbassare la tensione da 400V a 96V.

La potenza impiegata dal convertitore è di 3 kW, la frequenza di commutazione è di 1 MHz. Per analizzare e simulare il circuito si è utilizzato il software LTSpice. Prima di progettare il circuito è bene sapere quali potrebbero essere le principali problematiche che si potrebbero incontrare.

3.1 Principali problematiche

Quando si progetta un convertitore di potenza a commutazione, le complicanze elettromagnetiche sono sempre testate nelle fasi successive del processo di progettazione. Tuttavia, se le interferenze elettromagnetiche (EMI) non sono considerate fin dagli istanti iniziali, potrebbe risultare difficile e costoso cercare di ridurle successivamente. Il miglior modo per ottenere un prodotto ottimale è di considerare le EMI nella fase iniziale della progettazione. La scelta dei componenti e le considerazioni sul layout sono cruciali per ottenere buone prestazioni [11]. Al fine di semplificare la spiegazione si prenderà in esame la sola modalità buck, analoghe considerazioni possono essere fatte anche per la modalità boost.

3.1.1 Sorgenti di interferenze elettromagnetiche (EMI)

Le EMI possono essere generate da due fonti:

- sorgente di campo elettrico alternato (alta impedenza);
- sorgente di campo magnetico alternato (bassa impedenza).

I convertitori DC-DC non isolati hanno loop e nodi relativamente a bassa impedenza, questo fa sì che i campi magnetici siano la principale fonte di radiazione in un convertitore DC-DC di questo tipo. Tali radiazioni sono dovute al flusso di corrente ad elevata frequenza, in piccoli loop circuitali. Il loop di corrente emette campo magnetico, il quale, allontanandosi gradualmente diviene campo

elettromagnetico non appena la distanza dalla sorgente eccede 0.16λ . L'intensità di tale campo può essere approssimata secondo la formula:

$$E = \frac{13.2 \cdot 10^{-15} f^2 A I}{R}$$

dove f è la frequenza del segnale in Hz , A è l'area del loop in m^2 , I è la corrente che scorre nel loop in *Ampere*, e R è la distanza dal loop in m . Capita spesso che i limiti di progetto non vengano rispettati per via di anelli più piccoli che eccitano anelli più grandi, oppure, per via di particolari cablaggi che iniziano ad irradiare.

Il convertitore DC-DC in modalità Buck presenta due loop principali ad elevata corrente AC, essi sono mostrati in Figura 3.1.

- **Anello rosso:** quando Q1 è acceso, la corrente I_1 fluisce dalla sorgente al carico passando attraverso il transistor Q1, l'induttore L1 e il condensatore di uscita. Ritorna poi alla sorgente attraverso massa;
- **Anello blu:** quando Q1 è spento e Q2 è acceso, la corrente I_2 continua a scorrere nella stessa direzione passando attraverso Q2, L1 e Cout. Il percorso si richiude poi verso massa.

Sia I_1 che I_2 sono correnti discontinue. Le discontinuità delle forme d'onda sono caratterizzate da un rapido tempo di salita e discesa, tradotto in termini tecnici, presentano un alto dI/dt . Di conseguenza, le correnti comprendono molti contenuti ad alta frequenza.

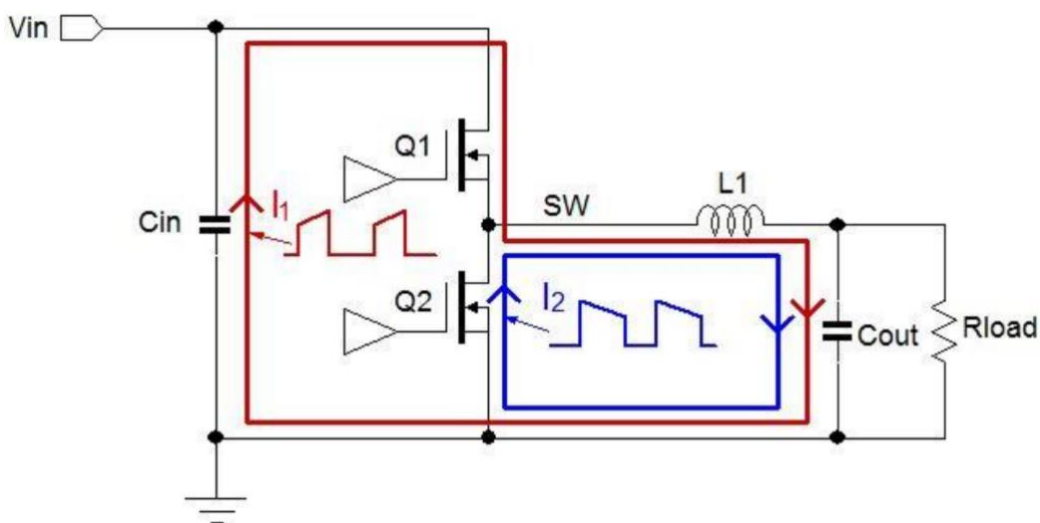


Figura 3.1 Loop di corrente in un convertitore in modalità Buck

I_1 e I_2 condividono un percorso comune che passa dal nodo di switching, $L1$, C_{out} , $Q2$ e si richiude verso massa. La somma delle due correnti crea una forma d'onda a dente di sega, la quale presenta meno contenuti ad elevata frequenza per via dell'assenza di discontinuità ad elevato dI/dt (Figura 3.2). Dal punto di vista delle EMI, il loop di corrente col più alto dI/dt è l'area contrassegnata come A_1 in Figura 3.3. Questo loop genera le frequenze più elevate. Quando si imposta un layout su PCB, l'area A_1 deve essere più piccola possibile [11].

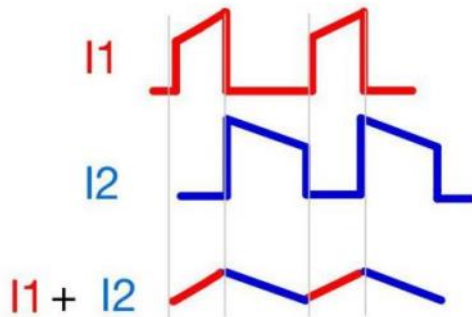


Figura 3.2 Corrente sull'induttore

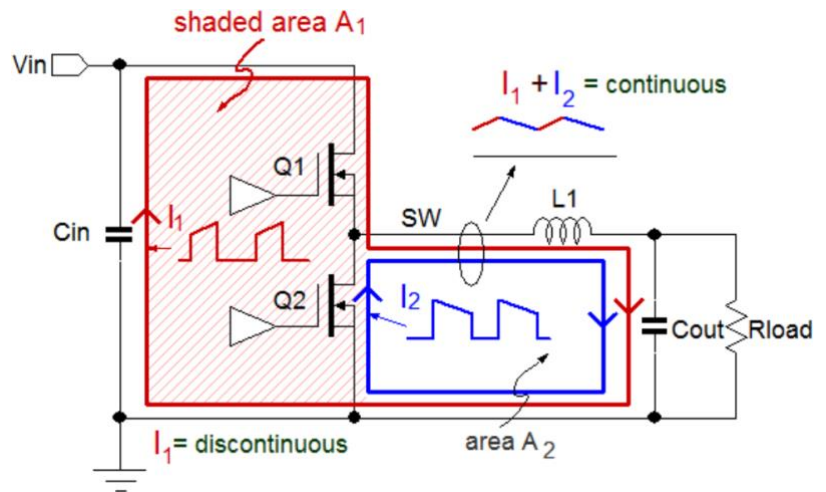


Figura 3.3 Loop critico per EMI

3.1.2 Effetto dei parassiti

Nel caso ideale, i condensatori di input e output dovrebbero avere un'impedenza davvero bassa per la corrente di commutazione. Nella realtà essi presentano una resistenza serie equivalente (ESR) e un'induttanza serie equivalente (ESL). Di conseguenza l'impedenza complessiva aumenta e aumentano le cadute di tensione ad altissima frequenza ai capi dei condensatori. Questa tensione induce delle correnti sull'alimentazione d'ingresso e sulla connessione al carico, come mostrato in Figura 3.4.

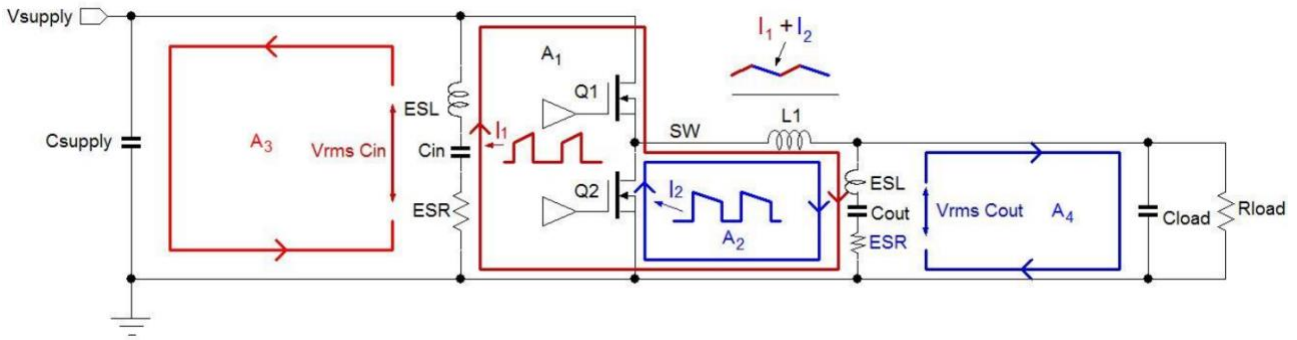


Figura 3.4 Loop di corrente sull'alimentazione d'ingresso e sul carico

Per via della naturale discontinuità delle correnti d'ingresso di un convertitore Buck e per il fatto che solitamente le linee di alimentazione al convertitore sono abbastanza lunghe, l'anello di input delimitato dall'area A_3 può irradiare in modo considerevole ed eccedere i limiti di progetto. Per ridurre la caduta di tensione ai capi della capacità d'ingresso C_{in} si possono disporre più condensatori in parallelo con capacità inferiori. Se poi si vuole ridurre anche il rumore è necessario implementare un filtro LC sulla linea di ingresso.

Se il livello di radiazioni del convertitore eccede ancora i livelli richiesti e l'ottimizzazione del layout e il filtraggio non possono essere migliorati, allora si può ridurre la velocità di commutazione del convertitore. Analizzando il contenuto frequenziale, secondo Fourier, della forma d'onda discontinua della corrente, semplificata poi ad una forma d'onda trapezoidale, come mostrato in Figura 3.5, si nota come aumentando il periodo, la larghezza e i tempi di salita e discesa, la frequenza fondamentale f_R si sposti ad una frequenza minore.

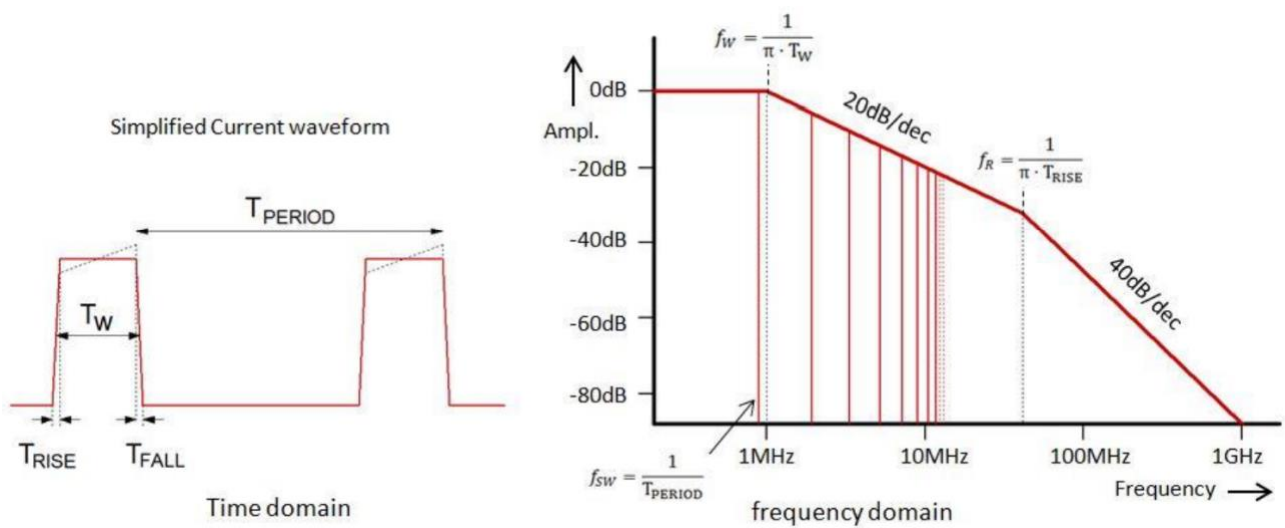


Figura 3.5 Relazione tra larghezza, tempo di salita/discesa e ampiezza di un impulso di armonica superiore derivato secondo l'analisi di Fourier

Il tempo di salita del segnale di commutazione è determinato dalla velocità di accensione del transistor high-side. Incrementando il tempo di salita del segnale di commutazione è possibile rallentare la velocità di accensione del transistor Q1. Basta aggiungere una resistenza Rboot in serie al condensatore Cboot, come mostrato in Figura 3.6. Il valore di Rboot dipende dalle dimensioni di Q1.

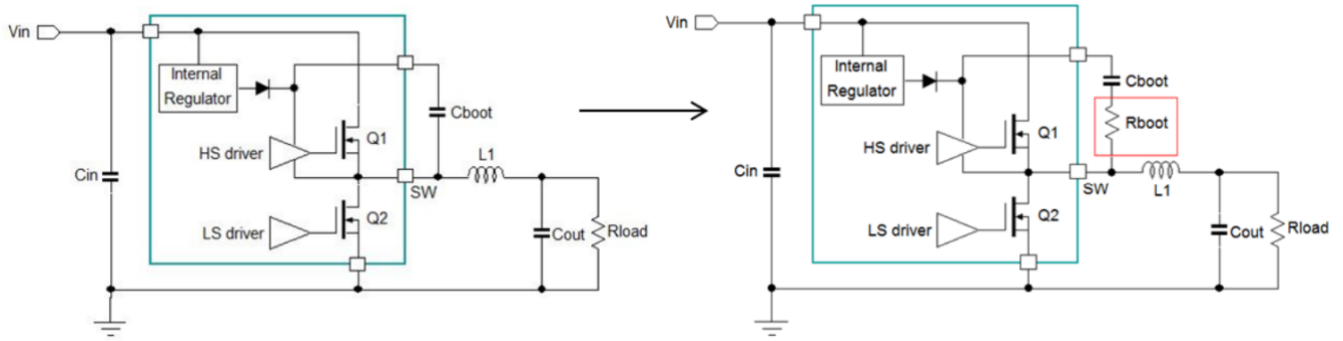


Figura 3.6 Aggiunta di Rboot nel circuito di bootstrap

Quando Q1 è spento la corrente sull'induttore carica la capacità parassita di uscita di Q1 e scarica quella di Q2 fino a che la forma d'onda non scende sotto lo zero attivando il "body diode" di Q2. Il tempo di discesa è dunque determinato dal picco di corrente sull'induttore e dalla capacità parassita totale al nodo di switching. La Figura 3.7 mostra un esempio di componenti parassiti di un convertitore in un layout tipico.

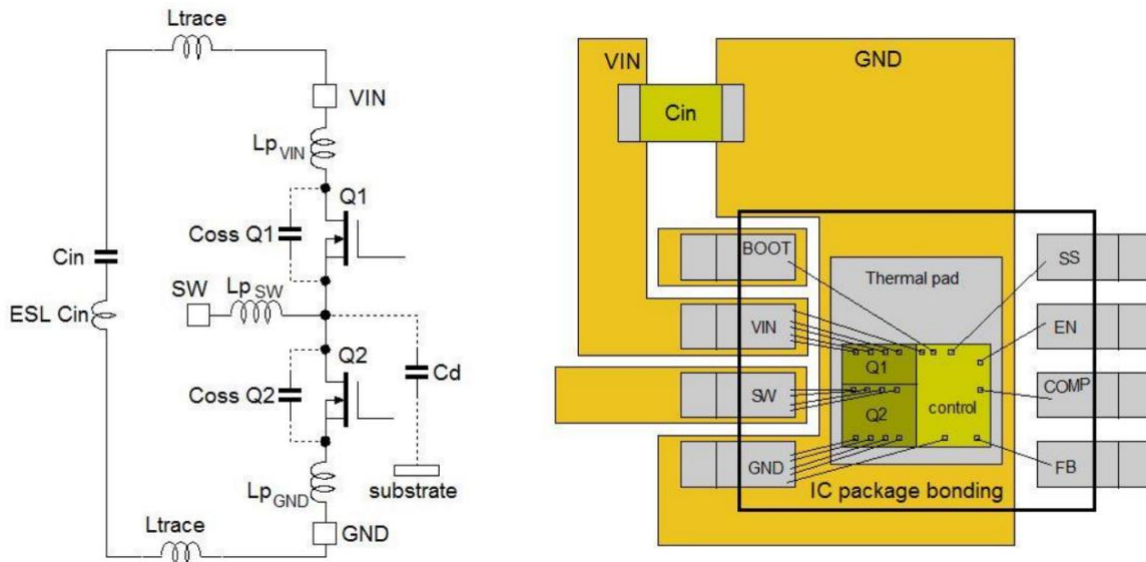


Figura 3.7 Componenti parassiti

Le capacità parassite sono determinate dalla Coss dei transistor e dalla capacità di substrato. I collegamenti dei vari componenti al PCB inducono altre induttanze parassite. Questa serie di parassiti

causano alte frequenze di ringing nel segnale di commutazione. Quando Q1 è acceso, la frequenza di ringing nel fronte di salita della forma d'onda è determinata principalmente dalla Coss di Q2 e dall'induttanza parassita totale all'interno del loop. Quando Q1 è spento, la frequenza di ringing sul fronte di discesa è determinata principalmente dalla Coss di Q1 e dall'induttanza parassita nel loop inferiore (Figura 3.8) [11].

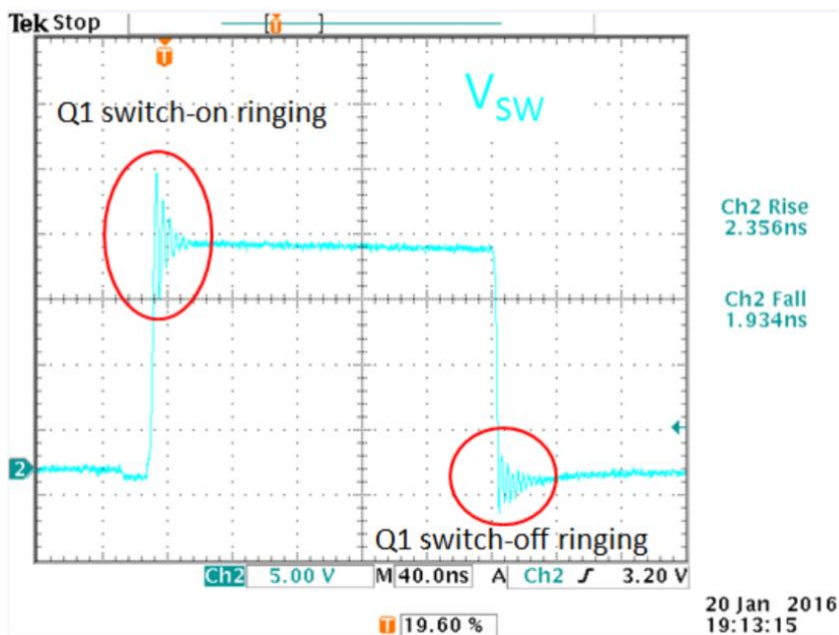


Figura 3.8 Oscillazioni di ringing sul fronte di salita e discesa.

Per attenuare questo effetto è necessario implementare un circuito snubber RC, il quale funge da filtro passa basso ed elimina le componenti in alta frequenza. Per evitare eccessive perdite di potenza, il condensatore deve essere opportunamente dimensionato.

I valori di R e C tali da eliminare le oscillazioni (ringing) sono: $R_{SNB} \approx 0.65 \sqrt{\frac{L_p}{C_{p2}}}$; $C_{SNB} \approx 8C_{p2}$

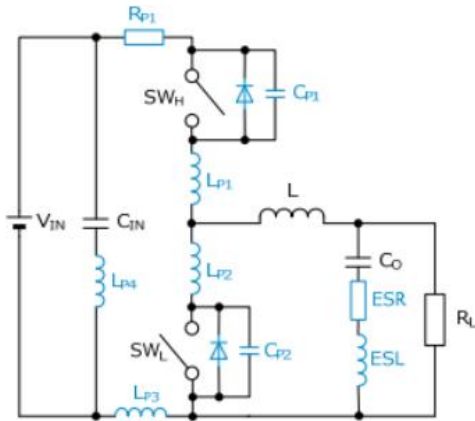


Figura 3.9 Componenti parassiti e circuito snubber

In figura 3.9 sono mostrati i principali componenti parassiti:

- L_p è l'induttanza parassita equivalente vista dal nodo di switching.
- C_{p2} è la capacità parassita vista dal nodo di switching.

In realtà questi dati non si conoscono in fase di progettazione, si possono stimare ma non saranno dati certi. Per scegliere correttamente i valori di R e C da utilizzare nel circuito snubber è necessario seguire una determinata procedura, applicabile sia a livello sperimentale che simulativo:

1. Misurare la frequenza di ringing (f_R) sul nodo di switching con un oscilloscopio o simulatore. Tale frequenza è costante perché determinata dai parassiti i quali sono fissi e non cambiano;
2. Connettere un condensatore tra il nodo di switching e massa, determinando quale valore induce un dimezzamento della frequenza di ringing. È buona norma partire da un valore di C di circa 100pF, dopodiché si aumenta o diminuisce questo valore fino a che non si trova il valore corretto (C_{p0}) per cui la f_R è dimezzata;

3. Dimezzare la frequenza di ringing, significa aumentare la capacità di un fattore 4 per cui:

$$C_{p2} = \frac{C_{p0}}{3};$$

4. Determinato il valore di C_{p2} è possibile calcolare il valore di $L_p = \frac{1}{(2\pi f_R)^2 C_{p2}}$. A questo punto è possibile ricavare R_{SNB} e C_{SNB} con le formule presentate all'inizio, tale approccio potrebbe dare un risultato sovrastimato specialmente in via sperimentale. La sonda dell'oscilloscopio potrebbe introdurre degli effetti parassiti. Si procede quindi con ulteriori step;

5. Calcolare l'impedenza caratteristica della risonanza $Z = \sqrt{\frac{L_p}{C_{p2}}}$;

6. Per attenuare l'oscillazione (ringing) bisogna settare il valore di $R_{SNB} \geq Z$;

7. Scegliere una $C_{SNB} =$ (da 1 a 4 volte) C_{p2} .

3.2 Dati di progetto e dimensionamento del circuito.

Il convertitore, da un lato, è connesso al supercondensatore, rappresentato come una sorgente a 96V nei casi in cui ci sia una richiesta di extra potenza da parte del motore, oppure rappresentato come un carico in tutte quelle situazioni in cui, durante la frenata rigenerativa, esso viene caricato. Dall'altra parte il convertitore è connesso direttamente al DC-link, bus che fornisce la potenza necessaria all'inverter per alimentare e pilotare il motore elettrico; anche in questo caso, il DC-link, viene rappresentato come una sorgente a 400V in caso di frenata rigenerativa e come un carico ogni qual volta si richiede potenza al supercondensatore.

La modalità *Buck* rappresenta, quindi il caso della frenata rigenerativa, mentre la modalità *Boost* rappresenta il caso di richiesta di potenza da parte del motore.

Di seguito i dati di progetto:

Simbolo	Descrizione	Min	Max
P	Potenza del convertitore*	-	3 kW
f_{sw}	Frequenza di lavoro	-	1 MHz
V_{sc}	Tensione sul supercondensatore	80 V	96 V
$V_{DC-link}$	Tensione sul DC-link	-	400 V
I_{sc}	Corrente sul supercondensatore	31.25 A	37.5A
$I_{DC-link}$	Corrente sul DC-link	7.5 A	10 A
V_{ripple}	Ripple di tensione	-	1 %

Tabella 3.1 Parametri di progetto convertitore

*La potenza effettiva del convertitore è di circa 40 kW realizzabile con un numero N di transistori in parallelo, per semplificare la trattazione, senza perdite di generalità, si studia un singolo stadio con transistori singoli.

3.2.1 Dimensionamento dei componenti reattivi

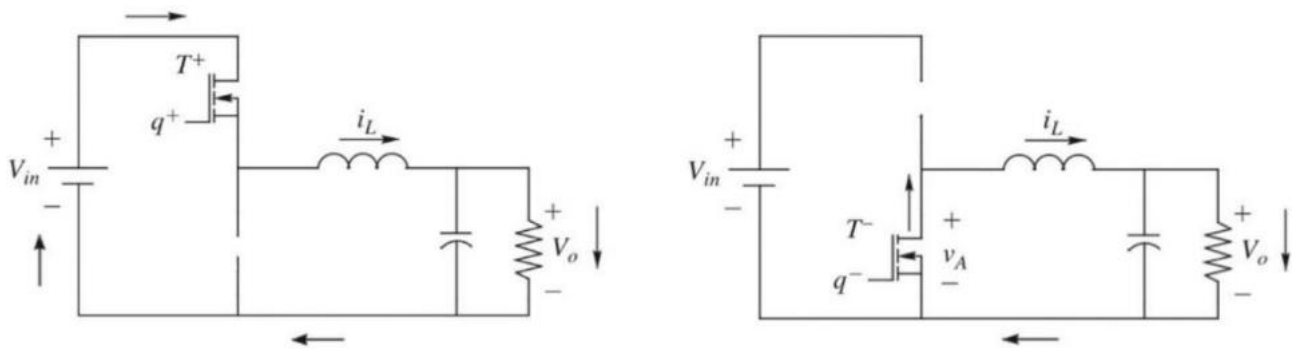


Figura 3.10 Semplificazione dei periodi di ton e toff del transistor HS in modalità buck

Col fine di introdurre concettualmente le formule utilizzate per il dimensionamento del convertitore, si prenderà in esame la modalità Buck. Senza perdite di generalità, analoghi ragionamenti sono applicabili anche per la modalità Boost.

In questa modalità il convertitore produce una tensione regolata in uscita (costante) che è minore della sua tensione di ingresso e può fornire alte correnti mantenendo basse le perdite. Come mostrato in Figura 3.10, esso è composto da due transistor, denominati *High Side* (HS) e *Low Side* (LS), un induttore e un condensatore d'uscita. Questa modalità di funzionamento è anche detta modalità *sincrona*. Questa tecnica è particolarmente efficace per evitare che i due transistor siano accesi allo stesso tempo, il che porterebbe ad elevate perdite di potenza e di conseguenza ad un calo dell'efficienza totale. Il transistor HS è connesso direttamente alla tensione di ingresso del circuito.

Per iniziare a progettare il convertitore è bene richiamare due concetti fondamentali che riguardano i circuiti in condizioni stazionarie. Esse implicano che tensioni e correnti si ripetano con un periodo T, cioè che valgano le seguenti definizioni:

- In condizioni stazionarie, il valor medio della tensione sull'induttore è nullo per cui

$$v(t + T) = v(t) \rightarrow \int_{t_1}^{t_1+T} v_L dt = 0 \rightarrow \frac{1}{T} \int_{t_1}^{t_1+T} v_L dt = 0 \quad (1)$$

- Nelle stesse condizioni, la corrente media attraverso il condensatore è nulla

$$i(t + T) = i(t) \rightarrow \int_{t_1}^{t_1+T} i_C dt = 0 \rightarrow \frac{1}{T} \int_{t_1}^{t_1+T} i_C dt = 0 \quad (2)$$

Attraverso l'equazione (1) si può calcolare il duty cycle. Durante il periodo di accensione del transistor HS, sull'induttanza si ha una caduta di tensione pari a $v_L = V_d - V_o$ mentre quando è spento si ha una caduta di tensione sull'induttore pari a $v_L = -V_o$ [12].

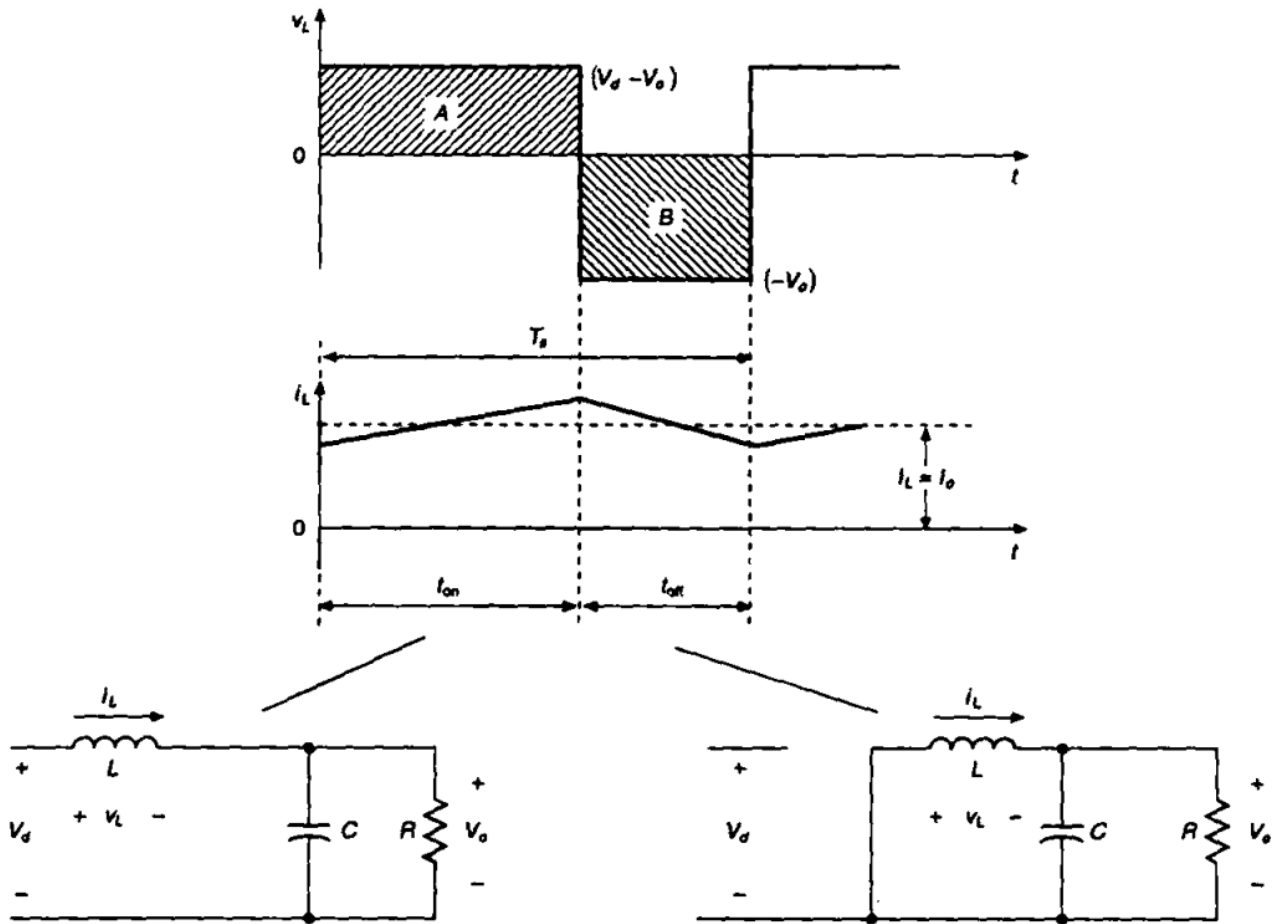


Figura 3.11 Stati del circuito e tipica forma d'onda della modalità buck.

In riferimento alla Figura 3.11, per quanto detto finora deve risultare quindi che le due aree A e B siano uguali, per cui, riprendendo la (1), vale:

$$\int_0^{T_s} v_L dt = \int_0^{t_{on}} v_L dt + \int_{t_{on}}^{T_s} v_L dt = 0 \rightarrow (V_d - V_o)t_{on} = V_o(T_s - t_{on})$$

Che si può anche scrivere come:

$$\frac{V_d}{V_o} = \frac{t_{on}}{T_s} = D \quad (3)$$

La (3) specifica che per una data tensione in ingresso, si ha una variazione lineare della tensione in uscita dipendente solo dal duty cycle D del nodo di commutazione.

In questo caso specifico si ha:

$$D = \begin{cases} \frac{V_o}{V_{DC-link_{min}}} = 0.32 \\ \frac{V_o}{V_{DC-link_{max}}} = 0.24 \end{cases} \quad D_{min} = 0.24 \leq D \leq 0.32 = D_{max}$$

Di conseguenza il tempo di accensione per il quale il transistor HS deve stare acceso e quello LS deve stare spento è:

$$t_{on_{min}} = 0.24 \mu s \text{ e } t_{on_{max}} = 0.32 \mu s \text{ date da } t_{on} = DT_s \text{ con } T_s = \frac{1}{f_{sw}} \quad (4)$$

Ricapitolando:

$V_{in} \text{ o } V_d$	D	t_{on}
$V_{DC_link_{min}} = 300 \text{ V}$	$D_{max} = 0.32$	$t_{on_{max}} = 0.32 \mu s$
$V_{DC_link_{max}} = 400 \text{ V}$	$D_{min} = 0.24$	$t_{on_{min}} = 0.24 \mu s$

Tabella 3.2 Duty cycle e tempi di accensione associati alle tensioni di ingresso in modalità buck.

Con analoghe considerazioni, per la modalità boost si ricava che:

$$\frac{V_o}{V_d} = \frac{T_s}{t_{off}} = \frac{1}{1-D} \quad (5)$$

L'associazione tra duty cycle, tensione di alimentazione e tempo di accensione è riassunta nella seguente tabella.

$V_{in} \text{ o } V_d$	D	t_{on}
$V_{SC_{min}} = 80 \text{ V}$	$D_{max} = 0.80$	$t_{on_{max}} = 0.80 \mu s$
$V_{SC_{max}} = 96 \text{ V}$	$D_{min} = 0.76$	$t_{on_{min}} = 0.76 \mu s$

Tabella 3.3 Duty cycle e tempi di accensione associati alle tensioni di ingresso in modalità boost.

Analizzando più a fondo questo tipo di convertitore si scopre che esso presenta due modalità di funzionamento: modalità continua (la corrente sull'induttore è sempre positiva) o modalità discontinua (la corrente sull'induttore è nulla per un certo istante temporale). Il confine tra queste due

modalità è chiamato condizione di boundary. Attraverso un'analisi puramente matematica sulla i_L , nella condizione di boundary, si risale alle formule di dimensionamento dell'induttore, per cui si scopre che la corrente media sull'induttore in questa condizione vale:

$$I_{LB} = I_{OB} = \frac{V_{sc}T_s}{2L}(1 - D) \quad (6)$$

Siccome si vuole lavorare in modalità continua, è necessario imporre $I_{OB} \geq I_{SC_{min}}$. Attraverso la (6) si ricava che: $L \geq \frac{V_{sc}T_s}{2I_{SC_{min}}}(1 - D)$ e scegliendo il caso peggiore, ovvero quello per cui risulta $D = D_{min}$, si ottiene $L \geq 1.1674 \mu H$. È buona norma scegliere un induttore con un valore di induttanza almeno il 20% superiori di quello trovato teoricamente.

Nel caso del convertitore boost, approcciandosi allo stesso modo si ricava che:

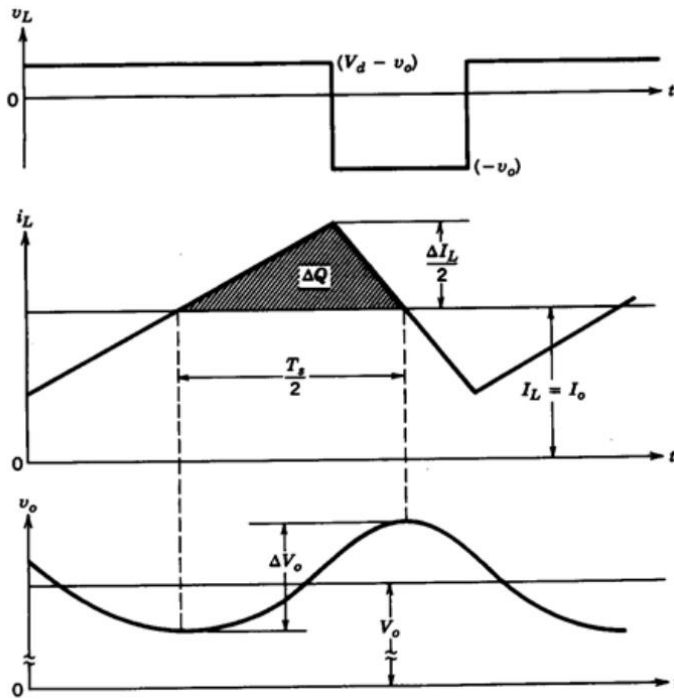
$$L \geq \frac{V_{DC-link}T_s D_{min}}{2I_{DC-link_{min}}}(1 - D_{min})^2 \rightarrow L \geq 1.1674 \mu H$$

Per effettuare la scelta dell'induttore è necessario calcolare la massima corrente che esso dovrà sopportare. Sempre attraverso l'analisi della condizione di boundary si ricava:

$$i_{Lpeak} = I_{SC_{max}} + \frac{V_{sc_{max}}T_s(1 - D_{min})}{2L} \approx 64 A$$

A questo punto è possibile scegliere il giusto induttore, si è scelto un induttore da $2.2 \mu H$ con $i_{peak} = 84 A$.

Per dimensionare il condensatore si fa riferimento a Figura 3.12 e al ripple della tensione d'uscita, come segue:



$$\Delta V_o = \frac{T_s}{8C} \Delta I_L \quad (7)$$

con:

$$\Delta I_L = V_o(1 - D)T_s \quad (8)$$

$$\Delta V_o = \frac{T_s^2 V_o}{8C L} (1 - D) \quad (9)$$

$$\frac{\Delta V_o}{V_o} = V_{ripple} \quad (10)$$

Sostituendo la (8), la (9) e la (10) nella (7) si ottiene la formula di dimensionamento del condensatore:

$$C_{buck} = \frac{T_s^2(1 - D_{min})}{8LV_{ripple}} \quad (11)$$

Dalla (11) si ricava che $C \approx 7 \mu F$, anche in questo caso è buona norma scegliere un valore del 20% superiore. Per via dei motivi citati al paragrafo 3.1, si inseriscono più condensatori in parallelo. Si sono scelti tre condensatori da $4.7 \mu F$.

Analogamente per la modalità boost si ottiene $C_{boost} = \frac{D_{max} \cdot I_{DC-link_{max}} \cdot T_s}{V_{DC-link_{max}} \cdot V_{ripple}} = 2 \mu F$, anche in questo caso si dispongono più condensatori in parallelo, nello specifico si sono scelti 10 condensatori da 220 nF in modo da introdurre la minor ESL ed ESR possibile che altrimenti avrebbe alterato le prestazioni del circuito.

3.3 Schema circuitale

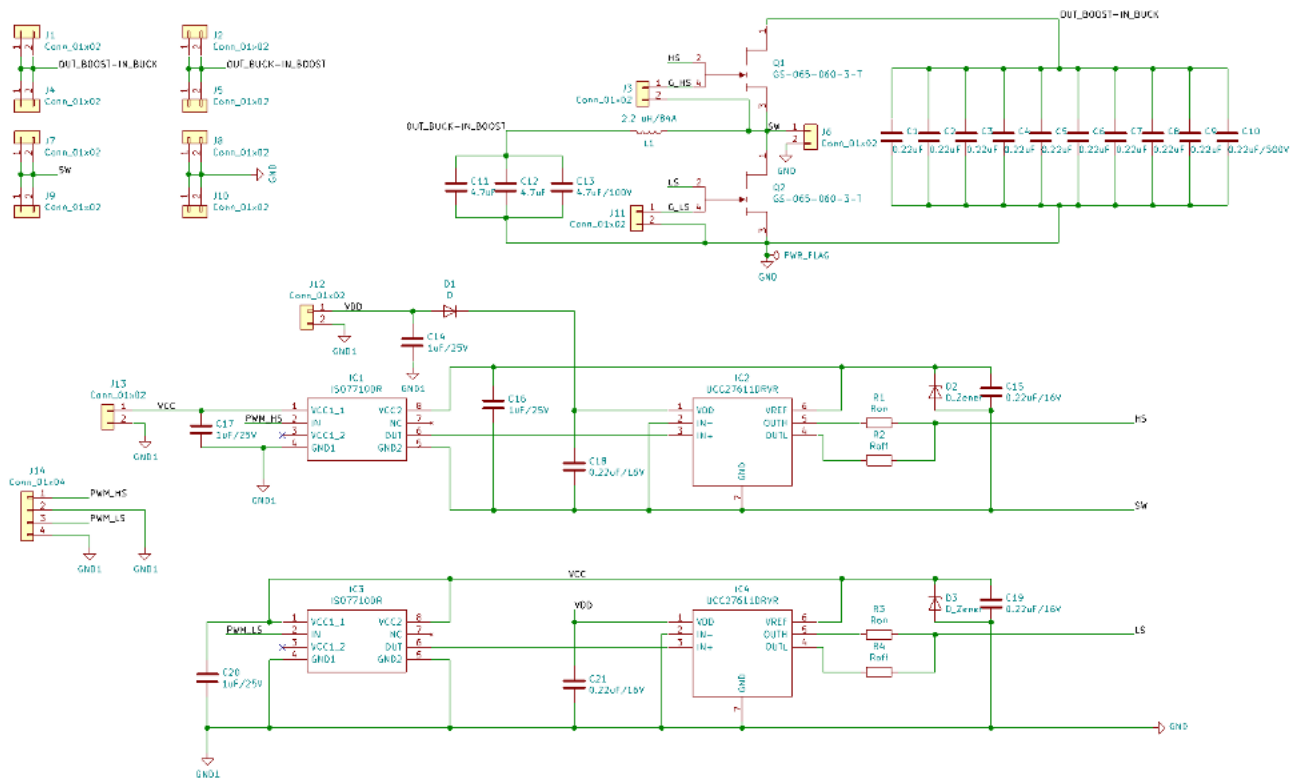


Figura 3.13 Schema circuitale del convertitore bidirezionale e del circuito di driver.

Il circuito di potenza principale è formato dagli elementi dimensionati al paragrafo precedente e due transistor GaN. I transistor vengono pilotati da due driver singoli preceduti dai rispettivi optoisolatori. In ingresso agli optoisolatori vengono immessi i due segnali PWM generati da un microcontrollore (MCU) o da un DSP, il quale avrà anche il compito di gestire tutta la parte di controllo dell'intero sistema. Le due onde quadre devono essere opposte perché quando il transistor HS è acceso, quello LS deve essere spento e viceversa. Siccome nella realtà queste due onde quadre non possono essere perfette, presenteranno dei tempi di commutazione non nulli, ovvero avranno uno specifico t_{rise} e t_{fall} , è fondamentale dunque far in modo che queste due onde non si incrocino durante le commutazioni; se ciò avvenisse i due transistor sarebbero accesi contemporaneamente e si avrebbe un elevato consumo di potenza che porterebbe ad un notevole degrado delle prestazioni e dell'efficienza. Per far sì che ciò non accada si ha la necessità di introdurre dei margini di sicurezza tra i due stadi di accensione dei due transistor, denominati *dead time*. Sarà compito del MCU gestire questi margini e variarli dinamicamente al variare della richiesta del carico e delle condizioni di operatività del convertitore di potenza. Il loro impatto sull'efficienza è fondamentale per cui un buon controllo influisce significativamente sull'efficienza. In questo elaborato ci si sofferma a studiare e progettare la sola parte circuitale e di layout su PCB.

Di seguito una breve spiegazione sui principali componenti utilizzati, quali: optoisolatori, driver e transistor GaN.

3.3.1 Transistor GaN

Per questo progetto si sono utilizzati due transistor GaN HEMT della GaN System, nello specifico si è scelto il modello GS-065-060-3-T con una $V_{DS}=650V$, grazie alla sua bassa capacità di gate $Q_G=14$ nC e altrettanto ridotta $R_{DS(on)}=25$ m Ω è possibile raggiungere frequenze di lavoro elevate. Il sito fornisce anche il modello spice relativo al transistor. Le principali caratteristiche sono riassunte nella seguente tabella:

Parametro	Simbolo	Valore	Unità
Tensione Drain-Source	V_{DS}	650	V
Tensione Gate-Source	V_{GS}	-10 to +7	V
Corrente di Drain continua	I_{DS}	60	A
Corrente di Drain pulsante	$I_{DS\ pulse}$	120	A
Resistenza Drain-Surce	$R_{DS(on)}$	25	m Ω
Tensione di soglia	$V_{GS(th)}$	1.7	V
Frequenza di commutazione	f_{sw}	>10	MHz
Carica di Gate totale	Q_G	14	nC
Carica di Gate-Source	Q_{GS}	3.8	nC
Carica di Gate-Drain	Q_{GD}	4.1	nC
Carica di uscita	Q_{oss}	135	nC
Carica di recupero inversa	Q_{RR}	0	nC

Tabella 3.4 Caratteristiche principali del GaN HEMT GS-065-060-3-T della GaN System [13].

3.3.2 Optoisolatore

Gli isolatori utilizzati in questo circuito sono degli ISO7710 della Texas Instrument, tali dispositivi sono utilizzati per mantenere elettricamente separati due circuiti, questo per evitare che possibili spike di tensione possano danneggiare il circuito, forniscono quindi un percorso isolato tra i segnali PWM in ingresso e le forme d'onda pulsanti all'uscita, particolarmente utile nel caso di pilotaggio del transistor HS.

La sua struttura interna è mostrata in Figura 3.14. Esso presenta una modulazione ON-OFF keying (OOK) per trasmettere il dato digitale attraverso una barriera isolante di ossido di silicio. Il trasmettitore, per rappresentare uno stato logico, invia una portante ad alta frequenza attraverso questa barriera, oppure non invia nessun segnale per rappresentare l'altro stato logico.

Il ricevitore demodula il segnale e, dopo complessi processi preliminari, produce un segnale di uscita attraverso uno stadio buffer. Si ottiene così un segnale di uscita uguale a quello di ingresso, a meno di un ritardo, immune ai rumori e ai campi EM. La figura 3.15 mostra una semplice modulazione OOK [14].

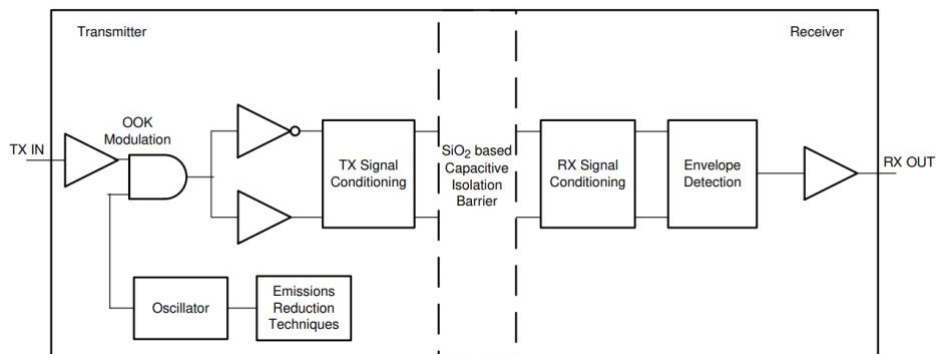


Figura 3.14 Diagramma a blocchi funzionali di un optoisolatore.

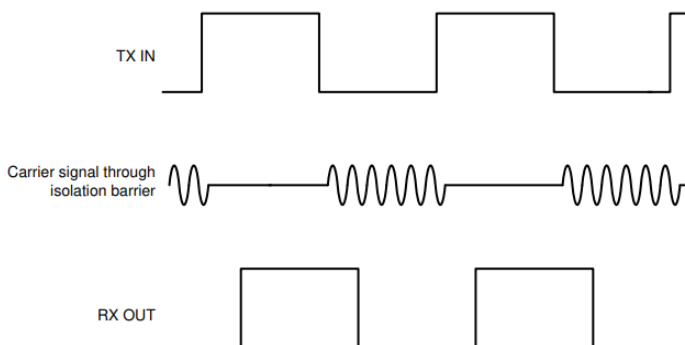


Figura 3.15 Modulazione OOK

3.3.3 Gate Driver

Per pilotare il gate dei transistor è necessario implementare un driver che fornisca il giusto segnale in ingresso a quest'ultimo. L'idea iniziale era quella di utilizzare un driver unico per pilotare contemporaneamente, mediante un unico circuito integrato, sia il gate del transistor HS sia quello del transistor LS. Purtroppo, ad oggi, i produttori di questo tipo di driver non forniscono i modelli LTSpice al fine di poterli simulare in un modo più realistico possibile. La scelta è ricaduta su un driver singolo accoppiato all'optoisolatore, esso è in grado di pilotare un solo gate alla volta per cui ne sono stati utilizzati 2.

Il driver scelto è l'UCC27611 della Texas Instrument, un driver ad elevata velocità, ottimizzato per fornire una tensione di uscita 5V, specifico per i GaN FET in enhancement mode. In uscita fornisce due segnali distinti, utili a configurare in maniera individuale e ottimale i tempi di accensione e spegnimento attraverso due resistenze. Il package e i pin di uscita con induttanze parassite minime permettono di avere piccoli tempi di salita e discesa ed ottenere un ritardo di propagazione tra ingresso e uscita di soli 14ns, permettendo al driver di lavorare anche a frequenze elevate.

Il suo diagramma a blocchi è mostrato in Figura 3.16.

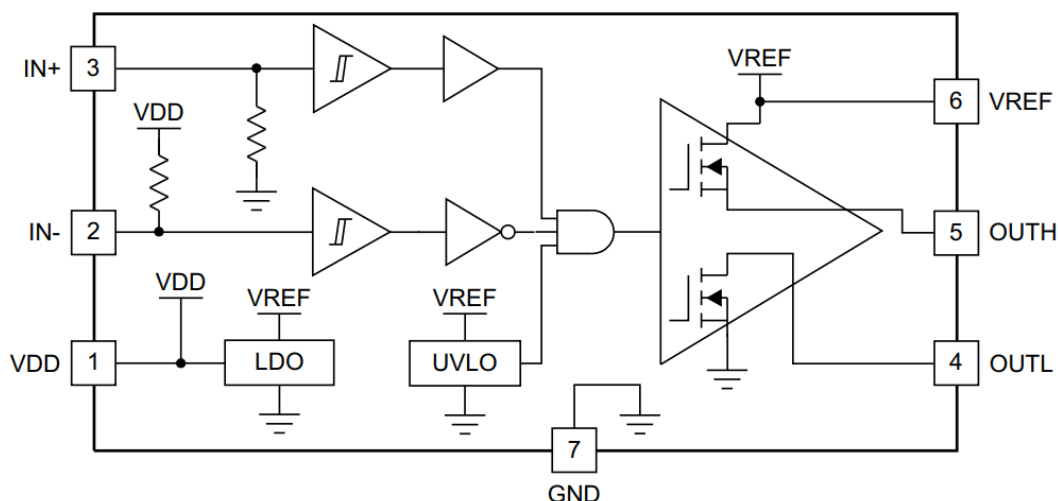


Figura 3.16 Diagramma a blocchi funzionali del driver UCC27611.

Questo dispositivo presenta anche un sistema di protezione interna denominato Under Voltage LockOut (UVLO). Ogni qualvolta il driver si trova nella condizione di UVLO, ovvero, ogni qualvolta la tensione V_{DD} è minore di $V_{DD(on)}$ durante l'accensione, oppure è minore di $V_{DD(off)}$ durante lo spegnimento, questo circuito mantiene tutte le uscite basse, indipendentemente dallo stato degli ingressi [15].

3.4 Simulazione

Per effettuare la simulazione si è utilizzato il software LTSpice, il circuito è stato costruito secondo i dati di progetto e sono stati utilizzati i modelli spice dei vari componenti messi a disposizione dai costruttori di quest'ultimi. Grazie ai modelli che riproducono un comportamento al quanto realistico è stato possibile simulare il funzionamento del circuito con una certa accuratezza.

I principali aspetti da osservare sono:

- la tensione di uscita;
- la corrente e la tensione sull'induttore;
- tensione al nodo di switching;
- segnale di gate;
- le potenze dissipate.

Prima di proseguire con la simulazione si vuole identificare il punto di massima efficienza del convertitore. A tal scopo si calcola l'efficienza del circuito al variare del carico (variando la resistenza, si varia la corrente). Tutte le curve di efficienza da qui a seguire sono state ricavate nel massimo range di corrente possibile. In riferimento all'asse delle ascisse, a sinistra il limite è imposto dalla minima corrente necessaria per rimanere in modalità continua; a destra si è tenuto conto della massima corrente applicabile al transistor. Per la modalità Buck non si è superato il limite consentito osservando la I_{out} ; per la modalità Boost non si è superato il limite consentito osservando la I_{in} .

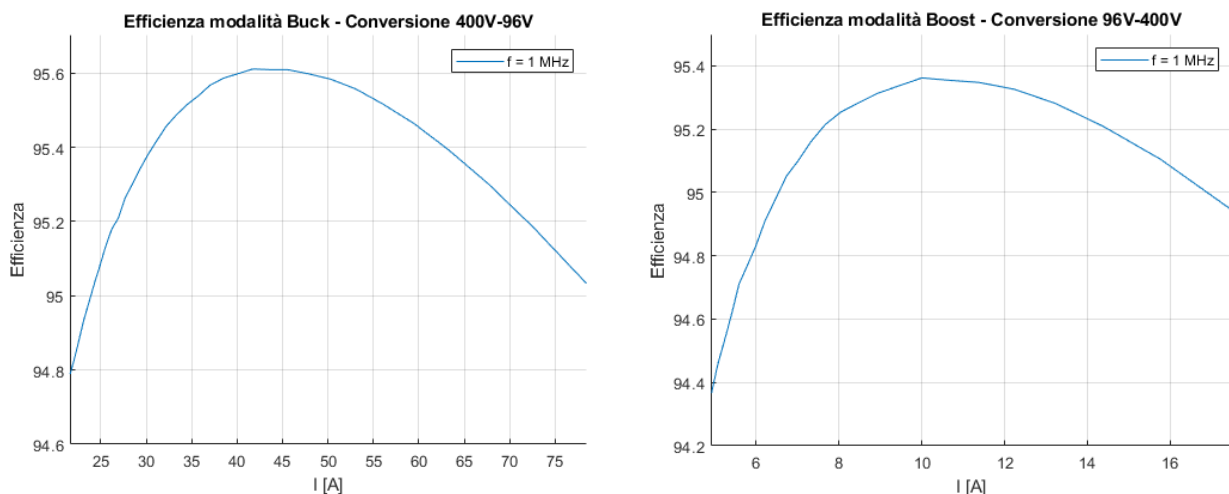


Figura 3.17 Efficienza nelle due modalità di funzionamento

3.4.1 Simulazione modalità Buck

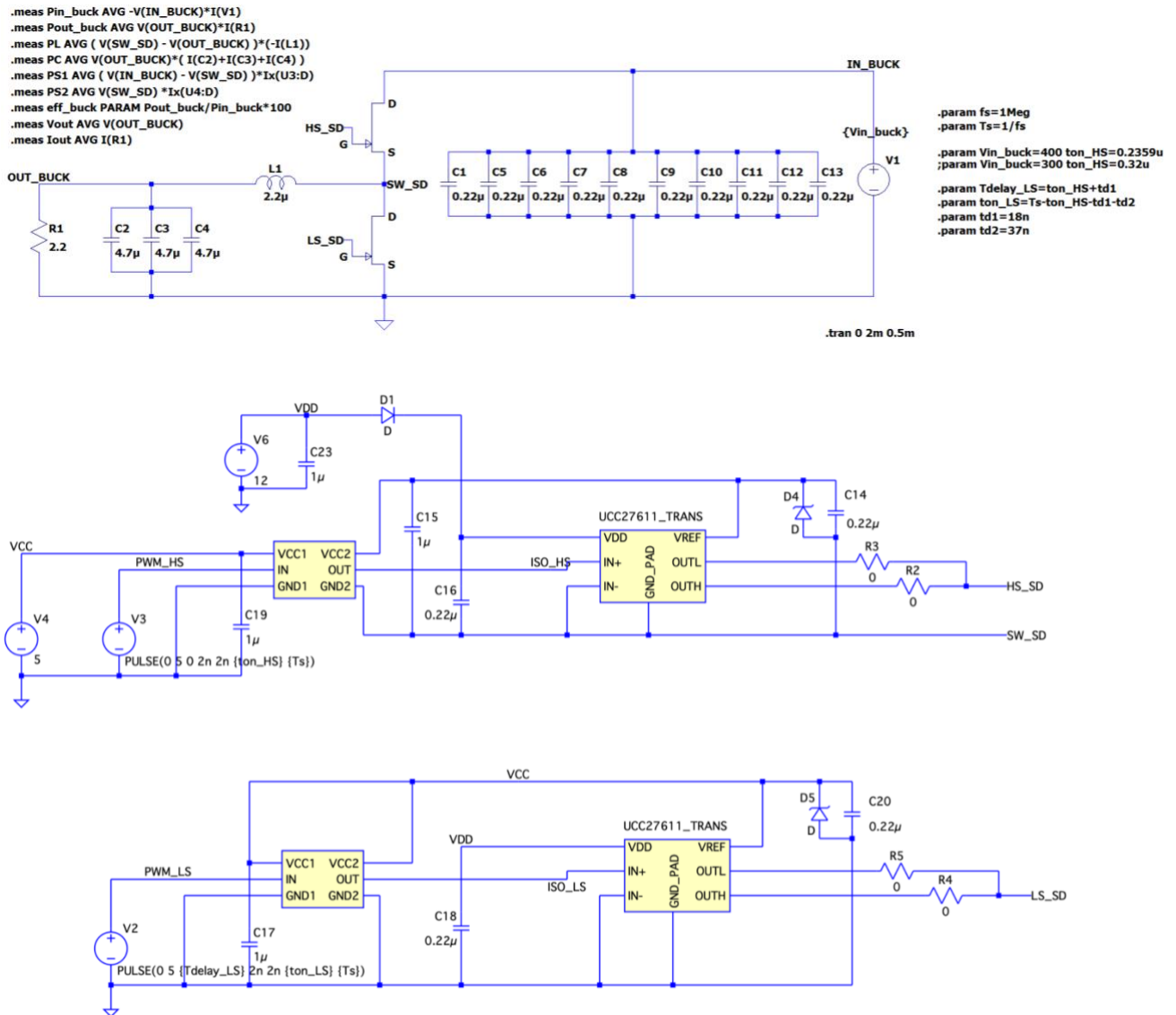


Figura 3.18 Circuito della modalità Buck realizzato con LTSpice

Si vuol far lavorare il circuito nel punto di massima efficienza, per cui da Figura 3.17 è possibile estrarre i seguenti valori:

$$\eta_{max} = 95.61\%$$

$$I_{out} = 43.59 A$$

$$R_{out} = 2.2 \Omega$$

Il circuito finale per la modalità Buck è raffigurato in Figura 3.18.

Tensione di uscita

La tensione di uscita non è costante, oscilla attorno ad un valor medio che inizialmente risulta essere diverso rispetto a quello desiderato di 96V, questo è dovuto al fatto che nella realtà il transistor non può avere un comportamento ideale e di conseguenza anche quando è acceso è presente una caduta di tensione, seppur piccola, dovuta al suo contributo resistivo. Se si considerasse il comportamento reale dei componenti, cambierebbe anche la formula per ricavare il duty cycle e anziché considerare solo le tensioni di ingresso e uscita nella formula, bisognerebbe tener conto anche della caduta di tensione sul transistor e in alcuni casi anche della caduta di tensione sull'induttore, anch'esso con una resistenza serie parassita. Per ottenere il valore desiderato di uscita è necessario andar a variare il tempo di accensione del transistor HS finché non si ottiene il valore corretto. Il valore corretto così ottenuto è $t_{on} = 235.9 \text{ ns}$, si è ricavata una variazione del 1.7% rispetto al valore teorico di $0.24 \mu\text{s}$. In Figura 3.19 è mostrato l'andamento della tensione di uscita del convertitore in modalità Buck. L'oscillazione attorno al valor medio rispetta l'1% (specificata di progetto), ciò vuol dire che i condensatori in uscita sono stati dimensionati correttamente.



Figura 3.19 Andamento della tensione in uscita al convertitore DC-DC in modalità Buck

Corrente e tensione sull'induttore

In questo grafico, bisogna tener sotto controllo che la corrente sull'induttore sia sempre maggiore di zero, questo perché si vuol far operare il convertitore in modalità continua. Come si può vedere da Figura 3.20 la corrente rispetta tale condizione.

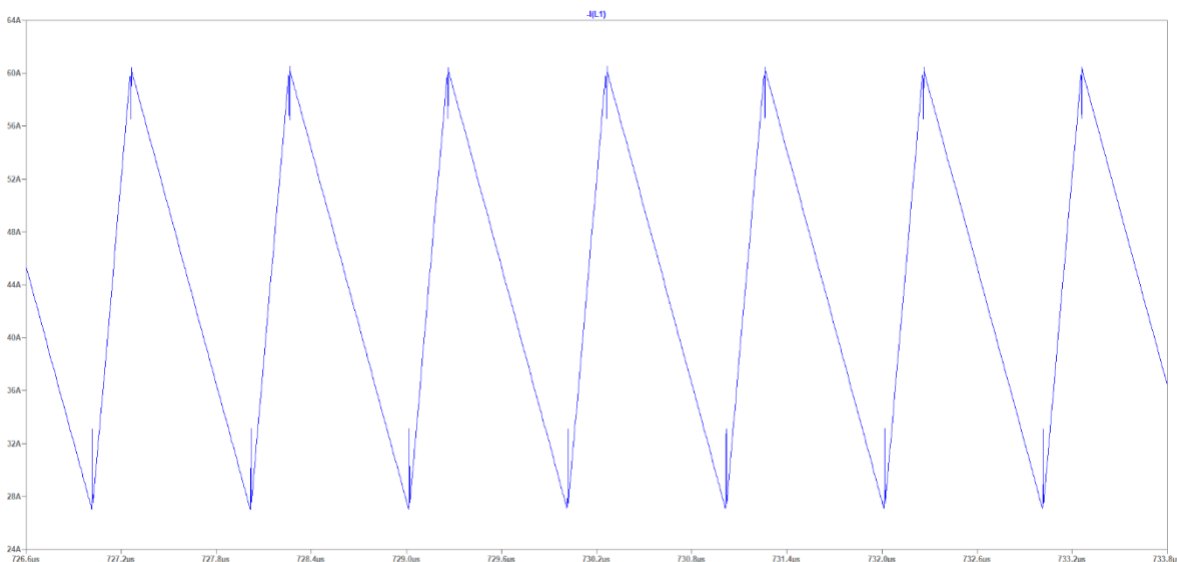


Figura 3.20 Andamento della corrente sull'induttore in modalità Buck

La corrente sull'induttore, inoltre, per il periodo t_{on} , come detto in teoria, incrementa linearmente rispecchiando la corrente che scorre sul transistor HS, per tutto il periodo t_{off} decresce linearmente rispecchiando questa volta la corrente che scorre sul transistor LS (Figura 3.21). In Figura 3.22 è mostrato l'andamento della tensione sull'induttore insieme all'andamento della corrente confermando il comportamento presentato in via teorica. La corrente cresce linearmente per il tempo t_{on} e decresce linearmente per il periodo t_{off} .

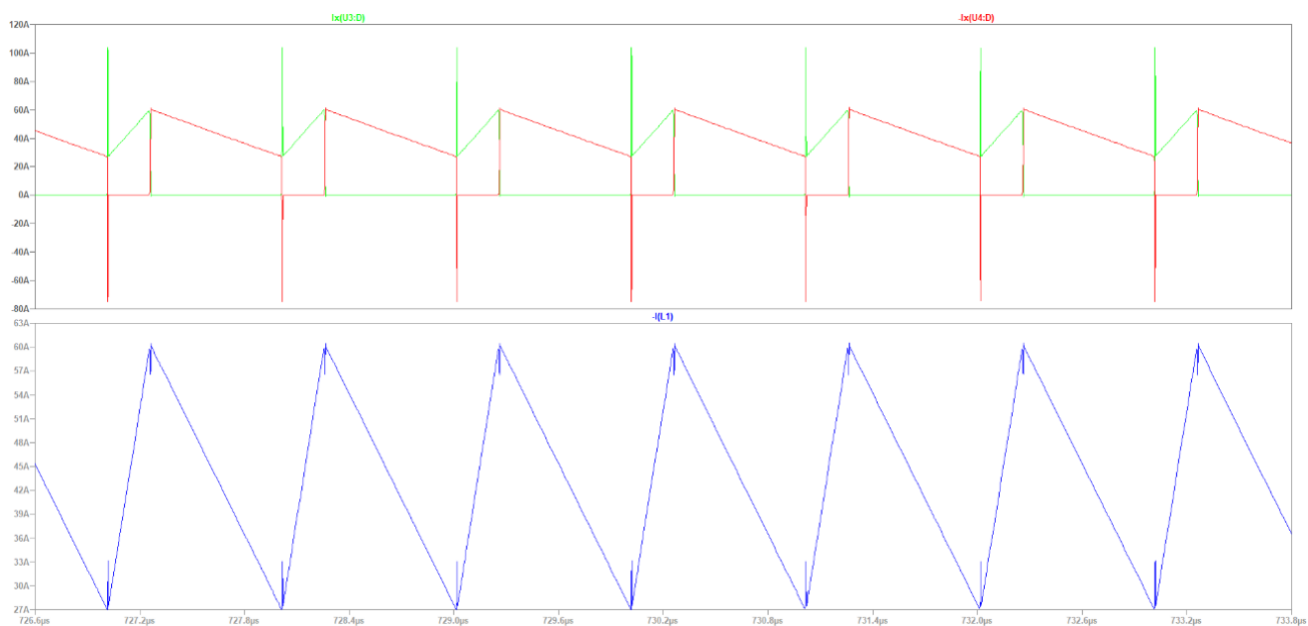


Figura 3.21 Corrente sull'induttore (in basso) e corrente sui due transistor (in alto) in modalità Buck: in verde la corrente su HS e in rosso la corrente su LS.

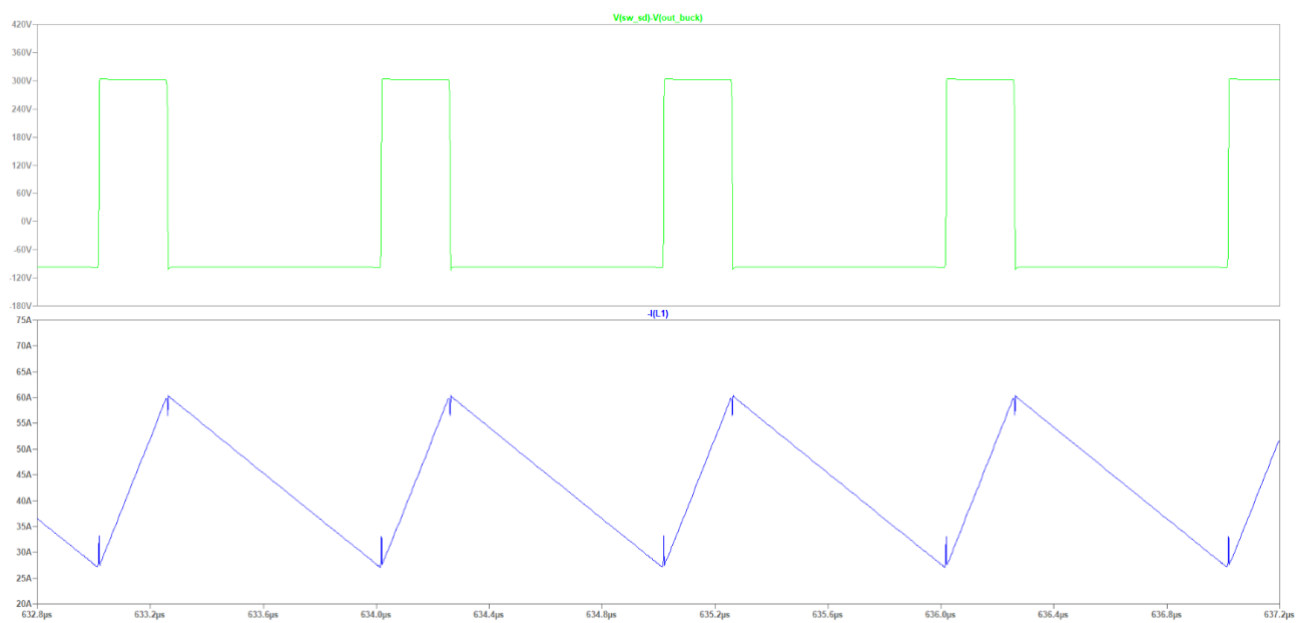


Figura 3.22 Andamento della corrente (in blu) e della tensione (in verde) sull'induttore in modalità Buck

Tensione al nodo di switching

Al nodo di commutazione si ha che la tensione altro non è che un'onda quadra che pulsa tra 0V e 400V (Figura 3.23). Il duty cycle sarà pari a quello del segnale di gate HS.

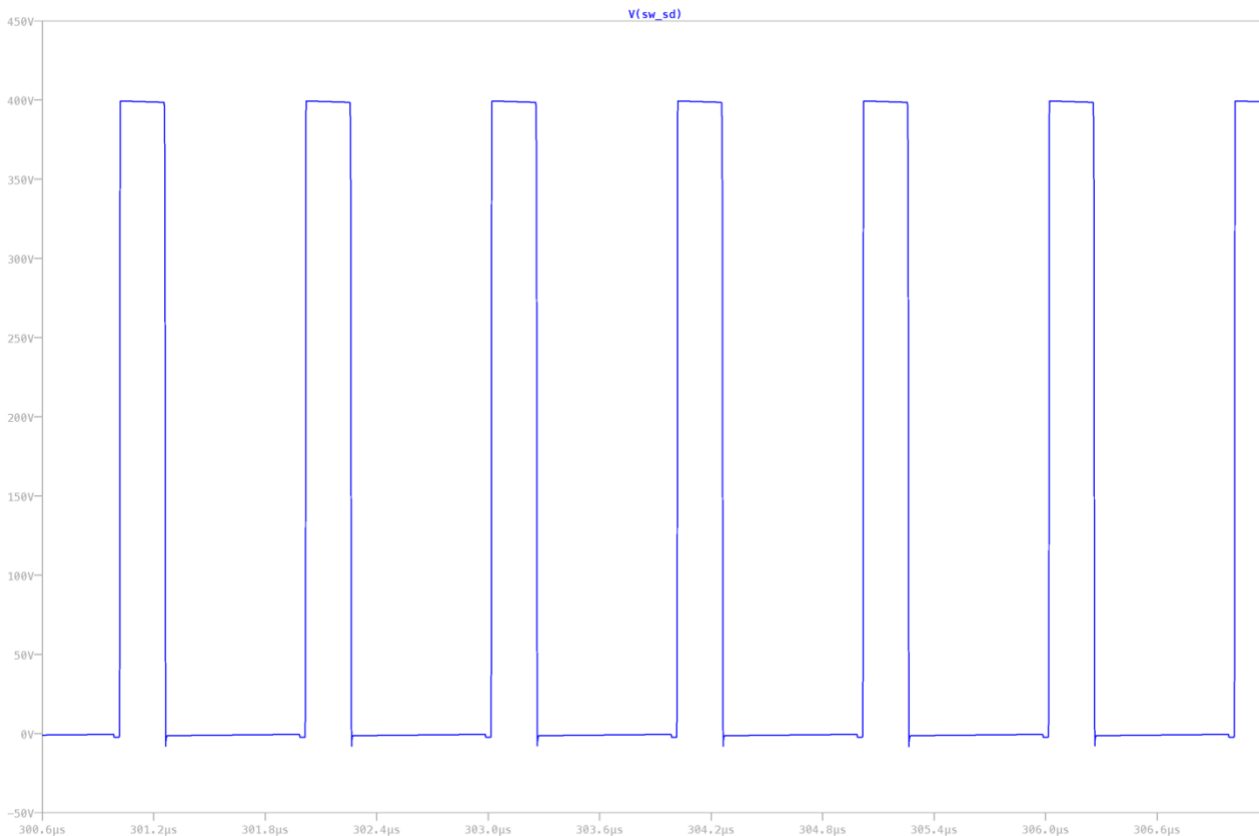


Figura 3.23 Tensione al nodo di commutazione in modalità Buck.

Segnale di gate

In Figura 3.24 è evidenziata la propagazione del segnale di controllo del gate, partendo dall'alto si hanno i segnali PWM generati da un eventuale MCU, è da notare come il dead time impostato sul fronte di salita del segnale blu, sia diverso dal dead time impostato sul fronte di discesa. In basso si ha il segnale in uscita dal driver.

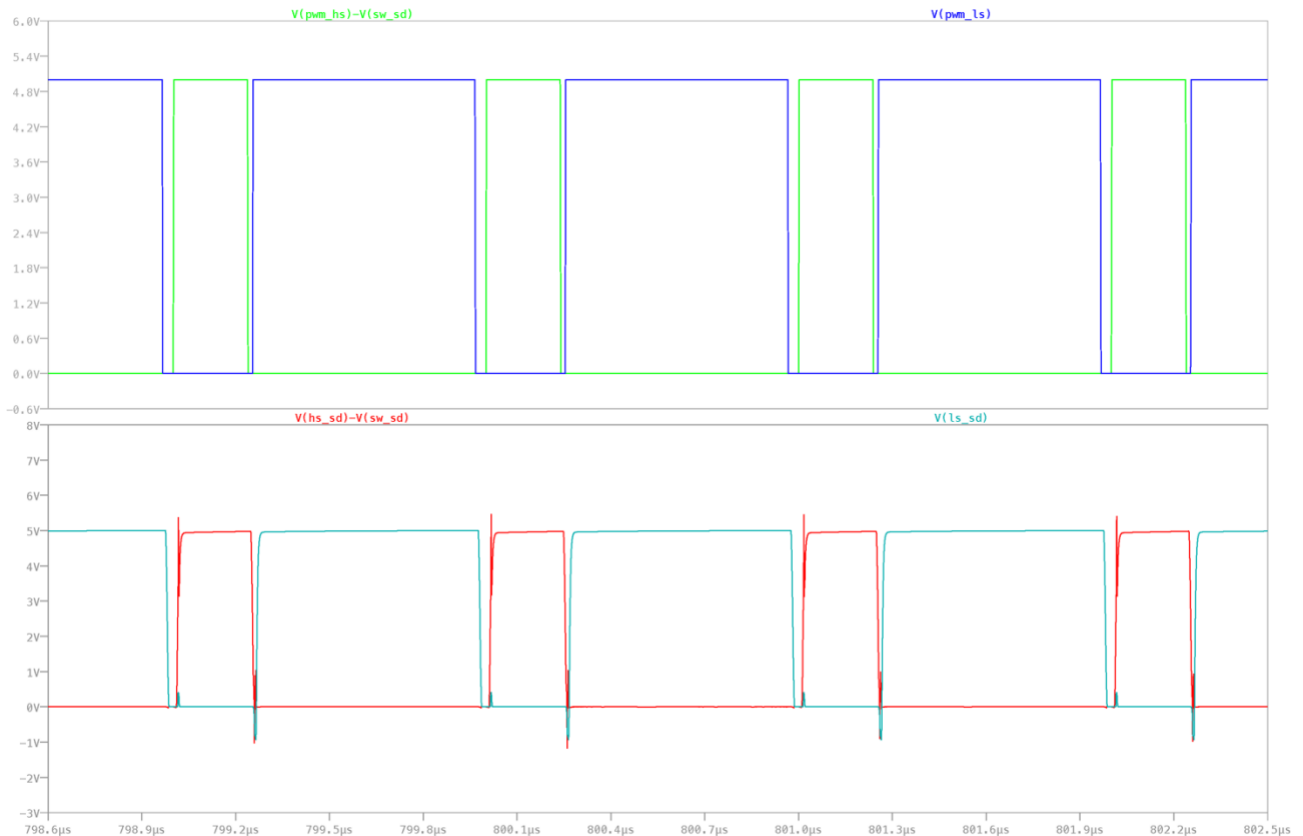


Figura 3.24 Propagazione del segnale di pilotaggio del gate in modalità Buck

Potenze dissipate

Le potenze dissipate vengono calcolate mediante la funzione `.meas` disponibile in LTSpice, grazie ad essa è possibile stimare le potenze medie di ogni componente alla fine della simulazione. Le potenze dissipate sono:

$$P_L = 21.8 \text{ W}$$

$$P_C = 0.127 \text{ W}$$

$$P_{HS} = 126.7 \text{ W}$$

$$P_{LS} = 96.12 \text{ W}$$

Confrontandole su un grafico (Figura 3.25) è possibile notare che il componente più dissipativo è il transistor HS, ovvero quello che ha il ruolo principale nella modalità Buck, probabilmente questo è dovuto ad un dead time non ottimale, dato che il circuito non dispone di un sistema di controllo. Per stimare se la potenza dissipata dal transistor sia preoccupante in termini di temperatura, è fondamentale osservare la resistenza termica del transistor. Dal datasheet si ricava una resistenza termica $R_{\theta JC} = 0.27 \text{ }^\circ\text{C/W}$. Per tenere conto anche l'effetto del dissipatore, si è ipotizzata una resistenza termica totale doppia. La temperatura che il transistor raggiungerebbe, con questa

dissipazione di potenza, sarebbe di 68.4 °C, valore nettamente inferiore a quello consigliato dal datasheet (<150 °C).

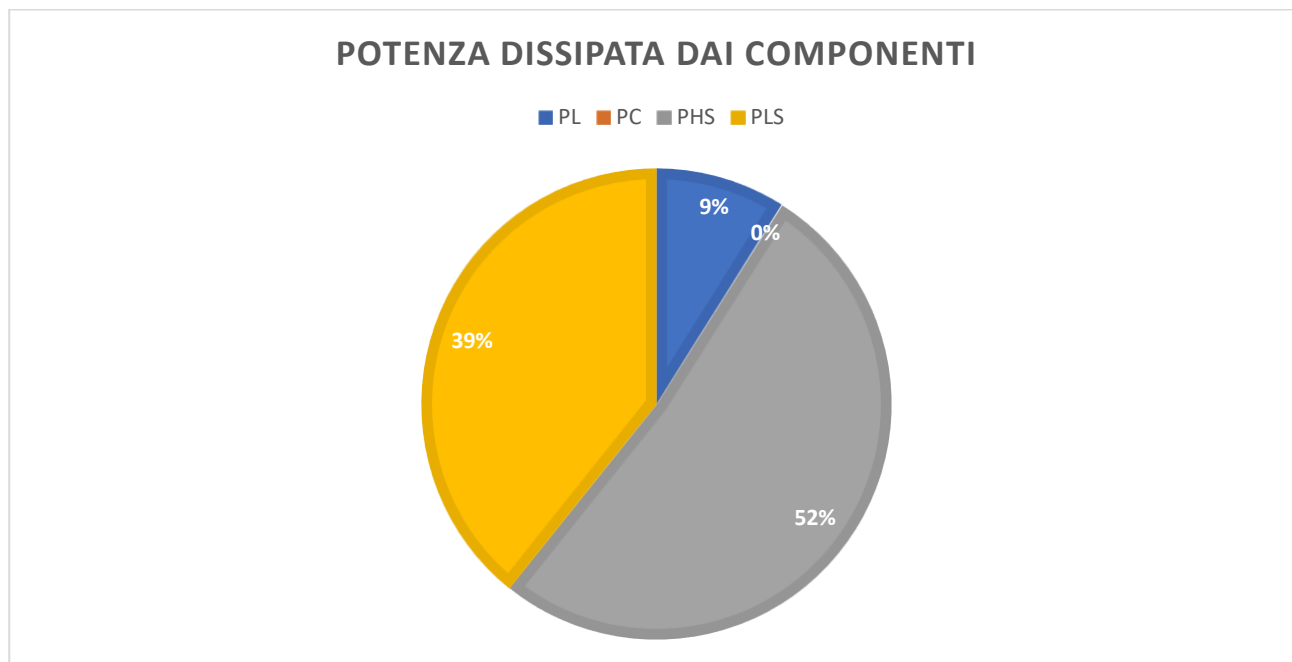


Figura 3.25 Confronto delle potenze dissipate dai componenti nel circuito in modalità Buck

3.4.2 Simulazione modalità Boost

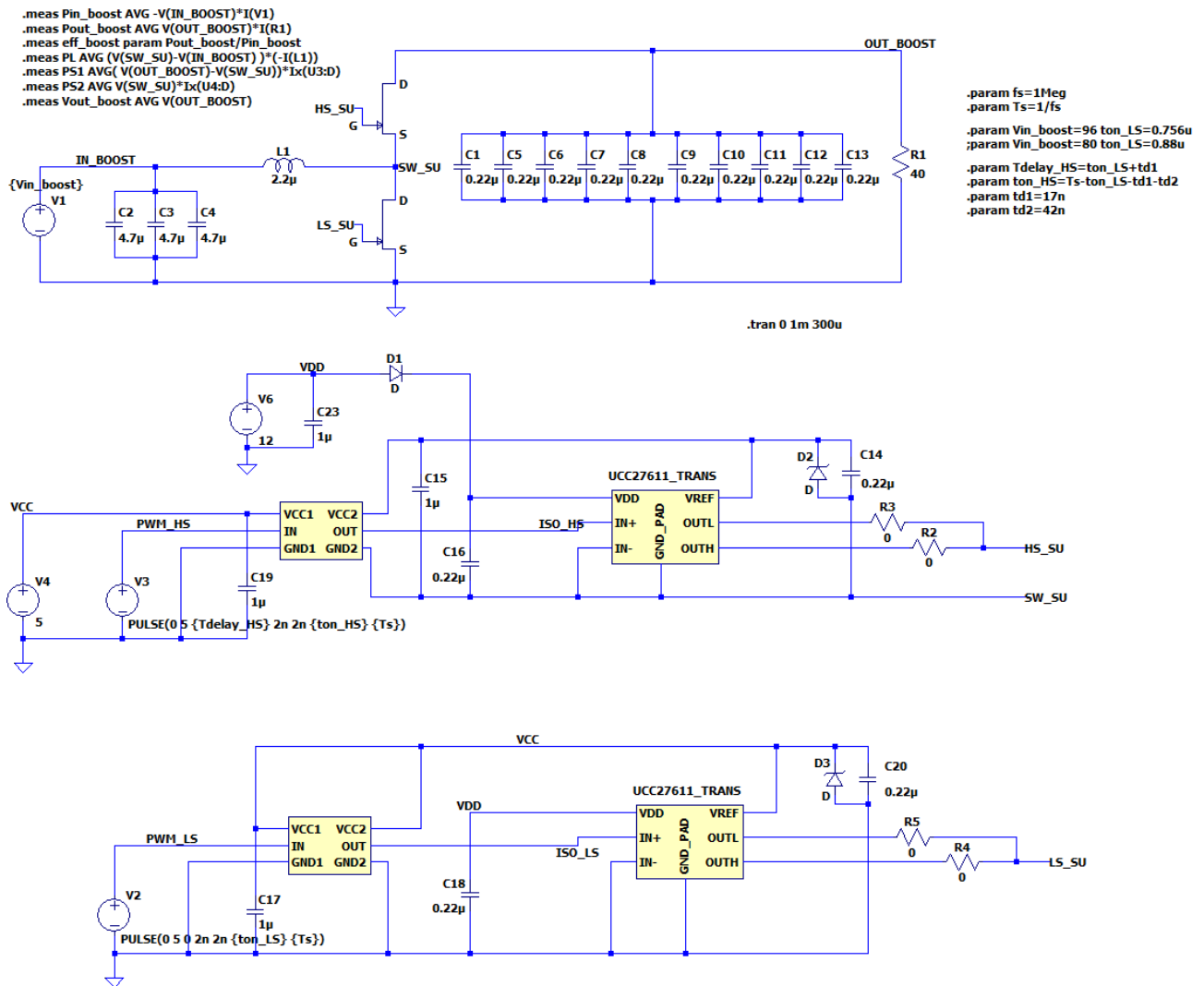


Figura 3.26 Circuito della modalità Boost realizzato con LTSpice

Anche in questa modalità valgono tutte le considerazioni fatte per quella precedente. Sempre in riferimento alla Figura 3.17, si estraggono i valori per far funzionare il circuito in condizioni di massima efficienza.

$$\eta_{max} = 95.37\%$$

$$I_{out} = 10 \text{ A}$$

$$R_{out} = 40 \Omega$$

Il circuito equivalente è mostrato in Figura 3.26.

Tensione di uscita

Ancora una volta è necessario variare il tempo di accensione, questa volta del transistor LS, affinché si possa avere la corretta tensione di uscita. Il valore corretto così ottenuto è $t_{on} = 756 \text{ ns}$, si è ottenuta una variazione dello 0.53% rispetto al valore teorico di $0.76 \mu\text{s}$. Anche in questo caso è possibile confermare che l'oscillazione attorno al valor medio non supera l'1%. L'andamento della tensione di uscita è raffigurato in Figura 3.27.

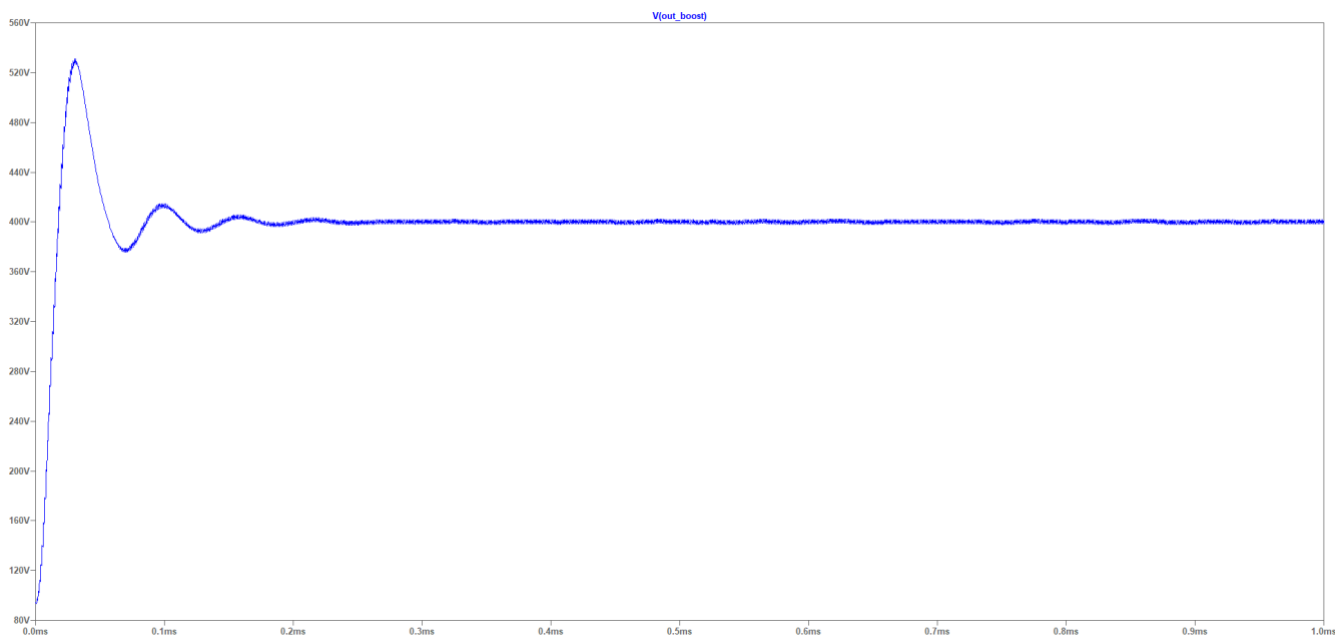


Figura 3.27 Andamento della tensione in uscita al convertitore DC-DC in modalità Boost

Corrente e tensione sull'induttore

Perfino in questo caso il convertitore lavora in modalità continua e la corrente sull'induttore è sempre maggiore di 0 (Figura 3.28).

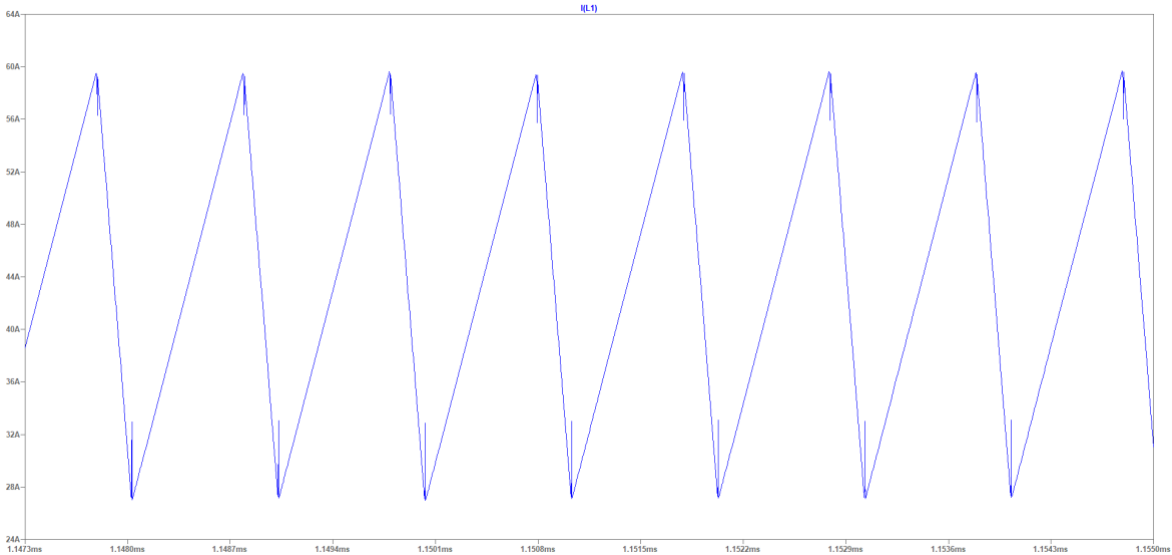


Figura 3.28 Andamento della corrente sull'induttore in modalità Boost

Come detto prima, la corrente sull'induttore rispecchia la corrente sui due transistor, in questo caso per il periodo t_{on} rispecchia la corrente del transistor LS e per il periodo t_{off} quella del transistor HS (Figura 3.29). In Figura 3.30, è confermato l'andamento della tensione e della corrente sull'induttore presentato in via teorica.

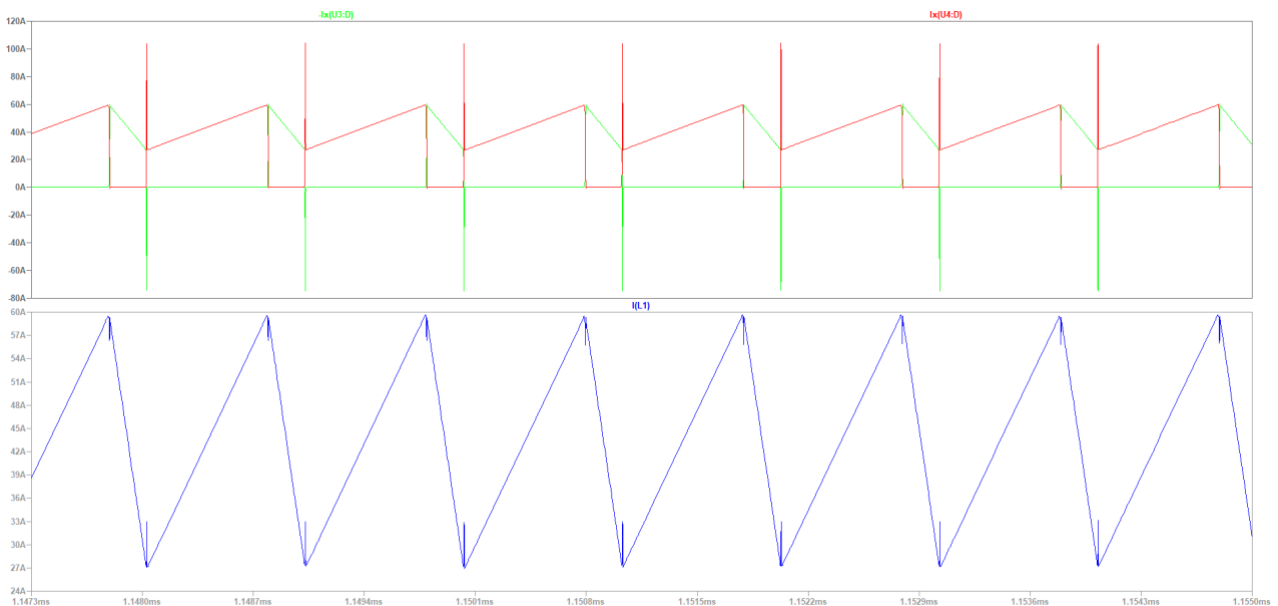


Figura 3.29 Corrente sull'induttore (in basso) e corrente sui due transistor (in alto) in modalità Boost: in verde la corrente su HS e in rosso la corrente su LS

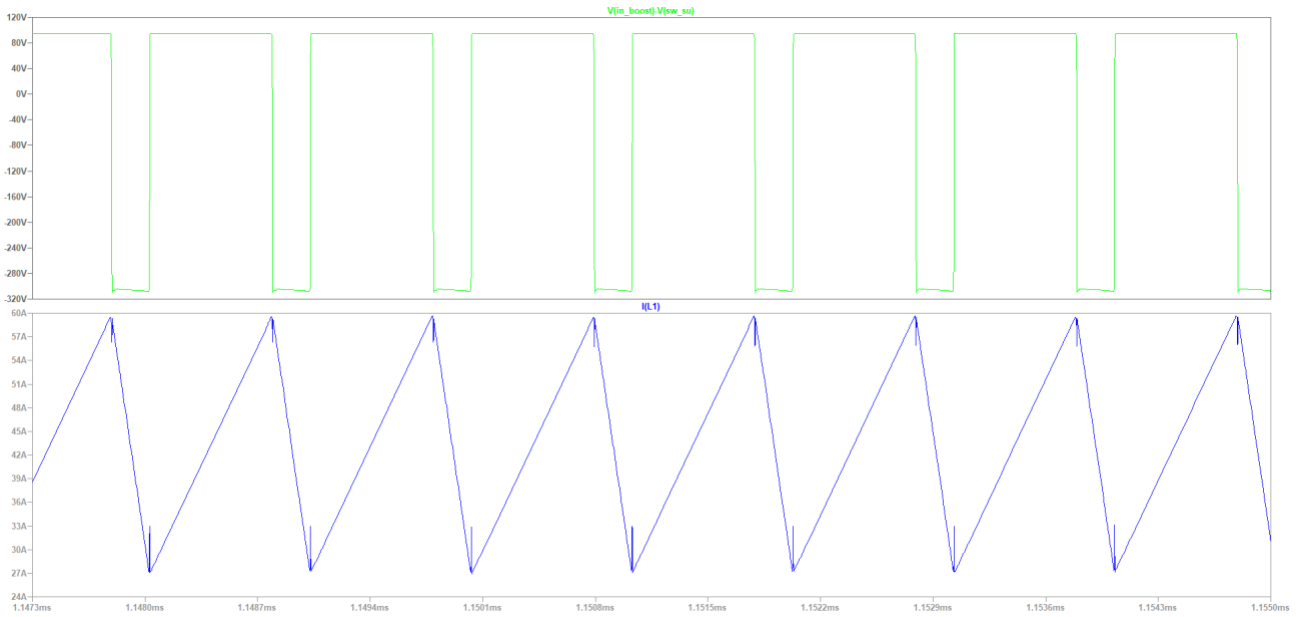


Figura 3.30 Andamento della corrente (in blu) e della tensione (in verde) sull'induttore in modalità Boost

Tensione al nodo di switching

Anche in questo caso la tensione al nodo di commutazione (Figura 3.31) altro non è che un'onda quadra pulsante tra 0V e 400V. Il duty cycle però questa volta è uguale all'inverso del duty cycle del segnale di gate LS.

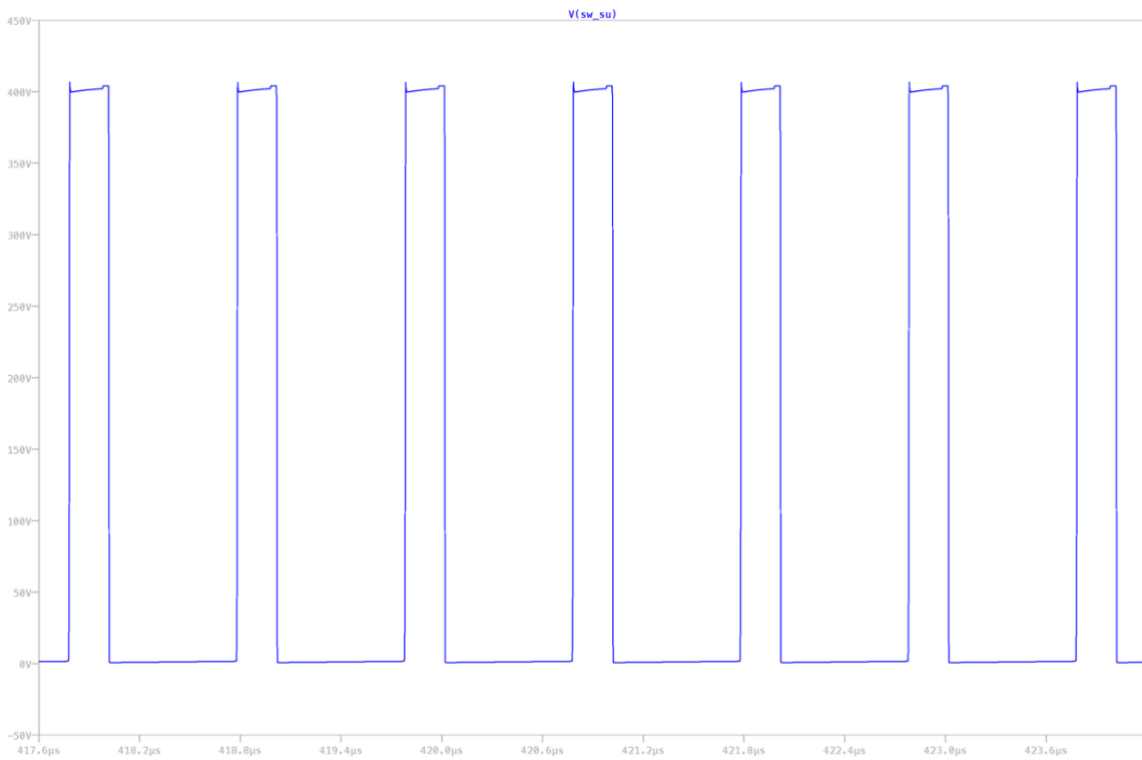


Figura 3.31 Tensione al nodo di commutazione in modalità Boost

Segnale di gate

In riferimento alla Figura 3.32, in alto è mostrato il segnale PWM in uscita da un eventuale MCU, mentre in basso il segnale in uscita dal drive, posto direttamente in ingresso ai due transistor.

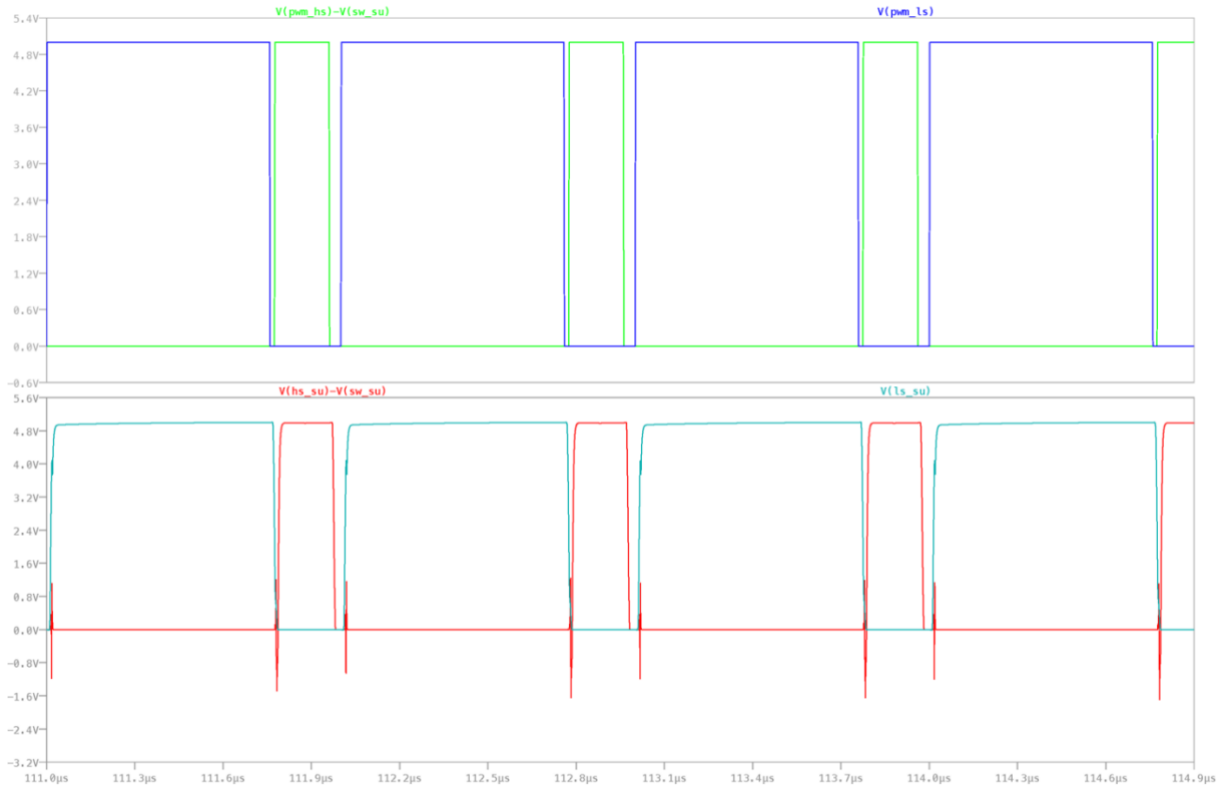


Figura 3.32 Propagazione del segnale di pilotaggio del gate in modalità Boost

Potenze dissipate

$$P_L = 21.386 \text{ W}$$

$$P_C = 1.6 \text{ W}$$

$$P_{HS} = 17.1 \text{ W}$$

$$P_{LS} = 154.7 \text{ W}$$

Anche in questo caso l'elemento più dissipativo è il transistor principale, infatti nella modalità Boost è lui che svolge il ruolo principale. Con le medesime ipotesi fatte per la modalità Buck, si ricava che la temperatura raggiunta dal transistor LS vale 83.54 °C, ancora una volta inferiore alla temperatura critica del transistor di 150 °C.

In Figura 3.33 è mostrato un grafico riassuntivo e comparativo.

POTENZA DISSIPATA DAI COMPONENTI

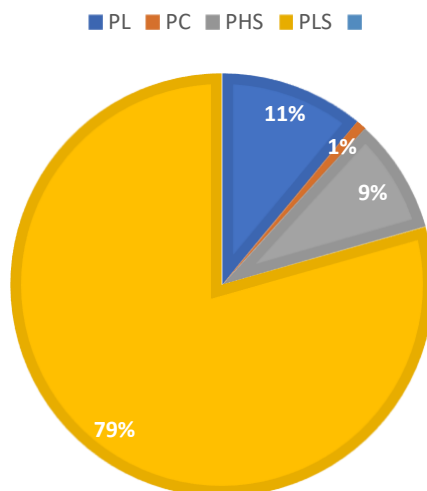


Figura 3.33 Confronto delle potenze dissipate dai componenti nel circuito in modalità Boost

3.5 Simulazione alternativa 1: frequenza di lavoro 500 kHz

In questo paragrafo si vuole visualizzare l'andamento dell'efficienza al variare del carico, come fatto in precedenza, ma questa volta il circuito lavorerà ad una frequenza di 500 kHz. Ciò che ci si aspetta è che l'efficienza aumenti rispetto al caso ad 1 MHz, questo perché le perdite più significative erano dovute alle commutazioni dei transistor, se nello stesso tempo il transistor commuta meno volte, allora le perdite diminuiscono e l'efficienza aumenta.

Prima di procedere con la simulazione è necessario riadattare i componenti del circuito. Il circuito ottenuto è equivalente al precedente, anch'esso modellato con componenti reali. Le piccole differenze riguardano il dimensionamento di condensatori e induttore.

Analizzando l'efficienza al variare della corrente si sono ottenuti i seguenti grafici:

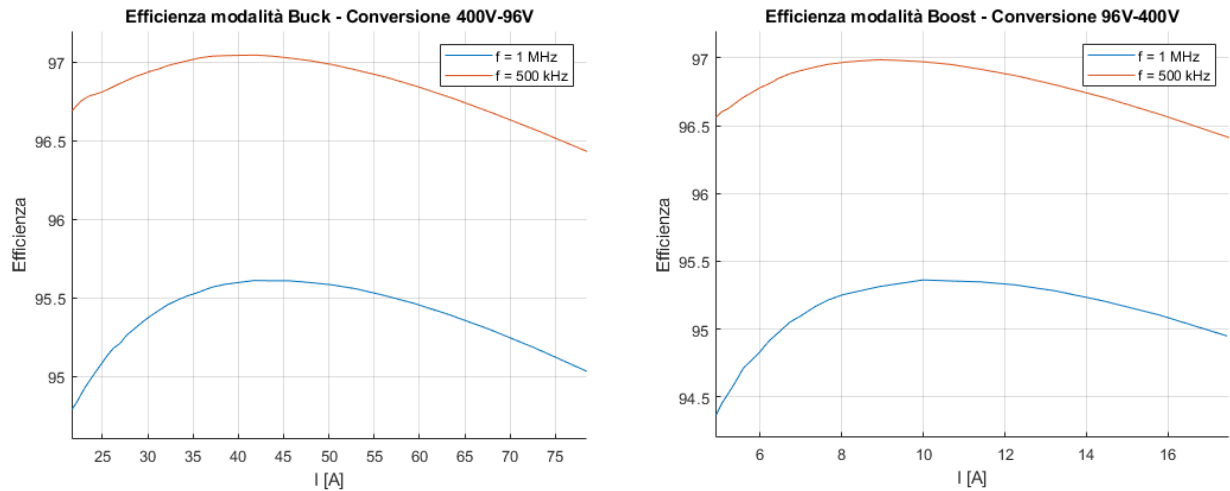


Figura 3.34 Andamento dell'efficienza, al variare della corrente, nelle due modalità di funzionamento del circuito; confronto tra frequenza di 500 kHz e 1 MHz.

Di seguito si andranno ad analizzare le condizioni di lavoro del circuito nel punto di massima efficienza e le rispettive perdite.

3.5.1 Modalità Buck

DESCRIZIONE	SIMBOLO	VALORE	Differenza percentuale rispetto al caso a 1 MHz
Efficienza massima	η_{max}	97.05 %	+ 1.44 %
Corrente di uscita	I_{out}	41.74 A	- 4.24%
Carico equivalente	R_{out}	2.3 Ω	+ 4.35 %
Perdite sull'induttore	P_L	17.22 W	- 21 %
Perdite sui condensatori	P_C	0.211 W	+ 39.8 %
Perdite sull'HS	P_{HS}	63.2379 W	- 50 %
Perdite sul LS	P_{LS}	96.345 W	+ 0.23 %

Tabella 3.5 Condizioni del circuito nel punto di massima efficienza e differenza col caso a 1 MHz; modalità Buck

3.5.2 Modalità Boost

DESCRIZIONE	SIMBOLO	VALORE	Differenza percentuale rispetto al caso a 1 MHz
Efficienza massima	η_{max}	96.99 %	+ 1.62%
Corrente di uscita	I_{out}	8.93 A	- 10.7 %
Carico equivalente	R_{out}	45 Ω	+ 11.1 %
Perdite sull'induttore	P_L	16.65 W	- 22.14 %
Perdite sui condensatori	P_C	0.936 W	- 41.5 %
Perdite sull'HS	P_{HS}	12.16 W	- 28.9 %
Perdite sul LS	P_{LS}	81.67 W	- 47.2 %

Tabella 3.6 Condizioni del circuito nel punto di massima efficienza e differenza col caso a 1 MHz; modalità Boost

3.6 Simulazione alternativa 2: Convertitore DC-DC Bidirezionale 48V-400V

In questo capitolo verrà presentata una soluzione alternativa al convertitore DC-DC studiato finora. Si ridimensiona l'intero circuito in modo da ottenere una tensione di uscita (in modalità Buck) o d'ingresso (in modalità Boost) di 48V. Come fatto in precedenza si andranno ad analizzare le curve di efficienza al variare della corrente in uscita e al variare della frequenza di lavoro.

3.6.1 Modalità Buck

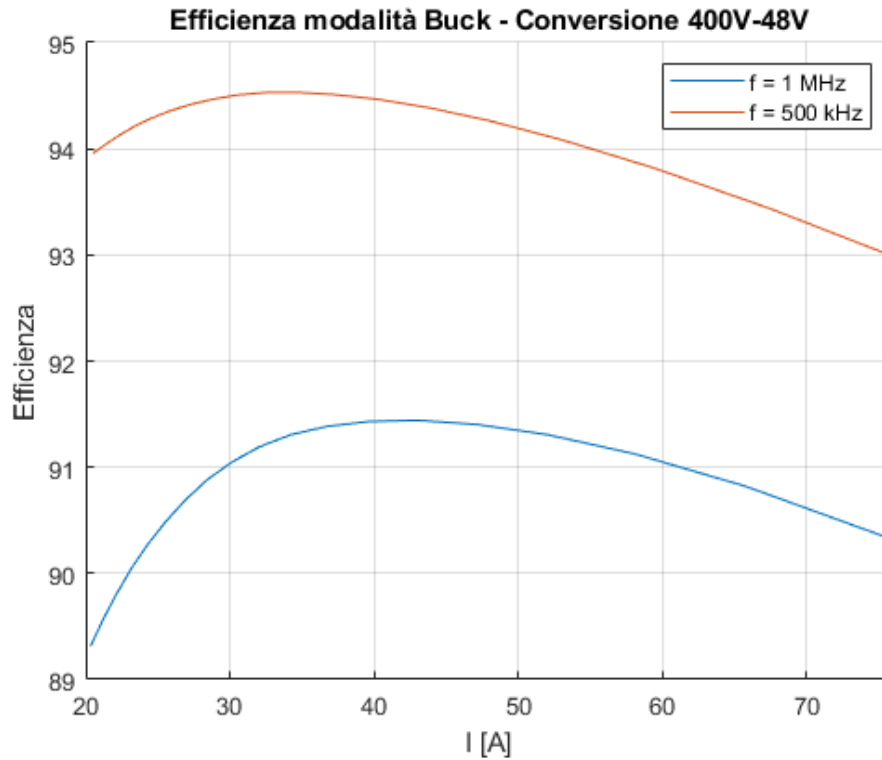


Figura 3.35 Andamento dell'efficienza al variare della corrente e della frequenza - Convertitore 400V-48V

DESCRIZIONE	SIMBOLO	VALORE a 1 MHz	VALORE a 500 kHz	Differenza percentuale del caso a 500 kHz rispetto al caso a 1 MHz
Efficienza massima	η_{max}	91.44 %	94.54 %	+ 3.28%
Corrente di uscita	I_{out}	43.08 A	34.7 A	- 19.45%
Carico equivalente	R_{out}	1.1 Ω	1.4 Ω	+ 27.3%
Perdite sull'induttore	P_L	14.357 W	13.21 W	- 7.99 %
Perdite sui condensatori	P_C	0.0735 W	0.228 W	+ 67.76 %
Perdite sull'HS	P_{HS}	129.65 W	52.1 W	- 59.8 %
Perdite sul LS	P_{LS}	47.5 W	48.675 W	+ 2.41 %

Tabella 3.7 Confronto delle caratteristiche del circuito alle diverse frequenze nel punto di massima efficienza

3.6.2 Modalità Boost

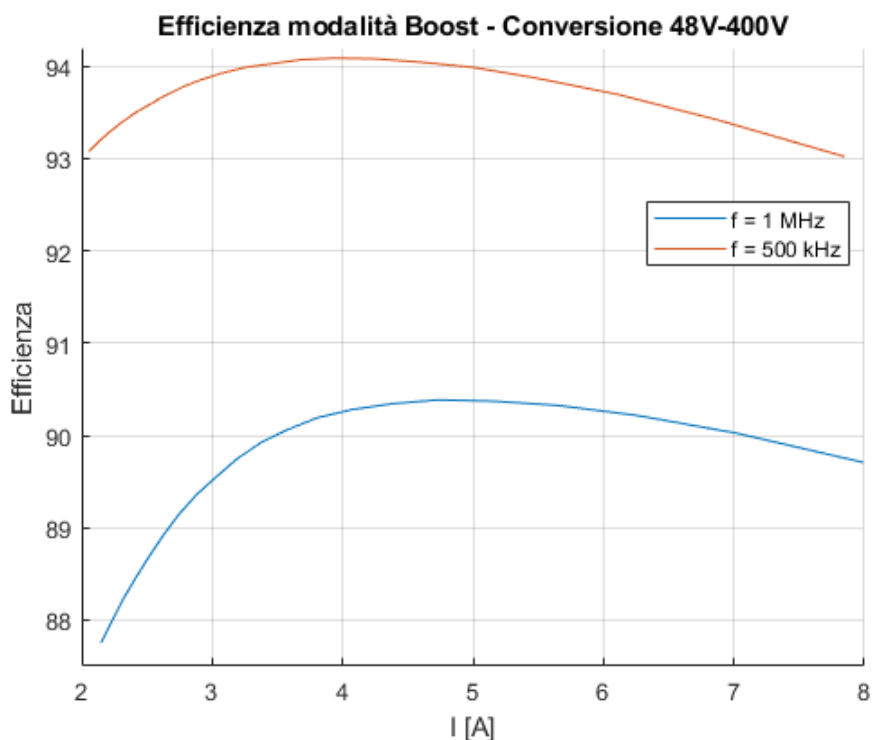


Figura 3.36 Andamento dell'efficienza al variare della corrente e della frequenza - Convertitore 48V-400V

DESCRIZIONE	SIMBOLO	VALORE a 1 MHz	VALORE a 500 kHz	Differenza percentuale del caso a 500 kHz rispetto al caso a 1 MHz
Efficienza massima	η_{max}	90.38 %	94.1 %	+ 3.94%
Corrente di uscita	I_{out}	4.73 A	3.95 A	- 16.55%
Carico equivalente	R_{out}	87.5 Ω	102.5 Ω	+ 14.63%
Perdite sull'induttore	P_L	14.78 W	12.8 W	- 13.27 %
Perdite sui condensatori	P_C	0.71 W	0.2W	-71.8%
Perdite sull'HS	P_{HS}	11.4 W	11.2 W	- 1.9 %
Perdite sul LS	P_{LS}	182 W	81.15 W	- 55.4 %

Tabella 3.8 Confronto delle caratteristiche del circuito alle diverse frequenze nel punto di massima efficienza

4 Layout e progettazione del circuito stampato

Prima di procedere con la progettazione del layout è bene fornire gli elementi teorici fondamentali su cui è basata questa progettazione.

Nel Capitolo 2 si è visto come uno dei principali punti di forza delle tecnologie al nitruro di gallio (GaN), sia la loro elevata velocità di commutazione, la quale, però, comporta uno svantaggio dal punto di vista dei parassiti. Essa, infatti, amplifica l'impatto delle induttanze parassite portando ad un calo di efficienza e di prestazioni dell'intero sistema. L'obiettivo è quindi quello di minimizzare il più possibile queste induttanze parassite attraverso tecniche di layout specifiche, così facendo sarà possibile ottenere frequenze ed efficienze elevate.

Per una configurazione half-bridge sono tre i loop principali da tenere in considerazione:

1. **Loop di potenza ad alta frequenza** formato dai due interruttori di potenza (transistor GaN) e dalla linea ad alta frequenza che comprende il condensatore di uscita;
2. **Loop di pilotaggio del gate** formato dal driver e dal transistor, o meglio dalla capacità intrinseca tra gate e source;
3. **Common source inductance (CSI)** definita come l'induttanza comune al loop di gate al loop di potenza, per cui essa rappresenta un punto comune tra i due loop descritti nei primi due punti.

Un esempio di queste induttanze parassite e di questi loop è mostrato in Figura 4.1.

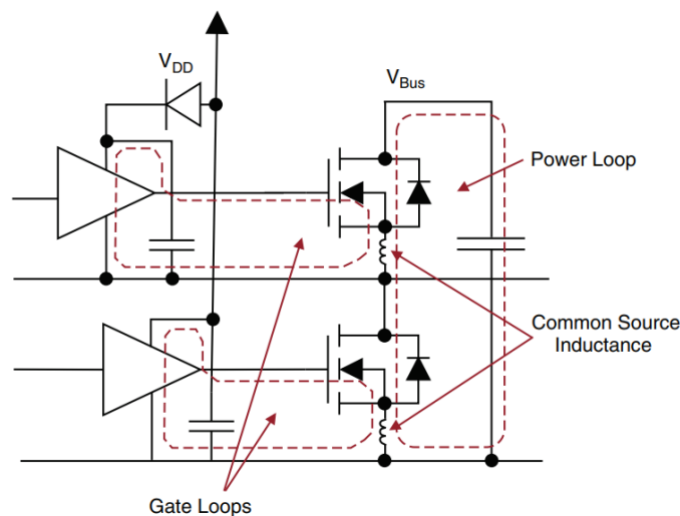


Figura 4.1 Schema di uno stadio half-bridge in cui sono mostrati i loop di gate e di potenza coincidenti in un punto comune rappresentato dalla CSI [8].

4.1 Ottimizzazione e riduzione dei parassiti

Siccome non è possibile ridurre tutte le induttanze parassite equamente, è necessario classificarle in ordine di importanza, si parte con la CSI, si prosegue con l'induttanza del loop di potenza e infine si prende in considerazione l'induttanza data dal loop di gate.

4.1.1 Common Source Inductance – CSI

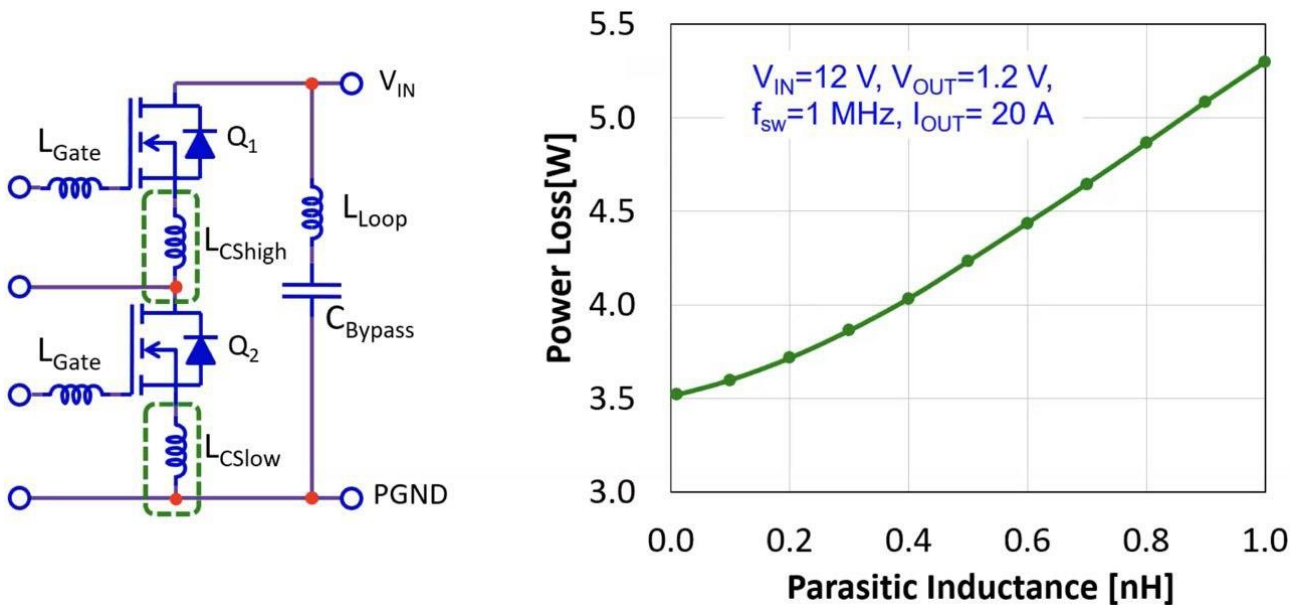


Figura 4.2 Impatto della CSI sulla potenza dissipata [16]

In Figura 4.2 si può notare l'impatto della CSI in riferimento alle perdite generate durante la commutazione. All'aumentare dell'induttanza parassita aumentano le perdite, tale aumento è dovuto all'effetto di rallentamento sul gate come risultato di una tensione opposta generata dalla corrente di source durante le transizioni. Più veloce è la transizione più elevato sarà l'effetto di opposizione. Per eliminare questo problema si utilizzano specifiche tecniche di layout.

4.1.2 Induttanza del loop di potenza

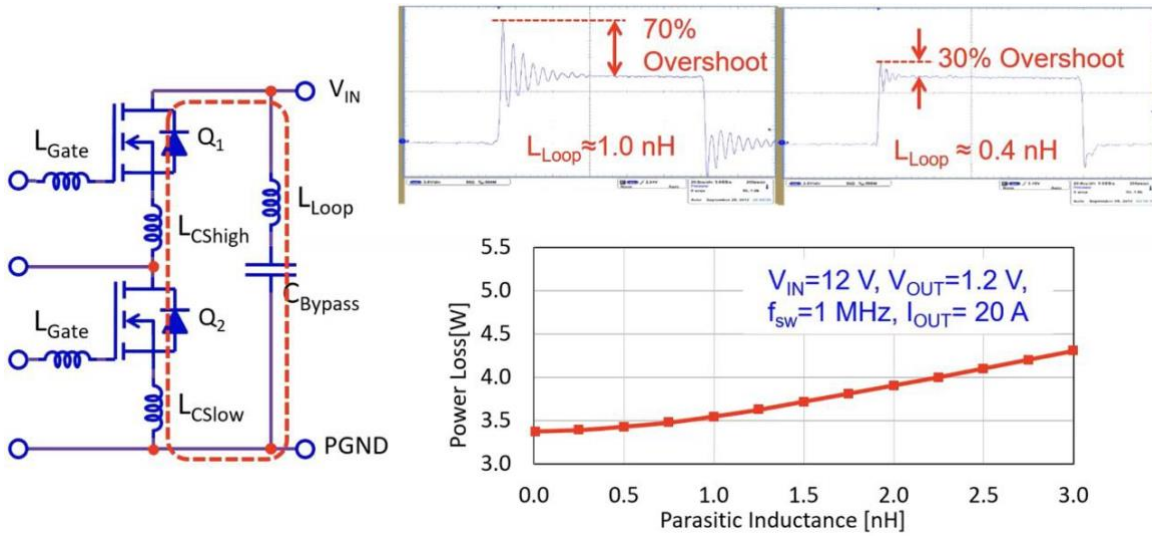


Figura 4.3 Impatto dell'induttanza del power loop sulla potenza dissipata [16].

In questo caso l'aumento delle perdite all'aumento dell'induttanza parassita è dovuto in parte allo scambio di energia continuo tra la capacità di uscita e l'induttanza del loop. Gli effetti di questa induttanza parassita sono osservabili attraverso la forma d'onda sul nodo di commutazione, mostrato in Figura 4.3, più elevata è l'induttanza parassita, maggiore sarà l'ampiezza dell'oscillazione (detta ringing) sul nodo di switching [16].

Per minimizzare questo tipo di induttanza si utilizzano tecniche di layout confrontabili attraverso due approcci fondamentali chiamati “laterale” e “verticale” [8]. L'approccio “verticale” è suddiviso a sua volta in due tecniche “verticale esterno” e “verticale interno” (Figura 4.4).

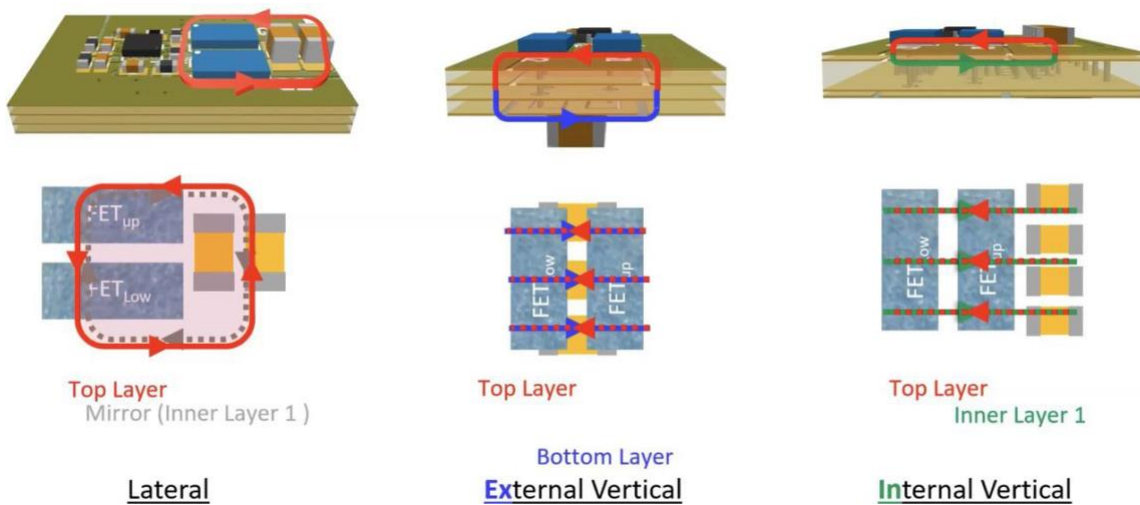


Figura 4.4 Riassunto schematico delle tecniche di layout per la minimizzazione dell'induttanza del power loop [16].

Loop di potenza laterale

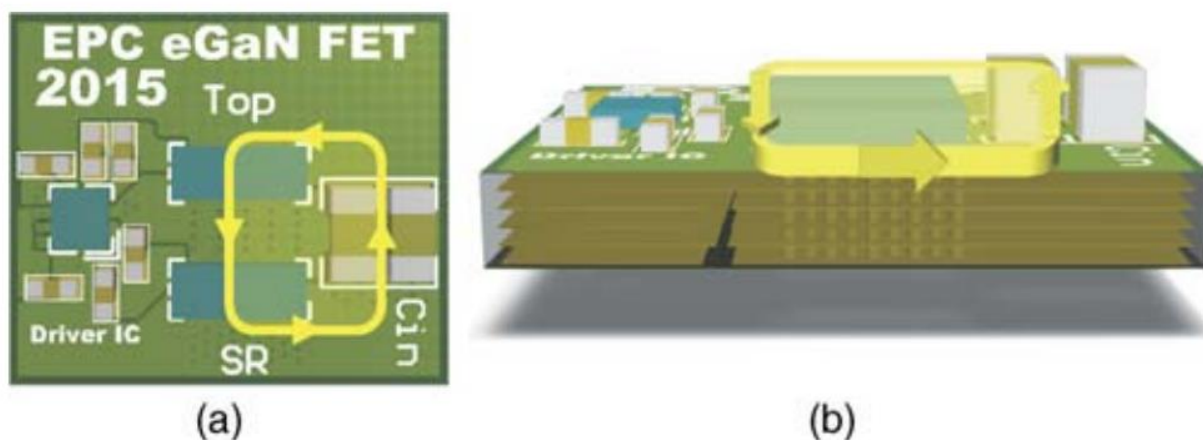


Figura 4.5 Power loop laterale convenzionale: (a) vista dall'alto (b) vista laterale [8].

Questo tipo di loop pone i condensatori d'ingresso e i dispositivi di potenza sullo stesso layer del PCB, si cerca di mettere i condensatori più vicini possibili in modo da minimizzare l'area del loop di potenza ad alta frequenza (Figura 4.5). In questa configurazione il loop dipende leggermente dallo spessore dell'intera scheda e dipende in modo sostanziale dalla distanza con il primo strato interno, in quanto si comporta come uno "specchio" per la corrente, ovvero come uno strato di schermatura. L'effetto che ne deriva è di una cancellazione parziale dell'induttanza parassita, per cui più questo layer si allontana dallo strato superiore più l'effetto di schermatura diminuisce portando ad un aumento dell'induttanza parassita.

Loop di potenza verticale esterno

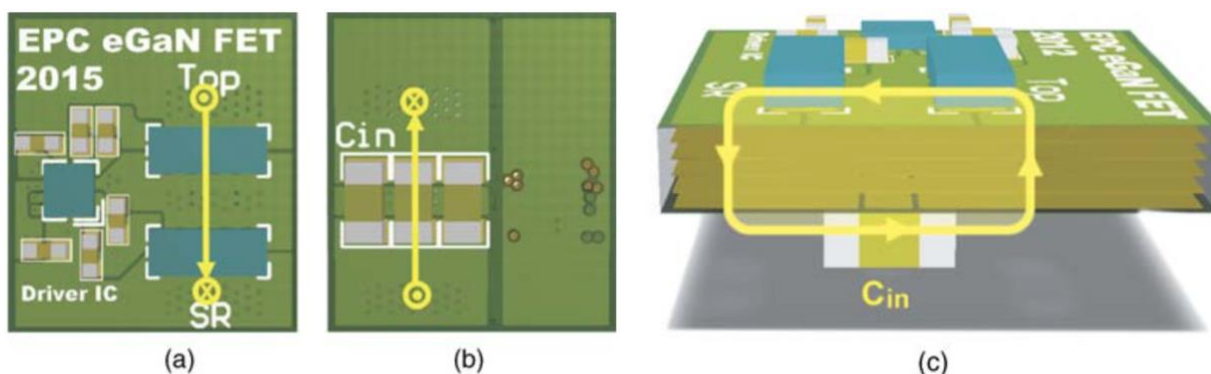


Figura 4.6 Power loop verticale esterno: (a) vista dall'alto (b) vista dal basso (c) vista laterale [8].

In contrapposizione alla configurazione precedente, in questo caso si pongono i condensatori e i dispositivi di potenza sui due lati opposti, i condensatori sono posti direttamente sotto ai transistor in modo da minimizzare fisicamente le dimensioni del loop (Figura 4.6). In questo layout il loop è creato verticalmente attraverso dei fori detti *via*. Essendo questa configurazione verticale, è estremamente dipendente dallo spessore della scheda. L'induttanza parassita aumenta in modo lineare con l'aumentare dello spessore, di conseguenza, è necessario minimizzarlo il più possibile.

Loop di potenza verticale interno – Layout ottimale

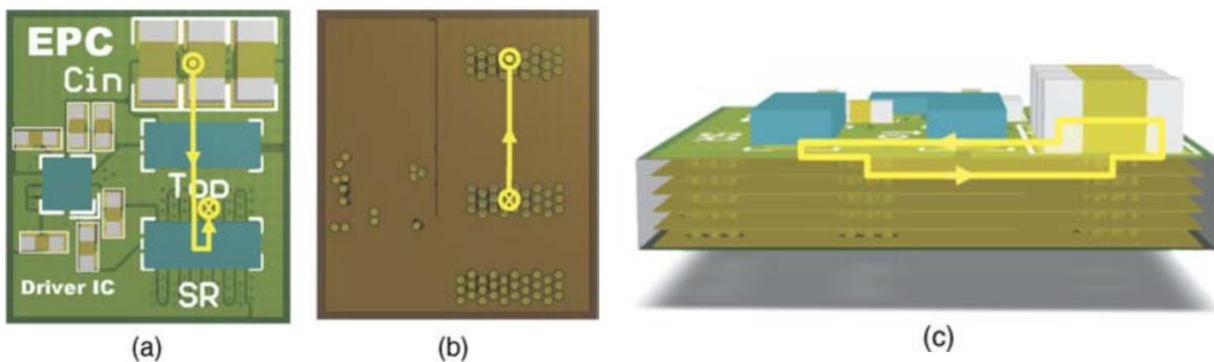


Figura 4.7 Power loop verticale interno: (a) vista dall'alto (b) vista dal basso (c) vista laterale [8].

In questa configurazione, detta anche “*layout ottimale*”, i transistor e i condensatori sono posti sullo stesso layer superiore, il loop viene creato attraverso un layer interno che funge da piano di ritorno creando un percorso ottimale (Figura 4.7); grazie a questa configurazione è possibile raggiungere piccoli valori di induttanze parassite sia per il power loop sia per il gate loop. Il piano superiore è connesso a quello interno attraverso i *via*, il dielettrico che li separa è mantenuto intenzionalmente più sottile possibile, cosicché la corrente ad alte frequenze non fluisca in nessun altro percorso se non questo.

In Figura 4.8 è rappresentato un grafico che mette a confronto le tre configurazioni di layout evidenziando la differenza di induttanza parassita al variare dello spessore della scheda.

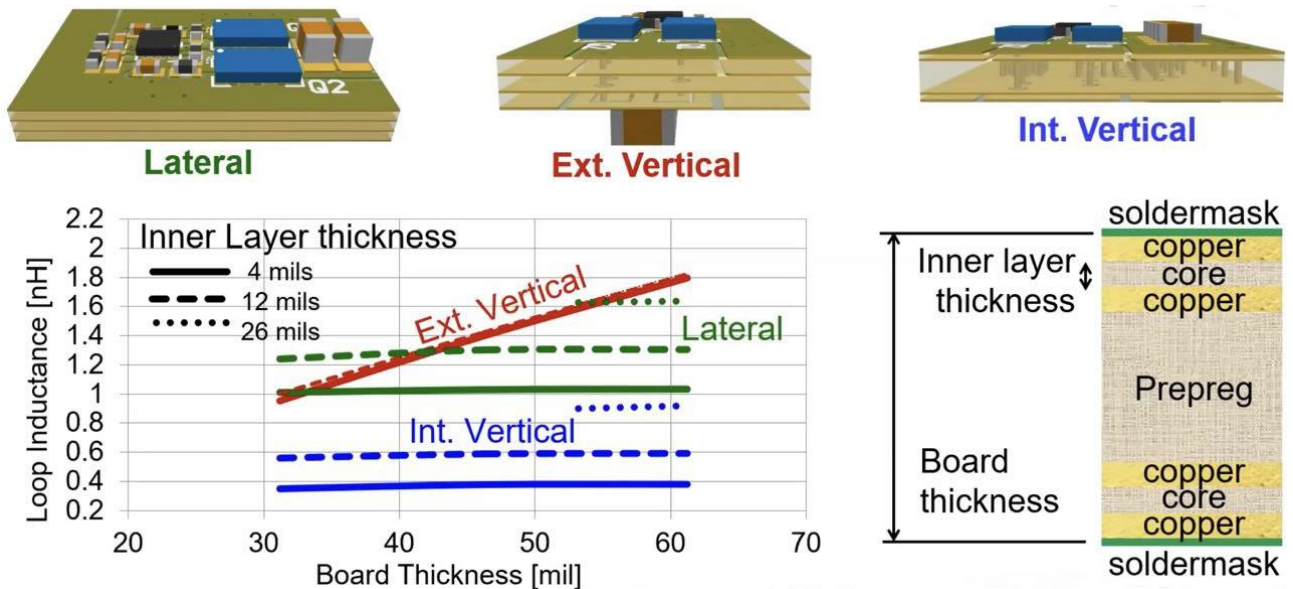


Figura 4.8 Comparazione delle induttanze nei layout al variare dello spessore della scheda [16].

La tecnologia GaN è intrinsecamente più performante rispetto alla classica tecnologia al silicio, grazie alle tecniche di layout appena introdotte è possibile massimizzare questi benefici. In Figura 4.9 viene mostrato un confronto di efficienza tra tecnologia Si e GaN per un layout ottimale.

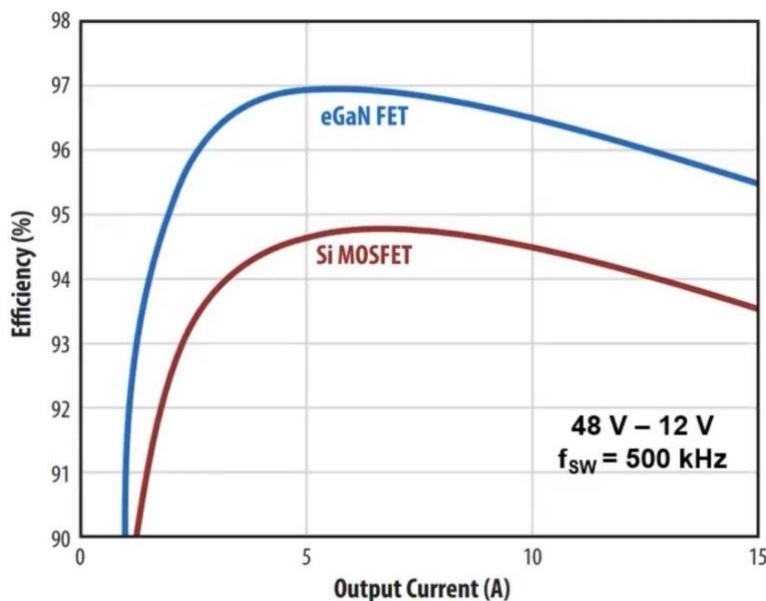


Figura 4.9 Efficienza di un layout ottimale con interruttori di potenza in tecnologia GaN (blu) e Si (rosso) [8].

4.1.3 Induttanza del loop di pilotaggio del gate

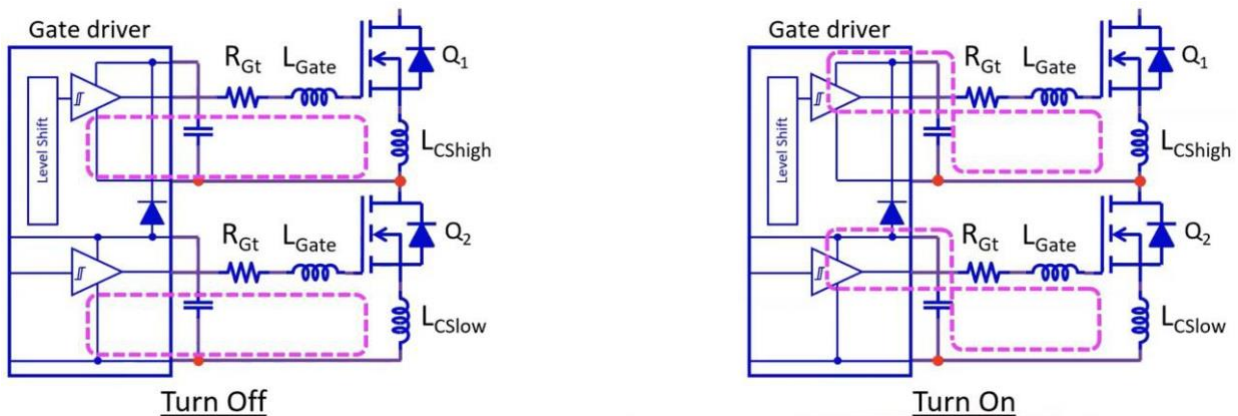


Figura 4.10 Due loop di gate, a sinistra il loop che si crea all'accensione del transistor a destra il loop che si crea allo spegnimento [16].

In questo caso bisogna considerare due loop separati, mostrati in Figura 4.10. In entrambi i casi si inseriscono resistenze aggiuntive per smorzare gli effetti delle induttanze parassite, per far sì che il picco delle oscillazioni (ringing) non ecceda il massimo valore consentito all'accensione e in modo che non oscilli al di sotto della tensione di soglia con la conseguente commutazione indesiderata del transistor. Questa induttanza parassita inoltre limita direttamente la velocità di switching compromettendo l'efficienza.

4.2 Progettazione di un layout a bassa induttanza – Layout ottimale

Al fine di realizzare un layout a bassa induttanza parassita, con riferimento al layout interno verticale o layout ottimo, si procede secondo i seguenti passi (Figura 4.11):

- 1) Si dispongono i componenti più vicini possibile uno all'altro senza violare le regole di produzione;
- 2) Si dispongono i *via* più vicini possibili ai componenti per realizzare il percorso più breve tra le due connessioni a massa;
- 3) Si utilizza un substrato, tra il layer superiore e il primo layer interno, più sottile possibile per minimizzare fisicamente l'area del loop;
- 4) Si crea un percorso per la corrente più largo possibile diffondendo i *via*;
- 5) Il layer di massa non deve obbligatoriamente trasportare tutte le correnti del circuito, queste prime soluzioni servono ad affrontare i problemi alle alte frequenze, per cui le altre correnti possono essere trasportate da altri layer o da altri piani o percorsi.

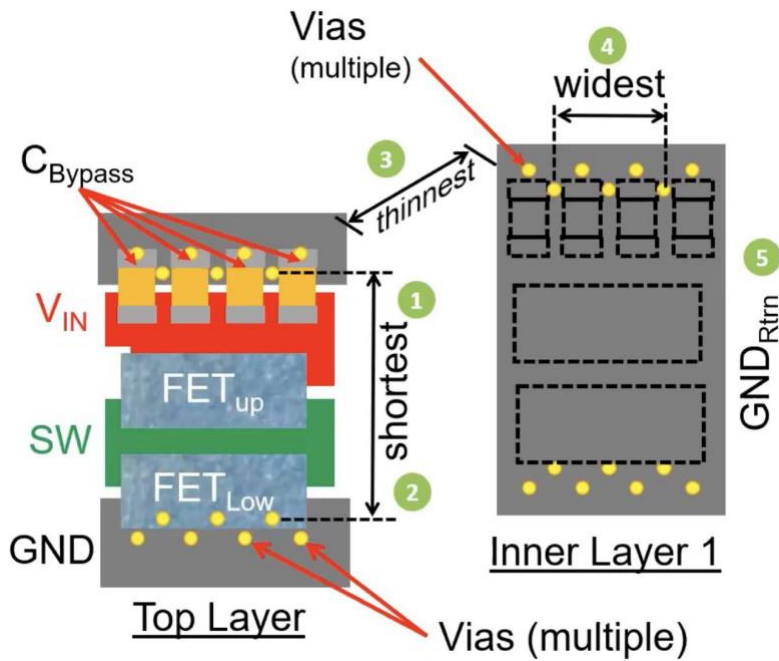


Figura 4.11 Progettazione di un layout ottimale, grigio=piano di massa, rosso=tensione di ingresso, verde=nodo di switching [16].

Esistono tuttavia configurazioni alternative, ognuna coi suoi vantaggi. Con riferimento alla Figura 4.12, a sinistra si ha una versione di layout che utilizza il piano della tensione di ingresso come layer intermedio per creare il loop verticale. Questa configurazione ha il vantaggio di migliorare il raffreddamento del transistor superiore e di essere particolarmente adatta per determinati layout che debbono soddisfare restrizioni specifiche. Nella figura di destra invece si utilizza il piano del nodo di switching per creare il loop verticale, questo layout è ideale per minimizzare le EMI prodotte dal campo elettrico. L'utilizzo di uno rispetto ad un altro dipende dalle specifiche di progetto e da ciò che richiede l'applicazione finale.

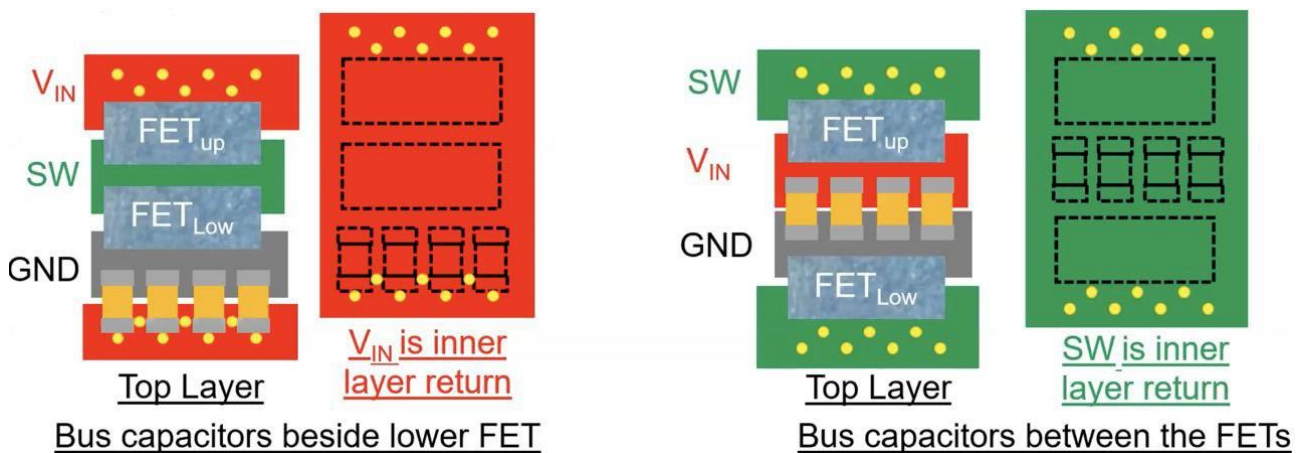


Figura 4.12 Configurazioni alternative di un layout ottimale [16].

A questo punto si cerca di minimizzare la CSI, questa induttanza parassita è la più dannosa, è necessario porre i due transistor di potenza il più vicino possibile uno all'altro. In riferimento alla Figura 4.13, si ha il segnale di gate sul top layer mentre il suo ritorno, come detto poc'anzi, è realizzato attraverso un layer intermedio, in questo modo si può localizzare il punto di accoppiamento comune vicino al driver di gate e garantire una più bassa induttanza. Per ridurre i parassiti al minimo è necessario instradare il segnale di gate (viola) ortogonalmente al loop della corrente.

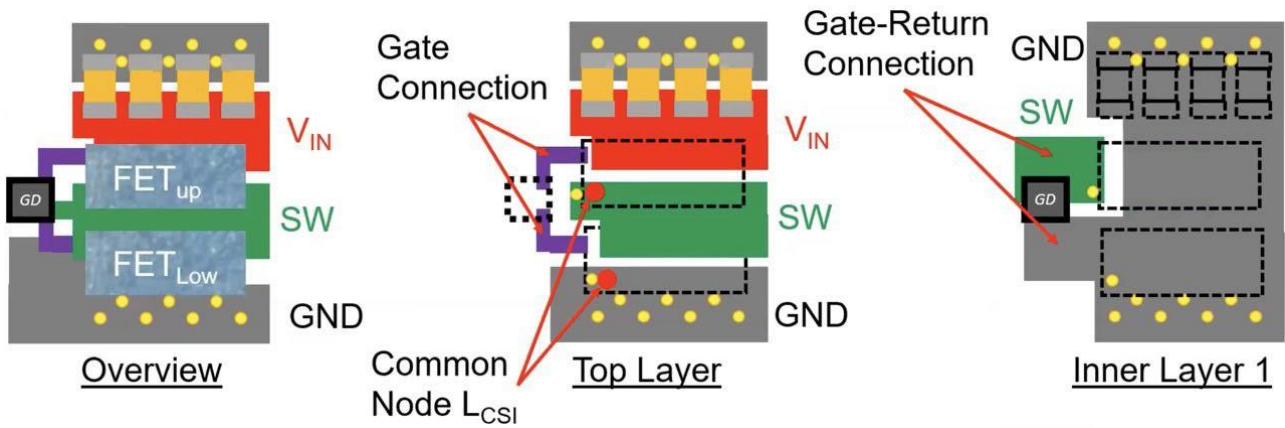


Figura 4.13 Instradamento del segnale di gate (viola) e minimizzazione della CSI [16].

4.2.1 Realizzazione del Layout

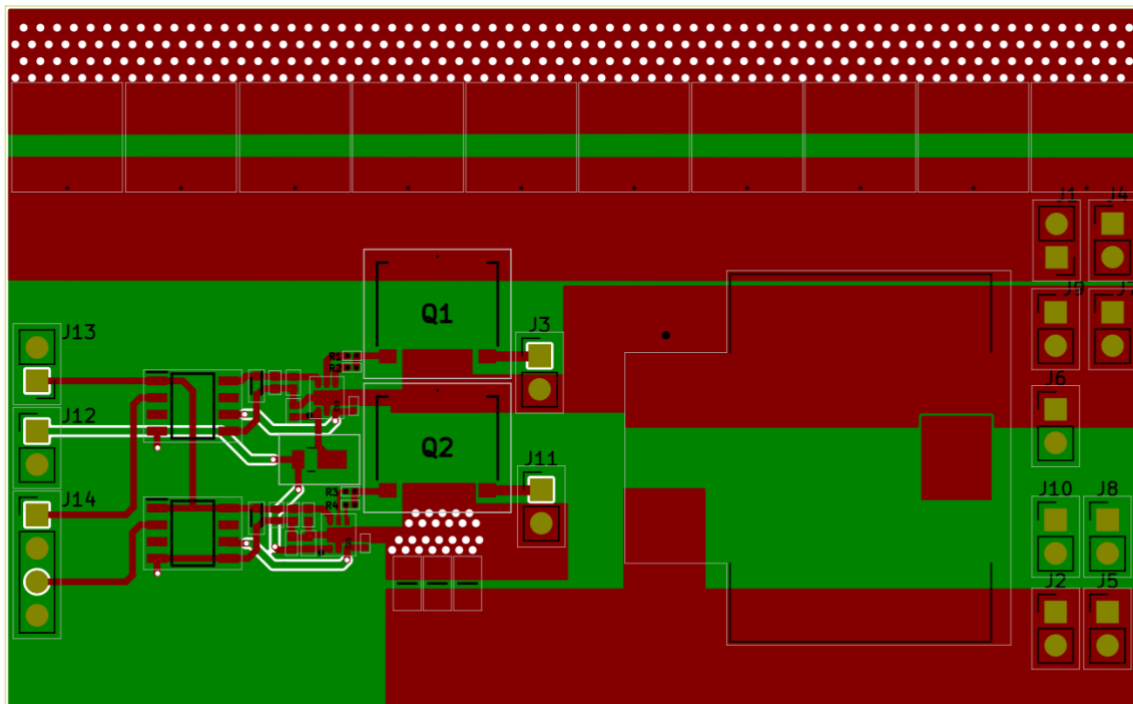


Figura 4.14 Layout di un Convertitore DC-DC Bidirezionale creato con KiCAD, Q1 e Q2 rappresentano rispettivamente il transistor HS e quello LS.

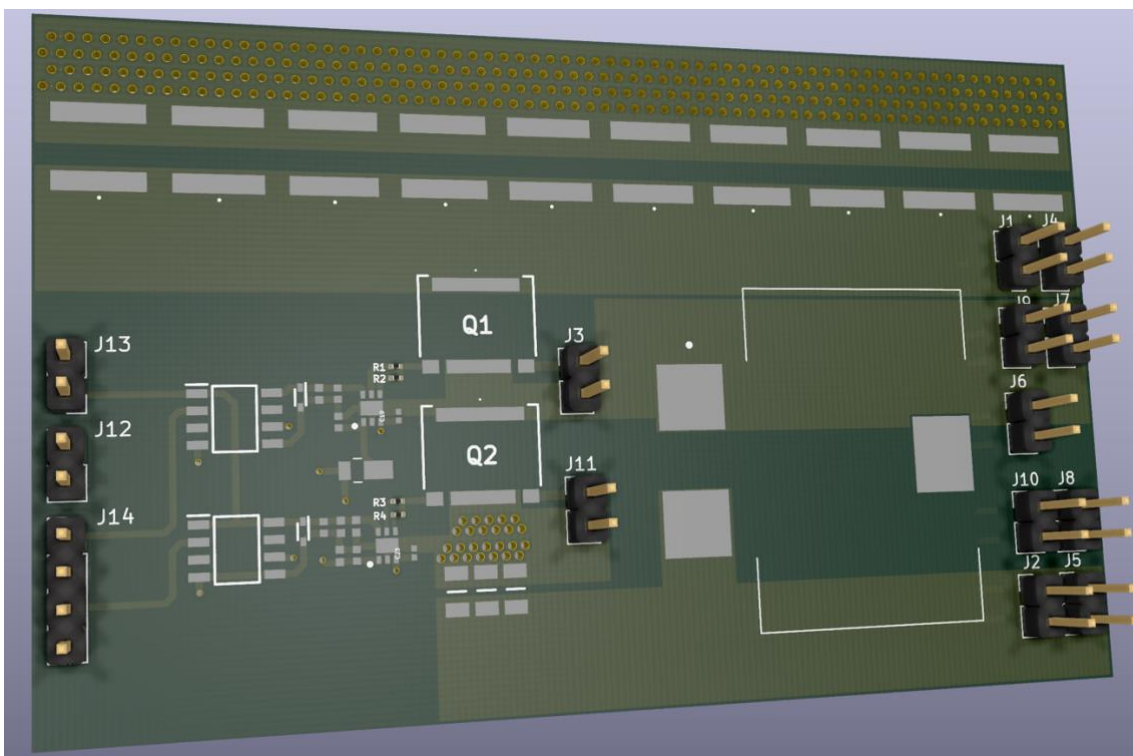


Figura 4.15 Vista 3D frontale del circuito stampato

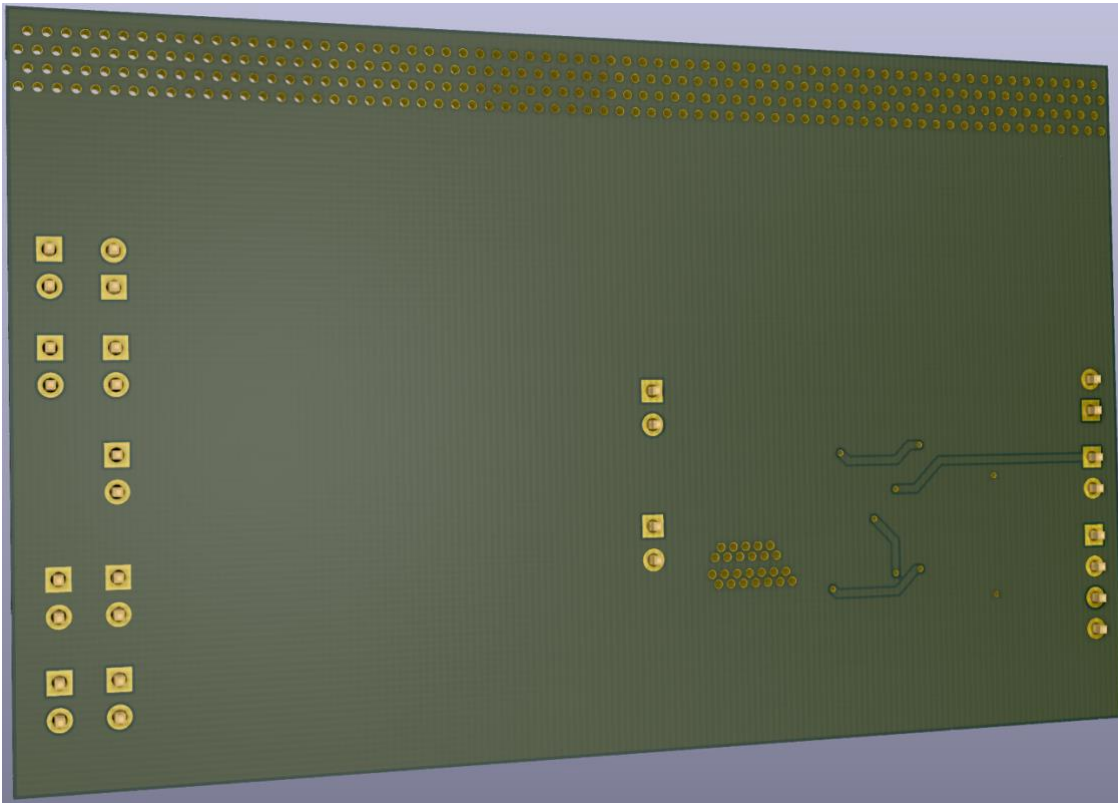


Figura 4.16 Vista 3D dal basso del circuito stampato

Al fine di analizzare il comportamento reale del circuito si è realizzato, tramite l'ausilio del software KiCAD, il circuito stampato del convertitore DC-DC bidirezionale in esame. In Figura 4.14 è mostrato il layout costruito secondo l'approccio del layout ottimale, lo strato rosso rappresenta il layer superiore per cui esso è riferito alla vista 3D di Figura 4.15. Su questo strato sono stati fatti tutti i collegamenti principali e sono stati costruiti i piani rappresentanti i nodi cruciali del circuito; lo strato verde, invece, rappresenta il layer sottostante, esso è riferito alla vista 3D di Figura 4.16, questo layer rappresenta la massa del circuito (ad eccezione di 4 piste utilizzate per non incrociare i collegamenti sul layer superiore). Per la realizzazione si sono utilizzati solo questi 2 layer, essendo il circuito non troppo complesso e con a bordo relativamente pochi componenti.

In riferimento alla Figura 4.14, i fori bianchi presenti nella parte alta del disegno e sotto a Q2, rappresentano i *via*, e come spiegato, sono utilizzati per creare un percorso di ritorno per la corrente attraverso il layer sottostante.

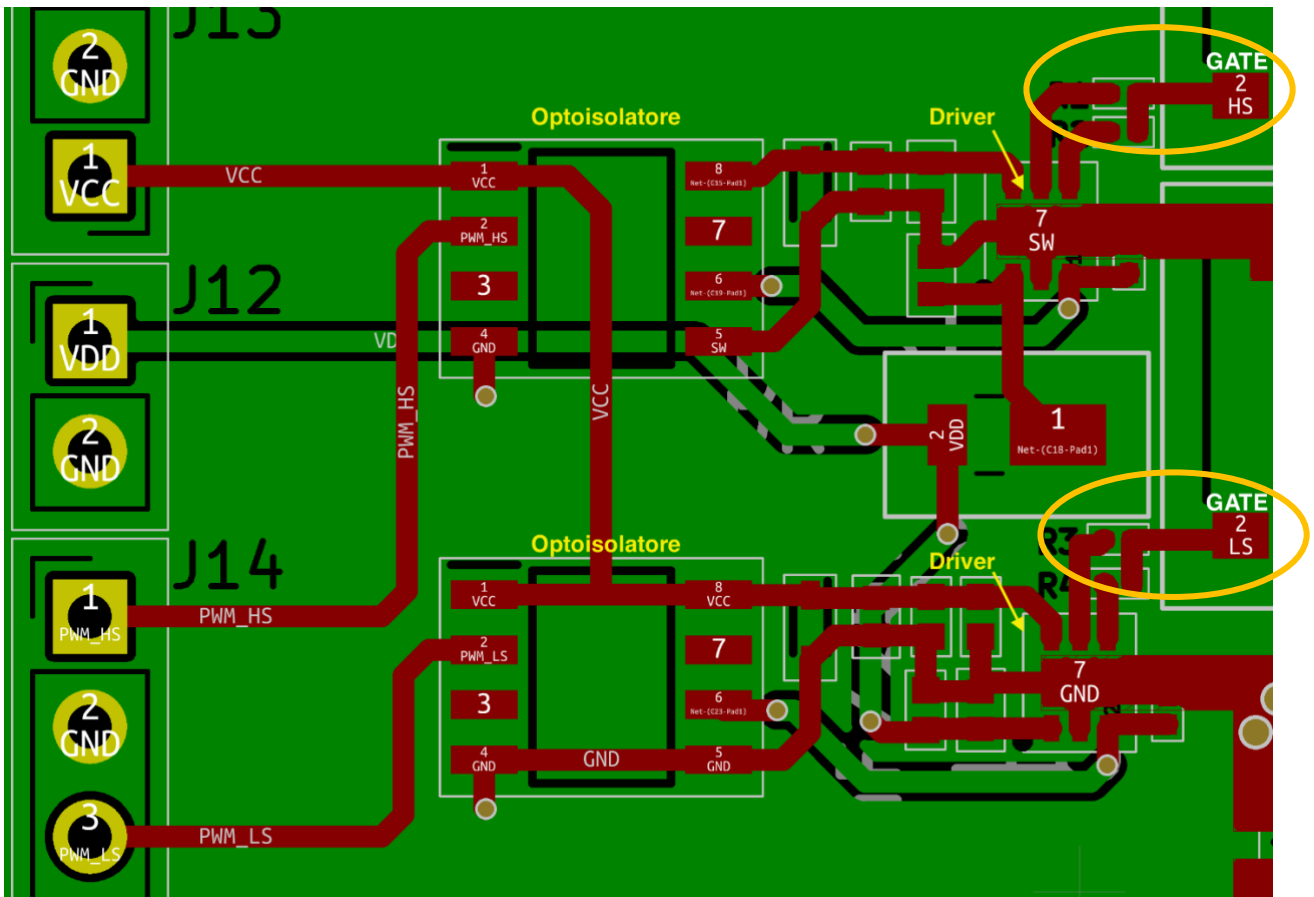


Figura 4.17 Zoom sulla circuiteria di pilotaggio del gate di entrambi i transistor

In Figura 4.17 è possibile apprezzare più da vicino il circuito di pilotaggio dei gate di entrambi i transistor. I cerchi arancioni evidenziano l'immissione ortogonale del segnale sui due gate, e conferma il rispetto delle regole di layout ottimale descritte al paragrafo precedente.

5 Analisi EM del circuito stampato

Una volta ottenuto il layout del circuito in esame, è necessario testarlo per concludere il progetto. A tal proposito si utilizza il software ADS (“Advanced Design Tool”) della Keysight. ADS permette di effettuare una simulazione elettromagnetica sul layout, mettendo in risalto gli effetti parassiti intrinseci al layout.

5.1 Settaggio della simulazione EM

1) Esportazione del layout come file *gerber* da KiCAD:

prima di tutto, è necessario esportare il layout creato su KiCAD in formato *gerber* che altro non è che uno standard ASCII contenente le informazioni necessarie per la produzione di circuiti stampati;

2) Importazione file *gerber* in ADS:

una volta creato un work space personale su ADS, è necessario importare solo i file *gerber* necessari alla simulazione. Si sono importati cinque file rappresentanti i via, le piste in rame e la silkscreen dello strato superiore e inferiore;

3) Definizione della tecnologia e del substrato:

a questo punto si deve definire la tecnologia che si intende utilizzare, ovvero, lo spessore delle piste in rame e la distanza tra i layer. Per le piste in rame si è associata un'altezza di 70 μm , la distanza tra i layer è impostata su 4 mil, in riferimento ai risultati presentati in Figura 4.8. Ora invece, occorre fornire informazioni sul substrato e associare ai file importati i layer corrispondenti. In Figura 5.1 è mostrata la sezione trasversale del substrato con associati i layer di progetto;

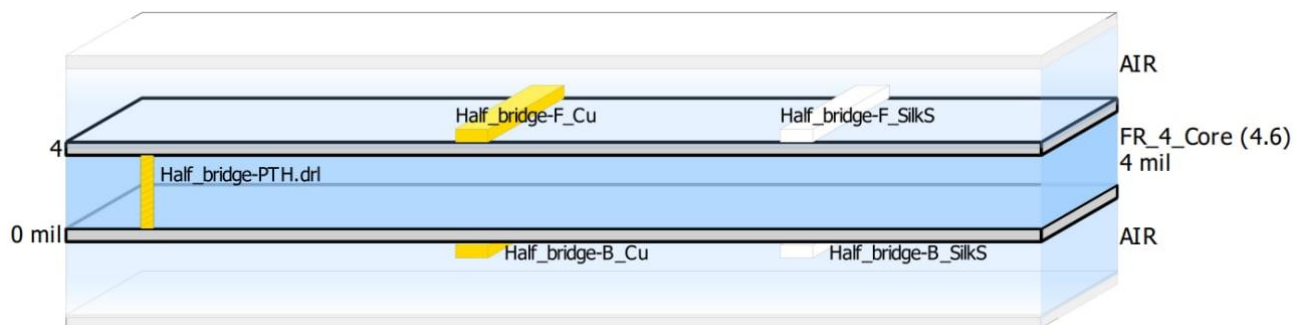


Figura 5.1 Sezione del substrato

4) Visualizzazione dei layer:

il passo successivo consiste nel visualizzare i layer appena importati. Occorre quindi eliminare tutti i layer che non riguardano il caso in esame fino ad ottenere una visualizzazione come in Figura 5.2;

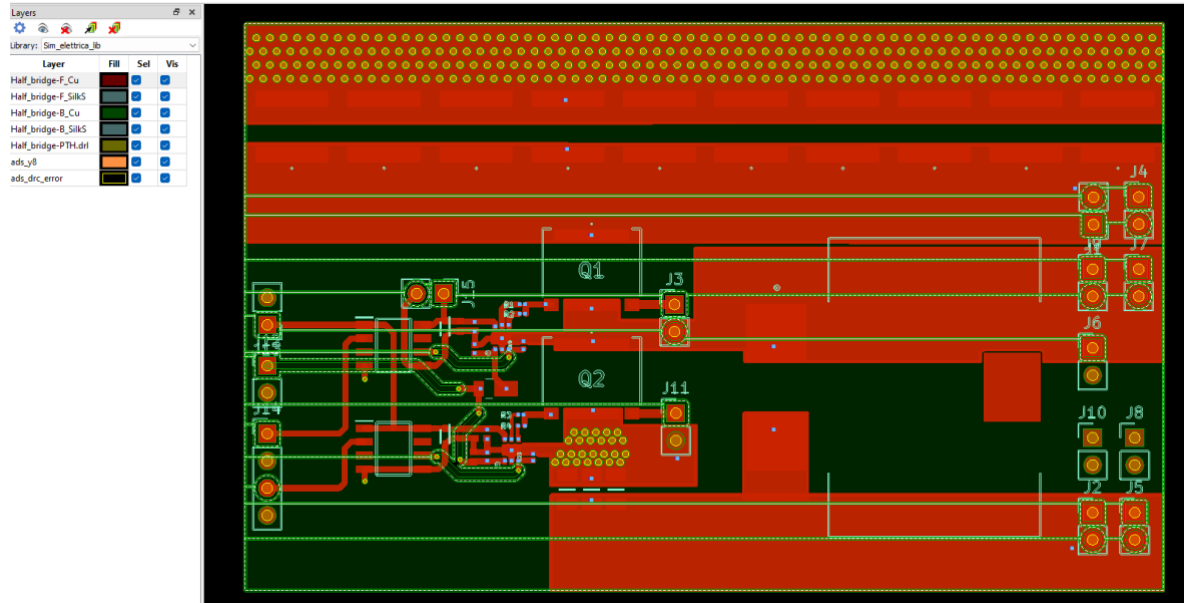


Figura 5.2 Visualizzazione dei Layout

5) Creazione delle porte:

questa parte è di fondamentale importanza, essa infatti permette di definire i punti in cui si immette energia nel circuito. Le porte sono definite all’inizio e alla fine di una pista, oppure nei punti in cui i componenti si collegano ad una determinata pista. Ad esempio, in Figura 5.3 vengono mostrate le porte create per l’immissione dei segnali associati al driver di pilotaggio del gate del transistor HS;

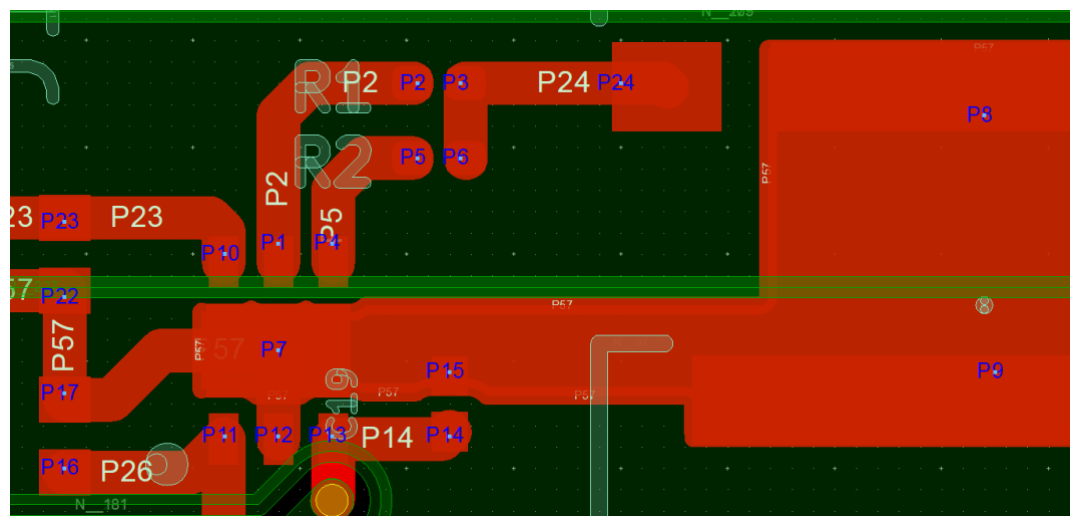


Figura 5.3 Definizione delle porte del driver HS

6) Settaggio delle impostazioni della simulazione EM:

in questa fase è possibile settare la massima e la minima frequenza di simulazione e la quantità di punti distribuiti in queste frequenze. Si è settato un range di frequenze che va da 0 Hz a 1 GHz, con 50 punti distribuiti in tale intervallo.

La tipologia di simulatore è settata sulla voce “Momentum RF”. Questa modalità di simulazione è utilizzata per valutare design geometricamente complessi, elettricamente piccoli e non radiativi. La simulazione consiste nella creazione di una *mesh*. La mesh è un modello a griglia di rettangoli e triangoli, ognuno dei quali rappresenta una cella. Questa suddivisione dello spazio è applicata al circuito con lo scopo di calcolare la corrente che scorre all'interno di ogni cella e identificare ogni possibile effetto di accoppiamento durante la simulazione [17]. Alla fine della simulazione si avranno i parametri S detti anche parametri di scattering. Questi parametri permettono di descrivere il comportamento di un circuito elettrico. Essi sono rappresentabili attraverso una matrice di numeri complessi (matrice di scattering). La mesh è impostata su 20 celle per lunghezza d'onda e la visualizzazione della mesh del circuito è la seguente:

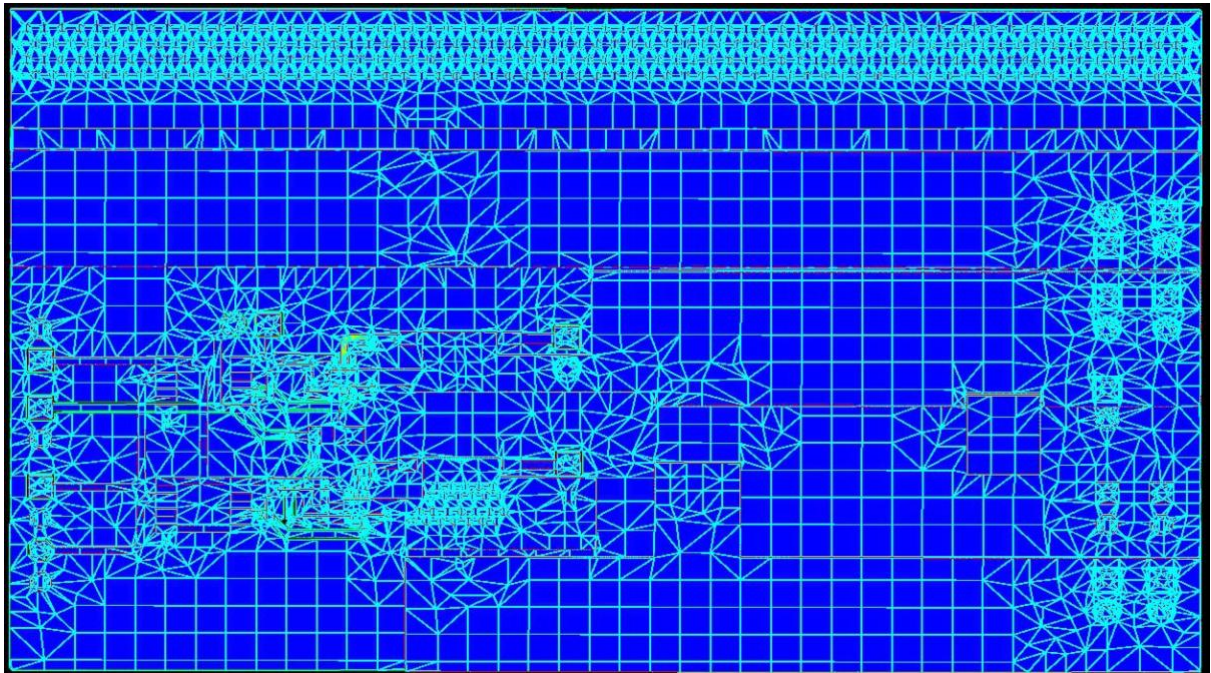


Figura 5.4 Mesh del circuito

A questo punto è possibile far partire la simulazione. EM.

5.2 Simulazione Ibrida

Una volta conclusa la simulazione EM, è possibile creare un simbolo associato al modello EM del circuito. Questo simbolo conterrà tutte le porte precedentemente definite e ora valutate secondo i parametri S. A questo punto è sufficiente creare un nuovo schematico nel work space di ADS e richiamare il simbolo del modello EM attraverso la libreria dei componenti. Alle porte del modello si devono collegare tutti i componenti che costituiscono l'intero convertitore.

Al fine di valutare in modo realistico il circuito e il layout, si importano in ADS i modelli reali dei componenti passivi (compresi quindi di eventuali parassiti), il modello reale del driver e il modello reale del transistor GaN. In Figura 5.5 è mostrato un esempio di collegamento ibrido tra componenti reali e modello EM del circuito.

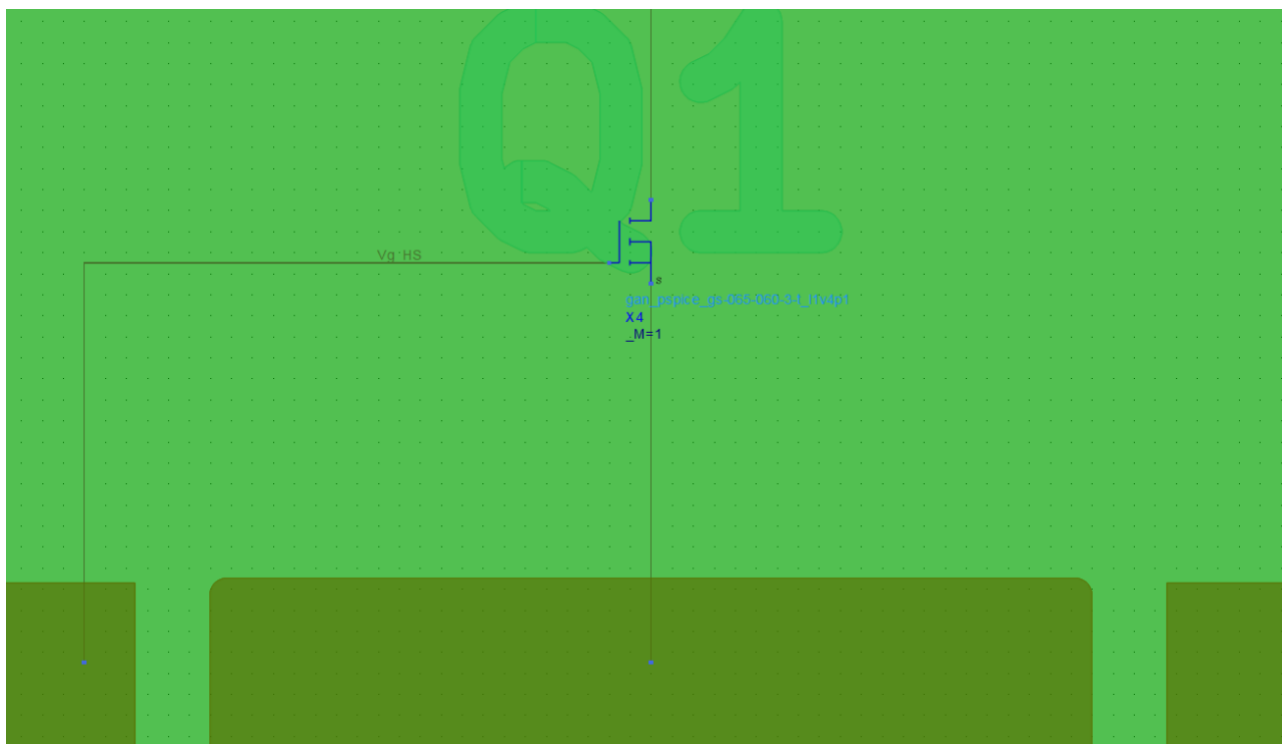


Figura 5.5 Esempio di collegamento ibrido tra modello EM e modello circuitale; collegamento transistor HS

Ora, semplicemente impostando il tipo di simulazione su “Transient”, è possibile avviare la simulazione ibrida. Questo tipo di simulazione permette di valutare, nel dominio del tempo, il funzionamento del circuito dal punto di vista elettrico, tenendo conto anche dei parassiti del layout ricavati dalla simulazione EM.

5.3 Risultati

Conclusa la simulazione si aprirà una pagina dentro la quale sarà possibile creare i grafici delle forme d'onda che si desidera valutare ed osservare. Questa pagina permette inoltre di effettuare misurazioni e di scrivere equazioni, utili nel calcolare l'efficienza totale del convertitore.

5.3.1 Modalità Buck

Come fatto per il caso semi-ideale al capitolo 3, come prima cosa si andrà a tracciare una curva di efficienza al variare del carico, Figura 5.6. Fatto ciò, sarà possibile trovare il punto di massima efficienza del convertitore così da poterlo valutare in quel punto specifico.

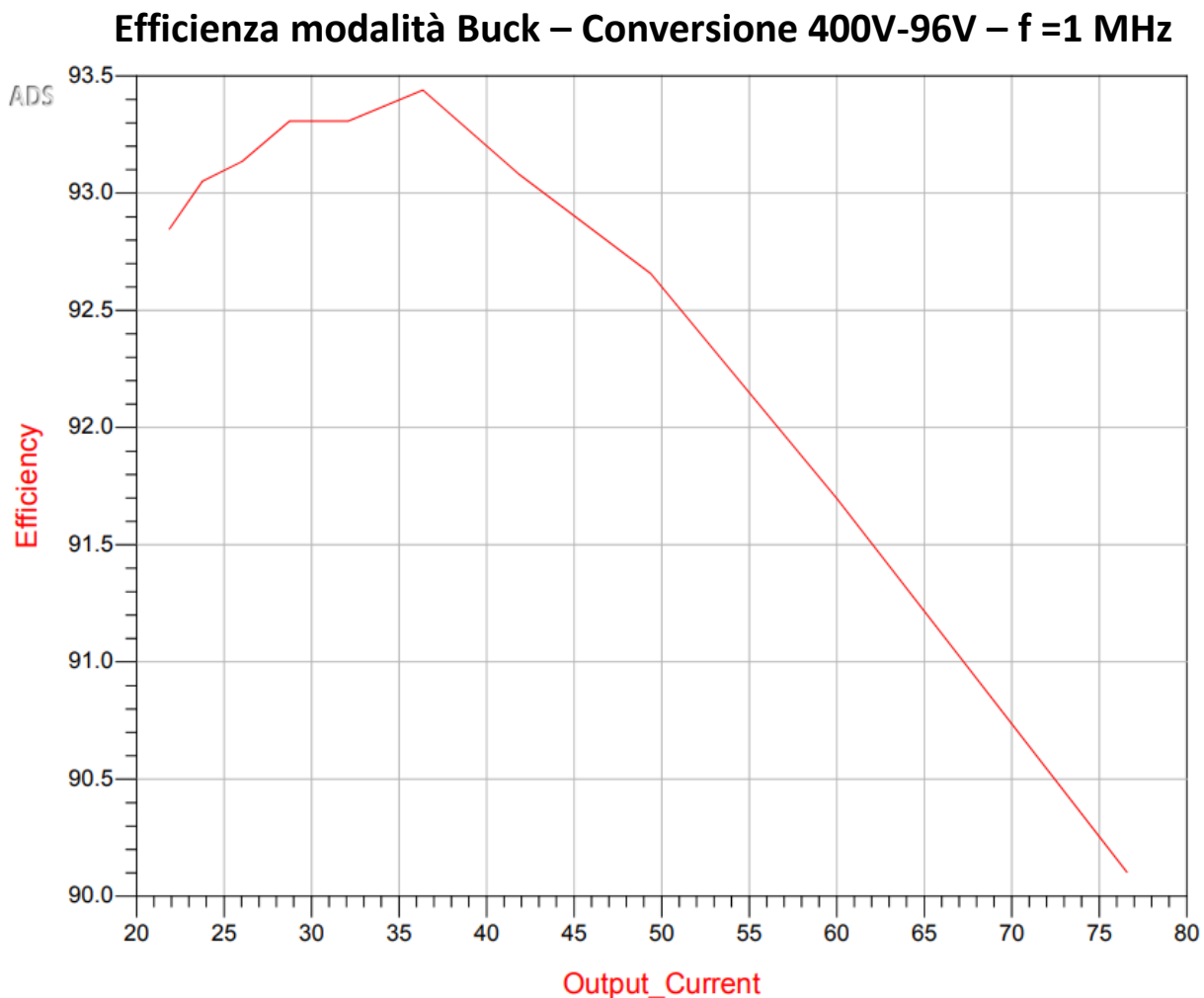


Figura 5.6 Efficienza del convertitore semi-reale in modalità Buck

Punto a massima efficienza: $\eta_{max} = 93.44\% \rightarrow I_{out} = 36.353\text{ A} \rightarrow R_{out} = 2.667\Omega$.

Tensione al nodo di commutazione

Come prima cosa si va ad osservare il nodo di switching, esso infatti, per un convertitore DC-DC, rappresenta uno dei punti più critici.



Figura 5.7 Nodo di commutazione affetto dai parassiti dovuti al layout; modalità Buck

Come si può facilmente notare dalla Figura 5.7, il nodo di switching presenta delle oscillazioni sia in fase di accensione che in fase di spegnimento, esse sono dovute alla presenza di induttanze parassite introdotte dal layout. L'oscillazione è comunque contenuta e non presenta pericolose sovra-elongazioni, per cui può essere considerata accettabile. Il layout è quindi ben costruito. Se si volesse ridurre ulteriormente questo effetto parassita e di conseguenza abbassare tali oscillazioni, si potrebbe dimensionare un circuito RC Snubber, come introdotto nel capitolo 3. Questo circuito andrebbe a migliorare l'integrità del segnale ma allo stesso tempo andrebbe a diminuire l'efficienza totale del circuito. La tensione di uscita è stabile sui 96V.

Tensione e corrente sull'induttore

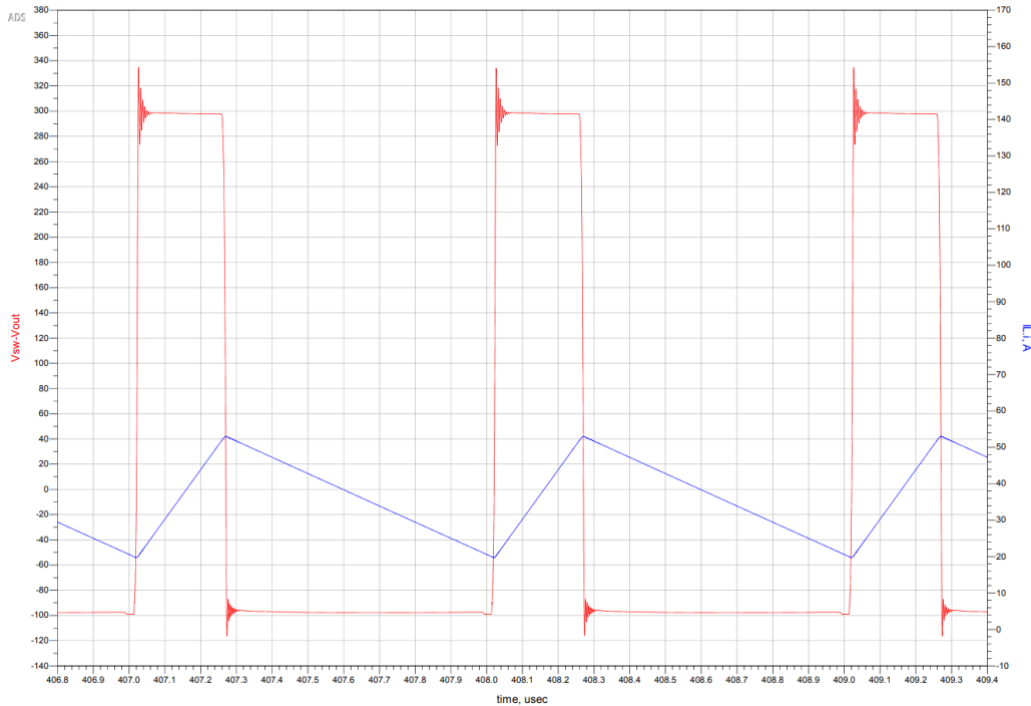


Figura 5.8 Andamento della tensione e della corrente sull'induttore in modalità Buck

Anche in questo caso si nota la presenza di effetti parassiti sulla tensione. La corrente ancora una volta rispecchia l'andamento presentato teoricamente. Essa, inoltre, verifica che il convertitore stia lavorando in modalità continua essendo sempre maggiore di zero.

Tensioni di gate

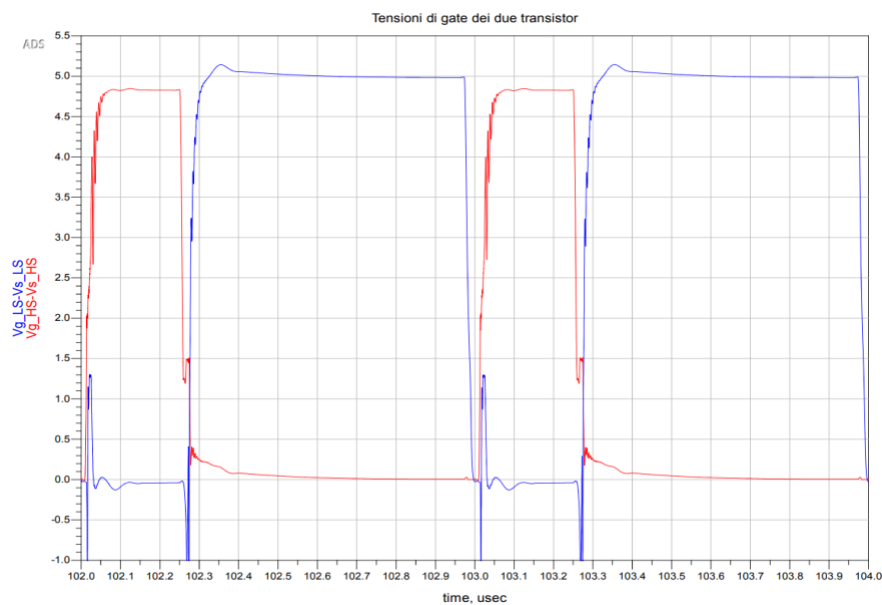
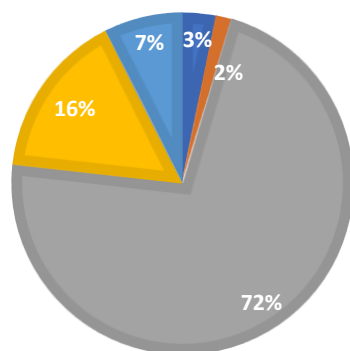


Figura 5.9 Tensioni di gate dei due transistor in modalità Buck, anch'esse perturbate dagli effetti parassiti

Potenze dissipate

POTENZE DISSIPATE DAI COMPONENTI E DAL LAYOUT

■ PL ■ PC ■ PHS ■ PLS ■ Playout



$$P_L = 7.9 W$$

$$P_C = 3.7 W$$

$$P_{HS} = 182.5 W$$

$$P_{LS} = 40 W$$

$$P_{layout} = 18.375 W$$

Figura 5.10 Confronto tra potenze dissipate dal circuito semi-reale in modalità Buck

5.3.2 Modalità Boost

Efficienza modalità Boost– Conversione 96V-400V – f =1 MHz

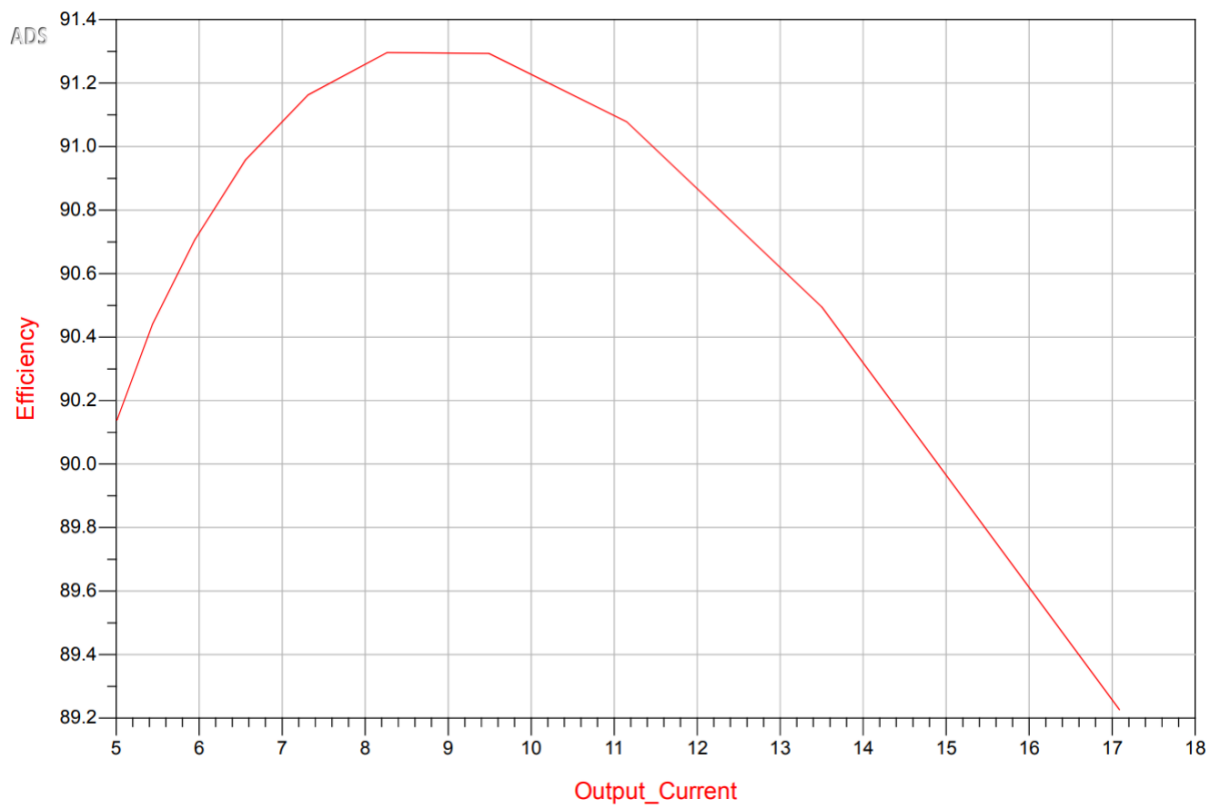


Figura 5.11 Efficienza del convertitore semi-reale in modalità Boost

Punto a massima efficienza: $\eta_{max} = 91.3\% \rightarrow I_{out} = 8.26 A \rightarrow R_{out} = 49.167 \Omega$.

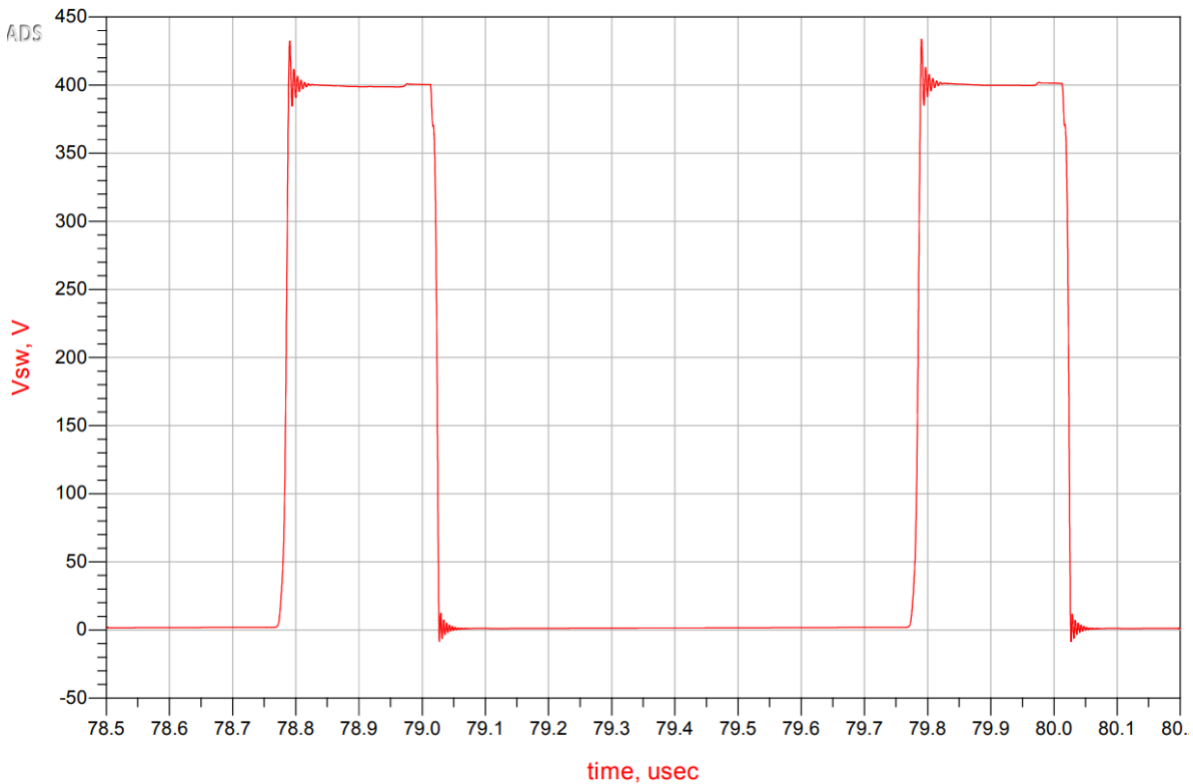
Tensione al nodo di commutazione

Figura 5.12 *Nodo di commutazione affetto dai parassiti dovuti al layout; modalità Boost*

Come detto prima, le induttanze parassite introdotte dal layout, generano degli effetti oscillatori all'accensione e allo spegnimento dei transistor. Tali oscillazioni affliggono il nodo di switching e possono essere ridotte attraverso l'utilizzo di un circuito snubber. Anche in questo caso, il ringing non è elevato.

Tensione e corrente sull'induttore

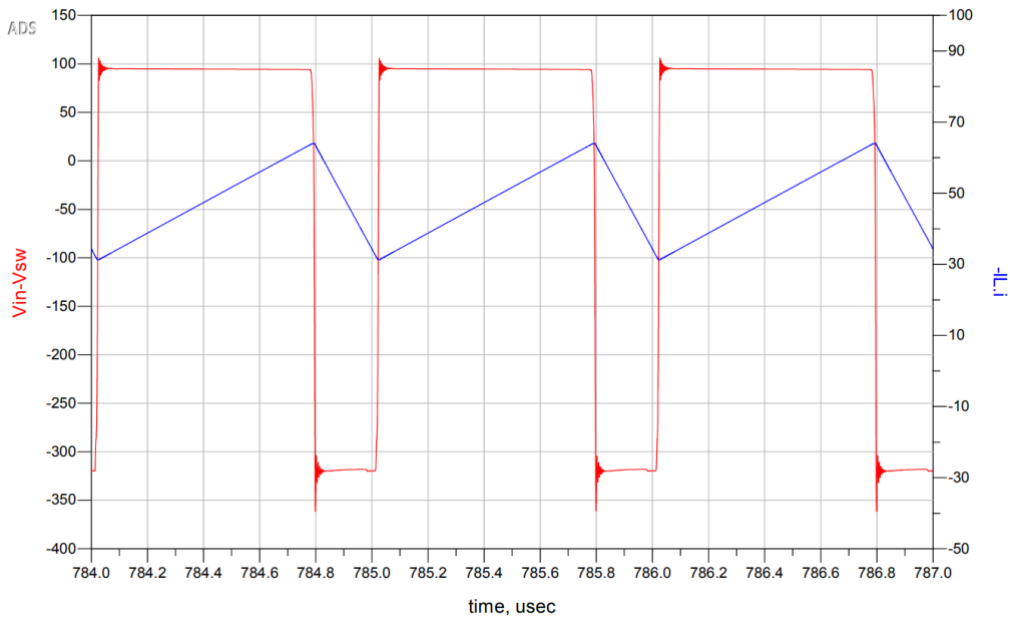


Figura 5.13 Andamento della tensione e della corrente sull'induttore in modalità Boost

Da notare, come in Figura 5.11 la corrente, essendo sempre maggiore di zero, assicura il funzionamento in modalità continua dell'intero circuito.

Tensioni di gate

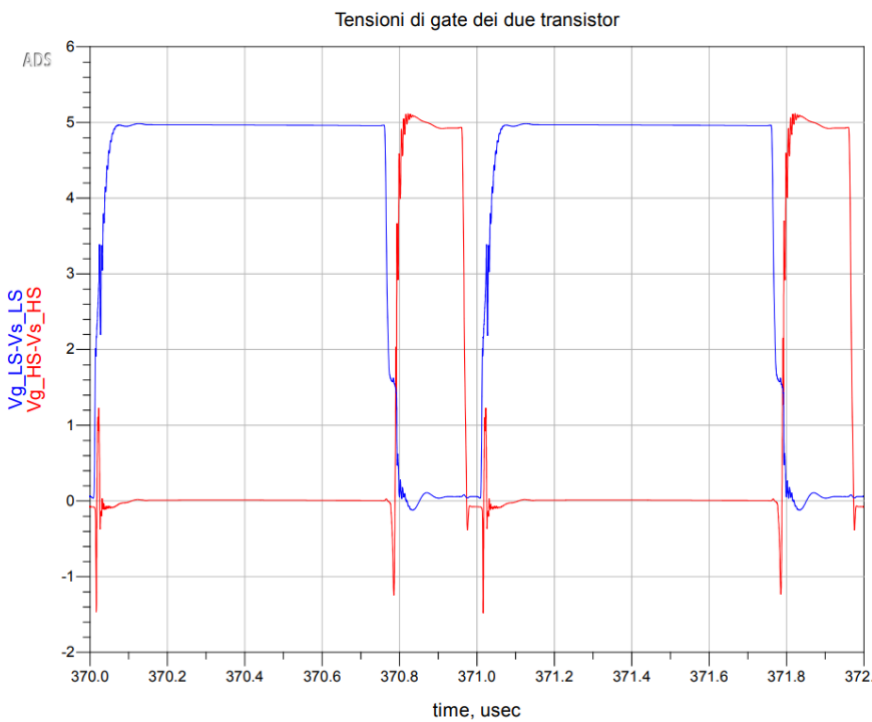
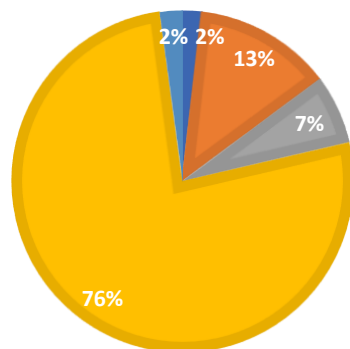


Figura 5.14 Tensioni di gate dei due transistor in modalità Boost, anch'esse perturbate dagli effetti parassiti

Potenze dissipate

POTENZE DISSIPATE DAI COMPONENTI E DAL LAYOUT

■ PL ■ PC ■ PHS ■ PLS ■ Playout



$$P_L = 4.5 W$$

$$P_C = 32.7 W$$

$$P_{HS} = 16.4 W$$

$$P_{LS} = 192 W$$

$$P_{layout} = 5.31 W$$

Figura 5.15 Confronto tra potenze dissipate dal circuito semi-reale in modalità Boost

5.4 Simulazione alternativa: frequenza di lavoro 500 kHz

Come fatto al Capitolo 3, si vuole comprovare il funzionamento del circuito ad una frequenza di lavoro di 500 kHz, evidenziando le differenze tra le curve di efficienza dei due casi.

5.4.1 Modalità Buck

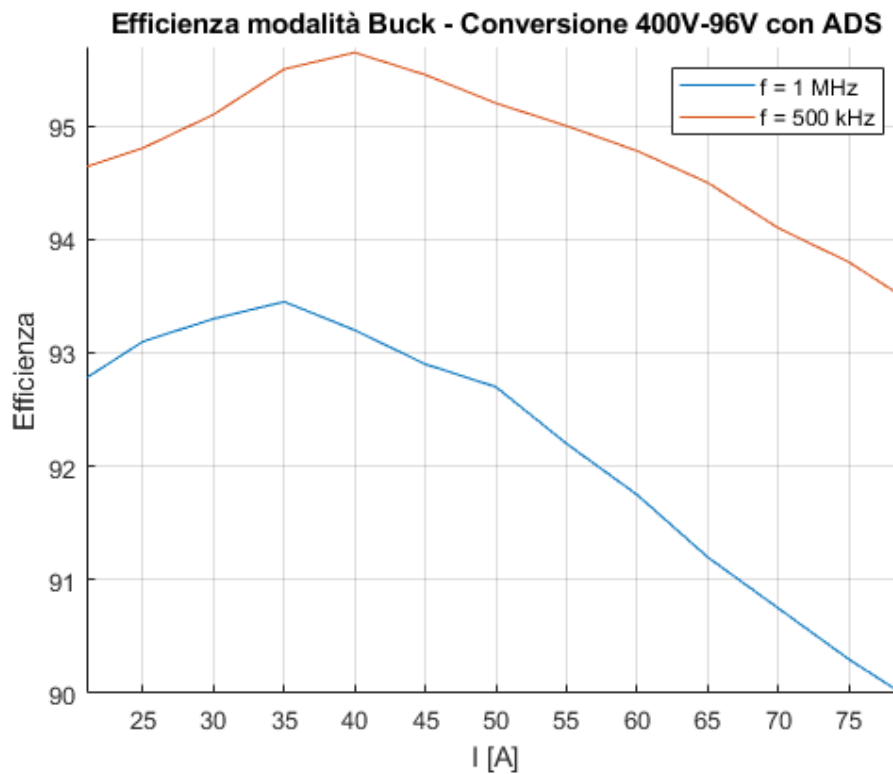


Figura 5.16 Curva di efficienza nel caso semi-reale del circuito in modalità Buck a diverse frequenze

DESCRIZIONE	SIMBOLO	VALORE	Differenza percentuale rispetto al caso a 1 MHz
Efficienza massima	η_{max}	95.646 %	+ 2.2%
Corrente di uscita	I_{out}	40 A	+ 9.11%
Carico equivalente	R_{out}	2.39 Ω	- 10.39 %
Perdite sull'induttore	P_L	8.896 W	+11.2 %
Perdite sui condensatori	P_C	3.565 W	- 3.65 %
Perdite sull'HS	P_{HS}	108.5 W	- 40.55 %
Perdite sul LS	P_{LS}	40.5 W	+1.23 %
Perdite sul layout	P_{layout}	11.4 W	-38 %

Tabella 5.1 Condizioni del circuito nel punto di massima efficienza e differenza col caso a 1 MHz; modalità Buck circuito semi-reale.

5.4.2 Modalità Boost

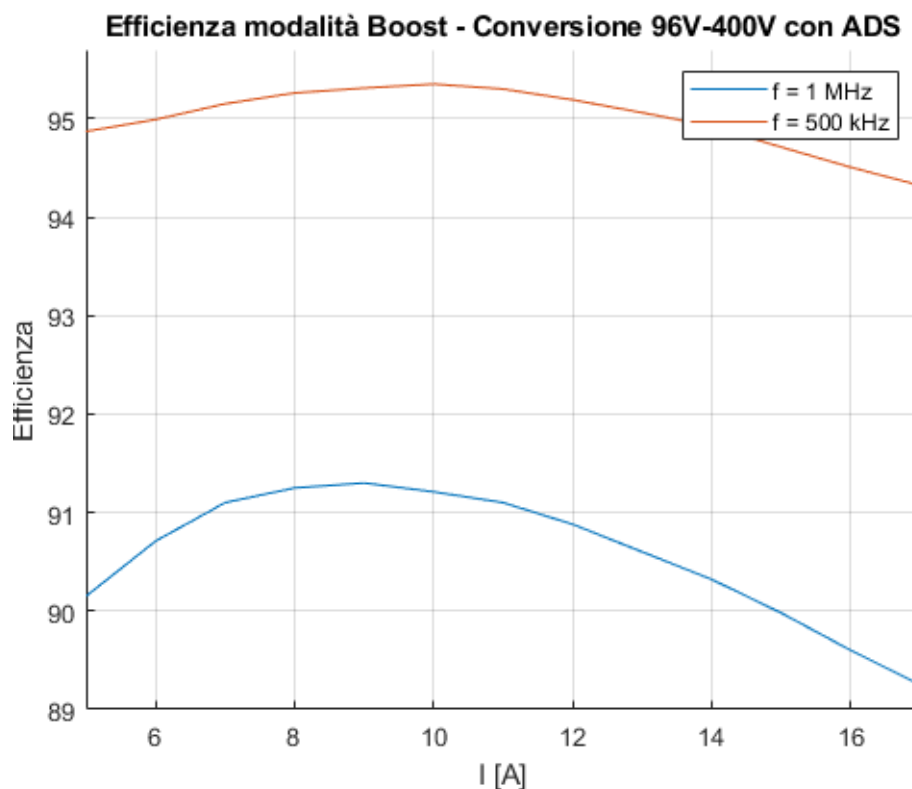


Figura 5.17 Curva di efficienza nel caso semi-reale del circuito in modalità Boost a diverse frequenze

DESCRIZIONE	SIMBOLO	VALORE	Differenza percentuale rispetto al caso a 1 MHz
Efficienza massima	η_{max}	95.5 %	+ 4.2 %
Corrente di uscita	I_{out}	10 A	+ 17.4 %
Carico equivalente	R_{out}	39.9 Ω	- 18.85 %
Perdite sull'induttore	P_L	7.6 W	+ 40.8 %
Perdite sui condensatori	P_C	5.94 W	- 81.83 %
Perdite sull'HS	P_{HS}	22.37 W	+ 26.7 %
Perdite sul LS	P_{LS}	155.4 W	- 19 %
Perdite sul layout	P_{layout}	2.17 W	- 59.13 %

Tabella 5.2 Condizioni del circuito nel punto di massima efficienza e differenza col caso a 1 MHz; modalità Boost circuito semi-reale.

5.5 Confronto tra caso semi-reale e caso semi-ideale.

Di seguito verranno mostrate le differenze tra la simulazione ibrida, ovvero quella che tratta il caso semi-reale e la simulazione elettrica eseguita nel Capitolo 3 nel caso semi-ideale.

5.5.1 Confronto di efficienza

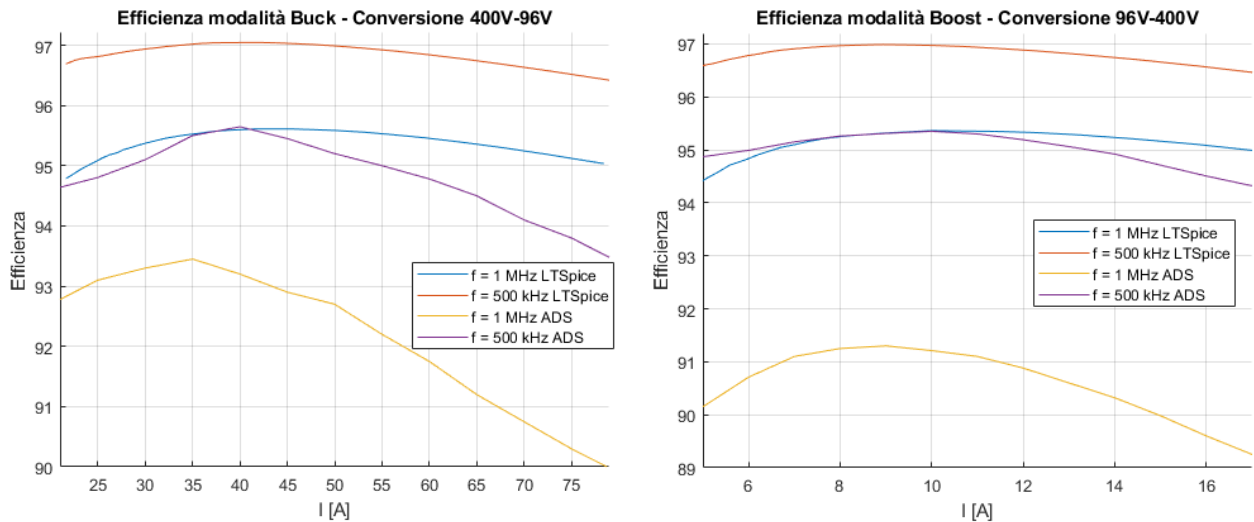


Figura 5.18 Confronto di efficienze tra il caso semi-ideale e quello semi-reale

Analizzando il confronto di potenze proposto al paragrafo precedente si può notare come il layout del caso semi-reale, introduca una dissipazione, non presente nel caso semi-ideale, questo comporta un'evidente diminuzione dell'efficienza mostrata in Figura 5.18. Tale diminuzione è dovuta anche agli effetti parassiti.

5.5.2 Confronto tra potenze

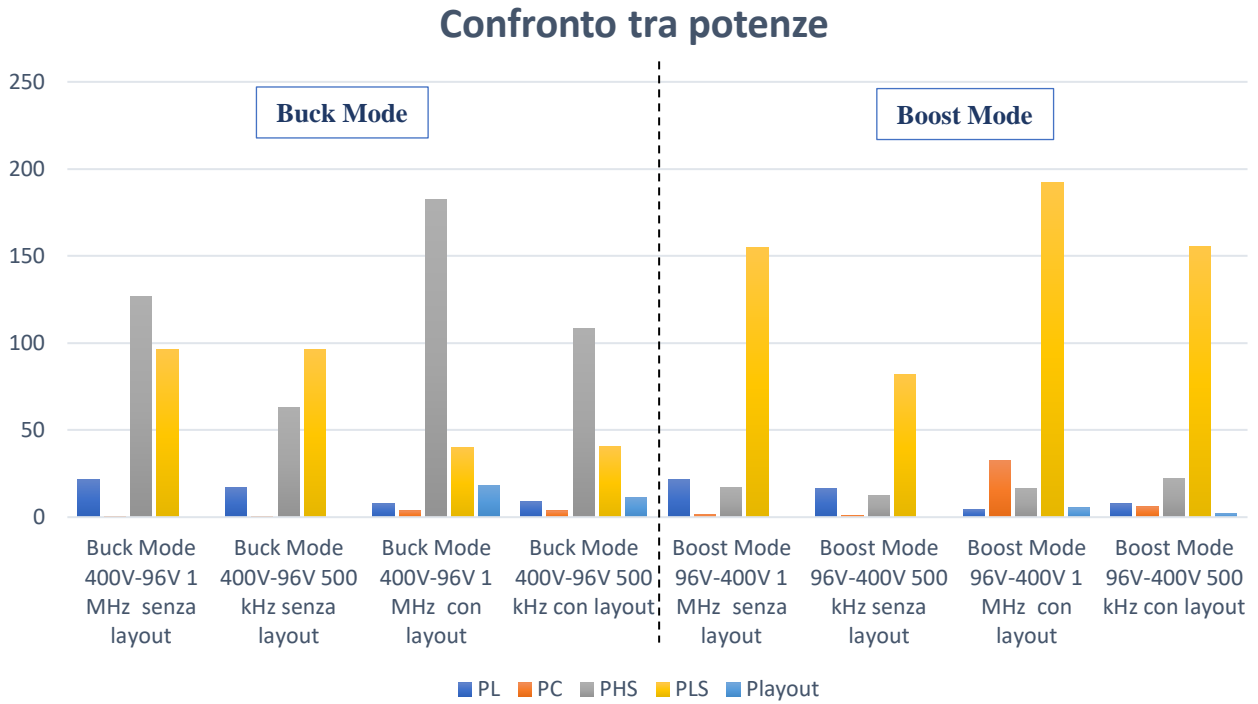


Figura 5.19 Confronto tra potenze in tutte le modalità di funzionamento tra caso semi-ideale e semi-reale

Conclusioni

Quando si progetta un convertitore di potenza è indispensabili analizzare e dibattere le eventuali problematiche introdotte dagli effetti parassiti dovuti alla concretizzazione del circuito stampato. Questa tematica, è così fondamentale, perché è stato largamente comprovato che tali effetti parassiti degradano l'efficienza dell'intero circuito portandolo, in casi estremi, alla rottura. Per cui, oltre ad essere dannosi per l'efficienza, rendono il circuito meno affidabile nel tempo. Tali effetti aumentano tanto più è elevata la frequenza di commutazione, peculiarità voluta in convertitori che utilizzino tecnologie GaN. A maggior ragione in questi convertitori è necessaria un'ottimizzazione maggiore per ottenere un circuito performante.

In questo elaborato si è presentato uno studio volto alla progettazione e simulazione di un convertitore di potenza DC-DC per applicazioni automotive. Si è partiti dalla progettazione e dimensionamento del circuito con conseguente simulazione elettrica mediante il software *LTSpice*, in cui è stata considerata una situazione semi-ideale, ovvero priva di parassiti introdotti dal layout. Successivamente, è stato realizzato il layout del circuito mediante l'utilizzo del software KiCAD, seguendo tecniche di layout rese disponibili in letteratura per la tecnologia al nitruro di gallio. Infine, allo scopo di comprovare il funzionamento del circuito in un caso quasi reale, è stata effettuata una simulazione elettro-magnetica (EM) post-layout con lo scopo di ricavare ed estrarre i parassiti introdotti dal circuito stampato. Per far ciò è stato utilizzato il software della *Keysight ADS*, esso permette di effettuare sia la simulazione EM, sia la simulazione ibrida, unendo layout (parassiti inclusi) e modelli di componenti forniti dai costruttori. Alla fine delle simulazioni sono stati osservati e discussi gli effetti parassiti sulle forme d'onda, dovuti alle induttanze parassite del circuito stampato e probabilmente anche ad un dimensionamento non ottimo del layout e/o dei *via*, i quali potrebbero generare perdite resistive.

Tra gli sviluppi futuri di questo elaborato, potrebbe esserci la possibilità di diminuire ancor più gli effetti parassiti, impiegando tecniche di layout più sofisticate, utilizzando componenti passivi più performanti (se presenti) e implementando un controllo per minimizzare le perdite di commutazione attraverso una ottimizzazione del deadtime. In seguito ad una maggiore attenzione ai dettagli sarà possibile realizzare fisicamente il circuito e testarlo in laboratorio.

Bibliografia

- [1] M. A. M. a. D. W. G. Chris Mi, Hybrid Electric Vehicles Principles and Applications with Practical Perspectives, Wiley, 2011.
- [2] S. A. A. L. Ashok Kumar, Power Converters for Electric Vehicles, CRC Press Taylor & Francis Group, 2021.
- [3] L. Y. Tanio, «Converters for Automotive Applications Multidevice Interleaved Boost Converter,» Milano, 2018.
- [4] M. R. S. M. H. A. Md. Rabiul Islam, Emerging Power Converters for Renewable Energy and Electric Vehicles Modeling, Design, and Control, CRC Press Taylor & Francis Group, 2021.
- [5] V. S. Akash Pathak, «Review & Study of Bidirectional of DC-DC Converter Topologies for Electric Vehicle Application,» *Internal Journal of Science Engineering and Technology*, vol. 3, n. 6, 2015.
- [6] M. Lipu, M. Faisal, S. Ansari, M. Hannan, T. Karim, A. Ayob, A. Hussain, M. Miah e M. Saad, «Review of Electric Vehicle Converter Configurations, Control Schemes and Optimizations: Challenges and Suggestios.,» *Electronics*, vol. 10, n. 47, 2021.
- [7] G. Sharp, «Sepic Converter Design and Operation».
- [8] J. S. M. d. R. D. R. Alex Lidow, GaN TRANSISTORS FOR EFFICIENT POWER CONVERSION, California, USA: WILEY, 2015.
- [9] B. Sun, «Does GaN Have a Body Diode? - Understanding the Third Quadrant Operation of GaN,» Texas Instrument, 2019.
- [10] «Gallium Nitride (GaN): the future of power electronics,» [Online]. Available: https://www.st.com/content/st_com/en/about/innovation---technology/GaN.html.
- [11] R. v. Roy, «Reducing EMI in buck converters,» Richtek your power partner., 2016.

- [12] T. M. U. W. P. R. Ned Mohan, *Elettronica di potenza COnvertitori e Applicazioni*, Hoepli, 2005.
- [13] G. System, «Datasheet GS-065-060-3-T 650V Enhancement Mode GaN Transistor,» [Online]. Available: <https://gansystems.com/wp-content/uploads/2022/03/GS-065-060-3-T-DS-Rev-220209.pdf>.
- [14] T. Instrument, «Datasheet ISO7710 High Speed, Robust EMC Reinforced Single-Channel Digital Isolator,» [Online]. Available: https://www.ti.com/lit/ds/symlink/iso7710.pdf?ts=1662386299623&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FISO7710%253FkeyMatch%253D7710.
- [15] T. Instrument, «Datasheet UCC27611 5V, 4A to 6A Low. Side GaN Driver,» [Online]. Available: https://www.ti.com/lit/ds/symlink/ucc27611.pdf?ts=1662464357768&ref_url=https%253A%252F%252Fwww.google.it%252F.
- [16] M. Palma, «How to GaN 05a - Layout Techniques to Maximize GaN Device Performance,» [Online]. Available: <https://youtu.be/v5q0l7E-6Uo>.
- [17] Keysight, «Keysight Knowledge Center: Mesh,» [Online]. Available: <https://edadocs.software.keysight.com/display/ads2009/Mesh>.
- [18] B. R. P. S. A. W. A. K. B. N. V. P. P. S. S. M.S.Kulkarni, «Design and Implementation of Full Bridge Non-isolated DC-DC Bidirectional Converter Using Fuzzy logic,» *ReservedJournal of Embedded Systems and Processi*, vol. 4, n. 2, 2019.
- [19] H. Cheng, «Design of Half-bridge Bidirectional DC-DC Converter Control Loop,» *Journal of Physics: Conference Series*, vol. 1894, n. 012004, 2021.