

ALMA MATER STUDIORUM – UNIVERSITÀ DI BOLOGNA
CAMPUS DI CESENA
SCUOLA DI INGEGNERIA E ARCHITETTURA
CORSO DI LAUREA MAGISTRALE IN INGEGNERIA ELETTRONICA E
DELLE TELECOMUNICAZIONI PER L'ENERGIA

SENSING DELL'UMIDITÀ DEL TERRENO CON SPETTROSCOPIA A MICROONDE

Tesi in:
Sensori e Attuatori

Relatore:
Prof. Marco Tartagni

Presentata da:
Manuel Siboni

Correlatori:
Prof. Aldo Romani
Prof. Marco Crescentini
Prof. Luigi Ragni

Sessione III
Anno Accademico 2017/2018

Abstract

Il presente lavoro di tesi riguarda la progettazione e realizzazione di un sensore non invasivo che rileva lo stato di idratazione del terreno attraverso un metodo di spettroscopia di segnali a microonde.

Il sistema sviluppato si basa su di un microcontrollore e ha il compito di eseguire delle misure di impedenza complessa di segnali a RF riflessi dal terreno che trasportano le informazioni di umidità ed elaborarle in maniera appropriata.

Il lavoro ha avuto inizio con lo studio di un'architettura e la conseguente progettazione hardware, è proseguito con la realizzazione del circuito stampato del sensore e si è concluso con la programmazione del firmware.

Indice

Introduzione	1
---------------------------	----------

Capitolo 1

Contesto generale	3
1. Introduzione	3
2. Tecniche tradizionali per la misurazione dell'umidità	3
2.1 Sensori basati su scattering radioattivo a neutroni o a raggi gamma	4
2.2 Tensimetri	5
2.3 Sensori TDR.....	6
2.4 Sensori FDR.....	7
3. La spettroscopia di impedenza.....	9
4. Nuovo concetto di analisi non invasiva	10
5. Verifica sperimentale del concetto.....	13
5.1 Setup strumentale.....	13
5.2 Misurazioni ed analisi dei campioni	15
5.3 Risultati ottenuti	16

Capitolo 2

Descrizione del sistema	19
1. Introduzione	19
2. Obiettivo del sistema progettato	19
3. Specifiche iniziali.....	21
4. Rappresentazione fisica	22
5. Architettura Hardware	23
6. Controllo, elaborazione e memorizzazione	24
6.1 Il microcontrollore	24
6.1.1 Scelta del microcontrollore	24
6.1.2 Il microcontrollore PIC24FJ256GB606	25
6.1.3 Sistema sorgente di clock	27
Registri di controllo dell'oscillatore	29
6.1.4 Porte di I/O con Peripheral Pin Select (<i>PPS</i>).....	31

6.1.5	Timers	33
	Registro di controllo del timer	34
6.1.6	Serial Peripheral Interface (SPI)	34
	Registri di stato e controllo del modulo SPI	35
6.1.7	Real-Time Clock and Calendar (RTCC).....	36
	Registri del modulo RTCC	37
6.1.8	Convertitore A/D a 12-bit	38
	Registri del modulo A/D	40
	Sequenza di conversione	41
	Considerazioni sulle specifiche temporali	42
6.2	Digital to Analog Converter.....	43
6.2.1	Scelta del convertitore D/A.....	43
6.2.2	Convertitore D/A Analog Devices AD5761R	43
6.3	Scheda di memoria SD.....	44
7.	Generazione del segnale a RF.....	45
7.1	Voltage Controlled Oscillator	46
7.2	Low Noise Amplifier	47
7.3	Misurazione di guadagno e fase.....	48
7.4	Alimentazione	49
7.4.1	Battery pack	49
7.4.2	Considerazioni sulle alimentazioni	50
	Generazione della 3,3 V	51
	Generazione della 5 V.....	53
	Generazione della 21 V.....	54

Capitolo 3

Progettazione PCB e firmware	55
1. Introduzione	55
2. Prototipo su breadboard	55
3. Progettazione del PCB	56
3.1 Design dello schematico	57
3.1.1 Circuito Microcontrollore	57
3.1.2 Circuito SD card.....	58

3.1.3 Circuito DAC	58
3.1.4 Circuito di alimentazione	59
3.2 Layout del PCB	59
4. Descrizione del firmware	62
4.1 Sequenza di operazioni del microcontrollore	62
4.1.1 Funzioni principali del firmware	64
Configurazione iniziale.....	64
1. Inizializzazione delle periferiche	64
2. Sleep Mode	68
3. Attesa in Sleep Mode e 4. Risveglio.....	69
5. Scrittura del valore di tensione al DAC	69
6. Avvio Timer e attesa.....	70
7. Campionamento e conversione	70
8. Controllo valore e 9. memorizzazione su scheda SD	71
10. Controllo numero misure effettuate e termine	74

Capitolo 4

Risultati ottenuti	75
1. Introduzione	75
2. Test sui componenti a RF	75
2.1 Test su VCO e LNA.....	75
2.2 Test sul Gain Phase Detector	78
2.2.1 Misurazione della tensione di fase	78
3. Test sui consumi.....	80
Conclusioni	85
Ringraziamenti	87
Bibliografia	89

A mia nonna Dina

Introduzione

Il ciclo idrologico globale è una componente chiave del sistema climatico del nostro pianeta. I suoi cambiamenti hanno un impatto diretto sul settore agricolo, condizionando la produzione ad un uso consapevole e razionale delle risorse idriche. Per questo motivo, negli ultimi decenni, si è dato sempre più rilievo allo studio e alla valutazione accurata della richiesta idrica, per coniugare la competitività del sistema agricolo ad una maggiore tutela delle risorse ambientali.

L'innovazione tecnologica ha contribuito alla crescita di una nuova strategia di produzione rinominata "*agricoltura di precisione*", la quale si pone l'obiettivo di fornire strumenti tecnologici in grado di ottimizzare l'osservazione ed il controllo delle pratiche agricole.

Il progetto di questa tesi si pone al centro dell'argomento, in quanto il sensore realizzato ha lo scopo di essere uno strumento di sostegno per l'utilizzatore che possa permettere, oltre alla rilevazione dello stato di idratazione del suolo, di gestire al meglio le risorse idriche al fine di evitare inutili sprechi. Il suo compito principale è quello di fornire un'alternativa di carattere non invasivo ai metodi di misurazione dell'umidità tradizionali.

L'elaborato descrive il "ciclo di vita del progetto", specificandone le fasi principali in maniera dettagliata.

Il primo capitolo introduce il contesto generale e l'obiettivo del progetto. In questa fase viene compiuta una panoramica sui metodi di misurazione dell'umidità tradizionali, elencandone le caratteristiche principali e mettendo in luce le problematiche che potrebbero venire risolte dal sistema di spettroscopia dell'impedenza complessa. Successivamente, nello stesso

capitolo, viene illustrato il lavoro pregresso intrapreso in laboratorio, che ha verificato sperimentalmente le potenzialità del concetto innovativo riguardante l'analisi di spettroscopia di impedenza per la rilevazione dell'umidità del terreno.

Il secondo capitolo descrive le specifiche adottate nella fase preparatoria del progetto del sensore e le ragioni per la quale sono state definite. In questo capitolo viene descritto il sistema progettato, inizialmente per via concettuale e figurativa per poi entrare, in un secondo momento, nel dettaglio dei singoli blocchi, dando una rappresentazione dell'hardware del sistema.

Nel terzo capitolo viene introdotto quello che è stato il lavoro relativo alla realizzazione del PCB del sensore e del firmware del microcontrollore che gestisce le operazioni del sistema.

Il quarto ed ultimo capitolo riporta i risultati ottenuti in fase di testing dei dispositivi del sistema progettato, le problematiche riscontrate e le metodologie che sono state utilizzate per la loro parziale o totale risoluzione.

L'elaborato conclude con un riassunto del lavoro eseguito sul sensore, introducendo i possibili sviluppi futuri che verranno intrapresi.

Capitolo 1

Contesto generale

1. Introduzione

In questo capitolo viene introdotto quello che è il contesto applicativo del sensore di umidità, dapprima facendo una breve panoramica su quelle che sono le due tecniche principali utilizzate oggi per la misura dell'umidità per poi presentare la tecnica di spettroscopia di impedenza, sulla quale si basa il sensore realizzato. Il capitolo conclude esponendo il lavoro sperimentale pregresso compiuto in laboratorio sulla quale si basa il progetto del sensore in questione.

2. Tecniche tradizionali per la misurazione dell'umidità

In generale, per umidità di un terreno si intende la quantità d'acqua che è compresa tra le particelle di cui è composto. In campo agricolo, in particolare, quest'ultima si può suddividere sulla base della profondità del terreno stesso in due livelli [1]:

- Umidità superficiale, compresa nei primi 10 cm di terreno;
- Umidità di radice, ossia l'acqua disponibile all'apparato radicale della pianta, compresa nei primi 200 cm di terreno.

La misurazione di entrambi i livelli porta l'informazione totale sul grado di umidità della pianta. Il sensore realizzato ha lo scopo di raggiungere la profondità più alta possibile, andando ad investigare lo stato di idratazione sotterraneo nel suo complesso.

Lo stato dell'arte per quanto riguarda la misura di umidità di un campione generico consiste nel metodo diretto, basato sul prelievo di un campione di

peso noto, sulla sua successiva essiccazione in forno a 105°C e sulla misurazione finale del suo peso dopo la cottura. L'informazione sulla quantità di acqua risiede nella differenza di peso misurata. Per quanto la consistenza del metodo risulti massima, esso presenta degli svantaggi, tra i quali l'obbligatorietà di compiere carotaggi per il prelievo di campioni, la non indifferente quantità di tempo impiegato per la misura ed il fatto che esso possa essere eseguito solo in un ambiente di laboratorio con parametri ambientali tenuti sotto controllo.

Esistono sensori per la misura di umidità che utilizzano altri metodi di investigazione e di calcolo, alcuni basati su analisi chimico-fisiche in cui si necessita di contattare direttamente le particelle, altri basati su trasmissioni e riflessioni di energia elettromagnetica dal terreno per cui meno invasivi rispetto ai precedenti. Successivamente viene fatta una panoramica sulle principali tipologie di sensori di umidità che sono presenti in letteratura.

2.1 Sensori basati su scattering radioattivo a neutroni o a raggi gamma

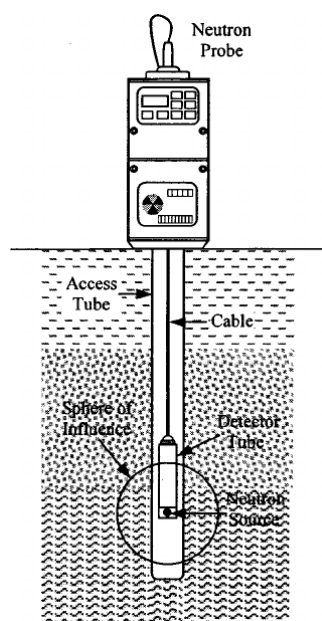


Figura 2.1 - Sensore di umidità del terreno a neutroni [2]

Del tutto insensibili ai parametri ambientali come la temperatura e la pressione barometrica, sono affetti, però, dalla salinità e dalla composizione

chimica del terreno. Il metodo di *scattering* a neutroni risulta un metodo altamente affidabile anche se per il possesso ed il trasporto di un sensore di questo genere è necessario seguire procedure rigide che rendono il metodo relativamente poco comodo.

2.2 Tensiometri



Figura 2.2 - Sensore tensiometrico tradizionale [3]

Sono strumenti di misura della tensione capillare dell'acqua e di ogni genere di liquido. La tensione capillare si può riassumere nella tendenza della superficie di un liquido di mostrare un comportamento elastico, acquisendo l'area superficiale più piccola possibile e mette in gioco delle particolari forze di coesione e di adesione. Lo strumento è essenzialmente costituito da un tubo chiuso riempito d'acqua, da una capsula porosa (generalmente in materiale ceramico) e da un manometro che misura una differenza negativa di pressione; all'installazione, la quantità d'acqua che penetrerà nel terreno provocherà la variazione di pressione che porta l'informazione del grado di trattenimento d'acqua da parte del terreno. Questo strumento permette l'analisi di umidità in maniera semplice e con una buona precisione ma necessita di regolazione del livello dell'acqua ed ha un campo di misurazione relativamente ristretto che ne pregiudica l'utilizzo in terreni più asciutti.

2.3 Sensori TDR



Figura 2.3 - Sensore TDR a lettura manuale [4]

La tecnica TDR (*Time Domain Reflectometry*) viene scoperta negli anni '80 e consiste nella trasmissione di un gradino o di un impulso di energia per mezzo di una guida d'onda (normalmente un cavo coassiale) che raggiunge una coppia di sonde poste nel terreno. La velocità dell'impulso che viene riflesso dal mezzo dielettrico verso le sonde è inversamente proporzionale alla permittività relativa ϵ_r del terreno sulla base della formula seguente:

$$v_p = v/c_0 = (\epsilon_r \mu)^{-0.5}$$

dove v_p è la velocità di propagazione relativa del mezzo, v è la velocità di propagazione dell'impulso lungo la guida d'onda, c_0 è la velocità della luce nel vuoto e μ è la permeabilità magnetica del mezzo. Essendo il terreno, ossia il dielettrico in questione, un composto di aria, terra e acqua dove quest'ultima è la componente che varia più rapidamente nello spazio e nel tempo ed è caratterizzata dalla permittività più elevata ($\epsilon_{water} = 80$ a 20°C e fino a 3 GHz), il metodo TDR è in grado di calibrare il contenuto volumetrico di acqua sulla base della permittività relativa misurata.

La tecnica TDR presenta i seguenti vantaggi:

- Elevata accuratezza (con calibrazione) dell'ordine di 0.01 m³ [5]
- Possibilità di misurazione a profondità diverse, andando a variare la lunghezza delle sonde

I possibili svantaggi di questa tecnica possono essere così riassunti:

- Difficoltà a misurare l'umidità di terreni con contenuto di materia organica molto elevato, superiore al 10% [5]
- Necessità di calibrare lo strumento ad ogni tipologia di terreno

2.4 Sensori FDR



Figura 2.4 - Sensore FDR capacitivo [6]

Questo secondo tipo di sensori è il duale nel dominio delle frequenze dei sensori TDR. Sono costituiti da un circuito oscillatore e da una coppia di elettrodi che devono essere inseriti nel terreno.

I sensori FDR principali in commercio sono di tipo capacitivo e la loro tecnica di misurazione deriva dalla teoria della carica di un condensatore da una tensione iniziale V_i ad una tensione finale V_f .

$$\frac{V - V_f}{V_i - V_f} = e^{-t/RC}$$

Per cui si ricava che,

$$t = -RC \ln \left(\frac{V - V_f}{V_i - V_f} \right)$$

Essendo la capacità di un condensatore a facce piane parallele pari a

$$C = \frac{\varepsilon S}{d}$$

dove ε è la permittività dielettrica, S la superficie delle facce e d la loro distanza, e generalizzando l'equazione sopra a qualsivoglia geometria della

faccia, il tempo percorso da un impulso generato può essere messo in relazione con la permittività del terreno attraverso la seguente formula

$$t = \frac{2l\sqrt{\varepsilon}}{c_0}$$

dove l è la lunghezza della linea di trasmissione. In questo modo lo strumento è in grado di misurare la permittività del terreno e, in secondo luogo, la quantità volumetrica di acqua presente in esso.

I sensori FDR presentano i seguenti vantaggi:

- Presentano un tempo di risposta più breve rispetto ai sensori TDR e sono, in generale, più economici di questi ultimi.
- Alcuni modelli presenti sul mercato sono in grado di utilizzare microonde a frequenze elevate per ridurre la sensibilità degli strumenti alla tipologia di terreno.

D'altro canto, essi sono penalizzati dal fatto che, come i sensori TDR, necessitano di calibrazione sulla base della tipologia di terreno.

Per concludere, nonostante queste tipologie di sensori permettano un'accurata misurazione dell'umidità del terreno, si sono riscontrati dei limiti strumentali che il dispositivo realizzato si pone l'obiettivo di superare, fornendo una misura quanto più indipendente dal contesto su di cui si presuppone di operare.

3. La spettroscopia di impedenza

All'interfaccia tra due diversi materiali, i cambiamenti bruschi delle proprietà fisiche ed elettriche e la distribuzione eterogenea di carica provocano una riduzione della conducibilità totale del sistema. La spettroscopia di impedenza è una tecnica volta alla caratterizzazione delle proprietà elettriche dei materiali e delle interfacce tra di essi nel dominio della frequenza.

Considerando di applicare ad un materiale il segnale stimolo

$$v(t) = V_m \sin(\omega t)$$

alla frequenza

$$f = \frac{\omega}{2\pi}$$

e ponendosi sotto l'ipotesi di stato stazionario, per la quale le variazioni della grandezza da misurare sono molto più lente rispetto a quello del segnale utilizzato come stimolo, la corrente misurata sarà pari a

$$i(t) = I_m \sin(\omega t + \theta)$$

dove θ è la differenza di fase tra la tensione e la corrente.

La relazione tra la risposta del sistema allo stimolo nel dominio del tempo e le sue proprietà è, in generale, molto complessa. A volte essa può essere priva di una soluzione in forma chiusa e quest'ultima può essere calcolata solo per via numerica. L'analisi nel dominio delle frequenze semplifica il problema riducendo le equazioni nel dominio temporale a una rappresentazione in frequenza più immediata e di maggiore comprensione

$$V(j\omega) = Z(j\omega) \cdot I(j\omega)$$

dove $Z(j\omega)$ è definita come la funzione impedenza e rappresenta l'opposizione del circuito elettrico ad uno stimolo di tensione o corrente.

Essa viene comunemente rappresentata nel piano complesso attraverso la sua parte reale ed immaginaria

$$Z(\omega) = Z' + jZ''$$

con

$$Z' = \text{Re}(Z) = |Z| \cdot \cos(\omega t)$$

$$Z'' = \text{Im}(Z) = |Z| \cdot \sin(\omega t)$$

o attraverso la sua rappresentazione polare

$$Z(\omega) = |Z|e^{j\theta}$$

con

$$|Z| = \text{modulo}$$

$$\theta = \text{fase}$$

Dal risultato della risposta in frequenza dell'impedenza complessa si è in grado di ricavare le proprietà di interesse del materiale e, in particolare, analizzando la risposta nel range delle microonde (1GHz - 1000GHz) si è in grado di sfruttare le proprietà della lunghezza d'onda per ridurre il rumore introdotto sulla misura dai fenomeni parassiti. Sulla base di queste considerazioni si è pensato di realizzare il sistema di spettroscopia di impedenza oggetto di questa tesi, allo scopo di analizzare le risposte in frequenza del terreno ricavando stime della sua umidità.

4. Nuovo concetto di analisi non invasiva

Sebbene la tecnica di spettroscopia di impedenza sia stata introdotta da diversi decenni e ne si riconoscano le prestazioni in molteplici campi di applicazione, il suo utilizzo nel progetto di questa tesi presenta caratteristiche innovative spiegate in seguito. Per questo motivo si introduce il concetto che sta alla base della tecnica di funzionamento del sistema, ossia la riflessione di onde elettromagnetiche.

Un'onda elettromagnetica che incide su di un'interfaccia tra due mezzi diversi può subire oltre ad un cambiamento di direzione (rifrazione) o una riflessione nelle rispettive componenti di ampiezza e fase in funzione delle caratteristiche dei due mezzi e dell'onda stessa. Ipotizzando di utilizzare un'antenna in maniera da trasmettere in direzione del terreno un'onda

elettromagnetica ed un'antenna in grado di ricevere la parte di onda riflessa dal terreno si potrebbero misurare le variazioni di ampiezza e fase tra le due onde, in modo da risalire alle caratteristiche dielettriche del terreno stesso e quindi al suo livello di umidità.

La prima necessità nell'analisi spettroscopica di impedenza del terreno è di generare, quindi, un segnale a RF a frequenza variabile, trasmetterlo al terreno e ricevere la componente riflessa da quest'ultimo. Si ricavano, così, due spettri, il primo del segnale trasmesso verso il terreno ed il secondo di quello riflesso.

Attraverso un detector che riceve la coppia di spettri, si devono estrapolare le informazioni di guadagno e fase dell'impedenza del terreno.

Infine, dev'essere compiuta un'analisi statistica delle informazioni ricavate dal detector. L'analisi deve fornire una stima accurata del livello di umidità del terreno.

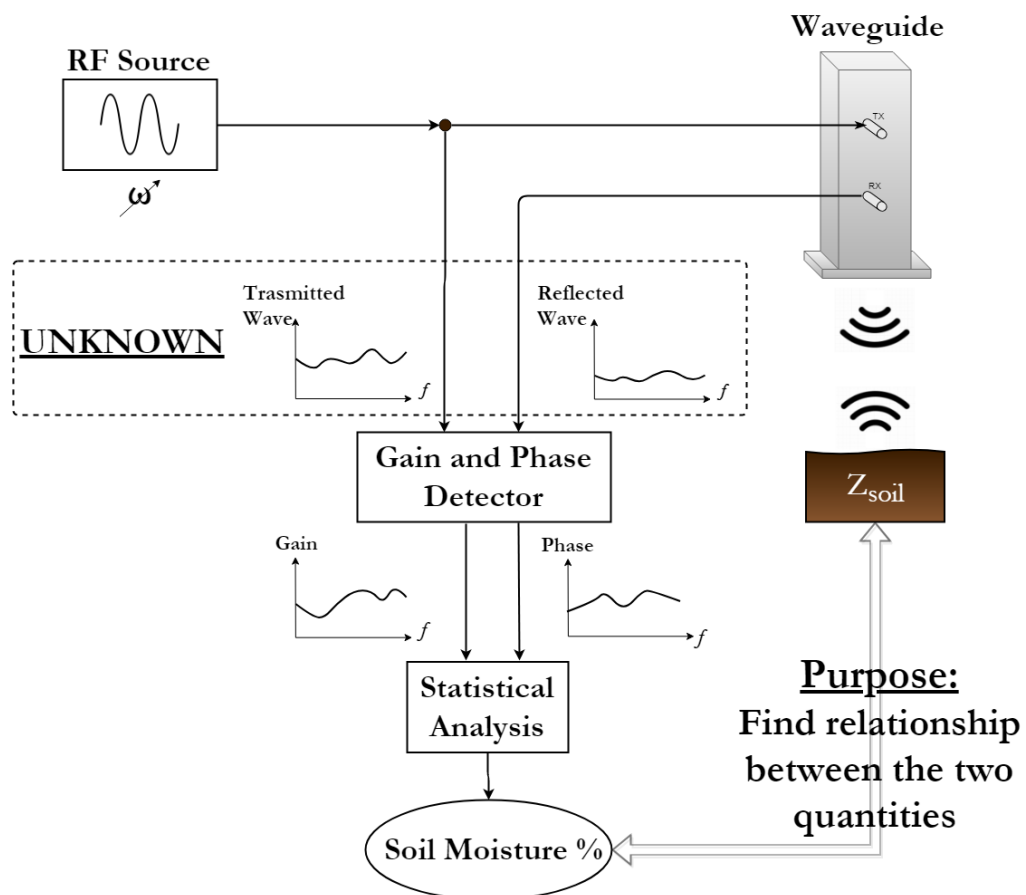


Figura 4.1 - Concetto sviluppato per l'investigazione dell'umidità del terreno

La Figura 4.1 mostra uno schema del concetto innovativo sviluppato che riporta i blocchi ideati e le grandezze che caratterizzano il sistema. È bene sottolineare che, in uno scenario come quello descritto dalla figura, la potenza dell'onda riflessa risulterà essere notevolmente ridotta rispetto a quella dell'onda trasmessa, a causa della non ideale riflessione da parte del terreno.

L'utilizzo di questo concetto innovativo ha portato alla considerazione che la stima dell'umidità del terreno realizzata attraverso l'utilizzo di questa tecnica risulta essere indipendente dalla potenza dell'onda riflessa. Infatti, a prima vista, gli spettri ricevuti dalla riflessione risulterebbero essere apparentemente scorrelati rispetto a quelli dell'onda trasmessa. Non c'è, infatti, alcun andamento monotono sulle caratteristiche spettrali dell'onda riflessa, che permetterebbe di implementare una semplice relazione monotona tra lo stimolo e lo spettro. In realtà, un'analisi multivariata di tipo statistico permette di ottenere una correlazione molto significativa tra gli andamenti spettrali e il grado di umidità del terreno, indipendentemente dalla tipologia e dalle fattezze del terreno stesso.

Di seguito si espone il processo di verifica sperimentale che ha portato alla conferma del concetto innovativo adottato.

5. Verifica sperimentale del concetto

L'approccio ed il nuovo concetto sono stati sperimentati in laboratorio dal Dipartimento di Scienze e Tecnologie Agro-Alimentari della facoltà di Scienze degli Alimenti in collaborazione al Dipartimento di Ingegneria Elettrica, Elettronica e dell'Informazione "Guglielmo Marconi". La prova sperimentale è stata realizzata compiendo analisi di spettroscopia di segnali a microonde su dei campioni di terreno sulla quale sono state effettuate analisi statistiche volte alla predizione del livello di umidità dei campioni.

5.1 Setup strumentale

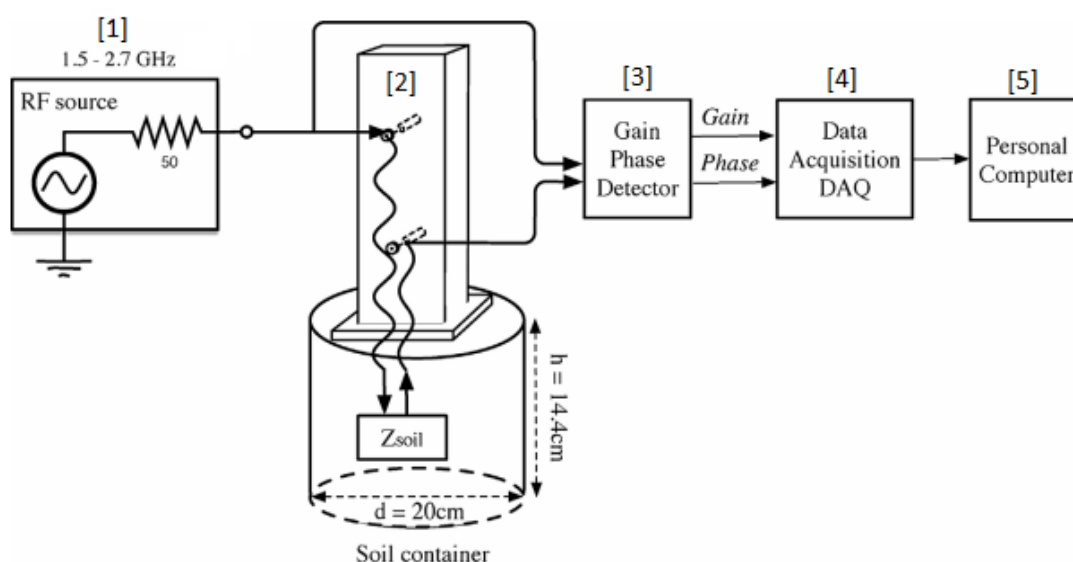


Figura 5.1 - Schema a blocchi del setup strumentale allestito in laboratorio [7]

Il setup di strumentazione realizzato si compone dei seguenti dispositivi:

1. *Sweep oscillator*: è composto da uno strumento da banco *HP8350B* insieme all'RF plug-in *HP83592B* ed ha il compito di generare uno sweep sinusoidale in frequenza e lineare nel tempo con le seguenti specifiche:

<i>Frequency range</i>	1.5 ÷ 2.7 GHz
<i>Output Power</i>	13 dBm (~20mW)
<i>Sweep time</i>	60 s

Tabella 1 - Specifiche del segnale generato dallo sweep generator

2. *Guida d'onda rettangolare*: è realizzata in materiale metallico, presenta una sezione rettangolare e l'estremità inferiore aperta. Al suo interno vi sono presenti due antenne che permettono la trasmissione e la ricezione dell'onda a microonde. Le dimensioni della guida d'onda sono descritte in Figura 5.2. La guida ha il compito di trasportare verso il terreno l'onda RF generata e di ricevere quella che esso riflette. Il suo comportamento in frequenza non è noto, se non che essa garantisce una frequenza di taglio minima attorno agli 1,56 GHz per costruzione. [8]

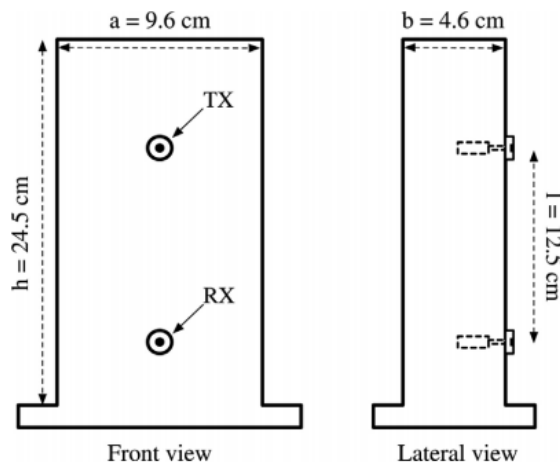


Figura 5.2 - Guida d'onda e relative dimensioni [8]

3. *RF/IF Gain and Phase Detector*: costituito da un AD8302 dell'Analog Devices, è un rilevatore logaritmico di guadagno e fase che fornisce il rapporto tra le ampiezze e le fasi dell'onda riflessa rispetto a quella trasmessa. Per guadagno si intende il rapporto tra la potenza del segnale riflesso dal terreno e ricevuto dalla guida d'onda ed il segnale trasmesso dalla guida d'onda stessa; per fase, invece, si intende la variazione dell'angolo tra l'onda trasmessa e quella riflessa. Il *frequency range* descritto nelle specifiche presenta un limite superiore che deriva dalla limitazione di funzionamento di questo strumento.
4. Sistema di acquisizione DAQ *USB-4431* della *National Instruments* in grado di compiere da interfaccia tra l'AD8302 ed il calcolatore.
5. Personal Computer con Software *LabView* come interfaccia finale (risoluzione pari a 24 bits e frequenza di campionamento di 100 Samples/s).

5.2 Misurazioni ed analisi dei campioni

Grazie all'utilizzo di questo setup sono state compiute acquisizioni spettrali su tre diversi campioni di terreno (argilloso, LECA e terreno composto di sabbia, limo e argilla) di pari volume, in modo da avere delle informazioni riguardanti tipologie con caratteristiche fisiche molto diverse tra di loro. La quantità d'acqua nebulizzata all'interno dei campioni è stata inizialmente controllata per avere l'informazione reale sull'umidità gravimetrica presente in essi e successivamente sono state eseguite le misurazioni mantenendo i campioni alla temperatura costante di $22^{\circ}\text{C} (\pm 1^{\circ}\text{C})$.

Le misurazioni sono state compiute inizialmente su un singolo strato di terreno alla volta e successivamente su *layer* composti da due differenti tipi. Per le stesse sono state compiute analisi attraverso tecniche statistiche di tipo *PCA* (*Principal Component Analysis*), *PLS* (*Partial Least Squares*) e *N-PLS* (*N-dimensional PLS*) al fine di conoscere il grado di predicibilità del sistema in riferimento alle diverse misurazioni eseguite. Queste tecniche sono volte a compiere un *learning* sui dati sperimentali agli istanti temporali passati in maniera da prevederne l'andamento agli istanti futuri.

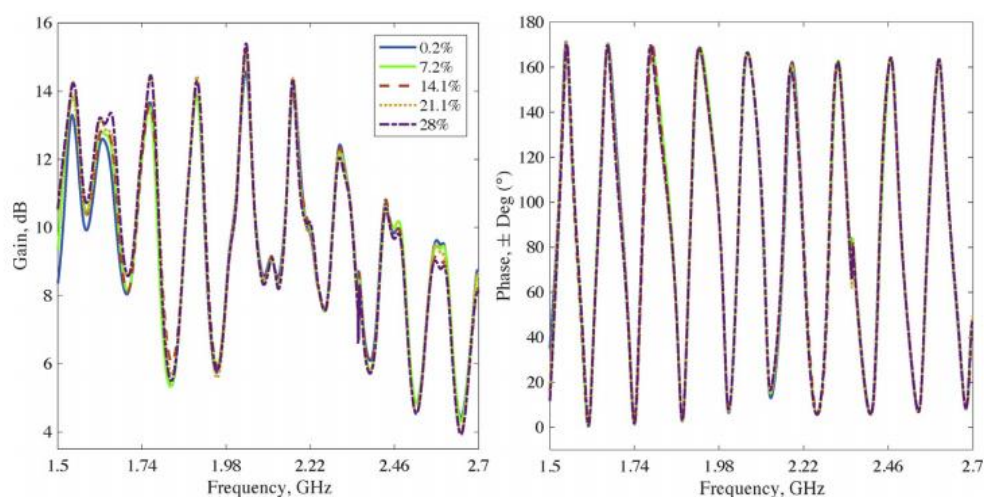


Figura 5.3 - Guadagno e fase per la LECA con differenti quantitativi d'umidità (%) [8]

5.3 Risultati ottenuti

La verifica sperimentale di laboratorio ha dimostrato le seguenti prestazioni:

- Per mezzo del setup realizzato si è riusciti a raggiungere una profondità di esplorazione di circa 7 cm, in riferimento alla superficie.
- In Figura 5.2 vengono mostrati i grafici relativi all'umidità prevista in funzione dell'umidità misurata attraverso analisi *N-PLS*; come è possibile notare dagli stessi, il coefficiente di determinazione R^2 , che in statistica è indice di correttezza del modello statistico rispetto ai dati reali, è prossimo al valore unitario (= 0,991 per il terreno LECA) per il quale il modello rappresenterebbe perfettamente i dati. I grafici riportati convalidano, inoltre, l'andamento monotono delle misure effettuate sui dati reali.

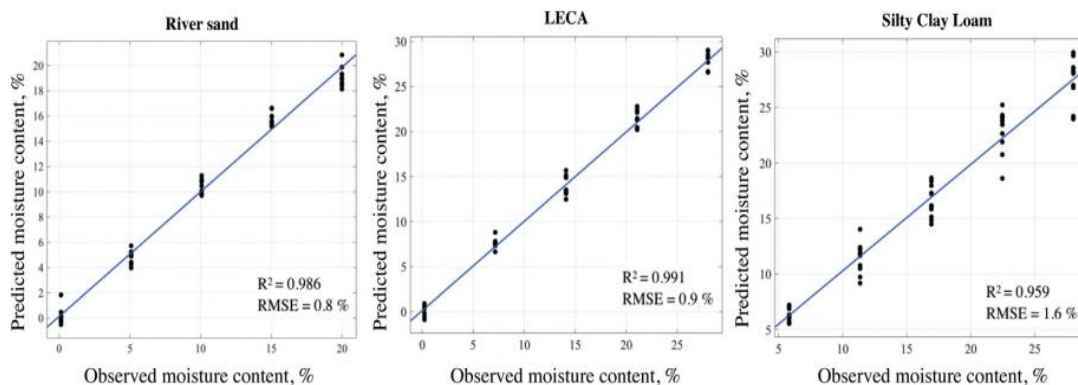


Figura 5.2 - Valori di umidità predetta in funzione del contenuto (%) dei campioni analizzati (*N-PLS*) [7]

È bene sottolineare il fatto che gli ottimi risultati della verifica sperimentale hanno portato alla formulazione delle seguenti considerazioni:

- È stato verificato sperimentalmente che la notevole differenza di potenza tra il segnale trasmesso ed il segnale ricevuto non trasporta alcun tipo di informazione sull'umidità. L'approccio utilizzato è quindi insensibile alla non idealità del terreno, dal punto di vista della riflessione.
- Non avendo a disposizione una caratterizzazione in stato stazionario dei parametri di scattering della guida d'onda non è possibile conoscerne il

comportamento allo stimolo in ingresso. Questo porta a dire che l'analisi statistica di umidità effettuata risulta essere indipendente dalla conoscenza degli spettri.

Quello che risulta dalla verifica sperimentale è che l'analisi di umidità non è del tutto dipendente dal sistema allestito, dalla sua efficienza e dall'uniformità di emissione e ricezione delle antenne. Questo è il vantaggio principale dell'approccio utilizzato e sancisce il punto di partenza per lo sviluppo del dispositivo portatile di cui si parla in questa tesi: un dispositivo elettronico compatto e non invasivo, di semplice trasportabilità e con un costo relativamente contenuto in grado di permettere stime dell'umidità caratterizzate da un'elevata precisione in tipologie di terreni che presentano gradienti di umidità.

Capitolo 2

Descrizione del sistema

1. Introduzione

Nel presente capitolo viene descritto il sistema elettronico progettato introducendo, inizialmente, le scelte che sono state compiute per realizzare un sistema compatto in grado di sfruttare l'approccio sperimentale verificato in laboratorio. Il capitolo continua con la descrizione dei blocchi fisici che lo compongono per poi dare una rappresentazione dal punto di vista elettronico dei componenti che realizzano la catena di acquisizione, elaborazione e salvataggio delle misure implementata dal sistema.

2. Obiettivo del sistema progettato

L'obiettivo fondamentale che si desidera raggiungere nella progettazione del sistema portatile è quello di possedere un dispositivo che realizza le stesse funzioni implementate dalla catena di generazione del segnale a RF ed acquisizione dei campioni di umidità, andando però a miniaturizzare i componenti elettronici che lo realizzano, in modo da garantire una facile applicazione finale su qualsiasi tipologia di terreno.

In una prima fase di studio del progetto si è ricavato lo schema a blocchi dei principali componenti circuitali che devono svolgere le funzioni che, in dimensioni maggiori, realizzano gli strumenti da banco utilizzati nella verifica sperimentale. A questo scopo si è analizzata la catena di strumenti e dispositivi realizzata in laboratorio al fine di riconoscerne i principali compiti e, a seconda di essi, si sono sostituiti i blocchi con i dispositivi elettronici in grado di realizzare la funzione specifica del blocco. Questi

possono essere descritti mediante lo schema di Figura 2.1, dove si possono suddividere i seguenti blocchi:

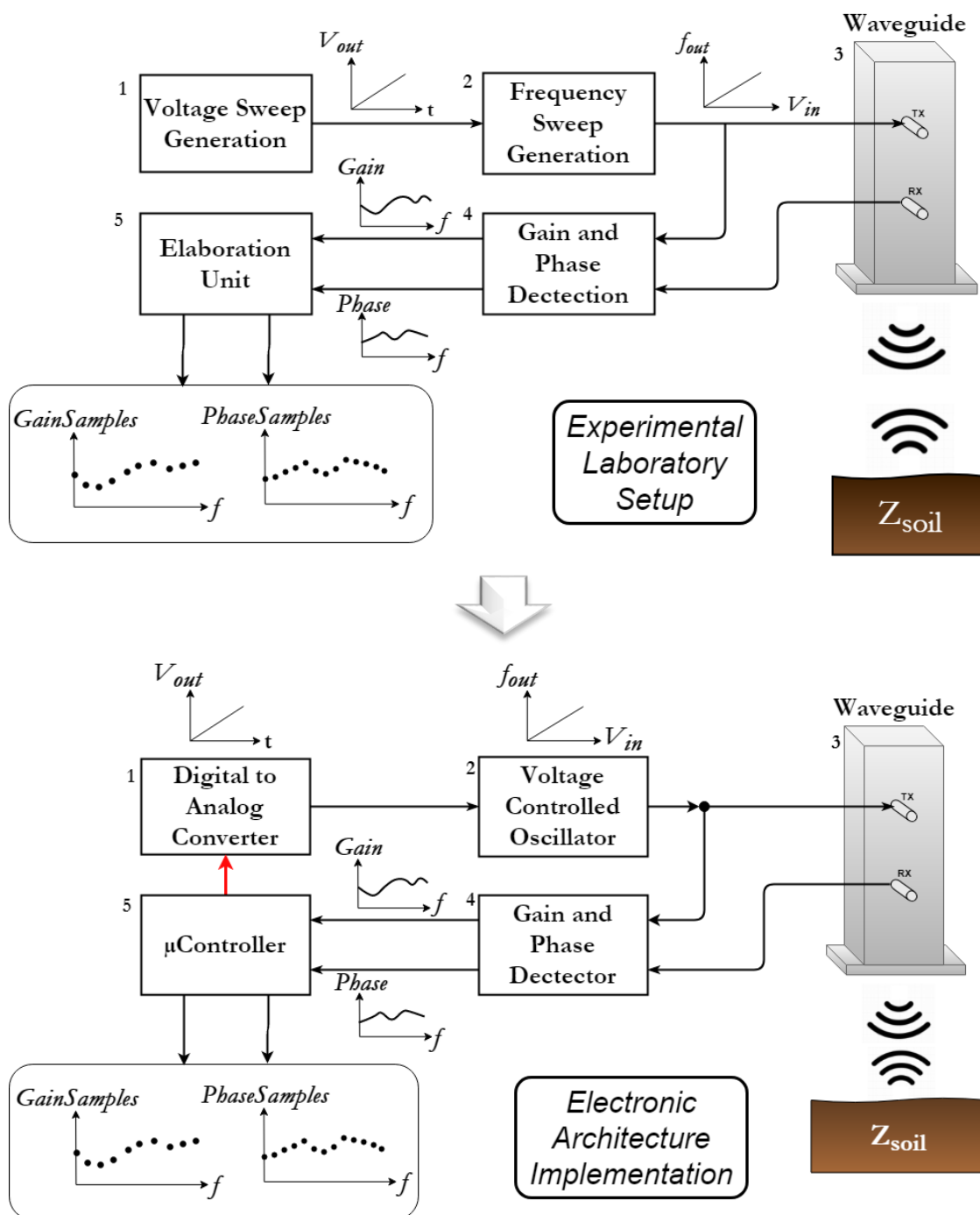


Figura 2.1 - Schema a blocchi di funzionamento del setup di laboratorio confrontato con lo schema a blocchi dell'architettura dell'implementazione elettronica

1. *Generazione dello sweep in tensione*: è il blocco predisposto alla generazione della rampa analogica di tensione. Il componente elettronico in grado di generarla è il *Digital to Analog Converter (DAC)*, opportunatamente comandato.
2. *Generazione dello sweep in frequenza*: questo blocco circuitale, che nel setup di laboratorio corrisponde allo *sweep oscillator*, ha il compito di generare una forma d'onda a frequenza variabile. Il circuito elettronico in grado di generare una forma d'onda approssimativamente sinusoidale a fronte di un valore di tensione in ingresso è il *Voltage Controlled Oscillator (VCO)*.
3. *Guida d'onda*: rimane la stessa del setup di laboratorio.
4. *Detection di guadagno e fase*: blocco circuitale volto alla misura del guadagno e della fase delle onde trasmessa e riflessa. Il circuito utilizzato rimane il Gain Phase Detector utilizzato nel setup di laboratorio.
5. *Unità di elaborazione delle misure*: è il blocco circuitale che ha il compito di elaborare e rendere disponibili le misure, memorizzandole su qualche supporto. Per realizzare questi compiti si è pensato di utilizzare un microcontrollore. Inoltre, come specificato dalla freccia rossa in figura precedente, se nella verifica strumentale in laboratorio la generazione della rampa veniva effettuata manualmente andando ad impostare i valori dello *sweep oscillator*, nel sistema elettronico progettato è proprio il microcontrollore che ha il compito di generare una rampa digitale che il DAC deve convertire in analogica.

3. Specifiche iniziali

I requisiti di progettazione ricercati in fase di preparazione possono essere così riassunti:

- Intervallo di frequenze di sweep compreso tra 1,5 GHz e 2,7 GHz;
- Potenza trasmessa maggiore o uguale a 13 dBm;
- Misurazione di un minimo di 7400 campioni di guadagno e fase, per assicurare un'analisi statistica più corretta;

- Capacità di memorizzazione su supporto fisico dei campioni misurati, del riferimento temporale alla quale viene effettuata la singola misurazione e di altri parametri ambientali d'interesse come la temperatura, la posizione, ecc.;
- Possibilità di regolazione dell'intervallo di misurazione sulla base delle esigenze dell'utilizzatore. In generale, l'intervallo di misurazione è dell'ordine delle decine di minuti, se non delle ore, in quanto, sulla base di intervalli temporali di breve durata, il processo di umidità ha un carattere fortemente stazionario.
- Elevata autonomia per garantirne un utilizzo prolungato.

4. Rappresentazione fisica

In fase di preparazione del sistema si è studiata quella che risulterà essere la rappresentazione fisica del sensore. Questa si basa su due blocchi principali: la guida d'onda ed il circuito di generazione, misurazione e memorizzazione. Come è possibile notare in Figura 4.1, per l'assemblaggio del sistema è stata presa la decisione di inserire quest'ultimo all'interno di una scatola impermeabile IP56 che verrà posizionata sopra la guida d'onda. I due blocchi interagiranno attraverso una coppia di cavi, che trasporteranno, rispettivamente, il segnale trasmesso alla guida e quello riflesso dal terreno contenente l'informazione sull'impedenza.

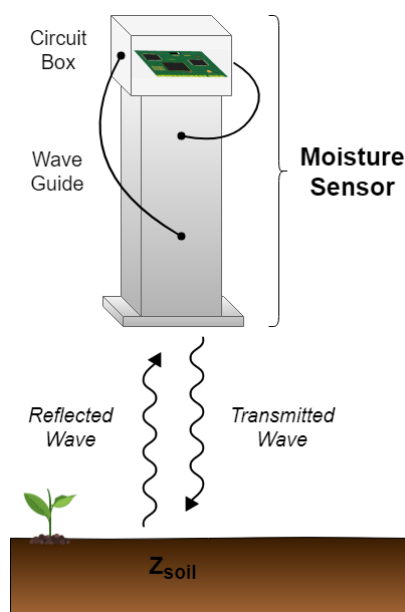


Figura 4.1 - Rappresentazione fisica del sensore d'umidità

Nel seguente paragrafo verrà descritto in maniera approfondita il circuito realizzato, andando a suddividerlo sulla base delle funzioni realizzate dai singoli blocchi che lo compongono.

5. Architettura Hardware

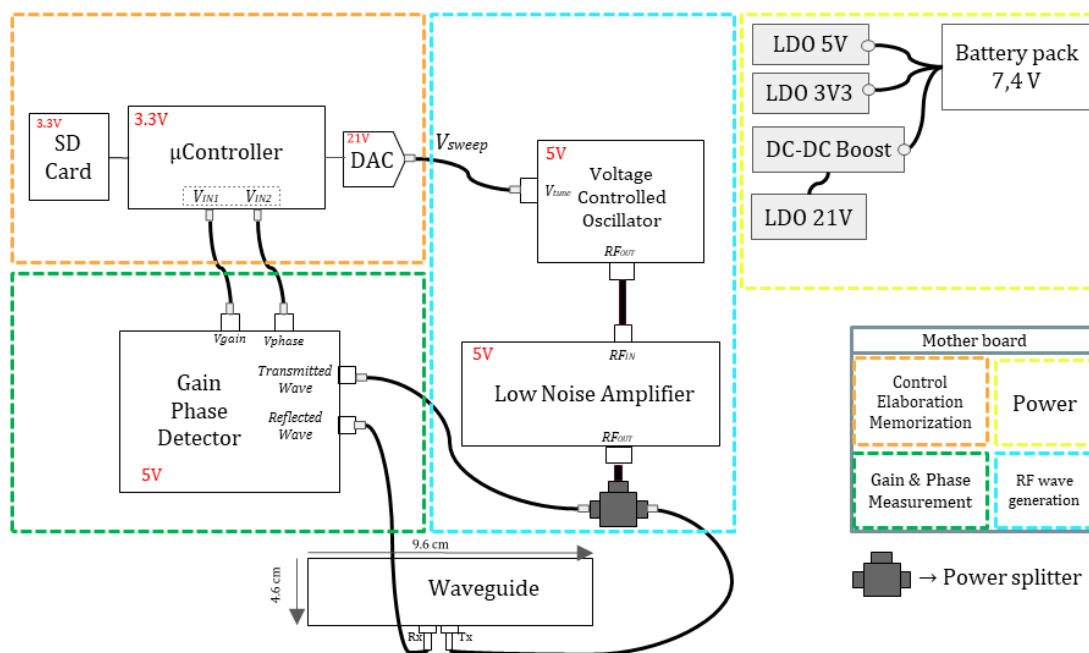


Figura 5.1 - Architettura del sistema progettato

L'architettura del sistema progettato, visibile in Figura 5.1, è suddivisibile in quattro blocchi principali:

- *Control, Elaboration and Memorization;*
- *RF Wave Generation;*
- *Gain & Phase Measurement;*
- *Power.*

Nel seguito verranno descritti in maniera approfondita i componenti circuitali di ogni blocco.

6. Controllo, elaborazione e memorizzazione

Questo blocco circuitale è composto essenzialmente da un *microcontrollore* (*MicroController Unit*), il “cervello” del sistema. A questo componente sono affidati il maggior numero di compiti che possono essere riassunti nella gestione del coordinamento delle funzioni che devono essere realizzate dal sistema. Esso deve essere in grado di attendere in uno stato “dormiente” per un periodo di tempo prestabilito per poi entrare in attività per eseguire la misurazione e ricadere, infine, nello stato iniziale. Nello stato attivo il microcontrollore invia un segnale digitale al DAC che ha il compito di convertire in analogico il segnale fornitogli per trasmetterlo al blocco di generazione dell’onda a RF. Il circuito di memorizzazione, invece, è composto da una scheda di memoria SD, il supporto fisico scelto per immagazzinare le misure. Ogni componente di questo circuito necessita di una tensione di alimentazione digitale di 3,3V.

6.1 Il microcontrollore

Il microcontrollore, o *MCU* (*MicroController Unit*), è un sistema elettronico integrato su di un singolo chip. Contiene una o più *CPUs* (*Central Processing Units*), memoria e una serie di periferiche di programmabili. Viene generalmente utilizzato in ogni sorta di sistema embedded come unità logica di controllo in quanto, grazie alla relativa semplicità di utilizzo e alla notevole versatilità, permette l’interfacciamento ad un numero considerevole di componenti elettronici.

6.1.1 Scelta del microcontrollore

Il mercato elettronico ormai offre una vasta scelta di microcontrollori, ognuno dei quali può essere dedicato ad applicazioni specifiche in quanto può possedere particolari caratteristiche più evolute rispetto ad altri modelli. Nel caso di questo lavoro di tesi, per la scelta del microcontrollore ottimale, si è partiti da una serie di specifiche di progetto, quali:

- Periferica hardware di *Real Time Clock* (*RTC*)

- Memoria volatile *RAM* in grado di memorizzare l'intero blocco di dati derivati dalla misurazione e quindi di dimensione maggiore di quella del blocco stesso
- Almeno tre moduli di comunicazione *SPI*, per l'esigenza di trasmettere e ricevere dati da/verso tre diverse periferiche esterne al microcontrollore
- *Sleep mode* con basso assorbimento di corrente per minimizzare i consumi di potenza quando non è in atto la misurazione

Per ragioni di conoscenza pregressa nella stesura del codice attraverso l'ambiente di sviluppo (*Integrated Development Environment, IDE*) dedicato, la scelta è ricaduta su di un prodotto *Microchip*. Le specifiche richieste hanno portato ad escludere le famiglie dei microcontrollori ad 8-bit in quanto nessuno di essi presenta memorie dati di dimensioni abbastanza grandi. Per questo si è passati a considerare la famiglia di microcontrollori a 16-bit *PIC24F*, focalizzando l'attenzione su di un modello in particolare, ossia il microcontrollore *PIC24FJ256GB606*.

6.1.2 Il microcontrollore PIC24FJ256GB606

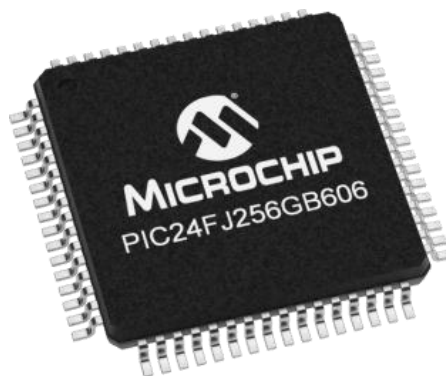


Figura 6.1 - Microcontrollore Microchip PIC24FJ256GB606 package TQFP a 64 pin [24]

Il microcontrollore scelto offre le seguenti caratteristiche di interesse [9]:

- *Harvard Modified Architecture*, in quanto i dati, normalmente presenti all'interno della sola memoria RAM, possono essere presenti anche nella memoria di programma, con la possibilità di rimappare una porzione di quest'ultima proprio in memoria dati (*Program Space Visibility*);

- *Memoria di programma Flash con capacità pari a 256KB* in grado di essere partizionata per ospitare due differenti applicazioni software. Essa permette la simultanea programmazione di una delle due partizioni mentre l'altra esegue il rispettivo codice di applicazione
- *Memoria dati SRAM (StaticRAM)* con capacità di 32Kbytes e con indirizzi a 16-bit, il che fanno questo PIC24F il microcontrollore ideale per applicazioni di *data-logging* di notevoli quantità di dati, come può essere quella sulla quale si basa questo progetto
- *Oscillatore* che può raggiungere frequenza di clock pari a 32 MHz con un circuito *PLL (Phase Locked Loop)* per fornire il clock a 48 MHz dedicato alla periferica USB o per generare un segnale di clock a diverse frequenze
- 3 moduli *SPI (Synchronous Peripheral Interface) 3-wire/4-wire* per comunicare con altre periferiche compatibili
- Convertitore A/D a 10/12 bit, 24 canali e fino a 200 KSamples/s (a 12 bit di risoluzione) in grado di generare interrupts dopo un numero programmabile di conversioni
- 5 *Timer* a 16-bit e due a 32-bit in grado di generare interrupts alla scadenza
- *Real Time Clock and Calendar (RTCC)* in grado di fornire l'indicazione del tempo corrente e con la funzionalità di generare un interrupt ad istanti e periodi di tempo programmabili
- Tensione di alimentazione tipica V_{DD} pari a 3.3 V e corrente di alimentazione tipica I_{DD} di 2 mA (per $V_{DD} = 3$ V, frequenza dell'oscillatore DCO $F_{OSC} = 8$ MHz e condizioni di test standard)

Il microcontrollore è costituito dal diagramma a blocchi in Figura 6.1 - Diagramma a blocchi del PIC24FJ256GB606. È possibile notare la presenza della CPU con ALU a 16-bit, delle memorie dati e di programma e di una serie di periferiche. L'applicazione che è stata sviluppata nel lavoro di tesi non utilizza tutte le periferiche del microcontrollore, perciò di seguito vengono descritte solamente quelle utilizzate, con particolare interesse alle loro funzioni e senza entrare troppo nel dettaglio di come esse siano realizzate circuitalmente.

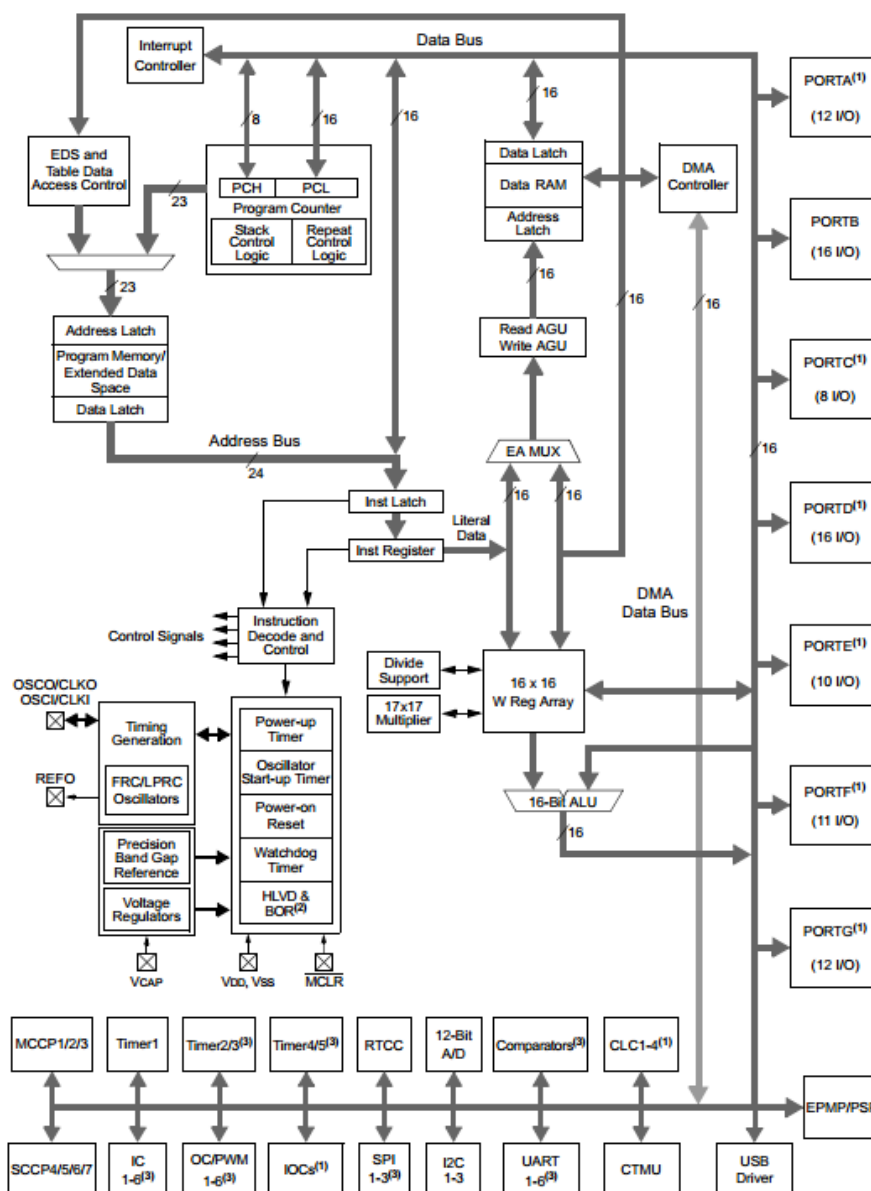


Figura 6.1 - Diagramma a blocchi del PIC24FJ256GB606 [9]

6.1.3 Sistema sorgente di clock

Il microcontrollore utilizzato, come i modelli della sua famiglia, prevede un totale di cinque sorgenti di clock, sia interne che esterne, per un totale di dodici modalità di funzionamento. Lo schema generale del sistema di generazione del clock per la famiglia *PIC24F* è qui mostrato in Figura 6.2.

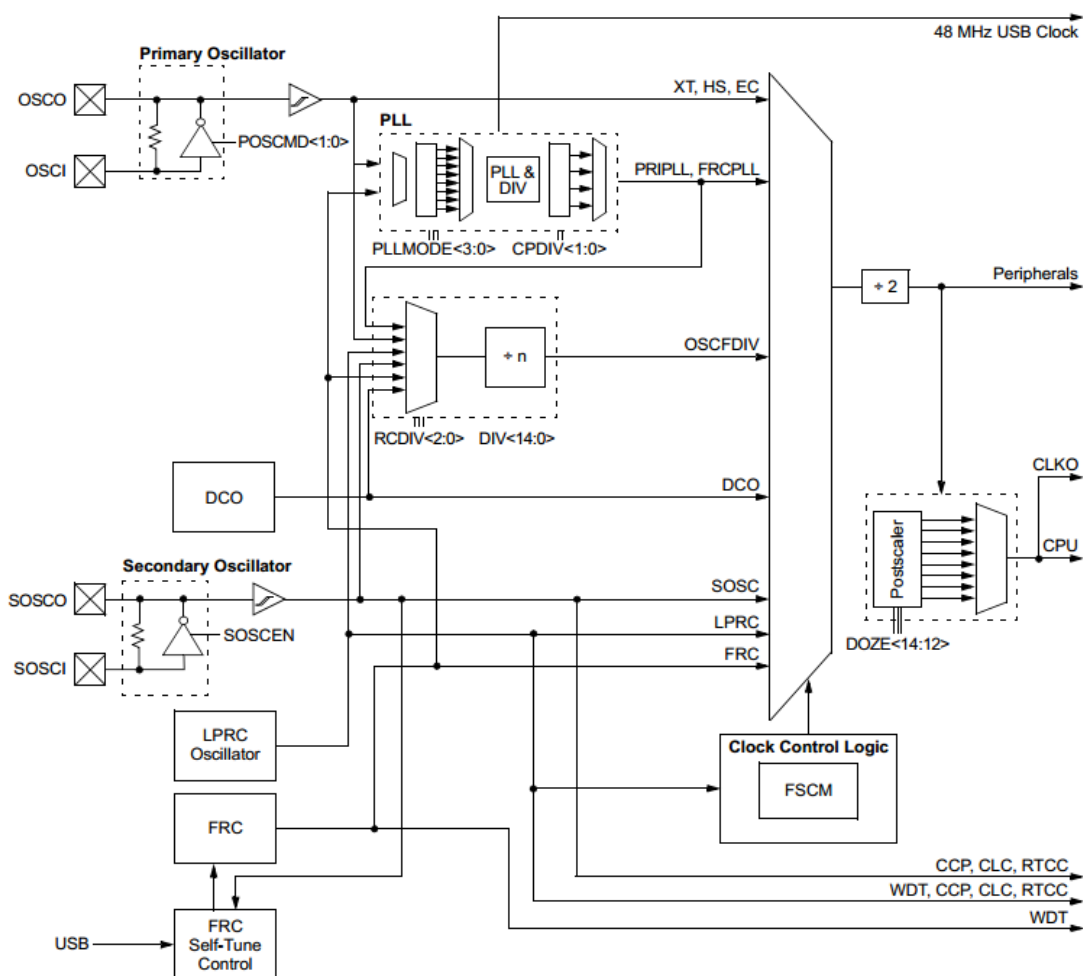


Figura 6.2 - Schema del sistema sorgente di clock [9]

Si può notare come il sistema di generazione si basi su di un *multiplexer* che permette la selezione di una delle modalità di clock e crea due segnali, il primo fornito alle periferiche attraverso un divisore di frequenza per 2 ed il secondo che raggiunge la CPU di sistema e il pin d'uscita *CLKO* dedicato.

Le sorgenti di clock utilizzabili dal sistema di generazione sono le seguenti:

- *Primary Oscillator*, configurabile come circuito oscillatore *parallelo risonante*. Richiede una rete esterna composta da un oscillatore al quarzo e due capacità collegate ai suoi capi e verso massa.
- *Secondary Oscillator*, con la stessa configurazione del *primary oscillator* ma che prevede l'utilizzo di un oscillatore al quarzo con frequenza di 32.768 kHz precisata.
- *LPRC Oscillator*, un oscillatore RC low-power che lavora alla frequenza nominale di 31 kHz ma non è adatto per applicazioni che richiedono accuratezze temporali significative.

- *FRC Oscillator*, un oscillatore *Fast RC* che si comporta meglio in termini di accuratezza rispetto al *LPRC* e presenta tempi di start-up ridotti. Produce un segnale di clock a 8 MHz nominali.
- *DCO Oscillator*, un ibrido digitale/analogico che può essere considerato come un *VCO* sincronizzato ad un riferimento in frequenza esterno. Il riferimento viene prodotto da un contatore digitale che opera come *frequency divider*, contando una serie di impulsi generati da un circuito a più alta frequenza e attivando la sua uscita ogni volta che esso raggiunge il numero programmato di conteggi.

Nel caso di questa applicazione i requisiti di basso consumo di potenza e di semplificazione del circuito hanno portato alla scelta di utilizzo dell'oscillatore interno DCO come fonte di clock. Questo oscillatore è configurabile direttamente per mezzo del software caricato nel microcontrollore e non necessita di componenti esterni.

Registri di controllo dell'oscillatore

Il microcontrollore possiede i seguenti cinque registri *SFR (Special Function Register)* di controllo per le operazioni dell'oscillatore *DCO*:

- *OSCCON*: è il registro di controllo principale del modulo oscillatore. Permette di selezionare uno dei tipi di oscillatore (nel caso di questa applicazione l'oscillatore *DCO*) e configurarlo come attivo o non durante la fase di *sleep*, di abilitare il *secondary oscillator* (oscillatore al quarzo esterno da 32.768 kHz) ed è protetto da scrittura attraverso un bit *I/O Lock* settabile per mezzo di una particolare *sequenza di unlock* nel software.
- *CLKDIV*: è il registro che controlla il postscaler per il PLL e il divisore di frequenza per la modalità *DOZE* non implementata nel software. In questo registro si sono configurati i bit di selezione per la sorgente di clock da passare al divisore di frequenza $\div 2$ che genera il clock di sistema in modo da selezionare il *DCO*
- *OSCTUN*: è il registro di configurazione dell'oscillatore *FRC*. Per questo motivo non ne è stato variato il contenuto.

- OSCDIV e OSCFDIV: sono i registri di controllo del divisore di frequenza per la scelta di una frequenza del segnale di clock al di fuori di quelle disponibili dalle sorgenti stesse.
- DCOCON: è il registro di *enable* dell'oscillatore DCO e contiene i bit di selezione della frequenza del segnale di clock generato. In questa applicazione si è deciso di lavorare ad una frequenza di clock di 8 MHz in quanto, anche se il microcontrollore può raggiungere frequenze di clock pari a 32 MHz, la soluzione a 8 MHz rappresenta lo stato del DCO con il setting più accurato. Si è così perso in velocità di esecuzione delle istruzioni da parte del microcontrollore per acquistare accuratezza in termini di temporizzazione delle periferiche. Per applicazioni che richiedono specifiche temporali più stringenti e quindi frequenze di funzionamento maggiori, il DCO può non essere la soluzione migliore come oscillatore. Per questo tipo di applicazioni si può pensare di utilizzare l'oscillatore primario utilizzando un quarzo con frequenza fondamentale maggiore o l'oscillatore FRC, configurando il circuito PLL per incrementarne la frequenza.
- DCOTUN: è il registro di calibrazione del DCO. Questo oscillatore ha la capacità di poter calibrare la propria frequenza per correggere gli errori che il sistema può introdurre a causa delle variazioni rispetto ai valori nominali delle tensioni di alimentazione, della temperatura di utilizzo e dei valori dei componenti. Durante il lavoro di tesi non sono state effettuate analisi sulle variazioni della frequenza di clock, per cui si è scelto di mantenere il suo valore pari a quello centrale di 8 MHz.

Di seguito in Figura 6.3 vengono riportate le *caratteristiche AC* dell'oscillatore DCO.

AC CHARACTERISTICS			Standard Operating Conditions: 2.0V to 3.6V (unless otherwise stated) Operating temperature $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ for Industrial				
Param No.	Symbol	Characteristic	Min	Typ	Max	Units	Conditions
F30	FDCO	DCO Frequency	7.44	8.00	8.56	MHz	
			14.88	16.0	17.12	MHz	
			29.76	32.0	32.24	MHz	
F31	DCOSU	DCO Start-up Time	—	1.0	2.0	μs	
F32	DCOSTABLE	DCO Stabilization Period	—	8	—	Clocks	
F33	DCODT	DCO Temperature Drift	—	0.4	—	%/°C	
F34	DCOVT	DCO Voltage Drift	—	0.2	—	%/V	
F35	DCODc	DCO Duty Cycle	48	50	52	%	

Figura 6.3 Caratteristiche AC dell'oscillatore DCO [8]

I valori calcolati provengono da misurazioni effettuate dal costruttore nelle condizioni di funzionamento standard che garantiscono:

- tensione di alimentazione da 2.0V a 3.6V;
- temperatura da -40°C a +85°C (nel modello *industrial* che è stato utilizzato in questo progetto).

Le caratteristiche AC che riguardano il tempo di start-up ed il periodo di stabilizzazione del clock del DCO sono state messe in evidenza in quanto in fase di sviluppo del software se ne è dovuto tener conto, per una corretta temporizzazione della transizione dalla fase di *sleep* a quella di *run* del microcontrollore.

6.1.4 Porte di I/O con Peripheral Pin Select (PPS)

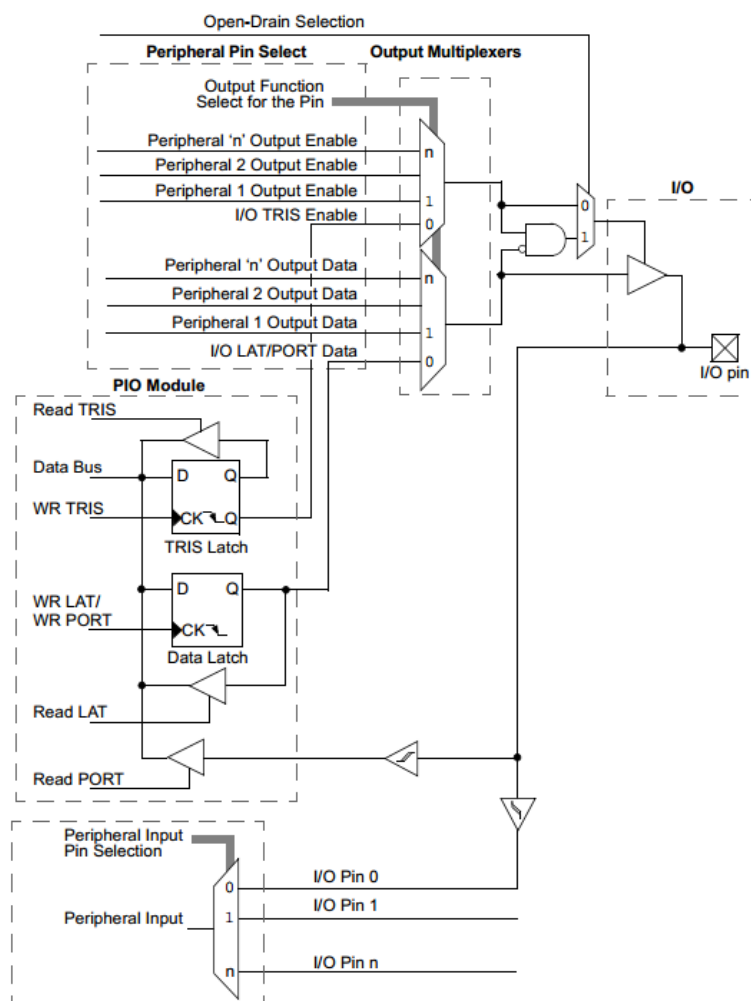


Figura 6.4 - Schema di una porta di I/O con funzionalità PPS [10]

Le porte di I/O del microcontrollore permettono il controllo, la ricezione e il monitoraggio di altri dispositivi. Esse, oltre ad essere dedicate singolarmente alle periferiche interne del microcontrollore, supportano una feature denominata *Peripheral Port Select (PPS)*, che permette il mapping di buona parte delle periferiche digitali in maniera dinamica sui pin di I/O. In questo modo le porte risultano essere condivise dalle periferiche, allo scopo di potere multiplexare il singolo pin di I/O con diverse periferiche. I pin che possono essere rimappati hanno la sigla “RPIn” se fungono solamente da pin da input e “RPn” se hanno la possibilità di fungere sia da pin da input che da output. Nel mapping di un pin con funzione di input quest’ultimo viene mappato sulla base della periferica, in quanto vi è un registro di controllo per ogni sorgente di input che deve assumere il valore del pin PPS corrispondente; viceversa, nel mapping di un pin con funzione di output si deve assegnare il valore dell’*Output Function Number*, univoco per ciascuna funzione, al corrispondente pin RPn. Le periferiche interne del microcontrollore sono state assegnate ai pin di I/O PPS in maniera “intelligente” allo scopo di ottenere un routing più ordinato in fase di layout. La scrittura sui registri di controllo delle porte PPS non è permessa in condizioni normali per cui alla loro configurazione è necessario compiere una sequenza di *unlock* di questi registri eseguita da uno specifico comando.

6.1.5 Timers

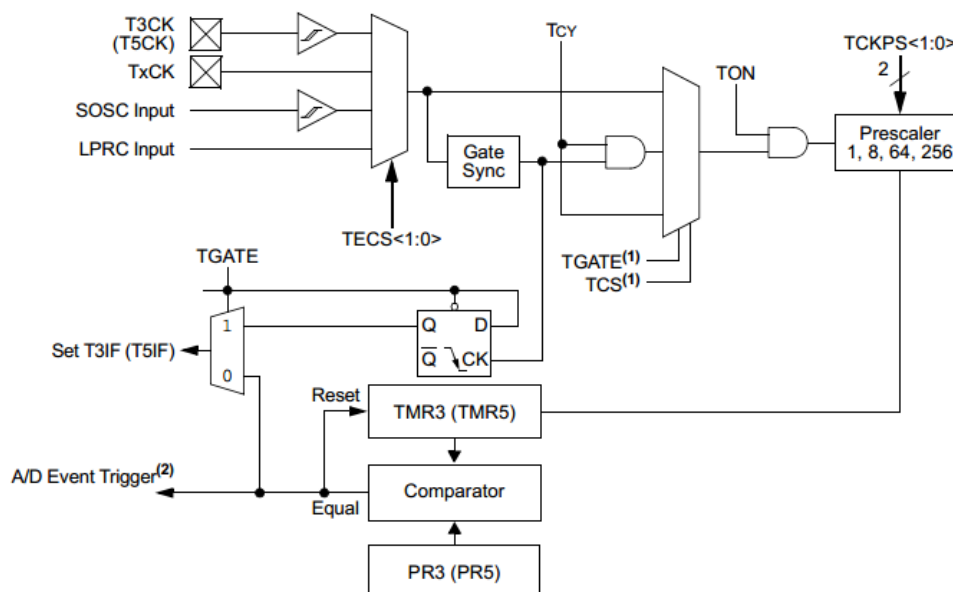


Figura 6.5 - Schema di un modulo Timer a 16-bit [10]

Il microcontrollore scelto dispone di diversi timers per gestire la temporizzazione tra gli eventi, essenzialmente divisi in due tipologie: timers a 16-bit e a 32-bit. La prima tipologia è generalmente inclusa nella seconda, in quanto un timer a 32-bit può essere configurato come una coppia di timers a 16-bit; il PIC24FJ256GB606 possiede cinque timers a 16-bit, di cui quattro facenti parte di due timers a 32-bit. La sostanziale differenza tra le due tipologie è data dal limite di conteggio del timer, in quanto il primo è in grado di contare un numero di cicli fino a 2^{16} mentre il secondo è in grado di raggiungere 2^{32} cicli. Il passo temporale di conteggio è in ogni caso dato dalla sorgente di clock selezionata, che può essere il clock di sistema, l'oscillatore secondario, l'oscillatore LPRC o un generico input esterno. Ogni timer può funzionare sia come timer sincrono che come contatore (in particolare, il modulo Timer1 può fungere da contatore sincrono o asincrono). La modalità di funzionamento di una periferica di timer generica è essenzialmente legata ad una coppia di registri: il primo è il registro addetto a mantenere il conteggio, mentre il secondo è quello che contiene il valore finale che deve essere raggiunto perché il conteggio si arresti. Questi due registri vengono confrontati da un circuito comparatore

che rivela il raggiungimento del conteggio. Ogni timer può generare un interrupt all'avvenuta scadenza.

Registro di controllo del timer

Il timer sfruttato in questa applicazione è il *Timer3* nella configurazione a 16-bit. Si tratta di un timer di tipo C e cioè in grado di generare un evento interno che lancia la conversione del modulo A/D. Il modulo è programmabile sulla base di un registro di controllo chiamato T3CON, che contiene il bit TON di *enable*, un bit TCS per la selezione del clock utilizzato dal modulo (esterno o di sistema), una coppia di bit TCKPS per la selezione del *prescaler* ed un bit TSIDL per lasciare al programmatore la possibilità di bloccare o lasciar contare il timer in *Idle mode*.

6.1.6 Serial Peripheral Interface (SPI)

La Serial Peripheral Interface, più comunemente denominata SPI, è un'interfaccia di tipo seriale creata per la comunicazione tra microcontrollori o, in generale, altre periferiche come convertitori D/A o A/D, memorie EEPROM o driver per display LCD e basata sull'omonimo protocollo di comunicazione.

La comunicazione tra due dispositivi con interfaccia SPI avviene, comunemente, allo scopo di scambio di dati ed è gestita in maniera sincrona e full-duplex, in quanto il colloquio può avvenire contemporaneamente sia in ricezione che in trasmissione. Nella Figura 6.6 viene mostrato un esempio di connessione tra un dispositivo detto "*Master*" che ha il compito di instaurare e dettare le regole per la corretta comunicazione ed uno o più dispositivi detti "*Slave*" che hanno il semplice compito di comunicare con il *Master*.

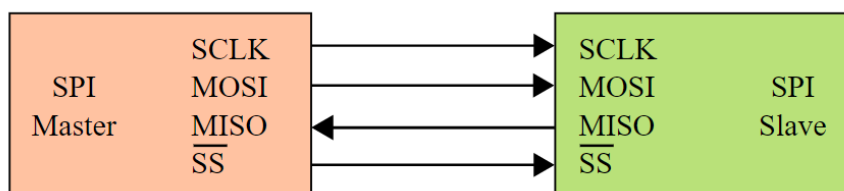


Figura 6.6 - Esempio di comunicazione SPI: connessione tra un master ed un singolo slave

La comunicazione avviene grazie all'utilizzo di quattro segnali:

- *SCLK (Serial Clock)*: rappresenta il segnale di sincronizzazione tra il *Master* e lo *Slave*. Viene fornito dal primo al secondo solamente nel momento di scambio di dati e la comunicazione avviene soltanto sui suoi fronti (di salita o discesa).
- *MOSI (Master Output Slave Input)*: è la linea di comunicazione sulla quale il *Master* trasmette i dati allo *Slave*.
- *MISO (Master Input Slave Output)*: rappresenta la linea opposta al *MOSI*, sulla quale lo *Slave* trasmette i dati al *Master*.
- *SS (Slave Select)*: è la linea di selezione dello *Slave* e dà la possibilità all'interfaccia di decidere verso chi instaurare la comunicazione.

Il modulo SPI del PIC24FJ256GB606 permette lo scambio di dati con lunghezza variabile da 2 a 32 bits e prevede uno schema come in Figura 6.7.

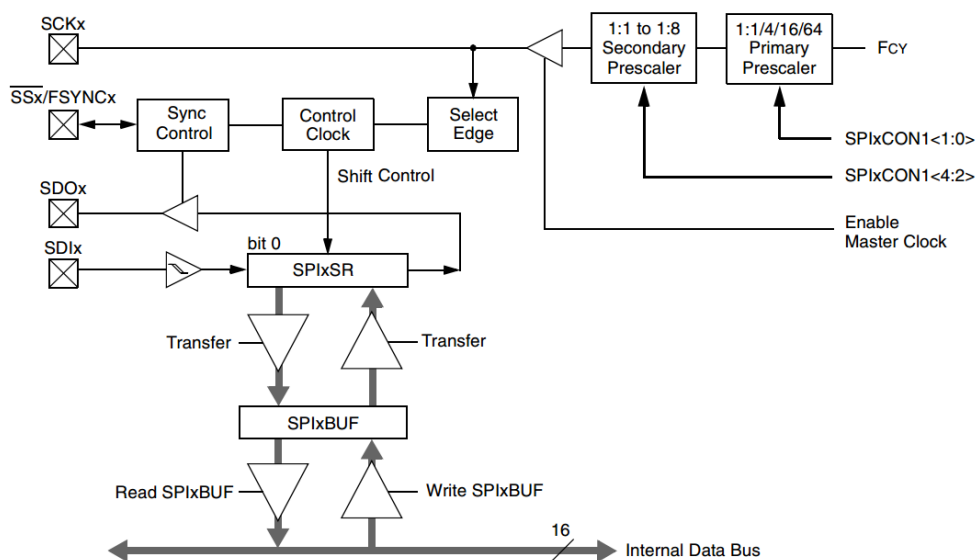


Figura 6.7 - Schema di un modulo SPI Standard Mode [9]

Registri di stato e controllo del modulo SPI

I registri SPIxSTAT e SPIxCON1 forniscono il controllo delle operazioni dei moduli SPI utilizzati, in particolare:

- SPIxSTAT è il registro di stato del modulo SPIx. In esso sono contenuti il bit SPIEN che funge da *enable* del modulo, SPISIDL che blocca le operazioni in *Idle mode* più altri bit per il controllo dello stato.

- SPIxCON1 è il registro di controllo principale del modulo SPIx quando opera in *Standard mode*. Deve essere impostato all'inizializzazione del modulo e contiene i seguenti bit significativi: il bit di selezione della lunghezza della comunicazione MODE16, che permette di impostare il numero di bit che verranno trasmessi e ricevuti ai valori di 8 o 16 (il dato viene trasmesso a partire dall'Msb e viene ricevuto a partire dall'Lsb in entrambe le configurazioni), il bit SMP che permette di scegliere la fase con la quale il modulo SPI campiona il dato in ricezione (valido solo in *Master mode*), il bit CKE di configurazione del fronte del clock e che permette al dato in trasmissione di cambiare sul suo fronte di salita o di discesa, il bit CKP con la quale si sceglie la polarità del clock e quindi si imposta l'*Idle state* a livello logico alto o basso, il bit MSTEN per la selezione del *Master mode* e i bit SPRE<2:0> e PPRE<1:0> per la selezione della frequenza del clock SCLK.

6.1.7 Real-Time Clock and Calendar (RTCC)

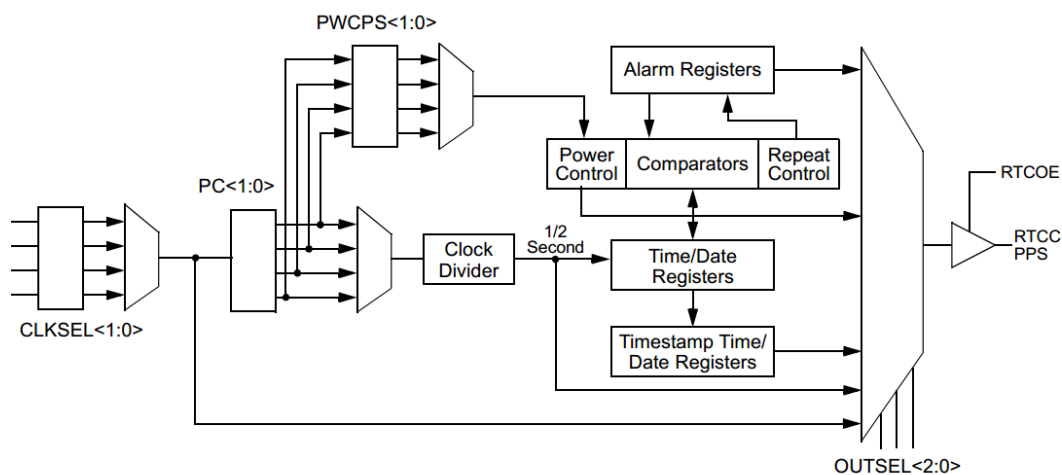


Figura 6.8 - Schema del modulo RTCC [9]

Il microcontrollore fornisce un modulo RTCC per tutte quelle applicazioni dove deve essere mantenuto un riferimento temporale senza caricare compiti alla CPU. Il modulo, infatti, è in grado di continuare a contare il tempo anche in assenza del clock di sistema, per mezzo di una rete che comprende un oscillatore al quarzo con frequenza nominale di 32.678 KHz.

Questa caratteristica rende ancor maggiormente adatto il PIC24FJ256GB606 ad applicazioni *low power*.

Le caratteristiche di questo modulo vengono riassunte di seguito:

- Conteggio del tempo e calendario che forniscono l'ora attuale nel formato 24h, il giorno della settimana, il giorno del mese, il mese e l'anno (con correzione automatica per gli anni bisestili);
- Sveglia configurabile e ripetibile in grado di generare un interrupt alla sua attivazione;
- Formato di memorizzazione del tempo BCD, come per i più comuni display a sette segmenti;
- Possibilità di acquisire il *timestamp* e di generare un impulso ad ogni sveglia sui pin del microcontrollore dedicati;
- Frequenza di conteggio impostata a mezzo secondo.

Purtroppo, il modulo RTCC non è in grado di gestire l'ora legale, pertanto necessita di riprogrammazione del riferimento temporale ogniqualvolta dovesse accadere un cambio dell'ora.

Registri del modulo RTCC

- RTCCON1L: contiene il bit di *enable* RTCEN, il bit WRLOCK che vieta la scrittura sui registri dell'RTCC, il bit RTCOE che funge da *enable* per il pin di uscita RTCC ed i bit OUTSEL<2:0> che permettono di selezionare quale operazione debba essere riportata sul pin RTCC.
- RTCCON1H: è il registro di controllo della sveglia. Contiene il bit di *enable* ALRMEN, il bit CHIME che permette di selezionare se arrestare o meno la sveglia ad un numero finito di ripetizioni, i bit AMASK<3:0> di configurazione della sveglia, grazie alla quale ne si decide il periodo a partire da mezzo secondo fino ad arrivare ad un anno ed i bit ALMRPT<7:0> che contengono il numero di ripetizioni.
- RTCCON2L/RTCCON2H: contengono i bit CLKSEL<1:0> che permettono la selezione del clock del modulo RTCC ed i bit che permettono di impostare la frequenza di conteggio di mezzo secondo.
- RTCSTATL: registro di stato del modulo, permette di controllare se è scattato l'evento di allarme o quello di *timestamp*.

- **TIMEL/TIMEH/DATEL/DATEH**: sono i registri che contengono i valori dell'ora e della data dell'RTCC in formato BCD.
- **ALMTIMEL/ALMTIMEH/ALMDATEL/ALMDATEH**: sono i registri che contengono i valori dell'ora e della data di allarme in formato BCD.
- **TSATIMEH/TSATIMEL/TSADATEH/TSADATEL**: registri che contengono i valori dell'ora e della data dell'ultimo *timestamp* in formato BCD.

6.1.8 Convertitore A/D a 12-bit

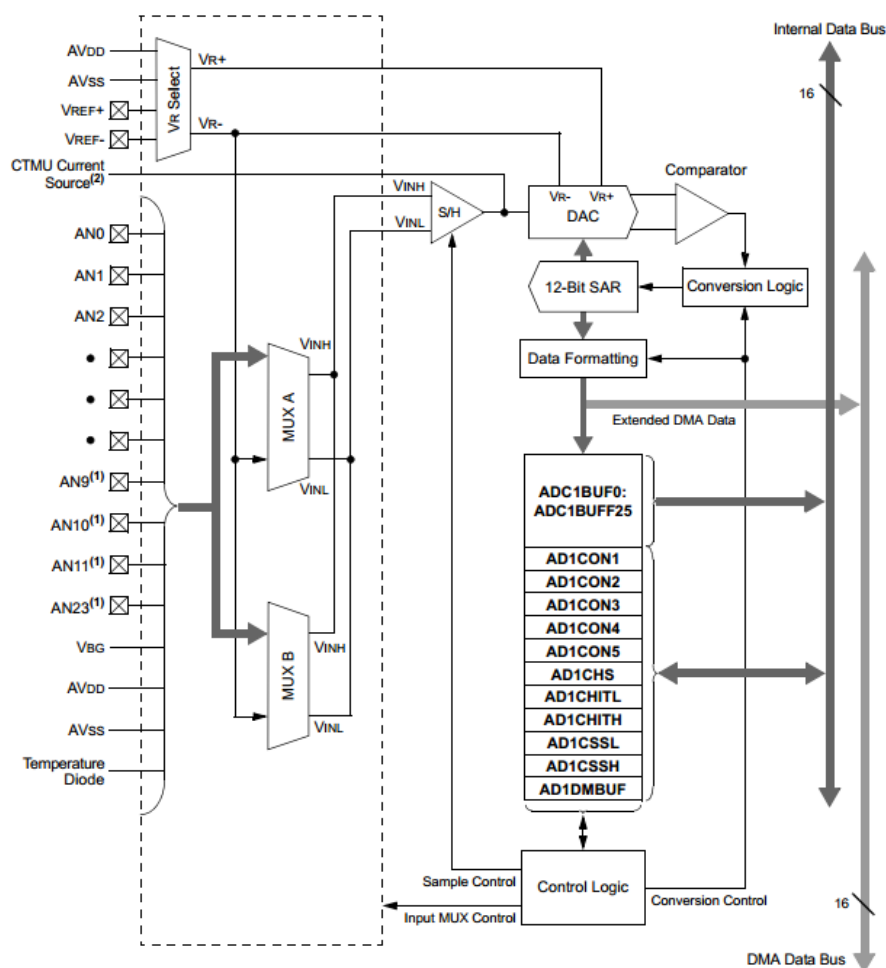


Figura 6.9 - Schema del convertitore A/D a 12-bit [9]

Il convertitore A/D è un circuito elettronico che ha la funzione di compiere la conversione di un segnale dal dominio analogico a quello digitale.

Il microcontrollore possiede un convertitore A/D dalle seguenti caratteristiche d'interesse:

- Tipo di conversione *Successive Approximation Register* (SAR): questo tipo di convertitore utilizza un comparatore interno ed un circuito convertitore D/A. Il funzionamento di questo tipo di convertitori si basa sulla creazione, ad ogni conversione, di un dato digitale di confronto, inizialmente composto da tutti zeri. Ad ogni passo un registro ad approssimazioni successive impone il valore 1 al primo bit diverso da 0 (a partire dal MSB) ed il dato viene convertito in digitale dal convertitore D/A. Viene eseguito un confronto del dato con la conversione digitale dell'ingresso analogico tramite il comparatore e se il segnale analogico convertito risulta essere maggiore rispetto al dato di confronto allora il registro SAR impone il valore 1 al successivo bit. Il procedimento si arresta una volta che il valore convertito dell'ingresso risulta essere minore rispetto al dato di confronto creato dal modulo. Quest'ultimo sarà la conversione digitale del segnale analogico in ingresso.
- Risoluzione selezionabile di 10 o 12 bit: si parla di risoluzione del convertitore facendo riferimento al numero di livelli digitali che esso può produrre. Con una risoluzione di 12 bit, ad esempio, si è in grado di dividere il range di tensioni di riferimento in 2^{12} (4096) livelli. Dato che le tensioni di riferimento fornite dal *Gain Phase Detector* sono pari a 0 V per il riferimento negativo e 1,8 V per quello positivo, la risoluzione del convertitore A/D permette di distinguere una differenza di tensione pari a:

$$1,8 V / 2^{16} \text{livelli} \cong 27,466 \mu V / \text{livello}$$

E quindi un valore di guadagno pari a 0,000915 dB/livello e un valore di fase pari a $0,0027466^\circ$ /livello.

- Velocità di conversione massima di 200 KSa/s
- Fino a 16 canali analogici d'ingresso
- Pin per le tensioni di riferimento da esterno
- Sorgente di trigger selezionabile per la conversione
- Generazione di interrupt configurabile
- Estensione di capacità del modulo tramite DMA Controller

Registri del modulo A/D

Il convertitore A/D è configurabile sulla base di 13 registri. Di seguito verranno riportati solamente i registri di controllo della conversione e del campionamento impostati in fase di programmazione:

- AD1CON1: registro di controllo che contiene l'*enable* bit ADON, il bit ADSIDL per l'arresto del modulo in *Idle mode*, i bit di controllo per l'estensione al DMA Controller, il bit MODE12 per la selezione della risoluzione del convertitore, i bit FORM<1:0> per la definizione del formato d'uscita del dato, i bit SSRC<3:0> che impostano la sorgente di clock di campionamento del modulo, il bit ASAM per l'avvio automatico del campionamento immediatamente dopo all'ultima conversione, il bit SAMP che definisce lo stato del *Sample and Hold* ed il bit DONE che viene settato automaticamente alla fine della conversione.
- AD1CON2: ulteriore registro di controllo del modulo A/D comprendente i bit PVCFG<1:0> e NVCFG0 di configurazione delle tensioni di riferimento, i bit SMPI<4:0> di selezione del numero di conversioni completate prima dell'attivazione dell'interrupt di fine conversione, il bit BUFM che definisce la modalità con la quale i dati campionati riempiono il buffer ed il bit ALTS che permette il campionamento consecutivo dei due canali d'ingresso.
- AD1CON3: terzo registro di controllo del modulo. Comprende il bit ADRC per decidere la sorgente del clock di conversione, i bit SAMC<4:0> per configurare il periodo di campionamento quando si utilizza la modalità di campionamento automatica ed i bit ADCS<7:0> per configurare il periodo del clock di conversione T_{AD} .
- AD1CHS: registro di selezione dei canali di input che sono connessi al *Sample and Hold* attraverso la coppia di MUX A e B.
- ADC1BUFx: buffer a 16 bit sulla quale viene salvato il dato convertito. I quattro bit più significativi di ogni buffer saranno composti da tutti zeri, in quanto la risoluzione del convertitore A/D è di 12 bit. Il modulo integra un totale di 32 buffer di memorizzazione di dati convertiti consecutivamente.

Sequenza di conversione

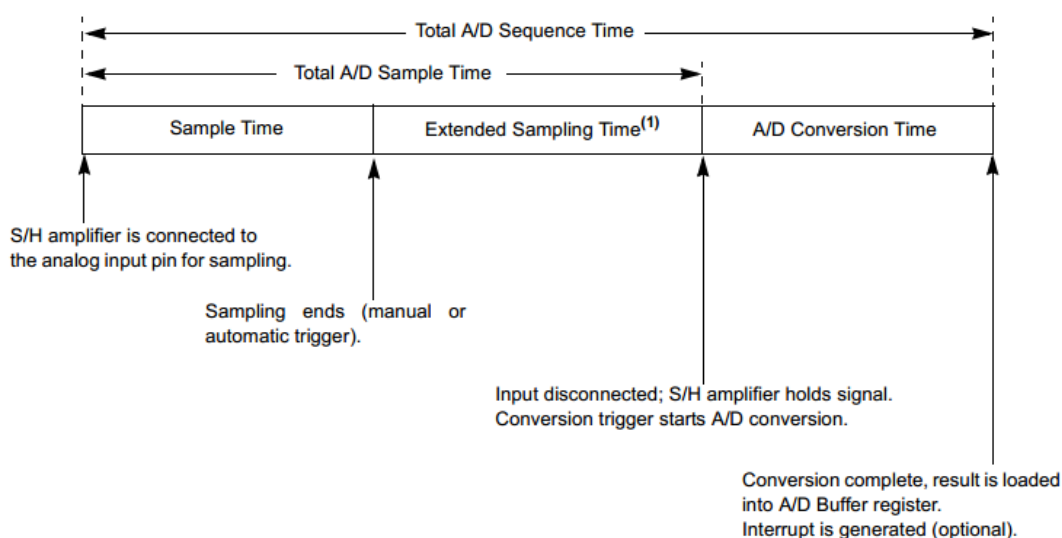


Figura 6.10 - Sequenza di campionamento e conversione del modulo A/D [10]

La conversione A/D si può generalmente dividere in due fasi:

1. Fase di campionamento
2. Fase di conversione

La prima ha inizio nel momento in cui il dato raggiunge l'ingresso del S/H, presenta una durata minima entro la quale il S/H garantisce l'accuratezza necessaria al procedimento di conversione ed ha durata impostata dal programmatore. Al suo completamento il S/H viene disconnesso dai pin d'ingresso.

La seconda sussegue la prima e comprende il tempo di cui ha bisogno il modulo A/D per eseguire la conversione della tensione mantenuta dal S/H. Per la modalità di conversione a 12-bit il modulo necessita di 14 cicli di clock T_{AD} , uno per ogni bit più due cicli aggiuntivi. Alla fine della conversione il risultato viene memorizzato all'interno del relativo buffer, viene generato l'interrupt di fine conversione e il S/H viene riconnesso ai pin d'ingresso.

Considerazioni sulle specifiche temporali

Il modulo A/D del PIC24FJ256GB606 presenta una serie di requisiti minimi da tener conto in fase di programmazione, riassunti in Tabella 2.

Minimum A/D Clock Period T_{AD}	278 ns
SAR Conversion Time (12-bit resolution)	14 T_{AD}
Maximum Throughput Rate	200 ksps
Sample Time Minimum	T_{AD}
Clock Sync Time (worst case scenario)	2.5 T_{AD}

Tabella 2 – Specifiche temporali del modulo A/D

Il *throughput* del convertitore A/D è dato dalla seguente formula:

$$Throughput = \frac{1}{Sample\ Time + SAR\ Conversion\ Time + Clock\ Sync\ Time}$$

Utilizzando come sorgente di clock di sistema il DCO alla frequenza nominale di 8 MHz si ha un periodo di istruzione pari a

$$T_{CYC} = 1/4\ MHz = 250\ ns$$

e quindi si imposta un periodo di clock di conversione

$$T_{AD} = 2 \cdot T_{CYC} = 500\ ns$$

che soddisfa il requisito minimo. Configurando, inoltre, il periodo di campionamento pari a T_{AD} , è possibile calcolare il *throughput* del convertitore (nel caso peggiore) in questa applicazione specifica nel modo seguente:

$$Throughput = \frac{1}{500\ ns + 14 \cdot 500\ ns + 2.5 \cdot 500\ ns} \cong 114\ KSamples/s$$

Questo particolare tipo di convertitore D/A presenta una risoluzione di 16-bit, un range di tensione d'uscita unipolare o bipolare che, nella prima configurazione, può andare da 0 V a 20 V, un rumore in uscita pari a 35 nV/ $\sqrt{\text{Hz}}$, un INL massimo pari a ± 2 LSB ed un *settling time* massimo dell'uscita pari a 12.5 μs (con uno step pari a 20 V). [11]

L'architettura dell'AD5761R consiste in una rete a scala R - $2R$ comandata da un registro a 16-bit e seguita da un amplificatore per la generazione del valore analogico di tensione d'uscita. Esso presenta un doppio buffer in ingresso composto dall'*Input register* e dal *DAC register* che permette l'*updating* asincrono dell'uscita tramite il pin \overline{LDAC} . Per il suo funzionamento esso utilizza un circuito interno che produce una tensione di riferimento pari a 2.5 V e che può essere fornita su di un pin d'uscita per un'eventuale riferimento esterno. Il convertitore D/A utilizza un'interfaccia SPI 4-wire per la comunicazione con le periferiche esterne che può raggiungere la frequenza di clock di 50 MHz controllata da quattro pin chiamati rispettivamente \overline{SYNC} , *SCLK*, *SDI* e *SDO*. Il pin di \overline{SYNC} funge da *Slave Select* e deve essere mantenuto basso durante la fase di comunicazione col microcontrollore per un numero corretto di cicli di clock.

6.3 Scheda di memoria SD

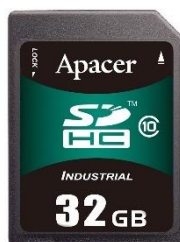


Figura 6.12 - Scheda di memoria SD Apacer [12]

L'applicazione richiede il salvataggio delle misure compiute dal sensore su di un supporto fisico di memorizzazione non volatile e che possa essere semplicemente trasferito su pc. La scelta del supporto fisico si è indirizzata fin da subito sulla scheda di memoria SD, utilizzata largamente nei dispositivi elettronici presenti nel mercato odierno grazie alla

possibilità di memorizzazione di quantità di dati notevoli in un supporto di dimensioni ridotte. Inoltre, vista la presenza del microcontrollore, si richiede che la memorizzazione dei dati avvenga attraverso un protocollo gestibile dal microcontrollore stesso (SPI, USB, I²C, ecc.). La scheda di memoria SD è l'ideale da questo punto di vista, in quanto è dotata di interfaccia di comunicazione SPI Standard a 3,3 V. In realtà, la scheda SD utilizza due modalità di comunicazione: la prima è per l'appunto la modalità SPI, mentre la seconda, alla quale è configurata inizialmente, è la modalità detta *SD bus*. La memoria interna delle schede SD è suddivisa in maniera *standard* in blocchi di lunghezza fissa pari a 512 byte. La scheda di memoria utilizzata nel progetto ha capacità pari a 256 MB, quindi considerando che ogni campione occupa quattro byte (due per il guadagno e due per la fase) ed il numero di campioni è pari a 7400, essa è in grado di memorizzare più di 9000 misurazioni. Presenta velocità di trasferimento massime pari a 23 MB/s in scrittura e 17 MB/s in lettura ed il suo consumo di corrente è pari a 105 μ A in *Idle Mode* e 50 mA massimi in *Active Mode*. [13]

7. Generazione del segnale a RF

A questo scopo è stato realizzato un circuito dedicato che, sulla base del dato fornito dal circuito di controllo, genera un'onda sinusoidale a frequenza fissa. Quest'ultima viene fornita alla guida d'onda per compiere l'analisi spettroscopica.

Il circuito di generazione è suddiviso in due sotto circuiti:

1. VCO (*Voltage Controlled Oscillator*): il componente del circuito analogico che realizza l'onda sinusoidale alla frequenza in funzione del valore di tensione all'ingresso, proveniente dal convertitore DAC.
2. LNA (*Low Noise Amplifier*): il circuito utilizzato per amplificare il segnale d'uscita del VCO al fine di raggiungere il livello di potenza dell'onda trasmessa pari alle specifiche.

7.1 Voltage Controlled Oscillator

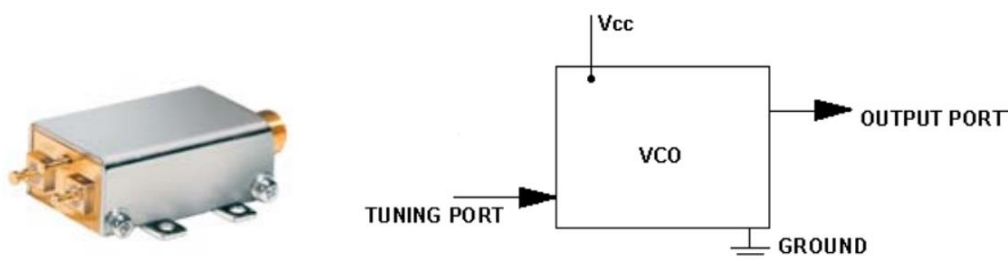


Figura 7.1 - VCO Mini-Circuits ZX95-2700A+ e rappresentazione delle porte [14]

L'oscillatore controllato in tensione, o VCO, è il “cuore” del circuito di generazione dello sweep in frequenza. Il suo compito è quello di “tradurre” un livello di tensione continuo in un segnale sinusoidale.

Il modello di VCO selezionato per il progetto del sensore è lo ZX95-2700A+ della Mini-Circuits. La Figura 7.2 riporta le caratteristiche principali che hanno portato alla sua scelta.

MODEL NO.	FREQ. (MHz)		POWER OUTPUT (dBm)	PHASE NOISE dBc/Hz SSB at offset frequencies, kHz				TUNING					NON HARMONIC SPURIOUS (dBc)	HARMONICS (dBc)		PULLING pk-pk @ 12 dB (MHz)	PUSHING (MHz/V)	DC OPERATING POWER	
	Min.	Max.		Typ.	1	10	100	1000	VOLTAGE RANGE (V)	SENSI-TIVITY (MHz/V)	PORT CAP (pF)	3 dB MODULATION BANDWIDTH (MHz)		Typ.	Typ.			Max.	Typ.
ZX95-2700A+	1300	2700	+3.3	-69	-93	-114	-136	0.15	25	42-92	65	25	-90	-23	-	6	1.6	5	35

Figura 7.2 - Caratteristiche elettriche del VCO da datasheet [14]

Tra di esse, quelle di maggior interesse riguardano la frequenza dell'onda generata da 1.3 GHz a 2.7 GHz (compatibile con le specifiche di progetto), la potenza d'uscita tipica di 3.3 dBm, il basso rumore di fase, la tensione di *tuning* da 0.15 V a 25 V, la tensione di alimentazione di 5V e la corrente di alimentazione massima di 35 mA.

Il componente scelto è contenuto in un case che presenta tre connettori per le tensioni di alimentazione e di *tuning* ed un connettore SMA per l'uscita. Volendo realizzare uno sweep da 1.5 GHz a 2.7 GHz si è compiuta la misurazione della frequenza dell'onda in uscita per conoscere la tensione di *tuning* minima e massima da applicare al VCO. I grafici in Figura 7.3 mostrano l'andamento dell'onda in uscita al VCO alla frequenza di 1.5 GHz e 2.7 GHz. Dagli stessi si nota come l'andamento tra la frequenza dell'uscita e la tensione di *tuning* non sia prettamente lineare e come la potenza in uscita risulti massima intorno alla tensione di *tuning* di 8 V.

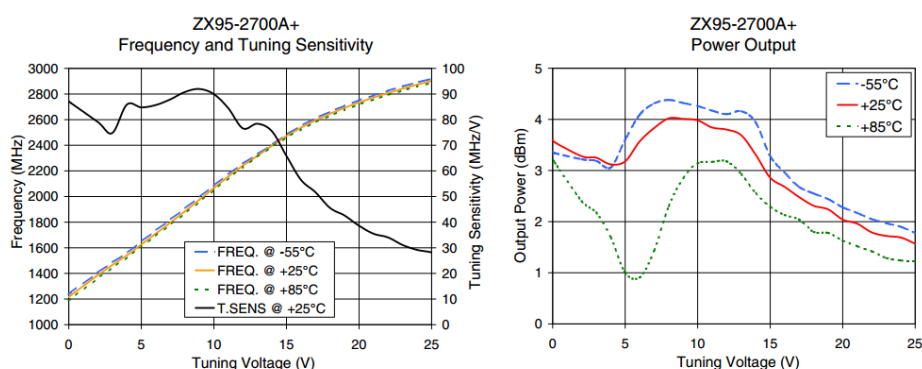


Figura 7.3 - Frequenza e potenza d'uscita dell'onda RF rispetto alla tensione di tuning [14]

7.2 Low Noise Amplifier



Figura 7.4 - Amplificatore LNA QORVO TQL9092

Il segnale in uscita dal VCO presenta una potenza troppo bassa rispetto alle specifiche di progetto. Per questo motivo è necessario compierne un'amplificazione in modo da raggiungere la potenza trasmessa minima attraverso un circuito amplificatore a RF. Il componente scelto è il *QORVO TQL9092*, un amplificatore *ultra low noise* con banda operativa da 0,6 a 4,2 GHz e quindi in accordo con le specifiche di frequenza del segnale a RF generato. Una specifica importante che lo caratterizza è l'elevato guadagno maggiore di 20 dB nella banda 1,5 – 3,8 GHz. La sua tensione di alimentazione può variare da 3,3 a 5,25 V. Le due configurazioni di guadagno non mostrano differenze sostanziali, per cui si è deciso di alimentarlo con una tensione di 5 V, conforme alle tensioni di alimentazione dei restanti componenti della parte a RF del circuito. La corrente massima di alimentazione del circuito in *ON-STATE* è di 85 mA. [15]

7.3 Misurazione di guadagno e fase

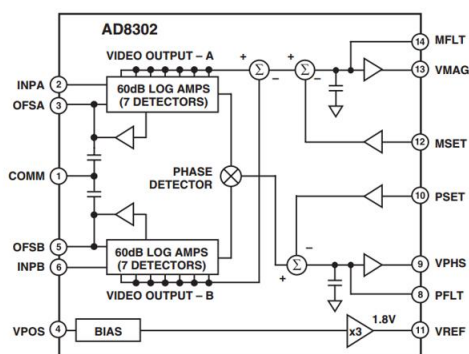
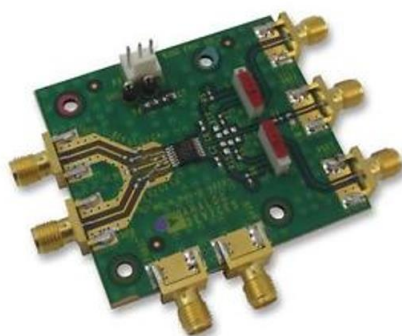


Figura 7.5 - Rilevatore di guadagno e fase AD8302 Analog Devices e diagramma di funzionamento [16]

Il segnale amplificato dall'LNA viene fornito alla guida rettangolare che ha lo scopo di generare l'onda che raggiunge il terreno e ricevere quella che quest'ultimo riflette, portando con sé l'informazione sulla misura di umidità. Il *gain phase detector* è lo stesso utilizzato nella sperimentazione in laboratorio ed ha il compito di confrontare l'onda trasmessa e riflessa e fornire le informazioni misurate al microcontrollore. Esso include due porte d'ingresso *INPA* e *INPB* con connettori SMA che corrispondono rispettivamente all'onda riflessa e quella trasmessa, due porte d'uscita *VMAG* e *VPHS*, anch'esse con connettori SMA, che rappresentano il guadagno e la fase misurata dallo strumento ed un connettore per l'alimentazione. Le caratteristiche misurabili dallo strumento sono racchiuse nella Tabella 3.

<i>Measured Gain</i>	-30 ÷ +30 [dB], scale: 30 mV/dB
<i>Measured Phase</i>	0° ÷ 180 °, scale: 10 mV/°

Tabella 3 - Specifiche di guadagno e fase misurabili con l'AD8302 [16]

Come si può notare in Figura 7.6 le tensioni d'uscita di guadagno e fase variano in un range da 0 V a 1,8 V. Inoltre, il componente rende disponibile una tensione di riferimento di 1,8V che funge da fondo scala per le tensioni d'uscita.

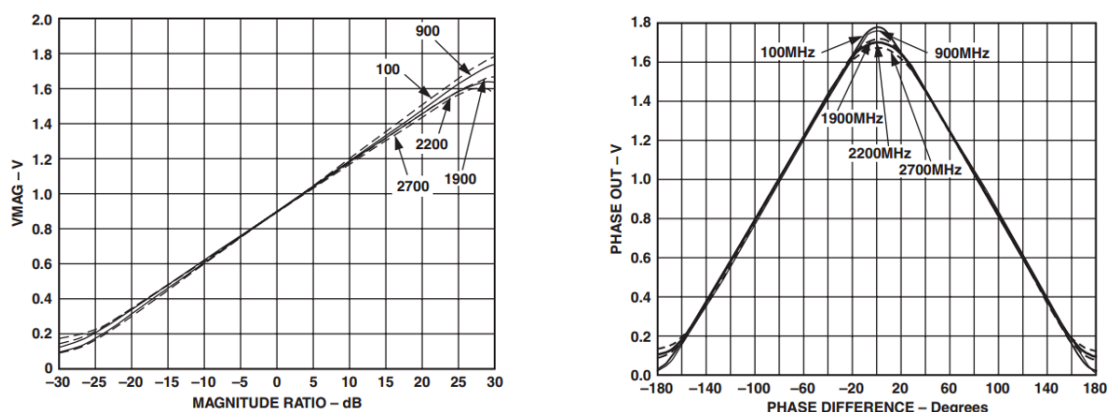


Figura 7.6 – Segnale in uscita di guadagno VMAG [V] vs rapporto tra le ampiezze degli ingressi V_{INPA}/V_{INPB} e segnale di fase VPHS vs differenza di fase tra gli ingressi $\phi_{INPA} - \phi_{INPB}$ [16]

La tensione di alimentazione è variabile da 2,7 a 5,5 V. Quest'ultima incide sulla misura dei canali di ingresso dello strumento in maniera identica, senza modificarne in alcun modo il rapporto o la differenza, quindi è stato deciso di alimentare anche questo componente alla tensione di 5 V. La corrente massima di alimentazione è di 27 mA.

7.4 Alimentazione

Il blocco di alimentazione è composto dai seguenti dispositivi:

- pacco batterie ricaricabile agli ioni di litio.
- Regolatore DC/DC;
- Regolatori LDO.

7.4.1 Battery pack



Figura 7.7 - Battery pack Ansmann 7.4V / 6900 mAh [17]

La scelta della sorgente di alimentazione del sistema deriva dalla necessità di disporre di una sorgente a tensione non troppo elevata e che possa

garantire la maggiore autonomia disponibile. Per questi motivi si è scelto di utilizzare un *battery pack* agli ioni di litio della *Ansmann* con le seguenti caratteristiche:

<i>Nominal Voltage</i>	7,4 V
<i>Capacity</i>	6900 mAh
<i>Number of cells</i>	4
<i>Cutoff Voltage</i>	5 V

Tabella 4- Caratteristiche del *battery pack* Ansmann [18]

Da notare il parametro definito come tensione di *cutoff*, che è considerata come la tensione sotto la quale la batteria viene definita scarica. Nell'applicazione è necessario implementare un circuito che controlli lo stato della batteria e che avvisi nel momento in cui la sua tensione sia giunta alla tensione minima alla quale può funzionare il sistema. Il *battery pack* presenta, inoltre, un circuito denominato “*Safety Board*” che protegge la batteria contro diversi fattori che pregiudicano il suo utilizzo quali la scarica completa, la sovraccarica ed il corto circuito. Il *battery pack* può essere semplicemente ricaricato grazie ad un alimentatore collegato alla rete elettrica.

7.4.2 Considerazioni sulle alimentazioni

I diversi blocchi circuitali necessitano di tensioni di alimentazione dedicate, in particolare:

- Il circuito digitale di controllo, elaborazione e memorizzazione utilizza una V_{dd} digitale pari a 3,3 V ed una V_{cc} analogica pari a 21 V per la generazione della rampa analogica che funziona da tensione di *tuning* del VCO;
- Il circuito di generazione del segnale a RF e di misurazione lavora alla V_{cc} analogica pari a 5 V.

Le diverse tensioni di alimentazione vengono fornite ai rispettivi blocchi in maniera da soddisfare i requisiti di basso consumo e maggiore autonomia. In particolare, come è possibile notare in Figura 7.8, se si dividessero le operazioni del sistema in tre parti, quella di accensione, quella di *sleep* e

quella di misurazione, si può pensare di alimentare i componenti solo ed esclusivamente al loro utilizzo.

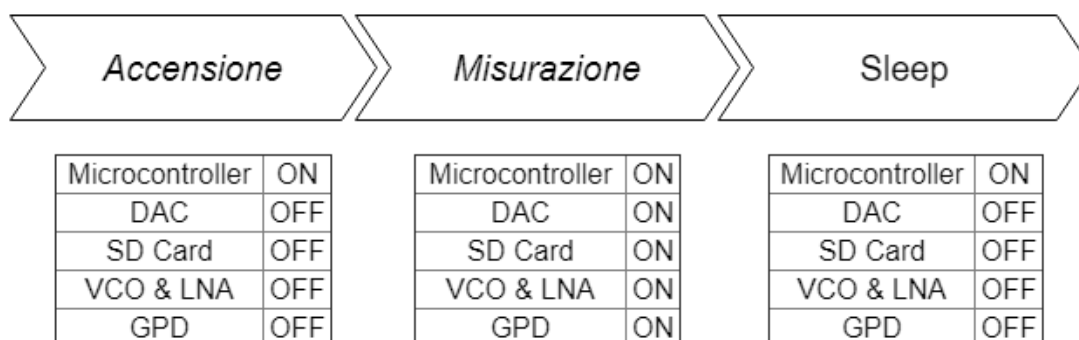


Figura 7.8 - Fasi di funzionamento del sistema e stato di funzionamento dei relativi componenti

Generazione della 3,3 V

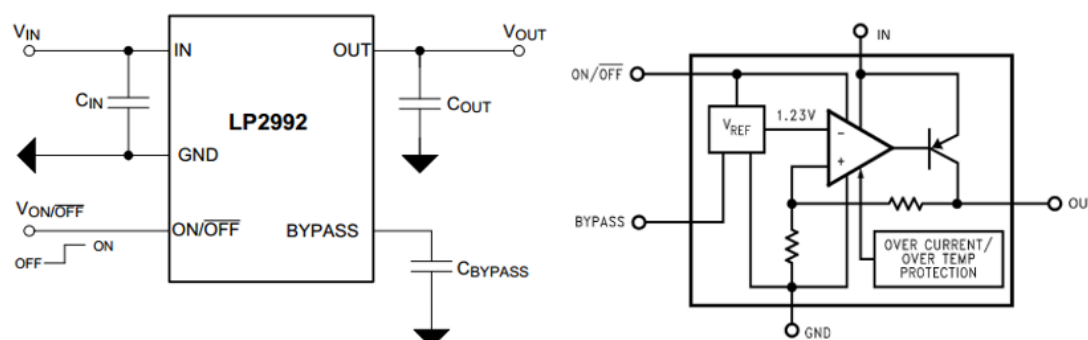


Tabella 5 - Pinout del LP2992 e relativo diagramma a blocchi [19]

Il circuito digitale composto da microcontrollore, convertitore DAC e SD card necessita di una tensione di alimentazione digitale pari a 3,3 V. La tensione digitale di 3,3 V viene generata per mezzo di un regolatore lineare LDO *Texas Instruments* LP2992. Le caratteristiche d'interesse del componente possono essere così riassunte:

<i>Tensione d'ingresso</i>	2,2 V – 16 V
<i>Tensione d'uscita</i>	3,3 V (fissa)
<i>Corrente massima erogabile</i>	250 mA
<i>Tolleranza sulla Vout</i>	2,5 % ($0 < I_{dd} < 50$ mA)

Tabella 6 - Caratteristiche d'interesse del LP2992 [19]

Come è possibile notare in Tabella 6 - Caratteristiche d'interesse del LP2992, la tensione d'ingresso è conforme alla tensione fornita dalla

batteria e la corrente d'uscita massima erogabile risulta maggiore della corrente di cui necessitano i circuiti digitali. Il regolatore è caratterizzato dalla notevole semplicità di utilizzo, in quanto necessita di un condensatore ceramico in ingresso ed uno in uscita per mantenere la stabilità della tensione d'uscita e di un terzo condensatore sul pin *Bypass* per un maggior filtraggio delle componenti di rumore in uscita. Esso presenta anche un pin di $\text{ON}/\overline{\text{OFF}}$ che funge da *enable* del circuito in quanto quando è alla tensione alta il regolatore funziona normalmente, mentre quando è posto a tensione bassa il regolatore entra in *Sleep Mode*. Il microcontrollore è l'unico componente che rimane attivo sempre, in quanto ha il compito di contare il tempo, per cui la sua tensione di alimentazione non deve essere disabilitata; la scheda SD ed il convertitore DAC, invece, possono essere spenti per consumare meno corrente nel momento in cui il microcontrollore entra in stato di *sleep*. Per questo motivo è stato inserito nel circuito uno switch attivo in grado di abilitare la tensione di alimentazione al DAC ed alla SD card tramite il microcontrollore. Lo switch scelto è il AS11P2TLR di *ST Microelectronics*: si tratta di uno switch attivo analogico CMOS che lavora a tensioni di alimentazione da 1,65 a 4,5 V e che presenta una resistenza R_{ON} pari a $2\ \Omega$ per V_{CC} pari a 3,3V. Presenta, inoltre, un pin *SEL* con la quale viene selezionata la porta da riportare sul pin *D* tra *S1* e *S2*.

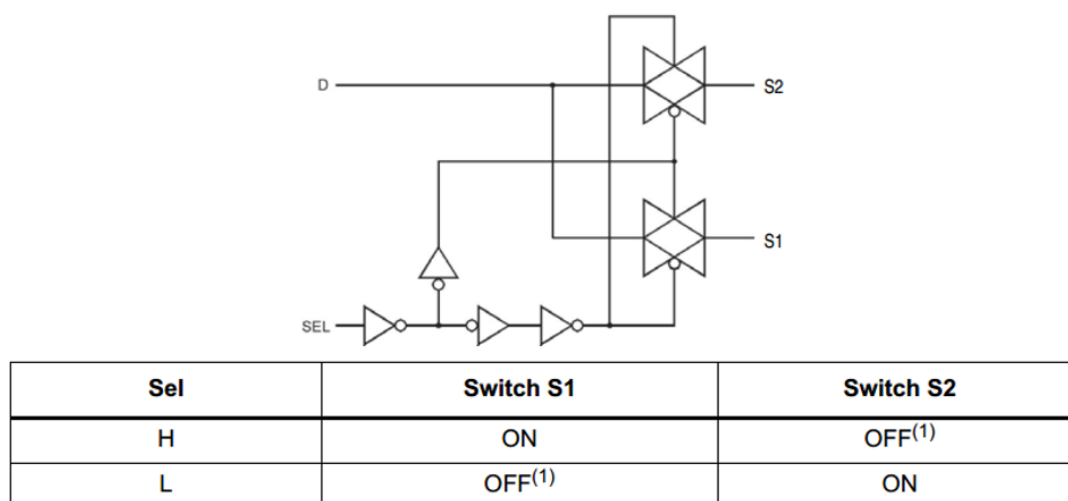


Figura 7.9 - Circuito equivalente dello switch analogico AS11P2TLR e relativa tabella di verità [20]

Considerando che, alla massima corrente di alimentazione dell'insieme tra la scheda SD ed il DAC pari a circa 50 mA (in quanto la corrente di

alimentazione digitale massima del DAC è di $1 \mu\text{A}$, perciò trascurabile) si è stimato che la tensione di $3,3 \text{ V}$ subirà un abbassamento di circa $50 \text{ mA} \cdot 2 \Omega = 100 \text{ mV}$, compatibile con le specifiche di alimentazione dei circuiti digitali che essa alimenta.

Generazione della 5 V

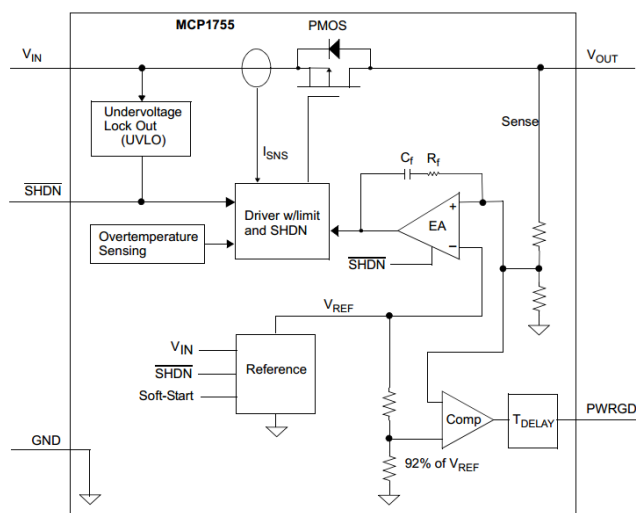


Figura 7.10 - Diagramma a blocchi del MCP1755 [21]

Per quanto riguarda la tensione di 5 V da fornire ai componenti a RF è stato selezionato il regolatore MCP1755 della *Microchip*. La scelta del componente è stata effettuata sulla base della presenza di un pin digitale $\overline{\text{SHDN}}$ di *shutdown*, che se portato alla tensione bassa inibisce il regolatore e lo pone in uno stato a basso consumo di corrente, sul range di tensione d'ingresso elevato pari a $3,6 - 16 \text{ V}$ ed alla corrente massima erogabile dal componente pari a 300 mA , maggiore della corrente massima di alimentazione dei componenti che lavorano a questo livello di tensione. Il pin di *shutdown*, come quello di *SEL* dello switch, vengono abilitati o meno dal microcontrollore, che decide quando alimentare i singoli componenti sulla base della fase di funzionamento attuale.

Generazione della 21 V

Il DAC deve essere alimentato con una tensione di almeno 21 V per fornire 20 V massimi in uscita. Lo schema a blocchi del circuito di alimentazione del convertitore viene mostrato in Figura 7.11.

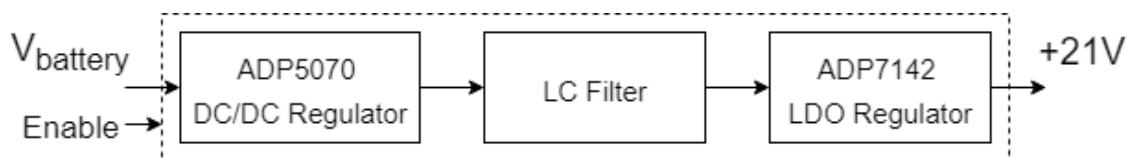


Figura 7.11 - Schema di alimentazione del convertitore DAC

Esso è costituito da un regolatore DC/DC *Boost ADP5070 Analog Devices* e da un LDO *ADP7142* che raffina la tensione di alimentazione con l'aggiunta di un filtro LC per ridurre al massimo il *ripple* alle alte frequenze sulla tensione generata ed i relativi componenti passivi. Il circuito realizzato presenta un pin di *enable* per l'abilitazione della tensione di 21 V. Questo circuito è stato realizzato sulla base di un *application note* che descrive come realizzare le tensioni di alimentazione del DAC. [21]

Capitolo 3

Progettazione PCB e firmware

1. Introduzione

L'elaborato passa ora alla descrizione del *design* e della progettazione del PCB del sensore realizzata tramite CAD elettronico. Il capitolo prosegue con la programmazione del *firmware* del microcontrollore che gestisce il coordinamento tra le funzioni del sistema. Prima di introdurre il *firmware* viene descritto il prototipo su breadboard della scheda digitale allestito in laboratorio.

2. Prototipo su breadboard

Come primo passo per quello che riguarda la stesura del codice del *firmware* del microcontrollore si è realizzato il prototipo della sezione digitale del circuito su *breadboard*.

Così è stato utilizzato un adattatore TQFP64 sulla quale è stato saldato il microcontrollore, un adattatore TQFP16 sulla quale è stato saldato il DAC ed un adattatore KXMobile per la scheda SD. Il circuito digitale è stato completato dal restante insieme di componenti utili alla programmazione del microcontrollore e al corretto funzionamento dei dispositivi. Le tensioni di guadagno e fase sono state simulate per mezzo dell'utilizzo di un trimmer resistivo. In Figura 2.1 si mostra il circuito digitale implementato su breadboard.

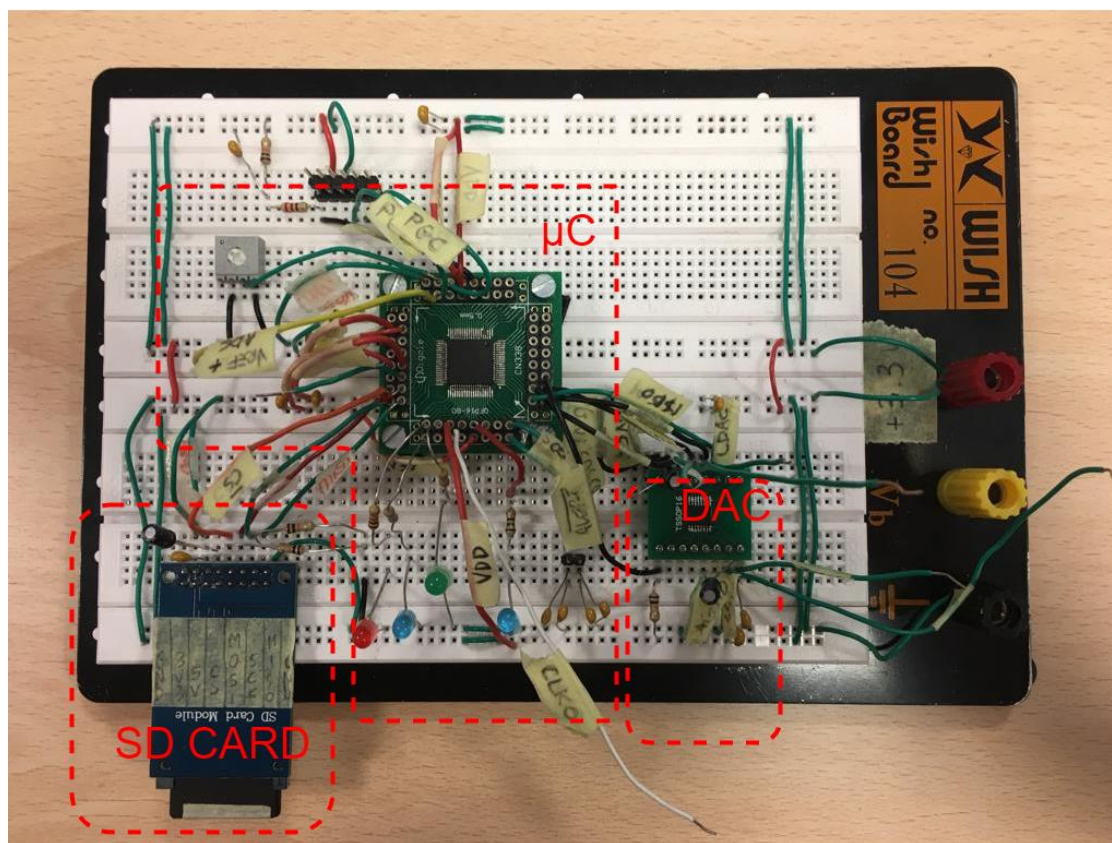


Figura 2.1 - Prototipo su breadboard del circuito digitale

3. Progettazione del PCB

Una volta terminata la programmazione del *firmware* del microcontrollore si è passati alla progettazione del PCB del circuito digitale per mezzo dell'utilizzo del software dedicato KiCAD.

Il PCB finale comprenderà i circuiti relativi ai seguenti componenti:

- Microcontrollore
- Convertitore DAC
- Scheda SD
- Regolatori che realizzano le alimentazioni

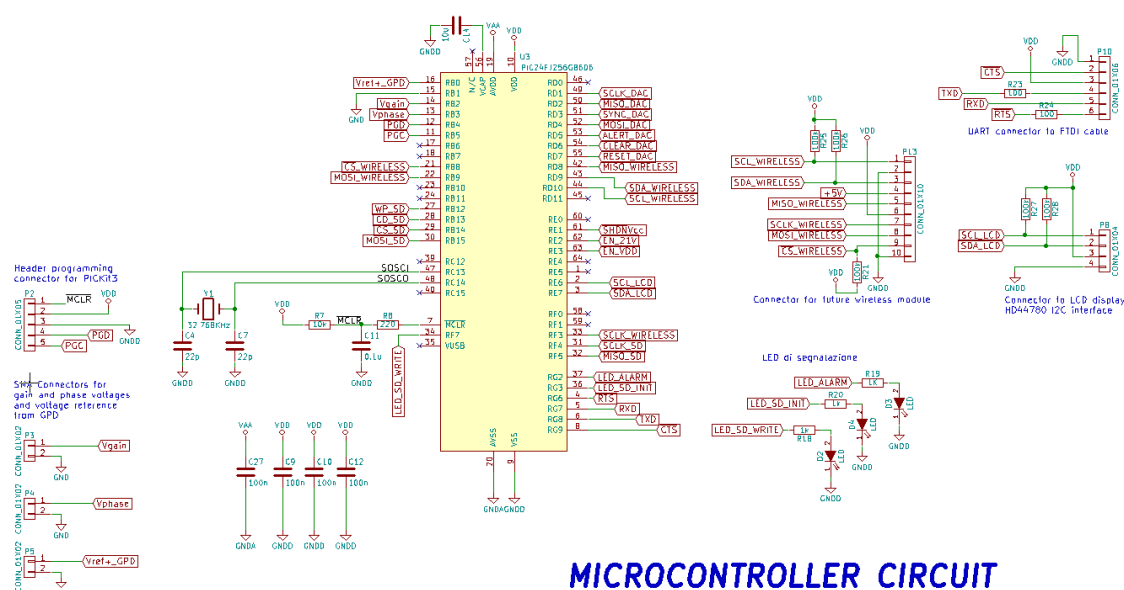
Sulla base della disposizione all'interno della box, si è pensato di includere il VCO sulla *board* PCB.

3.1 Design dello schematico

Il primo passo per la realizzazione di un circuito stampato è solitamente il design dello schematico.

Per la creazione di quest'ultimo è stato necessario realizzare le librerie dei componenti non inclusi in quelle standard del software. Si sono così disegnati i componenti relativi al microcontrollore, al DAC ed ai regolatori.

3.1.1 Circuito Microcontrollore



MICROCONTROLLER CIRCUIT

Figura 3.1 - Sezione del circuito dedicata al microcontrollore

Il microcontrollore presenta i relativi condensatori di *bypass* che smorzano i *ripple* delle tensioni sui relativi pin di alimentazione, la rete con l'oscillatore al quarzo, il connettore di programmazione per il PICkit3, i tre connettori SMA che provengono dal GPD, una serie di connettori per eventuali futuri sviluppi e una serie di LED di segnalazione.

3.1.2 Circuito SD card

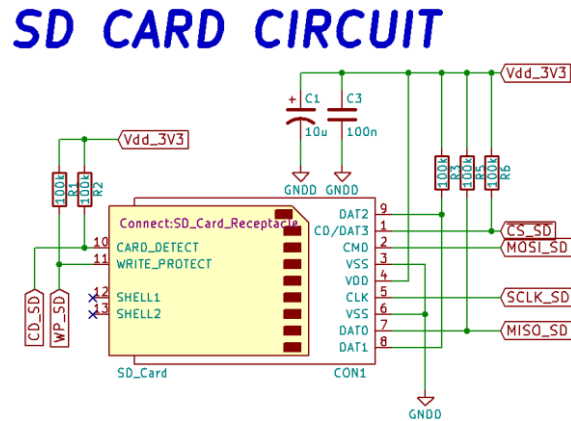


Figura 3.2 - Sezione del circuito dedicata alla SD card

La scheda SD presenta i condensatori di *bypass* sulle alimentazioni e i relativi resistori di *pull-up* sui pin attivi bassi.

3.1.3 Circuito DAC

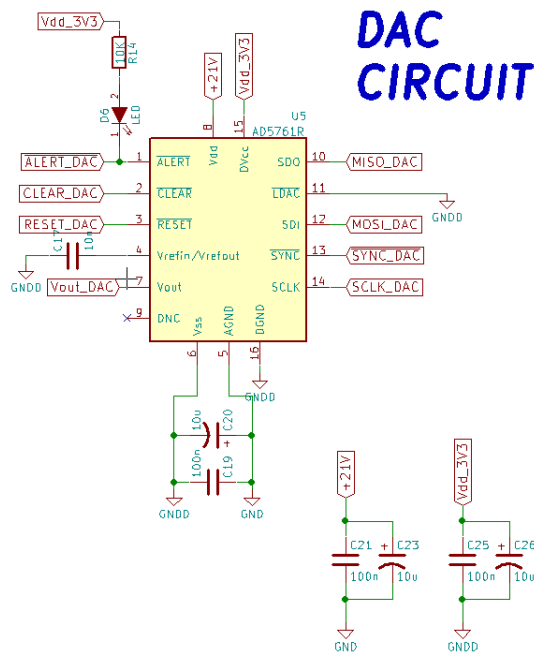


Figura 3.3 - Sezione del circuito dedicata al DAC

Il convertitore D/A è stato inserito all'interno dello schematico insieme ai relativi condensatori di *bypass* e ad un LED di segnalazione attivo nel momento in cui il dispositivo raggiunga la temperatura di 150°C o accada un corto circuito sull'uscita o il *brownout* della tensione di alimentazione.

3.1.4 Circuito di alimentazione

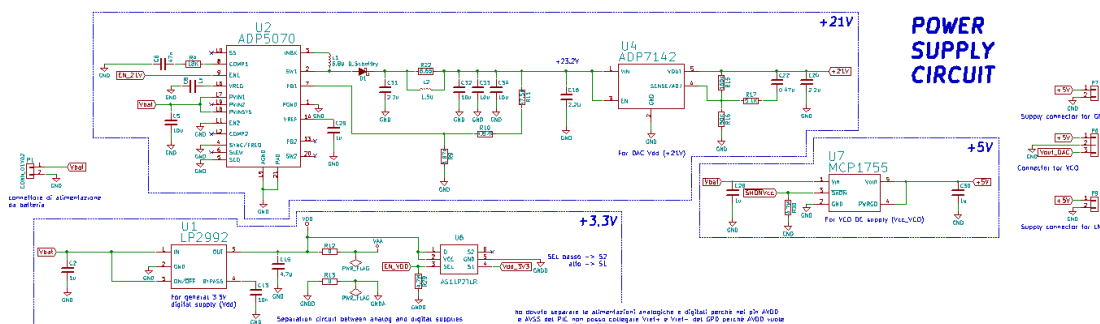


Figura 3.4 - Sezione del circuito dedicata alle generazioni delle alimentazioni

L'ultima parte dello schematico riguarda il circuito di generazione delle alimentazioni, comprendente i regolatori con i relativi componenti ed i connettori di alimentazione dalla batteria e verso i dispositivi esterni (VCO, LNA e GPD).

3.2 Layout del PCB

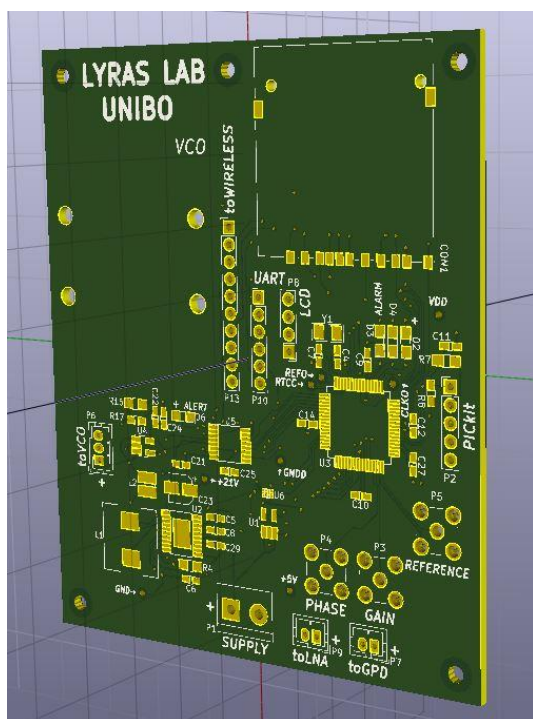
Una volta realizzato lo schematico del progetto e la relativa *netlist* comprendete i componenti e le connessioni tra di essi si è passati al design del *layout* finale del PCB. Quest'ultimo è stato realizzato su laminato Halogen-free R-1566 a 4 strati con metallizzazione di rame da 35 μm e piani di alimentazione interni. Si è scelto di acquistare tutti i componenti passivi di tipo SMD in maniera da ridurre i *vias* della scheda stampata. Per il corretto design del layout della board si è tenuto conto delle seguenti linee guida [22]:

- Evitare i loop di massa e di segnale;
- Separare le *ground* analogiche da quelle digitali il più vicino possibile ai componenti fonti di alimentazione tramite resistori da 0 Ω ;
- Considerare le correnti sulle piste e impostare le sezioni delle stesse in maniera appropriata;
- Cercare di mantenere i più corti possibili i percorsi di alimentazione, per una maggiore immunità al rumore;
- Cercare di posizionare il microcontrollore ed il DAC i più vicini possibili, in modo che le cadute di tensione ai pin siano

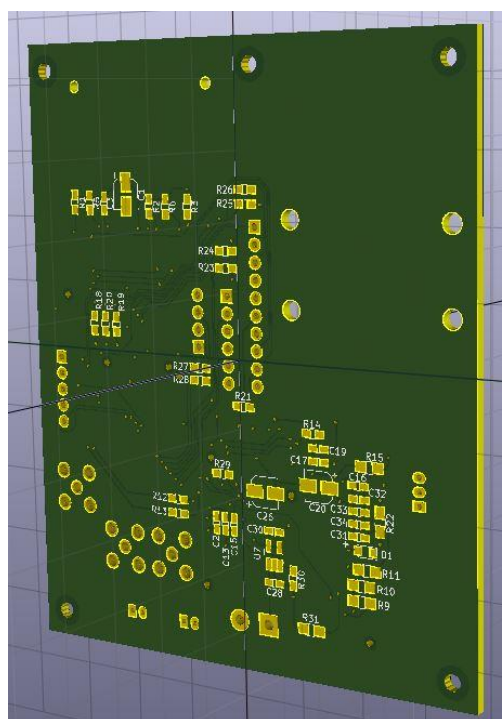
sufficientemente basse da garantire l'utilizzo dell'intera risoluzione del componente;

- Considerare le correnti di ritorno ed i loro percorsi all'interno dei piani di alimentazione interni;
- Posizionare i connettori preferibilmente ai lati della *board*, in maniera tale da non tagliare i percorsi delle correnti di ritorno;
- Disegnare piste a 45° in maniera da ridurre gli effetti capacitivi parassiti;
- Posizionare i condensatori di bypass il più vicino possibile ai pin del rispettivo componente.

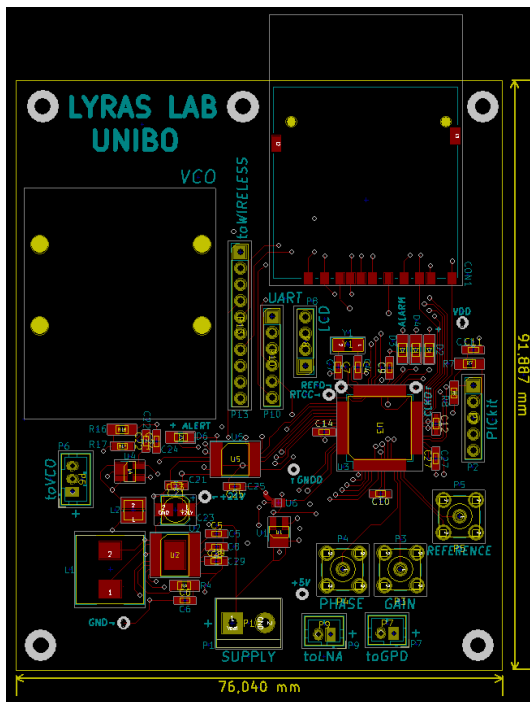
Nella realizzazione del PCB sono stati inclusi tre connettori di interfacciamento tra la *board* e l'esterno, utili sulla base di possibili sviluppi futuri del sensore. Uno tra questi dovrebbe connettere il sensore ad un modulo wireless per la trasmissione delle misure di umidità del terreno e la loro analisi real-time. Le dimensioni risultanti sono approssimativamente 76 cm x 92 cm. Di seguito viene riportata una vista 3D finale del lato *Top* e lato *Bottom* e dei quattro *layer* generati per il *layout*.



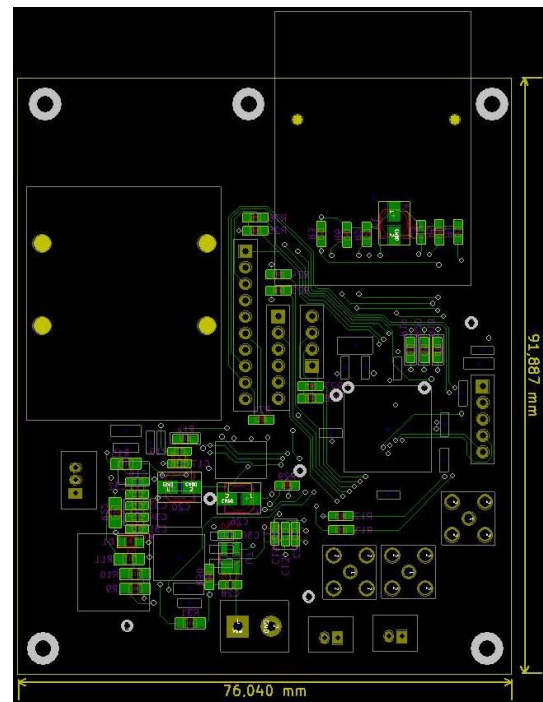
TOP LAYER 3D View



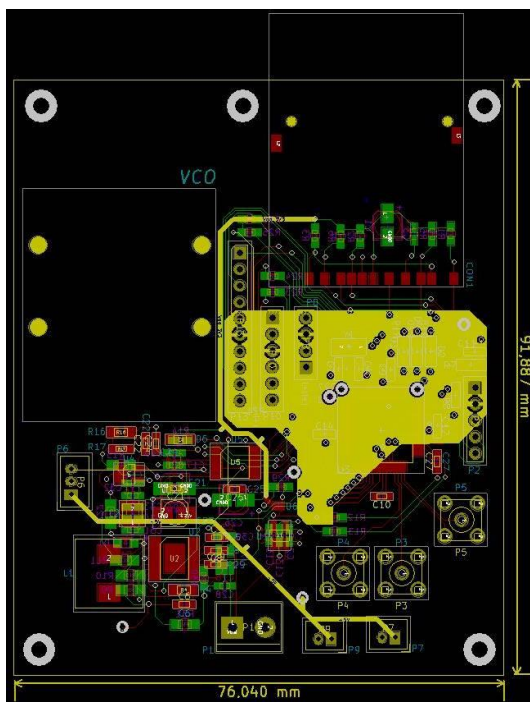
BOTTOM LAYER 3D View



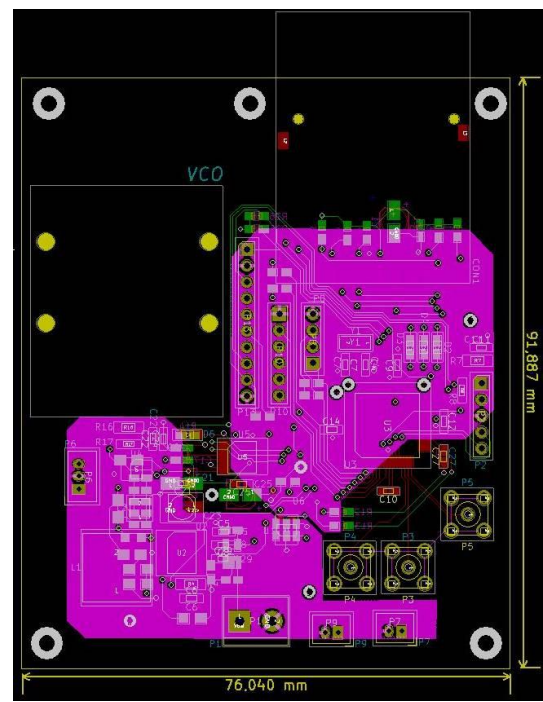
TOP LAYER



BOTTOM LAYER



VDD LAYER



GND LAYER

4. Descrizione del firmware

Il microcontrollore è stato programmato per mezzo dell'utilizzo del *software* di programmazione proprietario *Microchip Technology* MPLAB X IDE, dedicato alla famiglia di microcontrollori PIC e dsPIC a 8-bit, 16-bit e 32-bit. La scelta di un microcontrollore a 16-bit ha portato all'utilizzo del compilatore XC16 in linguaggio C. Per il trasferimento del codice sviluppato e per il relativo debug è stato utilizzato il programmatore PICkit3.

4.1 Sequenza di operazioni del microcontrollore

La sezione digitale del sistema di misurazione viene coordinata dal microcontrollore, che comunica direttamente con il convertitore DAC e la scheda di memoria SD e permette l'abilitazione delle alimentazioni fornite dai regolatori. Come viene descritto nel capitolo precedente, il microcontrollore dispone di diverse periferiche di comunicazione, elaborazione e temporizzazione. Il progetto di tesi ha portato all'utilizzo di alcune di queste periferiche, in particolare del modulo RTCC, del modulo SPI, del convertitore A/D e della periferica di Timer.

La sequenza di operazioni eseguite dal microcontrollore è riportata nel diagramma di flusso in Figura 4.1. Una sua prima descrizione sommaria può essere fornita come di seguito:

1. Il microcontrollore inizializzi le periferiche interne;
2. Entri in modalità di *sleep* a risparmio energetico;
3. Attenda un intervallo pari a N minuti;
4. Si "svegli" dalla modalità *sleep*;
5. Trasmetta un nuovo valore di tensione al DAC;
6. Attenda che il segnale trasmesso percorra l'intera catena di generazione RF e misurazione e siano, infine, disponibili alle porte d'ingresso del modulo ADC i valori di guadagno e fase misurati;
7. Campioni e converta i suddetti valori;

8. Qualora il valore trasmesso al DAC non coincidesse con l'ultimo valore (per il quale il VCO genererebbe la frequenza massima) si ritorni al punto 5. In caso contrario si prosegui;
9. Si memorizzino i 7400 campioni di guadagno e fase su scheda SD;
10. Qualora non siano state effettuate un numero di misure pari al numero massimo si ritorni al punto 2. In caso contrario si prosegui;
11. Il microcontrollore ha compiuto il numero massimo di misure realizzabili. Si segnali l'evento e ne si blocchino le operazioni.

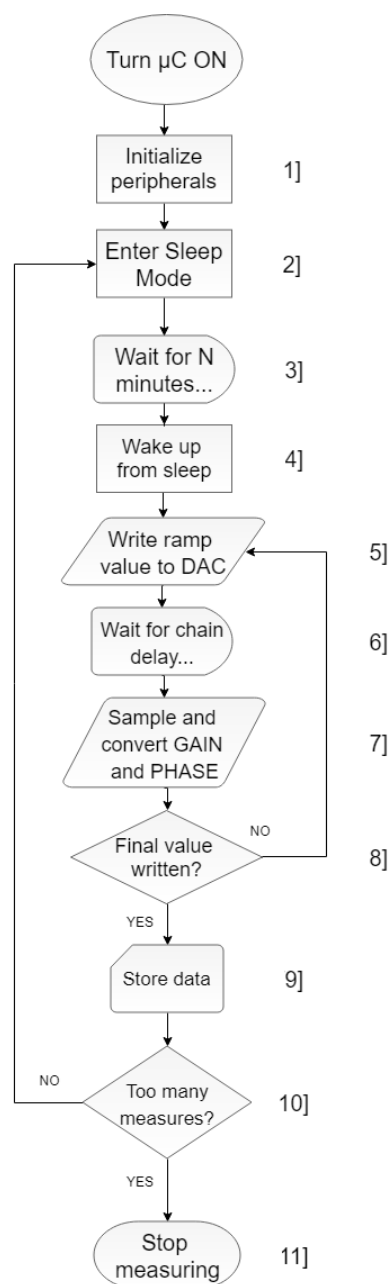


Figura 4.1 - Diagramma di flusso generale delle operazioni eseguite dal microcontrollore

Nel seguito verranno analizzate in dettaglio le funzioni principali del *firmware*, seguendo quello che è il percorso del diagramma di flusso.

4.1.1 Funzioni principali del firmware

Configurazione iniziale

Come per ogni famiglia di microcontrollori PIC, il primo passo nella creazione del codice riguarda la sua configurazione iniziale; questa prevede la definizione di quelli che sono i “*Configuration bits*”, che determinano il settaggio dei componenti di sistema all'accensione del dispositivo quali l'oscillatore primario, quello secondario, il *watchdog*, le porte di comunicazione con il PICkit3, ecc.

Il secondo passo della configurazione iniziale riguarda l'inizializzazione dei pin del microcontrollore. Innanzitutto, si sono definite quelle che sono le sue porte PPS, andando ad attribuire ad ogni pin la relativa funzione per mezzo della configurazione dei registri RPINR e RPOR; successivamente si sono inizializzati i valori di tensione iniziale di tutti i pin, in maniera che quelli attivi bassi partissero già alla tensione alta, così da disabilitarli. L'inizializzazione è proseguita definendo i pin come *input* o *output* e si è conclusa dichiarando quelli che sono i pin analogici.

1. Inizializzazione delle periferiche

All'accensione, dopo aver effettuato la configurazione iniziale, il microcontrollore deve inizializzare le periferiche interne ed esterne utilizzate. A questo scopo è stata creata una funzione chiamata *SYSTEM_Initialize()* che comprende le seguenti funzioni di inizializzazione:

- *OSCILLATOR_initialize()*: funzione che inizializza l'oscillatore primario e abilita quello secondario. Definito il DCO come sorgente di *clock* di sistema alla relativa frequenza di 8 MHz, il microcontrollore è in grado di generare il clock di sistema che verrà fornito alle periferiche che lo utilizzano. L'oscillatore secondario è stato abilitato per funzionare con la rete comprendente il quarzo a 32,678 kHz.

-
- ***INTERRUPT_Initialize()***: funzione utilizzata per settare la priorità degli interrupt relativi alle periferiche. Prima di settare la priorità, la funzione attiva il *nesting* degli interrupt, col quale ogni routine di interrupt a priorità maggiore può bloccare tutte le routine di interrupt a minore priorità. La priorità di un interrupt va dal valore di 1 al valore di 7; di norma tutti gli interrupt sono inizializzati ad una priorità pari a 4. Le priorità delle routine di interrupt sono state definite studiando il comportamento del *firmware*: il livello minore, pari ad 1, è stato assegnato alla ISR (*Interrupt Service Routine*) relativa all'RTCC, la priorità 2 è stata assegnata alla ISR del Timer e la priorità maggiore pari a 3 alla ISR del modulo ADC.
 - ***RTCC_Initialize()***: funzione di inizializzazione del modulo RTCC. I registri di questo modulo che contengono i valori del tempo assoluto e della sveglia sono protetti da scrittura, per cui in principio la funzione compie una sequenza di *unlock* per la disattivazione della protezione. Se i registri che contengono i valori del tempo non sono stati ancora definiti, la funzione permette di settare i valori di anno, mese, giorno del mese, giorno della settimana, ore, minuti e secondi relativi sia al tempo assoluto che all'orario di sveglia. Il modulo RTCC può essere configurato per generare una singola sveglia ad un tempo assoluto o una ripetizione periodica secondo un intervallo programmabile. Durante la fase di *debugging* del *firmware* si è impostato l'intervallo tra una sveglia e l'altra in maniera da farla scattare in un tempo ragionevole. In realtà questo intervallo è programmabile perché la sveglia si aziona ogni mezzo secondo, ogni secondo, ogni 10 secondi, ogni 10 minuti, ogni ora, ogni giorno, ogni settimana, ogni mese o ogni anno.
 - ***TMR3_Initialize()***: funzione di inizializzazione del Timer 3. Il periodo del timer è stato inizializzato sulla base del ritardo impiegato dal segnale a compiere il percorso μC -DAC-VCO-LNA-guida d'onda-GPD- μC . Le specifiche temporali del progetto non definiscono un tempo minimo di misurazione, per cui questo ritardo è stato calcolato sulla base dei tempi che impiega il segnale ad attraversare i componenti della catena. I valori in TABELLA riportano i *settling time* e i ritardi di propagazione dei rispettivi componenti circuitali. Come è possibile notare dalla voce

relativa al ritardo di propagazione della guida d'onda, quest'ultima risulta trascurabile in quanto il tempo impiegato dal segnale trasmesso a compiere l'intero percorso antenna trasmittente – terreno – antenna ricevente risulta essere di ordine di grandezza notevolmente inferiore rispetto al ritardo di propagazione dell'intera catena. Sulla base di queste considerazioni si sono sommati i vari ritardi e si è stimato il ritardo di propagazione dell'intera catena attorno ai 50 μs . In questo modo si è potuto inizializzare il periodo del timer ad un intervallo notevolmente superiore a quello stimato pari a 250 μs .

<i>Componente</i>	<i>Settling time / ritardo di propagazione</i>
DAC	12,5 μs (MAX con <i>step</i> di 20 V)
VCO	10 μs (TYP)
LNA	20 μs
SPLITTER	2,5 μs
Guida d'onda	-
GPD	500 ns (MAX per la fase)

Tabella 7 - Tabella relativa ai ritardi di propagazione dei circuiti della catena di misurazione

· **ADC1_Initialize()**: funzione di inizializzazione del modulo A/D del microcontrollore. Quest'ultimo è stato inizializzato per compiere il campionamento continuo degli ingressi per mezzo della funzione *Auto-Sample* con la quale l'ADC campiona il nuovo dato una volta che ha completato la conversione di quello precedente in maniera del tutto automatica, memorizzando il campione nel registro a 16 bit ADC1BUFx.

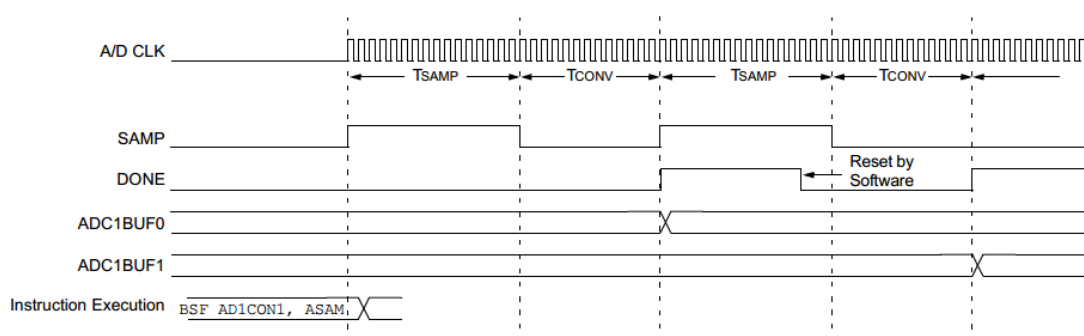


Figura 4.2 – Temporizzazione dell'ADC in modalità Auto-Sample

In Figura 4.2 si può notare la sequenza di temporizzazione del processo di campionamento e conversione in modalità *Auto-Sample*.

In fase di inizializzazione sono state poi definite le tensioni di riferimento del modulo, in particolare la tensione di riferimento positiva è stata definita proveniente dal pin V_{REF^+} del microcontrollore che combacia con la tensione di 1,8 V fornita dalla porta VREF del GPD, mentre quella negativa proveniente dal pin V_{REF^-} , ossia il segnale di *ground* fornito dalla stessa porta del GPD. In questo modo l'ADC lavora con una dinamica di 1,8 V. Infine sono state definiti i canali analogici AN2 e AN3 (guadagno e fase, rispettivamente) da campionare. In Figura 4.3 si possono notare come sono state interconnesse le porte d'uscita del Collegamento tra GPD e pin del modulo A/D del microcontrollore al GPD con i pin del modulo A/D.

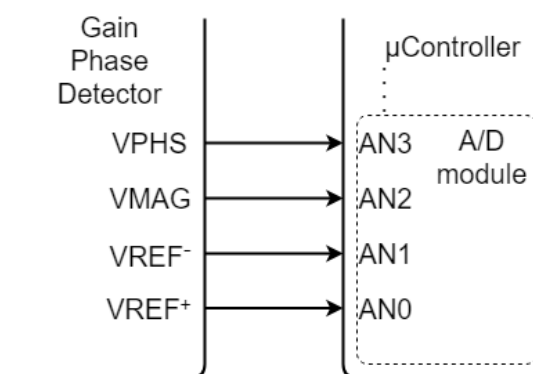


Figura 4.3 - Collegamenti tra le porte d'uscita del GPD e i pin dell'ADC del microcontrollore

· ***SPI1_Initialize()***: la funzione di inizializzazione del modulo SPI che comunica col DAC imposta la frequenza del clock SCKL1 a 2 MHz, la dimensione del dato pari a 8-bit, la polarità e lo stato di *idle* del clock conformi a quelli descritti nel datasheet del DAC. La modalità SPI utilizzata per la comunicazione col DAC quindi è *Master Mode 1*, che definisce il campionamento del dato in ingresso sul fronte di discesa del clock, come stato attivo il livello logico alto e stato *idle* quello basso. Il campionamento avviene centrato a metà del dato. La funzione di inizializzazione prosegue poi eseguendo un reset della tensione di uscita e la programmazione del *control register* del DAC, obbligatoria alla sua accensione per configurare il range di tensione d'uscita da 0 a 20 V. Per il *debugging* dei circuiti che utilizzano il modulo SPI è stato utilizzato

un analizzatore logico Saleae Logic 8. La Figura 4.4 mostra la sequenza dei comandi eseguiti in fase di inizializzazione.

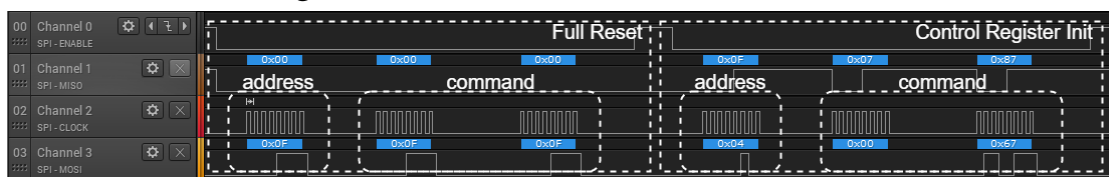


Figura 4.4 - Comandi di inizializzazione del DAC

- ***SPI2_Initialize()***: l'inizializzazione del modulo SPI che comunica con la scheda SD è uguale a quella del modulo SPI a differenza che la frequenza del segnale di clock SCLK2 viene impostata al valore di 250 kHz. Questa frequenza deve essere minore di 400 kHz per una corretta trasmissione dei dati iniziali e sarà la frequenza effettiva di comunicazione fino all'avvenuta inizializzazione della scheda SD, quando essa verrà aumentata notevolmente.

2. Sleep Mode

Una volta inizializzate le periferiche interne, il microcontrollore deve necessariamente entrare nella modalità di *sleep* per risparmiare energia e aumentare l'autonomia del sistema. Questa operazione è realizzata grazie ad una semplice istruzione denominata *Sleep()* e già inclusa nella libreria del microcontrollore. In realtà il microcontrollore dispone di quattro modalità di risparmio energetico, la modalità *Sleep*, appunto, quella denominata *Idle*, quella denominata *Low-Voltage Retention Sleep* ed infine quella denominata *Doze*. Le differenze tra le modalità sono riassunte in Tabella 8.

	Sleep Mode	Low-Voltage Retention Sleep Mode	Idle Mode	Doze Mode
CPU Clock	OFF	OFF	ON (Same)	ON (Reduced)
Peripheral Clock (that use CPU Clock)	OFF	OFF	ON (peripherals can be disabled)	ON (Same)
Current consumption (FOSC=8MHz, Vdd=3,3V)	10 μ A MAX	300 nA TYP	850 μ A MAX (with FRC oscillator)	Depends on clock speeds

Tabella 8 - Caratteristiche di interesse delle modalità di power saving del microcontrollore da datasheet

Sulla base di queste caratteristiche si è deciso di utilizzare la modalità *Sleep*, in quanto è risultata il migliore compromesso tra consumo di corrente e i tempi di risveglio (maggiori nel *Low-Voltage Retention Sleep Mode*).

3. *Attesa in Sleep Mode e 4. Risveglio*

L'intervallo di tempo durante il quale il microcontrollore rimane "dormiente" viene programmato nella fase di inizializzazione della periferica di RTCC. Al suo scadere, la periferica di RTCC fa scattare un interrupt che risveglia automaticamente il microcontrollore dalla modalità di *Sleep*.

5. *Scrittura del valore di tensione al DAC*

Una volta "sveglio", il microcontrollore dà inizio alla fase di misurazione. Innanzitutto si memorizza in una variabile *struct*, che contiene i dati della misurazione, il *timestamp* della misura, ossia l'istante di tempo nella quale avviene la misura, attraverso la funzione *RTCC_TimeGet()* poi scrive su SPI al DAC il nuovo valore di tensione alla quale deve porsi la sua uscita per mezzo della funzione *SPI1_Write2DACReg()*. I valori di tensione sono, come per i campioni, nella quantità di 7400 per cui si è calcolato il valore iniziale, lo step in bit relativo al passo di tensione d'uscita ed il valore finale da trasmettere per coprire il range di frequenze 1,5 – 2,7 GHz. La Figura 4.5 riporta le linee SCLK, SDO e \overline{SYNC} (*Slave Select*) della interfaccia SPI verso il DAC per la scrittura del registro interno del dato.

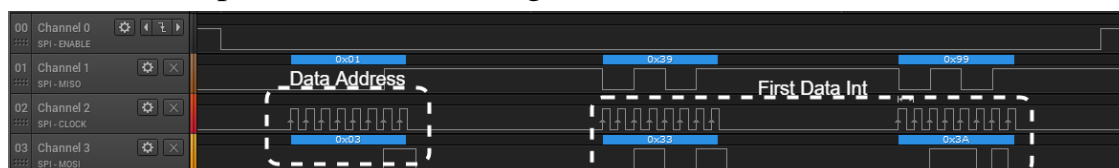


Figura 4.5 - Scrittura del DAC Register

La rampa di tensione realizzata dal DAC è stata catturata per mezzo di un oscilloscopio digitale Tektronix TDS2000 e viene mostrata in Figura 4.6.

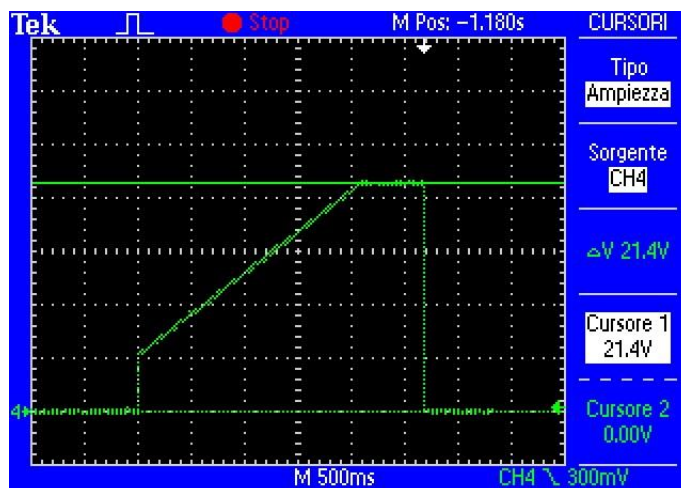


Figura 4.6 - Rampa analogica generata dal DAC

Come si può notare il segnale in uscita al DAC presenta un valore massimo pari a 21,4 V ed una durata di circa 2,7 s.

6. Avvio Timer e attesa

Una volta conclusa la fase di scrittura del dato al DAC il microcontrollore attende il tempo stimato di 250 μ s prima di compiere la conversione A/D dei campioni. Questa operazione è effettuata grazie alla funzione *TMR3_Start()*. In questo lasso di tempo il microcontrollore non esegue alcuna operazione.

7. Campionamento e conversione

Allo scadere del timer esso genera un interrupt per cui il microcontrollore è pronto per campionare e convertire i canali di guadagno e fase. Nella funzione di *callback* della ISR *TMR3_Callback()* avviene la conversione e la memorizzazione dei campioni. I campioni di guadagno e fase vengono campionati otto alla volta e memorizzati nei relativi buffer in formato intero a 16 bit senza segno. Alla completa memorizzazione viene compiuta la media aritmetica degli otto valori di guadagno e degli otto valori di fase che vengono memorizzate nella *struct* che contiene i dati relativi alla misurazione.

8. Controllo valore e 9. memorizzazione su scheda SD

A questo punto il *firmware* controlla che non sia stata avvenuta la scrittura dell'ultimo livello di tensione al DAC. Se non fosse così allora il microcontrollore scriverebbe il nuovo livello di tensione e ripeterebbe gli *step* dal numero 5 al numero 7; in caso affermativo, invece, resetterebbe la tensione d'uscita del DAC al valore di 0V e passerebbe alla fase di memorizzazione dei dati sulla scheda di memoria SD. Questa è compiuta per mezzo della funzione *writeData()* che comprende la funzione di inizializzazione della scheda *initSD()*. Nella fase 1] la periferica SPI relativa alla scheda SD è stata inizializzata per comunicare alla frequenza di clock di 250 kHz. Nella modalità SPI i comandi vengono trasmessi alla scheda SD come pacchetti di sei bytes, per cui è stata creata la funzione *sendSDCmd()* per mezzo della quale è possibile trasmettere un comando specifico alla scheda. In Figura 4.7 viene suddiviso il pacchetto di comunicazione nei rispettivi campi.

BYTE 1	BYTE 2	BYTE 3	BYTE 4	BYTE 5	BYTE 6
7 6 5 4 3 2 1 0	7 6 5 4 3 2 1 0	7 6 5 4 3 2 1 0	7 6 5 4 3 2 1 0	7 6 5 4 3 2 1 0	7 6 5 4 3 2 1 0
COMMAND	ADDRESS				CRC

Figura 4.7 - Pacchetto di comando della scheda SD in modalità SPI [23]

- **COMMAND** (1 byte): definisce il tipo di comando che la scheda SD deve eseguire. I comandi ricevuti dalla scheda sono 4: il comando di *RESET*, quello di *INIT*, quello di *READ* e l'ultimo di *WRITE*.
- **ADDRESS** (4 byte): è l'indirizzo di memoria a 32-bit della scheda SD.
- **CRC** (1 byte): *Cyclic Redundancy Check*, viene utilizzato nella modalità *SD bus* per riconoscere la presenza di errori di trasmissione. In modalità SPI, il controllo dell'errore viene automaticamente disabilitato, in quanto il modulo presuppone una comunicazione libera da errori.

Nella sequenza di inizializzazione vengono utilizzati i primi due comandi; le operazioni compiute in questa fase sono rappresentate nel diagramma degli stati riportato in Figura 4.8.

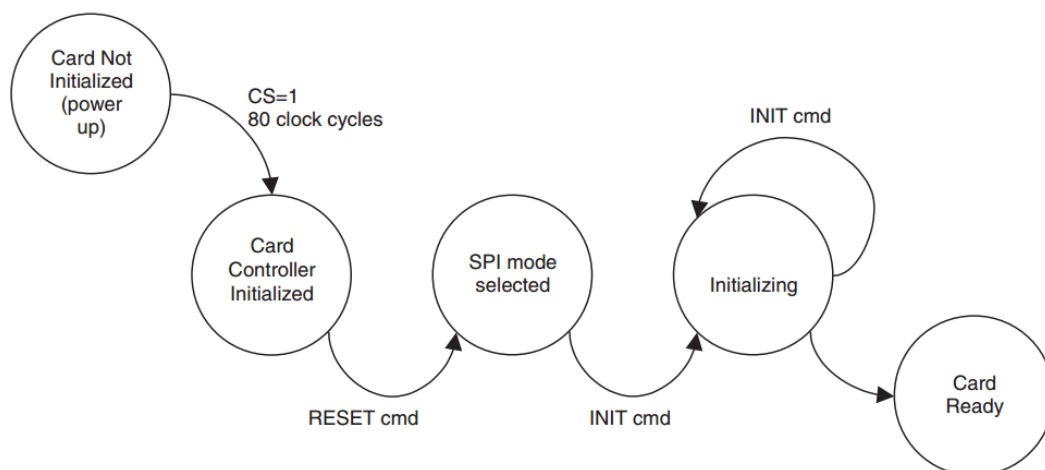


Figura 4.8 - Sequenza di inizializzazione della scheda SD [23]

La sequenza di inizializzazione si compone delle seguenti cinque parti:

1. La card viene inserita nel connettore ed alimentata.
2. Inizialmente, la linea di *Chip Select (CS)* viene mantenuta alta in modo da non attivare ancora la card.
3. Vengono forniti 80 cicli di clock prima che la card possa essere abilitata a ricevere i comandi.

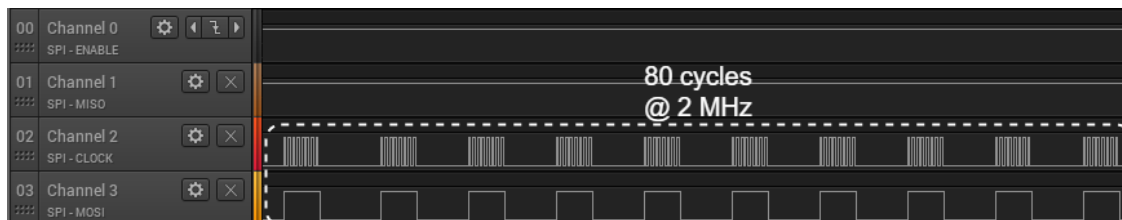


Figura 4.9 – Sequenza di 80 cicli di clock

4. Successivamente viene fornito il comando di *RESET* attraverso la quale la scheda entra in *Idle State* e attiva la modalità di comunicazione SPI (disattivando quella *SD bus*).



Figura 4.10 - Sequenza di Reset Command per la scheda SD

5. In ultimo viene fornito il comando di *INIT* finché la card non esce dallo stato di *Idle* ed è così pronta a comunicare in SPI mode.

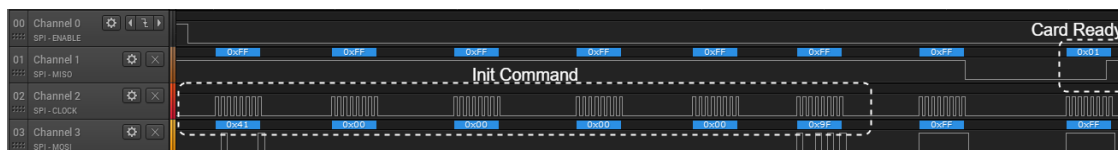


Figura 4.11 - Sequenza di Init Command per la scheda SD

L'inizializzazione si conclude con la configurazione del nuovo clock SCLK alla frequenza di 2 MHz. A questo il codice prosegue con la scrittura dei blocchi di memoria della card. Infatti, la funzione di memorizzazione implementata ripete la funzione di scrittura di un settore di memoria *writeSECTOR()* per un numero di volte pari a

$$\frac{32768}{512} = 64$$

Dove

32768: numero di byte di cui è composto ogni settore. Il numero deriva dal numero di byte di cui è composta la *struct* che contiene i campioni e le informazioni di misurazione, pari a 29607 byte (29000 byte per i campioni e 7 byte per il *timestamp*). Si è scelto di approssimare questo numero con la potenza di 2 più vicina, proprio 32768 (32 kB).

512: numero di byte che compongono un blocco di memoria.

In questo modo la funzione scrive tutti i blocchi mantenendo memoria dell'indirizzo dell'ultimo blocco scritto, in maniera tale da continuare alla successiva misurazione da quello immediatamente dopo.

Il contenuto dell'unità fisica di memoria della scheda SD è stato analizzato per mezzo dell'utilizzo del software editor di unità di memoria WinHex. La Figura 4.12 - Schermata del software WinHex contenente i dati salvati su SD mostra il contenuto della memoria dell'inizio di un settore scritto. Si possono distinguere i campi del *timestamp*, racchiuso dal rettangolo rosso, e dei dati di misurazione nel rettangolo blu.

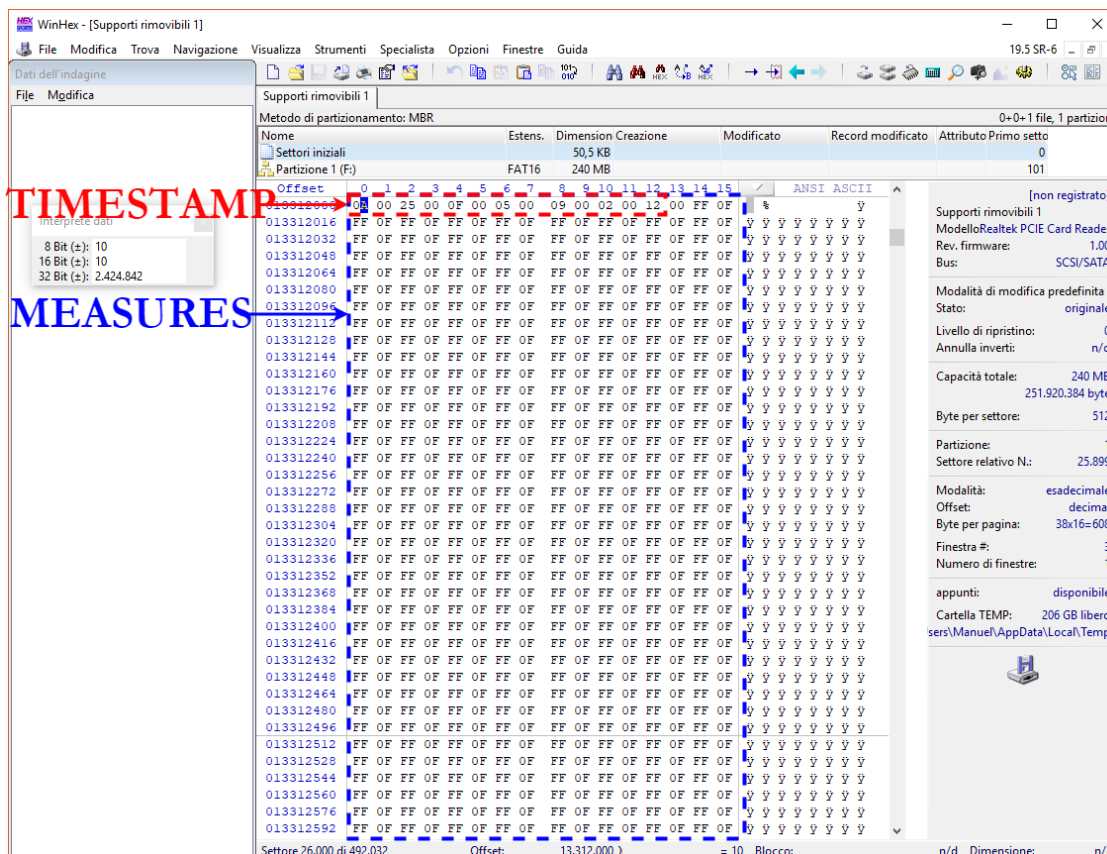


Figura 4.12 - Schermata del software WinHex contenente i dati salvati su SD

10. Controllo numero misure effettuate e termine

Essendo la scheda di memoria di dimensioni limitate, seppur notevoli, è ragionevole pensare di arrestare la misurazione una volta raggiunto un numero massimo di misure. Questo numero è stato inizialmente impostato in maniera da garantirne il *debugging* e dev'essere calcolato in fase di programmazione finale sulla base della capacità della card. Al raggiungimento del numero massimo effettuabile il codice si arresta in uno stato di errore segnalato da un LED nella *board*.

Capitolo 4

Risultati ottenuti

1. Introduzione

Questo capitolo discute dei test effettuati sul sistema, riportando misure ed analisi dei componenti. I test hanno riguardato la verifica del comportamento dei dispositivi a RF e la misurazione dei consumi della sezione digitale progettata.

2. Test sui componenti a RF

In fase finale del lavoro di tesi sono stati effettuati dei test di funzionamento dei componenti a RF, in particolare della serie di VCO e LNA e del Gain Phase Detector.

2.1 Test su VCO e LNA

La catena dei due dispositivi è stata analizzata per validare i dati presenti nei rispettivi datasheet e comprenderne il funzionamento al fine di meglio interpretare la sezione a RF del sensore, che presenta un comportamento altro che lineare in frequenza e potenza.

Il banco di *test* è descritto in Figura 2.1 e comprende i seguenti strumenti:

- Alimentatore da banco ISOTECH IPS3303;
- Multimetro digitale FLUKE 45;
- Oscilloscopio digitale TEKTRONIX TDS 6604.

I due dispositivi sono stati collegati con un adattatore SMA M-M, mentre l'uscita dell'amplificatore LNA è stata collegata all'oscilloscopio tramite un cavo coassiale con connettori SMA.

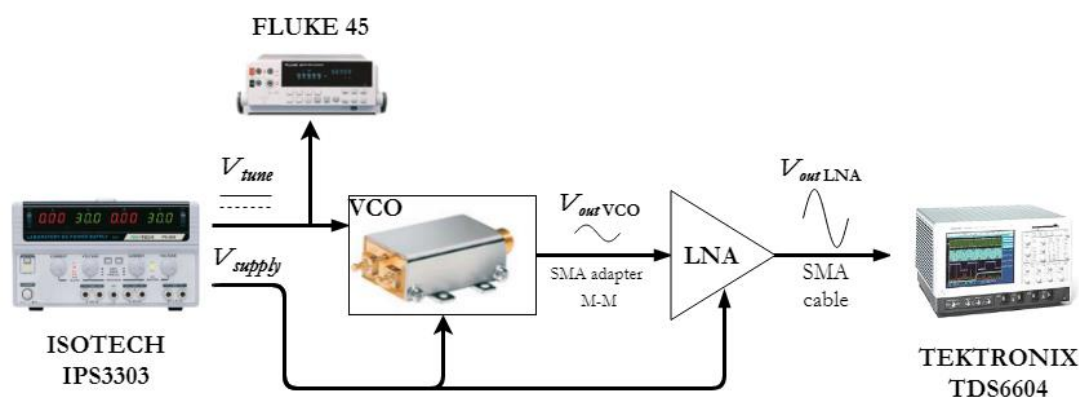


Figura 2.1 - Setup di misurazione di VCO e LNA

Si è applicata la tensione V_{tune} al VCO al fine di generare delle forme d'onda a frequenze note e si è misurata la potenza e la frequenza del segnale V_{outLNA} . La Tabella 9 riporta i valori di tensione applicati e le misure effettuate.

V_{tune} [V]	3,83	6,522	9,84	16,07	19,914
f_{out} [GHz]	1,5	1,7	2	2,5	2,7
P_{outLNA} [dBm]	27,47919	27,24382	26,62459	24,42562	24,77878
I_{cc} [mA]	120	120	105	90	80

Tabella 9 - Risultati ottenuti dal test

I dati che risultano dalla tabella mostrano una potenza in uscita dalla serie dei due componenti che diminuisce all'aumentare della frequenza, come diminuisce la corrente di alimentazione della serie. La potenza in uscita dall'LNA è stata calcolata come potenza media della forma d'onda d'uscita per mezzo delle seguenti formule:

$$P_{out LNA} = \frac{V_p^2}{2R} [W]$$

$$P_{out LNA} [dB] = 10 \log_{10} P_{out LNA}$$

$$P_{out LNA} [dBm] = P_{out LNA} [dB] + 30$$

con $R=50 \Omega$ resistenza di carico normalizzata.

Per quanto riguarda la frequenza del segnale in uscita, in Figura 2.2 viene mostrato il confronto tra la frequenza misurata e quella riportata nel *datasheet* del VCO. Sebbene siano stati considerati solo cinque punti per

l'analisi della f_{out} , si può dimostrare che l'andamento misurato sperimentalmente rispetta quello descritto nel *datasheet* del componente.

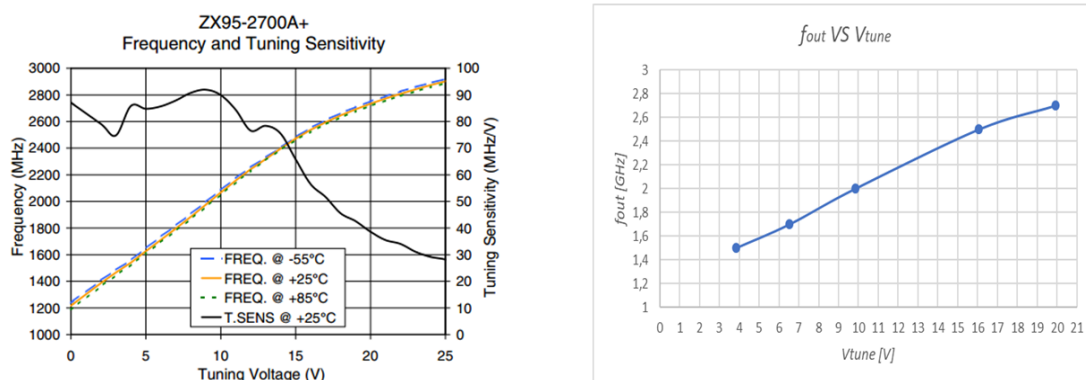


Figura 2.2 - Confronto tra test sperimentale e datasheet del VCO

Le forme d'onda in uscita dalla serie sono riportate dai grafici sottostanti. Come è possibile notare, a frequenze prossime agli 1,5 GHz, la forma d'onda presenta una chiara distorsione mentre, per frequenze via via crescenti, assume sempre più un carattere sinusoidale. Dagli stessi grafici si nota come la tensione di picco-picco diminuisca al crescere della frequenza, convalidando le misurazioni di potenza effettuate.

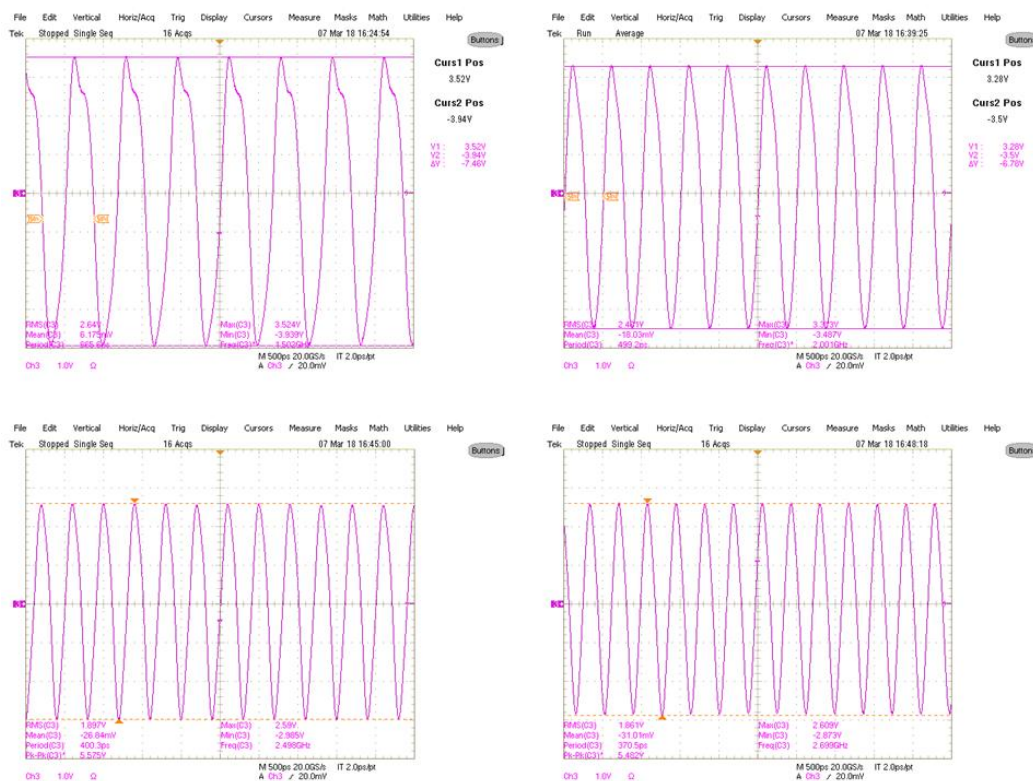


Figura 2.3 - Forme d'onda in uscita dalla serie di VCO e LNA per diversi valori di V_{tune}

2.2 Test sul Gain Phase Detector

Il Gain Phase Detector è stato testato per mezzo dei seguenti dispositivi:

- Alimentatore da banco ISOTECH IPS3303;
- Multimetro FLUKE 45;
- Oscilloscopio digitale TEKTRONIX TDS 6604;
- Synthesized Sweeper HP 83752A.

2.2.1 Misurazione della tensione di fase

In un primo tempo si è voluto verificare il comportamento del dispositivo nella misurazione della differenza di fase tra gli ingressi. Così è stato realizzato il circuito di Figura 2.4. Si è generata una forma d'onda sinusoidale alla frequenza di 2 GHz e con una potenza di 5 dBm per mezzo dello *sweep oscillator*. Quest'ultima è stata fornita al *power splitter* in maniera da dividerne la potenza in due direzioni: la prima verso l'oscilloscopio digitale e la seconda verso un filtro LPF con frequenza di taglio di 5 GHz. Il *power splitter* possiede una perdita di inserzione pari a 3 dB (2 in scala lineare), in quanto divide la potenza a metà verso le due direzioni d'uscita. Esso presenta, inoltre, una perdita di 0,2 dB su ciascuna porta d'uscita legata alla componentistica interna. Per queste ragioni è ipotizzabile pensare che la potenza alle uscite del *power splitter* sia prossima ai 2 dBm.

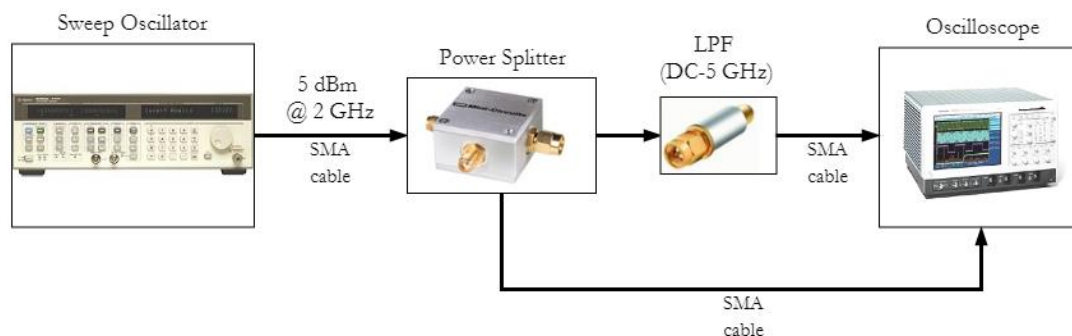


Figura 2.4 - Configurazione iniziale del test sul filtro

Le due forme d'onda visualizzate nell'oscilloscopio risultano possedere gli andamenti riportati in Figura 2.5. Come è possibile notare dalle stesse, esse presentano ampiezze simili ma fasi diverse. Questo indica che il filtro

introduce uno sfasamento sull'onda al suo ingresso pari a 170° per i valori di frequenza e potenza applicati.

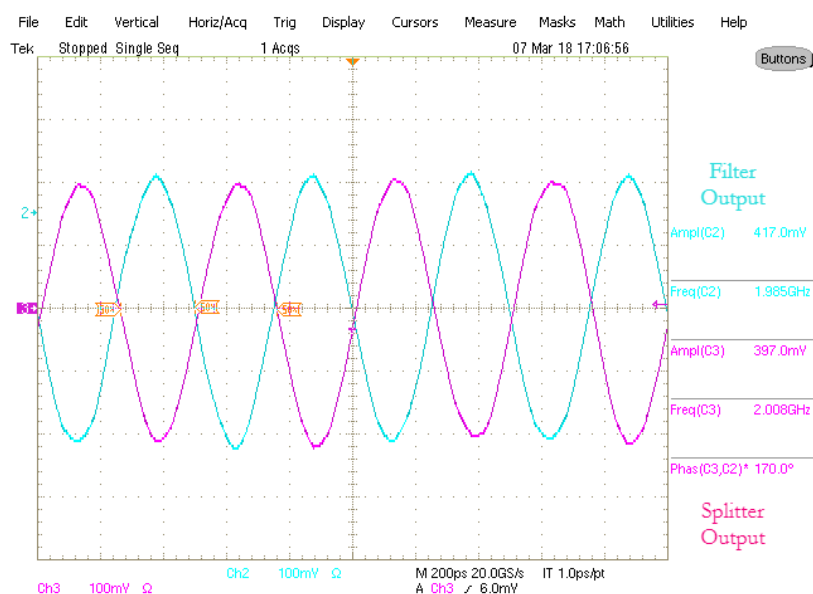


Figura 2.5 - Forme d'onda visualizzate sull'oscilloscopio

Per la verifica di funzionamento del Gain Phase Detector si è partiti da questa misura per riscontrarne un analogo sul valore della tensione di fase in uscita dalla porta VPHS del dispositivo.

Quest'ultimo dispositivo è stato introdotto all'interno del circuito come in Figura 2.6.

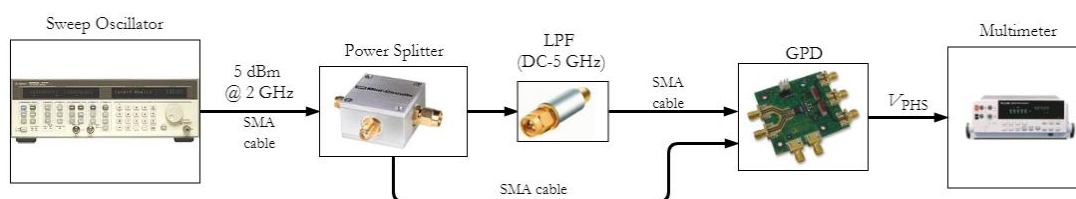


Figura 2.6 – Configurazione di test della tensione di fase del GPD

La tensione di fase misurata nella stessa configurazione di potenza e frequenza precedente è pari a 133 mV, coerente con le caratteristiche riportate nel *datasheet* e con i risultati ottenuti dal test eseguito sul filtro.

3. Test sui consumi

Una specifica importante del progetto riguarda i consumi. L'elevata autonomia del sensore deve garantirne un utilizzo di lunga durata; per questo motivo sono stati effettuati dei test di consumo di corrente della sezione digitale, nelle diverse fasi di funzionamento del sensore.

Sulla base dei consumi, è possibile riconoscere tre fasi di funzionamento della sezione digitale:

- Fase di sleep
- Fase di misurazione
- Fase di memorizzazione

Questo tipo di test effettuato sul prototipo su breadboard della sezione digitale è stato testato per mezzo dell'utilizzo dei seguenti strumenti da banco:

- Alimentatore Agilent E3630A;
- Multimetro HP 34401A;

Il setup utilizzato viene mostrato in Figura 3.1.

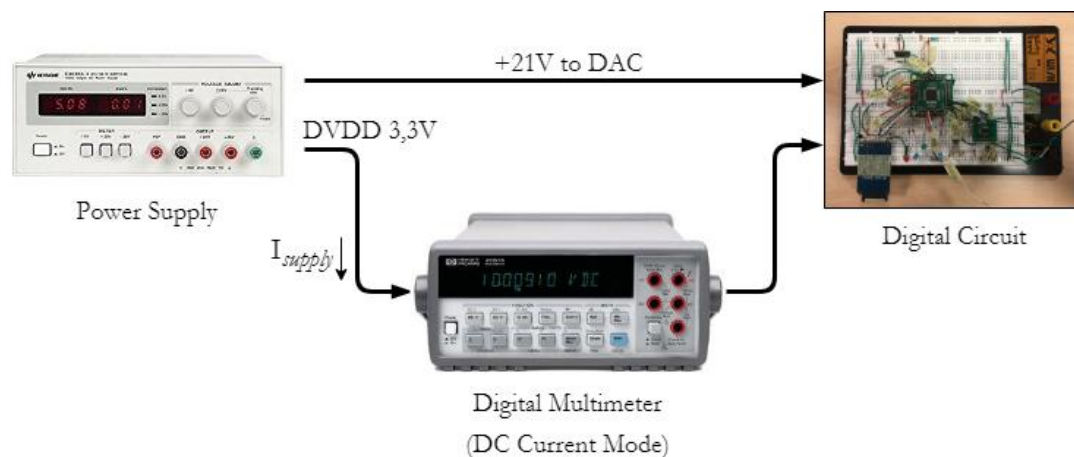


Figura 3.1 - Setup realizzato per il testing del circuito progettato su breadboard

Grazie all'utilizzo del multimetro in configurazione amperometro DC è stato possibile misurare i consumi massimi di corrente nelle diverse modalità di funzionamento. Le misurazioni ricavate vengono riportate in Tabella 10 - Consumi di corrente della sezione digitale.

	<i>Sleep</i>	<i>Measurement</i>	<i>Memorization</i>
<i>Peripherals State</i>	$\mu\text{C ON}$ DAC OFF SD OFF	$\mu\text{C ON}$ DAC ON SD OFF	$\mu\text{C ON}$ DAC OFF SD ON
<i>Maximum Supply current I_{cc}</i>	9 mA	19 mA	39 mA

Tabella 10 - Consumi di corrente della sezione digitale

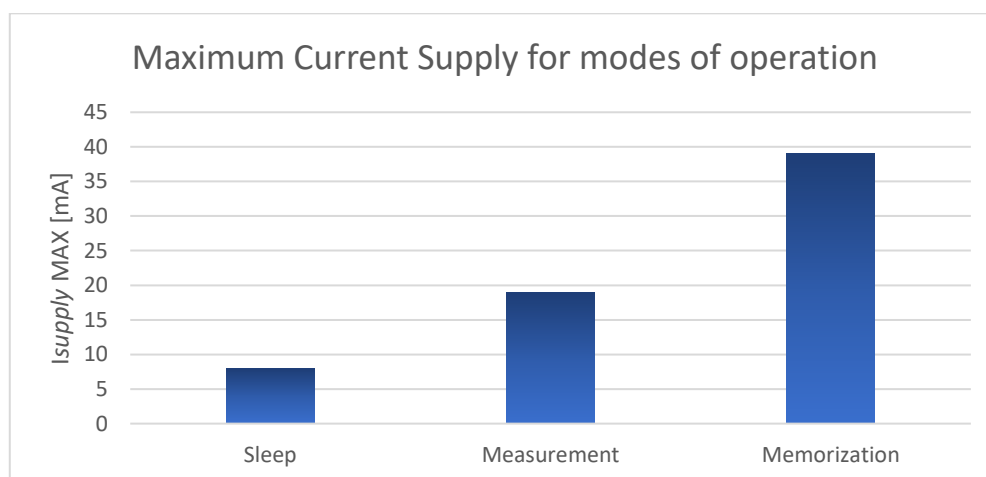


Figura 3.2 - Consumi di corrente su grafico a istogramma

La sezione digitale mostra consumi effettivamente ridotti, specialmente in fase di *Sleep*. Sulla base di queste misurazioni sono state effettuate stime di autonomia del circuito digitale progettato. Considerando che il tempo di misurazione, comprendente il tempo di generazione della rampa ed il parallelo campionamento dei dati, misurato tramite analizzatore logico, risulta essere pari a circa 2,7 s ed il tempo di memorizzazione, comprendente la scrittura dei dati sulla scheda SD, risulta essere pari a 575,64072 ms, si sono stimati i consumi della sezione digitale realizzata su breadboard tramite l'utilizzo delle seguenti formule:

$N = \text{numero di risvegli giornalieri}$

$$T_{\text{misurazione}} [s] = 86400/N$$

$$t_{\text{attività}} [s] = t_{\text{misurazione}} + t_{\text{memorizzazione}}$$

$$t_{\text{attività giornaliero}} [s] = N \cdot t_{\text{attività}}$$

$$t_{sleep \text{ giornaliero}} [s] = 86400 - t_{attivit\grave{a} \text{ giornaliero}}$$

$$t_{sleep} [s] = \frac{t_{sleep \text{ giornaliero}}}{N}$$

$$Q_{sleep} [mA \cdot s] = t_{sleep} \cdot I_{sleep}$$

$$Q_{sleep \text{ giornaliera}} [mA \cdot s] = N \cdot Q_{sleep}$$

$$Q_{misurazione} [mA \cdot s] = t_{misurazione} \cdot I_{misurazione}$$

$$Q_{memorizzazione} [mA \cdot s] = t_{memorizzazione} \cdot I_{memorizzazione}$$

$$Q_{attivit\grave{a}} [mA \cdot s] = Q_{misurazione} + Q_{memorizzazione}$$

$$Q_{attivit\grave{a} \text{ giornaliera}} [mA \cdot s] = N \cdot Q_{attivit\grave{a}}$$

$$I_{supply \text{ media giornaliera}} [mA] = (Q_{sleep \text{ giorn}} + Q_{attivit\grave{a} \text{ giorn}})/86400$$

$$Autonomia \text{ media} [h] = Capacit\grave{a} \text{ batteria} / I_{supply \text{ media giornaliera}}$$

Dove $T_{misurazione}$ è il periodo che intercorre tra una misurazione e l'altra, $t_{attivit\grave{a}}$ è il tempo impiegato dal sensore per compiere una misurazione e memorizzazione, $t_{sleep \text{ giornaliero}}$ è il tempo in cui il sensore resta in modalità di *sleep* nell'arco di 24 ore, t_{sleep} è il periodo che intercorre tra un risveglio e l'altro, Q_{sleep} è la quantità di carica assorbita in un periodo di *sleep*, $Q_{attivit\grave{a}}$ è la quantità di carica assorbita nel tempo di attività del sensore e $I_{supply \text{ media giornaliera}}$ è la corrente media assorbita dalla sezione digitale nell'arco di 24 ore. L'autonomia media in ore si può misurare conoscendo la capacità della batteria (pari a 6900 mAh) e la corrente media giornaliera assorbita dal circuito.

La Tabella 11 mostra una stima dei consumi della sezione digitale in base al numero di attivazioni giornaliera.

Risvegli giornalieri	Periodo di misurazione [s]	Tempo di sleep giornaliero [s]	Tempo in attività giornaliero [s]	Carica assorbita in sleep giornaliera [mA·s]	Carica assorbita in attività giornaliera [mA·s]	Carica assorbita totale giornaliera [mA·s]	Corrente media assorbita giornaliera [mA]	Autonomia media [h]	Autonomia media [gg]
1	86400	86396,72436	3,27564	691173,7949	73,74996	691247,5448	8,000550288	862,4406762	35,93502818
2	43200	86393,44872	6,55128	691147,5898	147,49992	691295,0897	8,001100575	862,3813606	35,93255669
3	28800	86390,17308	9,82692	691121,3846	221,24988	691342,6345	8,001650863	862,3220531	35,93008555
4	21600	86386,89744	13,10256	691095,1795	294,99984	691390,1794	8,00220115	862,2627538	35,92761474
8	10800	86373,79488	26,20512	690990,359	589,99968	691580,3587	8,0044023	862,0256381	35,91773492
16	5400	86347,58976	52,41024	690780,7181	1179,99936	691960,7174	8,0088046	861,5517976	35,89799157
24	3600	86321,38464	78,61536	690571,0771	1769,99904	692341,0762	8,0132069	861,0784778	35,87826991
48	1800	86242,76928	157,23072	689942,1542	3539,99808	693482,1523	8,0264138	859,6616337	35,81923474
72	1200	86164,15392	235,84608	689313,2314	5309,99712	694623,2285	8,0396207	858,2494445	35,76039352
144	600	85928,30784	471,69216	687426,4627	10619,99424	698046,457	8,0792414	854,0405786	35,58502411
288	300	85456,61568	943,38432	683652,9254	21239,98848	704892,9139	8,1584828	845,7454859	35,23939525
1000	86,4	83124,36	3275,64	664994,88	73749,96	738744,84	8,5502875	806,9904082	33,62460034
10000	8,64	53643,6	32756,4	429148,8	737499,6	1166648,4	13,502875	511,0022866	21,29176194

Tabella 11 – Misurazioni di autonomia della sezione digitale

Come si può notare dalla tabella soprastante, la sezione digitale mostra dei consumi notevolmente ridotti ed il suo assorbimento di corrente garantirebbe un'autonomia di circa 35 giorni. C'è da ricordare che queste misure di autonomia implicano l'ipotesi di scarica completa della batteria, condizione che dev'essere evitata dal circuito di rilevazione della tensione di alimentazione. Il numero di risvegli giornalieri è da ritenersi selezionabile ma, come specificato precedentemente, essendo l'umidità del terreno una grandezza che presenta un carattere fortemente stazionario, non ha alcun senso, dal punto di vista informativo, effettuare la misura con periodi troppo piccoli. Per questo motivo un periodo di misurazione ipotizzabile potrebbe essere attorno all'ora. Questa considerazione è da ritenersi dipendente da diversi fattori ambientali quali la temperatura, la quantità di precipitazioni, il vento, ecc.

Conclusioni

L'obiettivo della tesi è stato quello di progettare e realizzare un sistema elettronico portatile e compatto in grado di applicare il concetto innovativo di analisi spettroscopica avvalorato dagli ottimi risultati forniti dalla verifica sperimentale di laboratorio.

Per la realizzazione del prototipo del sistema si è partiti dallo studio di un'architettura che fosse in grado di implementare, su scala ridotta, le funzioni svolte dagli strumenti utilizzati in laboratorio. In questa fase sono stati definiti i blocchi circuitali che compongono il sistema e, di conseguenza, si è compiuta una ricerca dei componenti che presentassero le migliori caratteristiche rispettando le specifiche progettuali.

Si è passati, successivamente, alla realizzazione del prototipo su breadboard della sezione digitale del sistema, comprendente i circuiti relativi al microcontrollore, al DAC e alla scheda SD.

A questo punto, dopo un attento studio dei componenti, è stato implementato il firmware del microcontrollore per la generazione della rampa di tensione, il campionamento e la conversione dei segnali scaturiti dalle misure e la memorizzazione dei dati su supporto fisico. L'implementazione ha tenuto conto dei requisiti di basso consumo di corrente senza impostare in maniera rigida le specifiche temporali, in quanto si è lasciata libera programmazione dell'intervallo di misurazione sulla base delle necessità di rilevamento dell'utilizzatore.

Il lavoro è, poi, proseguito con il design della scheda PCB che realizza la sezione digitale del sistema elettronico ed il montaggio dei componenti secondo lo schematico.

In ultimo, sono state effettuate analisi di comportamento dei diversi componenti che realizzano il sistema e test specifici della sezione digitale, riportando risultati soddisfacenti dal punto di vista funzionale e dei consumi.

Gli obiettivi raggiunti con il presente lavoro di tesi sono stati, quindi, di diversa specie: dalla realizzazione del sensore su scala ridotta, alla convalida dell'architettura sulla base di test specifici. Il sistema realizzato promette di implementare le funzioni verificate sperimentalmente rispettando specifiche di basso ingombro, semplicità di installazione ed utilizzo, accessibilità dei dati di misurazione e autonomia.

Il circuito stampato è in corso di produzione e, a breve, l'intero sistema sarà realizzato e testato in campo. L'obiettivo di questa sperimentazione sarà quello di riscontrare gli stessi risultati soddisfacenti ottenuti in laboratorio.

Ringraziamenti

Sette anni, quasi otto.

Non sono stato uno studente modello, lo ammetto.

Sveglia alle otto, lezione, studio, esame, voto. Spesso felice, a volte meno. Se ho imparato una cosa in tutto questo è che non bisogna mai mollare un attimo, testa alta e pedalare. E la salita diventerà discesa, ma solo una volta arrivati in cima.

A pedalare non si impara da soli, te lo insegnano da piccoli.

Ed io ho avuto la fortuna di avere i migliori maestri e di incontrare, sulla mia strada, le migliori persone.

Ringrazio, in primis, il Prof. Marco Tartagni, per avermi concesso l'opportunità di sviluppare questo progetto e, forse, aver visto in me la persona più adatta per farlo. Il Prof. Aldo Romani, per essersi messo più volte al mio fianco e avermi fatto da guida. Il Prof. Marco Crescentini, ogni volta che mi ha ricordato che in fondo al tunnel c'è sempre una luce. I ragazzi di via Venezia 52, Cinzia, perché è stata una spalla quando non c'era niente che funzionava, oltre che una fonte di dolci in momenti di cali di zuccheri, Michele, Roberta e Giulia che sono stati splendidi compagni di lavoro, di risate e di caffè, Matteo e Davide di 260 per il supporto tecnico, Roberta e Simona per aver scherzato insieme e tutti i ragazzi di APICe per la compagnia. Inoltre, ringrazio Chiara, il merito di questo progetto è in gran parte tuo.

Ringrazio i miei compagni di corso, in particolare Luca, Gioele e Giovanni, perché "funziona tutto ma non ci chiedete il perché...". Ringrazio Mat, per tutte le birre che non ci siamo bevuti assieme perché dovevo far la tesi (adesso rimediamo) e perché si sposa (e si festeggia!), Dino, per aver bevuto con Mat (sei una persona alla quale farei sempre affidamento), Ballo, perché suona l'intro di "Johnny B. Goode" come non lo suona nessuno, Tommy, che mi ha fatto conoscere il vermouth, Fausto, Barto, Fiumi, Moro

e Ionut (e anche Papy e Fanto col cuore), che mi avete insegnato a sversare le birre ai pub di Limerick (da rifare tutti assieme), il Dom che si sposa anche lui (e si festeggia ancora!), tutti i ragazzi degli Alterego, perché come si “twerka” con noi ai matrimoni non si “twerka” con nessuno, gli amici musicisti con la quale ho suonato e suonerò ancora, Billi, che anche se si veste da vecchio è un grande lo stesso, Mirko, Giulia, Chiari, Cecco, Simon, Marti, Ciumi, Galle ed Ale per il legame che abbiamo e i momenti magnifici insieme, Loris, Vale, Giorgio, Laura, Bagno, Nick e Magna per il Capodanno e le partite con i giochi in scatola, Vito, Greta e Maicol per le mangiate e le serate insieme, Anja, Dervis, Sofia, Albert e tutta Carpena per avermi fatto compagnia in queste estati, Filo, Marco e i vecchi bagnini della Comunale.

Ringrazio mia mamma e mio babbo, per avermi insegnato ad essere umile e per tutti i sacrifici che avete fatto per crescermi (questo giorno è in gran parte vostro), mio fratello Ramòn, per esserci sempre e perché è da sempre il mio punto di riferimento, la Gè, la mia sorella maggiore, Samu, a cui voglio un gran bene e di cui sono molto fiero (grazie per ricordarmi che a volte è bellissimo ritornare bambini), mia nonna Rina, che ha dato una vita alla sua passione e che spero riuscirò a mantenere viva, la Vale, per mettermi in pace col mondo e perché le ho promesso che andremo a camminare insieme, Cesare, che considero uno zio e che mi ha aiutato tanto a staccare la spina, Paolo e Cristina, per considerarmi come un figlio, Andrea, il mio “fratello minore”, Irene, Emanuela, Edda e tutti gli altri parenti per i momenti passati insieme. Ringrazio anche Oliver, Peggy, Dreamy e i gatti.

Un grazie, infine, alla Gio. Grazie per la felicità che mi trasmetti, la spensieratezza ma anche la forza di volontà con la quale mi hai aiutato ad affrontare la tesi, come tutti questi anni di università. Insieme abbiamo trascorso qualche momento di difficoltà.

Ora è il momento di guardare al futuro.

Bibliografia

- [1] A. E. James, «Soil moisture,» *NASA*, 2015.
- [2] J. Li, D. W. Smith, S. G. Fityus e D. Sheng, «Numerical Analysis of Neutron Moisture Probe Measurements,» *International Journal of Geomechanics*, 2003.
- [3] «Tecnopenta,» [Online]. Available:
<http://tecnopenta.com/prodotto/tensiometro-per-misure-di-umidita-del-suolo/>.
- [4] «edaphic scientific,» [Online]. Available:
<http://www.edaphic.com.au/soil-water-compendium/time-domain-reflectometry-tdr/>.
- [5] S. R. Evett, «Soil water measurement by time domain reflectometry,» *Encyclopedia of Water Science*, 2003.
- [6] «Environmental Biophysics,» 2014. [Online]. Available:
<https://i2.wp.com/www.environmentalbiophysics.org/wp-content/uploads/2014/11/10HS-web1.jpg?resize=1024%2C819>.
- [7] R. Chiara, *Spettroscopia di impedenza per la misura dell'umidità in applicazioni "green-bio"*, 2017.
- [8] G. Luciani, A. Berardinelli, M. Crescentini, A. Romani, M. Tartagni e L. Ragni, «Non-invasive soil moisture sensing based on open-ended waveguide,» 2017.
- [9] Microchip Technology Incorporated, 16-Bit Microcontrollers with Large, Dual Partition Flash Program Memory and USB On-The-Go (OTG), 2015-2017.
- [10] Microchip Technology Inc., PIC24F Family Reference Manual, 2007.
- [11] I. Analog Devices, «Multiple Range, 16-/12-Bit, Bipolar/Unipolar Voltage Output DACs with 2 ppm/°C Reference,» Analog Devices, Inc..

- [12] Apacer Technology Inc., [Online]. Available:
<http://industrial.apacer.com/en-ww/SSD-Card/SD>.
- [13] Apacer Technology Inc., «Industrial SD Card».
- [14] Mini-Circuits, «Voltage Controlled Oscillator ZX95-2700A+».
- [15] Qorvo, «TQL9092 Ultra Low Noise, Flat Gain LNA».
- [16] Analog Devices, «LF-2.7 GHz RF/IF Gain and Phase Detector».
- [17] Ansmann, [Online]. Available:
<https://www.mdsbattery.co.uk/ansmann-industrial-2s2p-74v-6900mah-high-capacity-rechargeable-li-ion-battery-pack.html>.
- [18] Ansmann, «Li-Ion-7.4V-6900mAh-2s2p-block-PTC/LG with safetyboard».
- [19] Texas Instruments Inc., «LP2992 Micropower 250-mA Low-Noise Ultra-Low-Dropout Regulator in SOT-23 and WSON Packages Designed for Use With Very Low-ESR Output Capacitors».
- [20] STMicroelectronics, «Low voltage 1 Ω single-pole double-throw analog switch with break before-make feature».
- [21] Analog Devices Inc., «Low Noise, Dual-Supply Solution Using the ADP5070 for the Precision AD5761R Bipolar DAC in Single-Supply Systems».
- [22] J. Ardizzoni, «A practical guide to high-speed printedcircuit-board layout, Analog Devices,» *Analog Dialogue*, 2005.
- [23] L. Di Jasio, *Programming 16-bit Microntrollers in C*, Newnes, 2007.
- [24] Microchip Technologies Inc., [Online]. Available:
<https://www.microchip.com/wwwproducts/PIC24FJ256GB606>.
- [25] Microchip Technology Inc., «MCP1755/1755S 300 mA, 16V, High-Performance LDO».
- [26] L. Ragni, A. Romani, A. Berardinelli, C. Cevoli, M. Filippi e E. Iaccheri, «Analizzatore di materiali per spettroscopia nelle microonde». Brevetto WO 2015/107455 A1, 2015.