

ALMA MATER STUDIORUM – UNIVERSITA' DI BOLOGNA

CAMPUS DI CESENA

SCUOLA DI INGEGNERIA E ARCHITETTURA

**CORSO DI LAUREA MAGISTRALE IN INGEGNERIA ELETTRONICA E
TELECOMUNICAZIONI PER L'ENERGIA**

TESI DI LAUREA

in

SISTEMI DI CONVERSIONE STATICA PER ENERGIE RINNOVABILI

LM

**CONTROLLO DI UN INVERTER
FOTOVOLTAICO MONOFASE IN PRESENZA
DI UN FILTRO LCL**

CANDIDATO:

Stefano Mazzocchetti

RELATORE:

Dott. Ing. Michele Mengoni

CORRELATORE:

Dott. Ing. Gabriele Rizzoli

Anno Accademico 2016/2017

Sessione I

Indice

INTRODUZIONE	1
CAPITOLO 1 – L’impianto fotovoltaico	
1.1 Premessa	3
1.2 Effetto fotovoltaico	3
1.3 Fotovoltaico domestico	5
1.4 Il generatore fotovoltaico	7
1.5 Convertitore DC/DC	9
1.5.1 Chopper Boost	10
1.6 Bus DC	17
1.7 Inverter	17
1.8 Filtri di disaccoppiamento	23
1.9 Corrente di modo comune	24
CAPITOLO 2 – Controllo dell’inverter fotovoltaico	
2.1 Premessa	29
2.2 Modulazione Pulse Width Modulation	30
2.3 Struttura dell’inverter H4	34
2.3.1 Modulazione bipolare dell’H4	35
2.3.2 Modulazione unipolare dell’H4	36
2.3.3 Modulazione ibrida dell’H4	37
2.3.4 Modulazione nulla alta e nulla bassa dell’H4	40
2.4 Struttura e modulazione dell’inverter H5	41
2.5 Struttura e modulazione dell’inverter HERIC	43
2.6 Struttura e modulazione dell’inverter H6	45
2.6.1 Struttura e modulazione dell’inverter H5/H4	49

CAPITOLO 3 – Filtro LCL

3.1	Premessa	51
3.2	Struttura del filtro LCL	52
3.3	Frequenza di risonanza	55
3.4	Controllo dei ritardi	56
3.5	Smorzamento passivo	58
3.6	Smorzamento attivo	59
3.7	Sistemi di controllo del filtro LCL	60
3.7.1	Funzione di trasferimento	62
3.7.2	Corrente di inverter – Tensione di rete	65
3.7.3	Corrente di inverter – Tensione di condensatore	72
3.7.4	Corrente di rete – Tensione di rete	75
3.7.5	Corrente di rete – Tensione di condensatore	79

CAPITOLO 4 – Simulazioni numeriche

4.1	Premessa	83
4.2	Obiettivo del controllo	85
4.3	Controllo del Boost DC/DC	86
4.4	Controllo del bus DC	91
4.4.1	Regolatore PI con Anti Windup	92
4.4.2	Regolatore PI risonante	94
4.5	Power factor	99
4.6	Controllo PLL	101
4.7	Controllo tecnica PWM	108
4.7.1	Controllo tecnica PWM dell'inverter H6	109
4.8	Simulazione circuito base (inverter – rete) con LCL	109
4.9	Simulazione circuito ad anello completo con LCL	113
4.9.1	Rete elettrica e Variac	116
4.9.2	Ponte raddrizzatore AC/DC e chopper Boost DC/DC	117
4.9.3	Inverter	120

4.9.4	Filtro LCL	121
4.9.5	Trasformatore di isolamento	122
CAPITOLO 5 – Prove sperimentali		
5.1	Premessa	125
5.2	Banco di misura	125
5.3	Procedura di accensione dell'impianto	131
5.4	Sincronizzazione del PLL	133
5.5	Inverter come filtro attivo	137
5.6	Attivazione del Boost DC/DC	141
5.7	Correnti trifase	144
5.8	Potenza attiva e reattiva	147
5.9	Attivazione del bus DC	151
CAPITOLO 6 – Analisi delle prestazioni		
6.1	Premessa	153
6.2	Regolatori PIR	153
6.3	Filtro LCL Vs LL	158
6.4	Analisi THD del filtro LCL	164
CONCLUSIONI		169
BIBLIOGRAFIA		171

Introduzione

L'energia è quella grandezza che esprime la capacità di un corpo a compiere un lavoro. L'etimologia della parola deriva infatti dal vocabolo greco *enérgeia* che significa la capacità di agire, indica cioè qualcosa di attivo e allo stesso tempo efficace. Proprio la “capacità di agire” ha portato gli Stati più industrializzati, dall'inizio del nuovo millennio, a investire e concentrare le proprie risorse economiche nello sviluppo delle energie rinnovabili, per il bene proprio e dell'intero pianeta. Oltre alla salvaguardia dell'ambiente il fotovoltaico e più in generale le energie rinnovabili, offrono anche sostanziali vantaggi economici rispetto all'utilizzo di energie non rinnovabili o al nucleare e questi sono i fattori che fin d'ora ne hanno decretato il successo. Nel settore ingegneristico si è verificato, anche grazie alla crescita delle energie rinnovabili, un grande sviluppo delle tecnologie legate all'elettronica di potenza. L'attività di tesi, svolta presso il LEMAD (Laboratorio di Macchine e Azionamenti del Dipartimento DEI), è incentrata sullo studio e la verifica di un inverter monofase di tipo transformerless per applicazioni fotovoltaiche con l'installazione di un filtro LCL tra l'inverter e il collegamento alla rete elettrica. L'elaborato ha come obiettivo il miglioramento delle prestazioni e del costo dell'intero impianto fotovoltaico rispetto a una configurazione più comune senza filtro LCL. Per eseguire i test richiesti, si è dovuto progettare, simulare e realizzare un apposito sistema di controllo che permette l'instaurazione delle stesse dinamiche che sono presenti in un classico impianto fotovoltaico domestico. La tesi è quindi divisa in più sezioni che illustrano in successione lo studio effettuato. Nel primo capitolo è presentato l'impianto fotovoltaico domestico grid-connected, i componenti che lo caratterizzano e le problematiche tecniche che possono instaurarsi; nel secondo capitolo invece sono illustrate le varie tecniche di modulazione che controllano l'inverter fotovoltaico, soffermandosi con particolare attenzione sulla struttura dell'inverter H6. Nel terzo capitolo sono analizzate la struttura e le caratteristiche di un filtro LCL, confrontando i possibili sistemi di controllo che derivano dalla

sua installazione tra l'inverter e la rete elettrica. Il quarto capitolo è dedicato invece alle simulazioni numeriche utili per identificare le possibili problematiche dell'impianto sia durante la fase di avviamento che in condizioni di regime. In questa sezione sono riportati anche i vari controlli implementati con i tools di *Matlab*; *Simulink* e *Plecs*. Nel quinto capitolo sono descritte il banco di misura realizzato e i processi di avviamento dei vari dispositivi per effettuare le prove sperimentali. Il sesto e ultimo capitolo è infine incentrato sui vantaggi ottenibili, in un impianto fotovoltaico domestico, utilizzando un filtro LCL seguendo le direttive della seguente tesi.

CAPITOLO 1

L'impianto fotovoltaico

1.1 Premessa

Il sole è la stella più vicina alla Terra e pertanto il nostro pianeta è quotidianamente investito da un'immensa quantità di energia. Quest'ultima viene emanata dal sole nello spazio circostante, sotto forma di onde elettromagnetiche dette radiazioni solari. In qualsiasi istante la Terra riceve dal sole una quantità di energia pari a circa 1367 W/m^2 . L'atmosfera, a causa di fenomeni fisici (diffusione, riflessione e assorbimento), filtra in una certa misura i raggi solari, riducendo il valore della radiazione solare globale: in Italia si riduce di un valore compreso tra i 1200 e i 1750 kWh/m² medi durante l'anno con una differenza tra nord e sud del 40% [fonte ENEA (Ente per le nuove tecnologie, l'Energia e l'Ambiente)].

Con l'aumento degli impianti di produzione di energia elettrica basati sul fotovoltaico, è aumentata la necessità di sistemi di controllo che garantiscano una distribuzione dell'energia elettrica continua, robusta e quindi affidabile.

1.2 Effetto fotovoltaico

La conversione della radiazione solare in energia elettrica nei pannelli solari fotovoltaici avviene mediante l'effetto fotovoltaico indotto dal flusso luminoso che investe il materiale semiconduttore (di solito silicio o carburo di silicio) presente nelle celle fotovoltaiche, cioè gli elementi base dei pannelli fotovoltaici.

Tale processo energetico non avviene quando il silicio è puro, ma quando è drogato, ossia artificialmente posto nelle due possibili particolari condizioni in cui:

- il materiale semiconduttore (silicio) incorpora un atomo di tipo P (boro)
- il materiale semiconduttore (silicio) incorpora un atomo di tipo N (fosforo)

Le operazioni di inserimento di atomi differenti dal silicio sono dette operazioni di drogaggio del semiconduttore. Per comprendere meglio il funzionamento è opportuno analizzare la struttura atomica degli atomi di silicio in una cella solare.

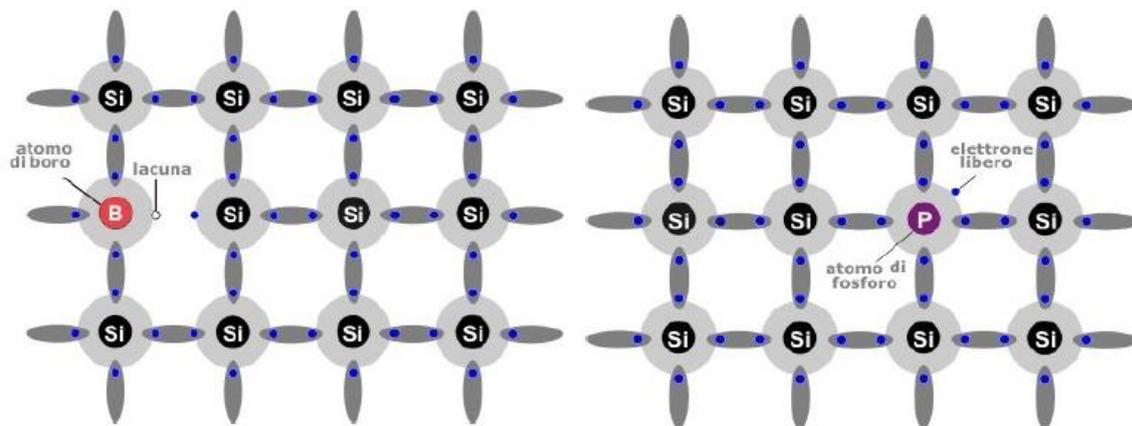


Figura 1.1 Semiconduttore drogato tipo P e tipo N.

Ogni atomo di silicio è circondato da altri atomi di silicio, con i quali ha in comune uno dei quattro elettroni di valenza nelle orbite più esterne. Introducendo nel reticolo cristallino un atomo con 3 elettroni nelle orbite esterne (per esempio un atomo di boro) viene a crearsi uno spazio vuoto nel reticolo dovuto alla mancanza di un elettrone rispetto agli atomi vicini di silicio (i quali ne hanno 4).

Questo spazio vuoto è detto lacuna nella banda di valenza.

Tale atomo è detto accettore e il semiconduttore è di tipo P.

Allo stesso modo, introducendo nel reticolo un atomo con 5 elettroni nelle orbite esterne (per esempio un atomo di fosforo) vi sarà un elettrone in eccesso.

Tale atomo è detto donatore e il semiconduttore è di tipo N.

Ponendo a contatto i due cristalli di silicio di tipo P e di tipo N si ottiene una giunzione P-N. Le lacune (spazi vuoti nelle orbite) presenti nel cristallo P tendono a spostarsi nel cristallo N. Allo stesso modo, gli elettroni in eccesso nel cristallo N tendono a spostarsi verso il cristallo P. Questo fenomeno continua finché il potenziale elettrico generato dallo spostamento delle cariche non controbilancia il moto di diffusione.

Per spostarsi gli elettroni (e di conseguenza le lacune) necessitano dell'intervento di una energia proveniente dall'esterno. La forza di energia proveniente dall'esterno è la luce solare (radiazione solare).

La luce solare è composta di particelle di energia dette fotoni. Quando i fotoni colpiscono il materiale semiconduttore della cella fotovoltaica, una parte di energia viene riflessa, una parte si trasforma in calore e un'ultima parte provoca uno spostamento degli elettroni degli atomi nel materiale semiconduttore. L'energia del flusso di fotoni libera un certo numero di elettroni/lacune. Gli elettroni spostati nella struttura atomica del semiconduttore iniziano a scorrere, producendo una corrente elettrica nel corpo del semiconduttore. Questo è il principio fisico in base al quale una cella solare produce energia elettrica nel momento in cui è irraggiata dalla luce solare.

1.3 Fotovoltaico domestico

Gli impianti fotovoltaici, in relazione al loro collegamento alla rete di distribuzione, si suddividono in due grandi famiglie:

- gli impianti stand-alone o impianti ad isola,
- gli impianti grid-connected ovvero impianti connessi alla rete elettrica.

Nella tesi è sviluppato un sistema di controllo per impianti fotovoltaici domestici, cioè i così detti impianti grid-connected.

Gli impianti fotovoltaici grid-connected (connessi alla rete) per applicazioni domestiche, hanno una potenza inferiore a 6 kW, sono destinati alla fornitura di energia elettrica per utenze già collegate alla rete e hanno la particolarità di lavorare in regime di interscambio con la rete elettrica locale. Nelle ore di luce l'utenza consuma l'energia elettrica prodotta dal proprio impianto mentre, durante le ore notturne, o quando l'intensità della radiazione luminosa non è sufficiente per permettere all'impianto di produrre energia elettrica o ancora se l'utenza richiede, in una determinata finestra di tempo, più energia di quanta l'impianto possa

produrre, sarà la rete elettrica a garantire l'approvvigionamento dell'energia necessaria.

Dall'altro lato, se l'impianto solare produce più energia di quella richiesta dall'utenza, il surplus può essere immesso in rete. In questo caso si parla di cessione delle "eccedenze" alla rete elettrica locale. Si può quindi affermare che la rete nazionale funziona da batteria di accumulo per il sistema fotovoltaico.

Questo tipo di impianto si compone di:

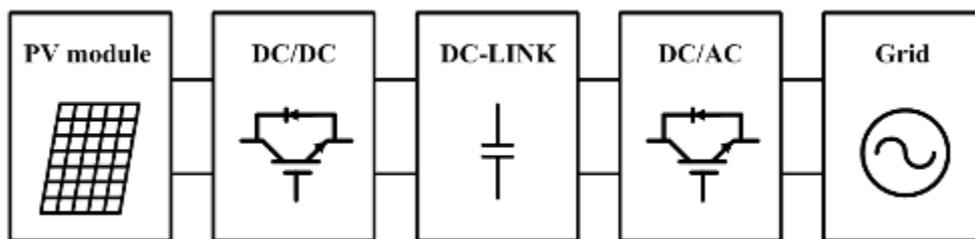


Figura 1.2 Schema a blocchi di un impianto grid-connected (connesso alla rete).

1. un generatore fotovoltaico che raccoglie l'energia solare;
2. un convertitore DC-DC (chopper Boost) che aumenta la tensione di uscita dal generatore fotovoltaico;
3. Il bus DC;
4. L'inverter fotovoltaico che converte l'energia raccolta (DC) in corrente alternata (AC) da erogare in rete;
5. Induttanze o filtri di disaccoppiamento per garantire in base alle normative una protezione e controllo adeguato tra l'inverter e la rete.

In virtù del fatto di dover gestire quantità di potenza relativamente basse (minore di 6kW) e garantire la massima efficienza al minimo costo, gli impianti fotovoltaici domestici non necessitano di un trasformatore che operi da isolamento galvanico tra la rete e l'inverter (norma CEI EN 60904-3).

1.4 Il generatore fotovoltaico

La cella fotovoltaica è l'elemento base per la realizzazione di un generatore fotovoltaico. E' costituita nella maggioranza dei casi da un sottile wafer di spessore pari a 0,25-0,30 mm circa di silicio monocristallino o policristallino. Possiede una forma quadrata e di superficie pari a circa 100 cm² (fino a 225 cm²) e si comporta come una minuscola batteria producendo, nelle condizioni standard di irraggiamento (densità di potenza dell'energia solare pari a 1.000 W/m² e temperatura delle celle di 25°C) una corrente di 3 Ampère (A) con una tensione di circa 0,5 volt (V) e con costi di circa sessanta centesimi di euro a watt [3]. La quantità di energia che la cella è in grado di trasformare dipende dal tipo di silicio e dal processo utilizzato per produrlo. In tal senso, le celle si distinguono in monocristalline, policristalline, amorfe e a film sottile a seconda della struttura del silicio che le compone. In via teorica, i semiconduttori in silicio consentono di convertire in energia elettrica non più del 44% dell'energia solare che raggiunge il materiale trattato. Il limite è dovuto al fatto che la sola radiazione luminosa, avente una lunghezza d'onda compresa in un intervallo specifico, è in grado di attivare l'effetto fotovoltaico; parte del contenuto energetico della radiazione va quindi perso. Nella realtà, l'efficienza delle celle fotovoltaiche si attesta sul 15-16% per le celle commerciali di qualità più elevata (prodotti di laboratorio superano ampiamente questi valori di rendimento). È chiaro quindi che l'obiettivo primario per le ricerche di settore resta quello volto ad aumentare il rendimento di trasformazione con conseguente riduzione del costo dell'energia prodotta.

La singola cella fotovoltaica per essere in grado di fornire una potenza elettrica significativa, deve essere collegata in serie ad altre celle fino a formare il modulo fotovoltaico, di potenza media compresa tra i 50 e i 200 Wp. Per aumentare ancora la potenza elettrica è necessario collegare tra loro più moduli, in serie o in parallelo. Più moduli collegati in una struttura comune vengono indicati con il termine di pannello, mentre un insieme di pannelli collegati elettricamente in serie, al fine di aumentare la tensione complessiva, costituisce una stringa. Infine, il collegamento in parallelo di più stringhe, fino a raggiungere la potenza elettrica

desiderata, costituisce il generatore. Tipicamente, 20 m² di queste celle producono circa 3kW, quanto basta per soddisfare la potenza elettrica media di un appartamento per uso civile nelle nostre città.

La radiazione solare intercettata da una superficie comunque inclinata è data dalla somma di tre contributi: la radiazione diretta, la radiazione diffusa e la radiazione riflessa. In virtù delle tre componenti il generatore fotovoltaico funziona anche a cielo coperto e risente della natura della superficie sulla quale è stato posto.

Si riscontra che la posizione ottimale per il dispositivo che cattura la radiazione solare è quella in cui:

- i raggi solari raggiungono la superficie captante del pannello in direzione perpendicolare alla stessa;
- la superficie del dispositivo è rivolta a sud e consente quindi il massimo di ore di esposizione al sole;
- il dispositivo è posto su una superficie con buona capacità riflettente, (sono da evitare superfici scure del tipo coperture catramate o simili).
-

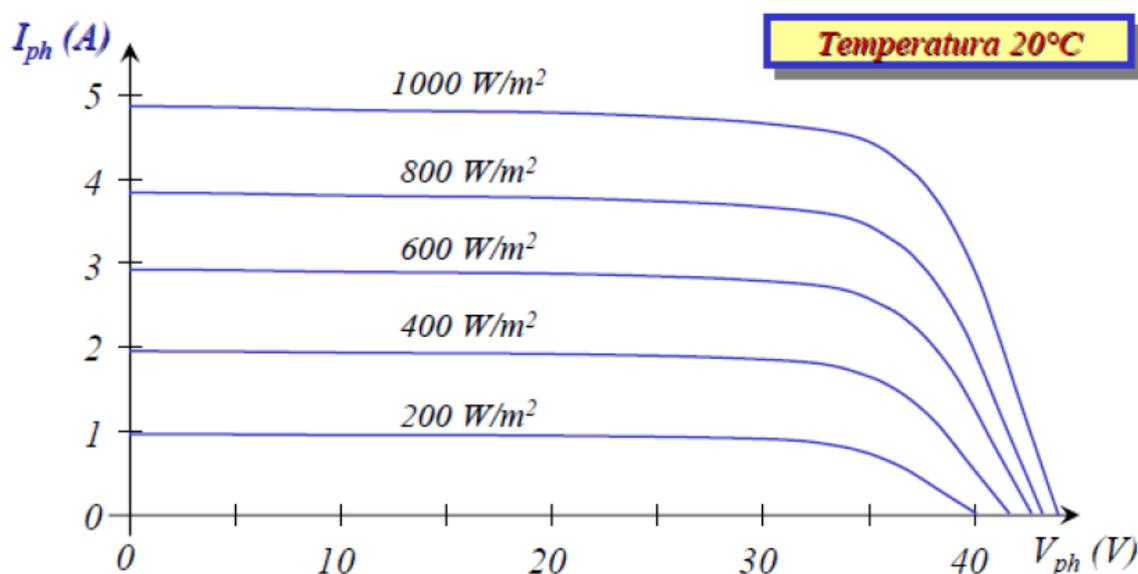


Figura 1.3 Caratteristica I_{ph} - V_{ph} di una cella fotovoltaica alla temperatura di 20°C.

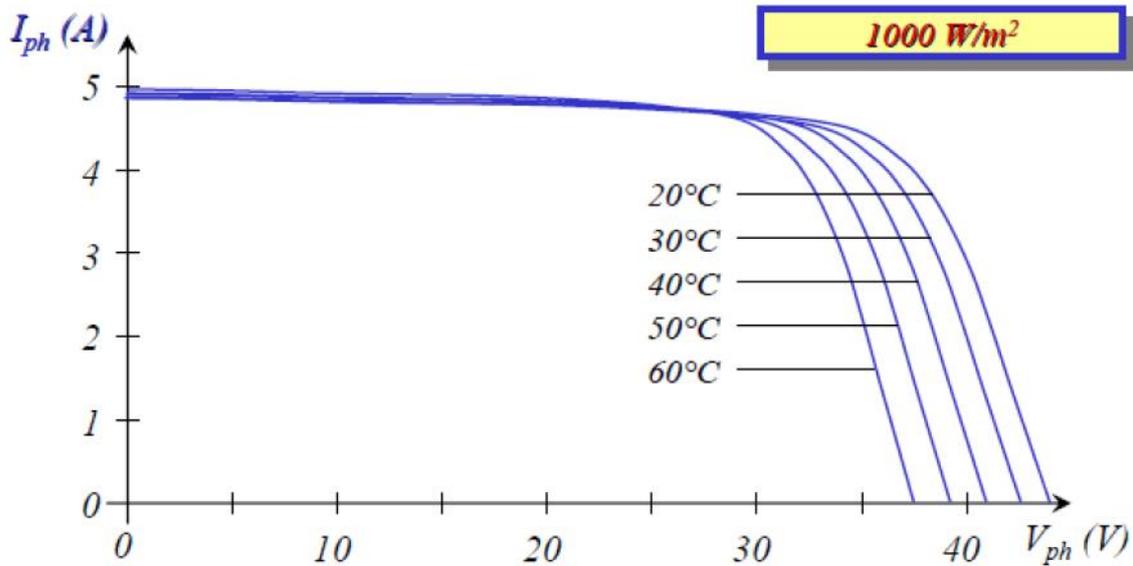


Figura 1.4 Caratteristica I_{ph} - V_{ph} di una cella fotovoltaica alla potenza di irraggiamento di 1000 W/m^2 .

1.5 Convertitore DC-DC

Il convertitore DC-DC, funzionando come un “trasformatore in corrente continua” con un rapporto di trasformazione che meglio adatta le caratteristiche della produzione del campo fotovoltaico alle esigenze del carico, è in grado di mantenere costante la tensione d’uscita, indipendentemente dalle fluttuazioni di tensione del generatore [14].

I convertitori DC-DC si possono classificare in funzione del rapporto della tensione in ingresso rispetto quella di uscita in:

- Chopper Buck: riducono il valore medio della tensione in uscita;
- Chopper Boost: aumentano il valore medio della tensione in uscita;
- Chopper Buck-Boost, Chopper Cûk, Flyback: possono sia aumentare che abbassare il valore medio della tensione in uscita.

1.5.1 Chopper Boost

Analizzando uno stadio DC/DC di tipo Boost, se si guarda verso la rete, o di tipo Buck, se si guarda verso i pannelli, il convertitore Chopper Boost presenta la seguente configurazione:

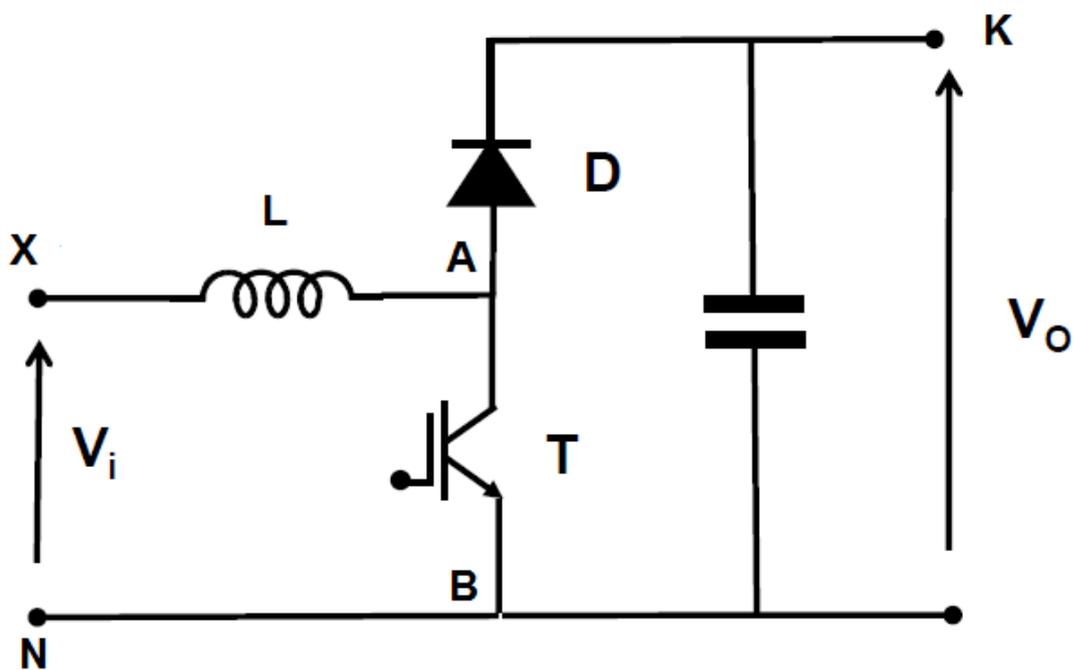


Figura 1.5 Schema circuitale Chopper Boost DC/DC.

Agendo sull'interruttore statico T è possibile modificare la tensione d'uscita. Si ipotizzi di alimentare il circuito con una tensione continua positiva e avere in uscita un carico resistivo.

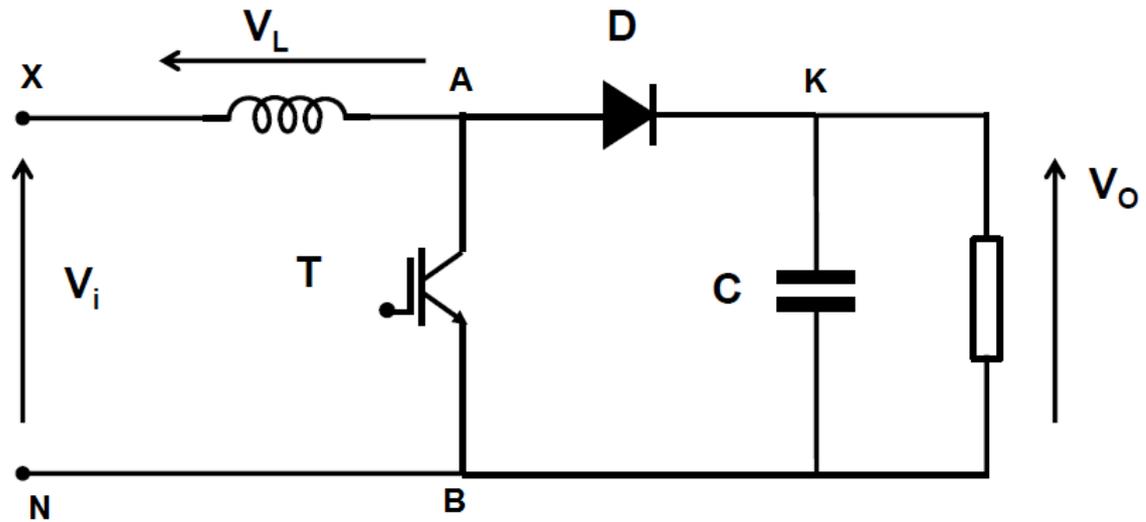


Figura 1.6 Chopper Boost DC/DC con carico resistivo in uscita.

Il Chopper Boost funziona su di un unico quadrante e non permette l'inversione della corrente e della tensione in uscita.

I due possibili stati di funzionamento del circuito sono:

- Interruttore T ON:

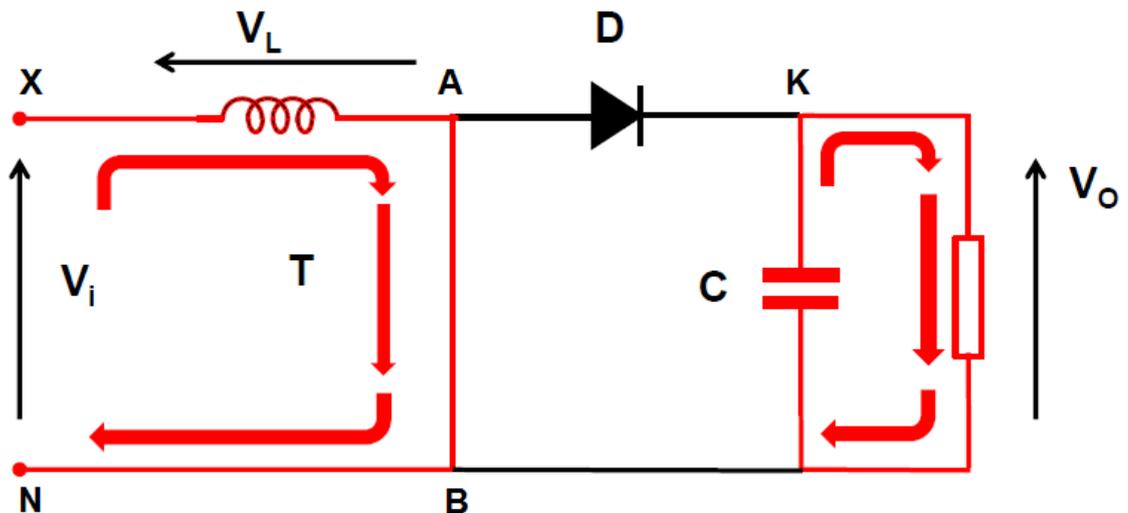


Figura 1.7 Chopper Boost DC/DC con interruttore T=ON.

D è polarizzato in inversa ed è perciò interdetto:

$$V_D = -V_o < 0 \quad (1.1)$$

La corrente carica l'induttore richiudendosi su di esso mentre il condensatore si scarica sul carico:

$$V_L = V_i \quad (1.2)$$

- Interruttore T OFF:

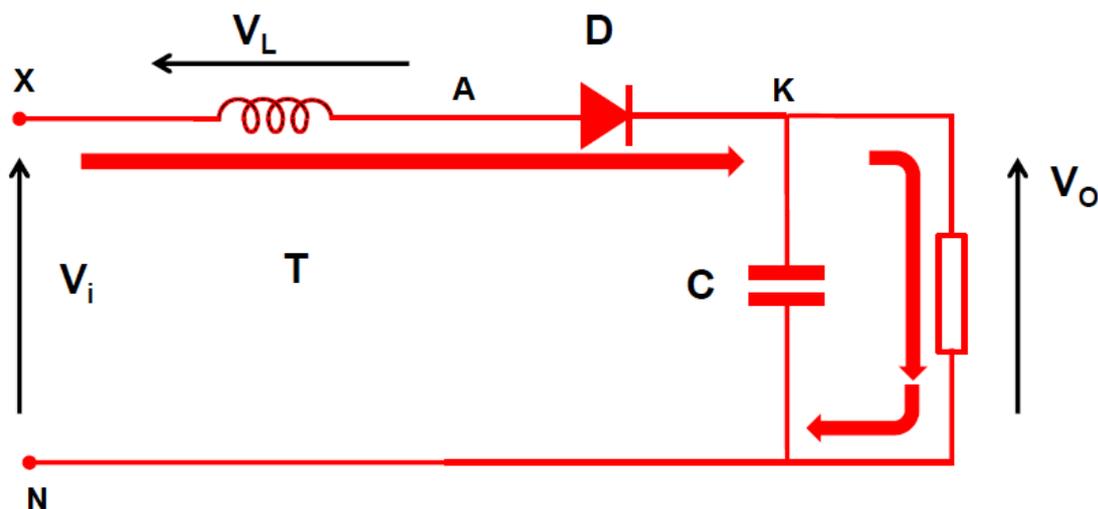


Figura 1.8 Chopper Boost DC/DC con interruttore T=OFF.

D è polarizzato in diretta e perciò conduce:

$$V_D = 0 \quad (1.3)$$

La corrente sull'induttore si scarica sul carico e sul condensatore:

$$V_L = V_i - V_o \quad (1.4)$$

Scelto quindi il valore della tensione d'uscita desiderata il controllo sull'interruttore viene eseguito in un intervallo di tempo T_{sw} (tempo di switching) suddiviso a sua volta nei tempi t_{ON} e t_{OFF} :

$$T_{SW} = t_{ON} + t_{OFF} \quad (1.5)$$

Si dimostra infatti che, facendo l'ipotesi di circuito in condizione di equilibrio (energia accumulata all'interno di capacità e di induttanza ad inizio e fine ciclo

coincidenti), il valore medio valutato nel periodo di commutazione della corrente che attraversa l'induttanza è uguale a zero.

$$I_{L_{t=0}} = I_{L_{t=T_{SW}}} \quad (1.6)$$

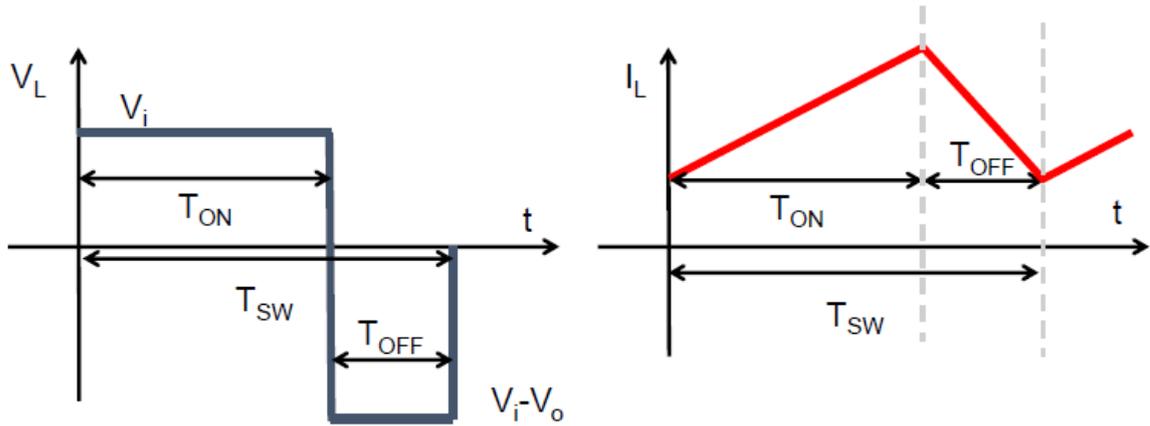


Figura 1.9 Tempo di switching T_{SW} .

Come diretta conseguenza di ciò, risulta che il valor medio della tensione dell'induttanza valutata nel periodo di commutazione è nullo.

$$V_{L\ media} = \frac{1}{T_{SW}} \int_0^{T_{SW}} v_L dt = \frac{1}{T_{SW}} \int_0^{t_{ON}} v_L dt + \frac{1}{T_{SW}} \int_{t_{ON}}^{T_{SW}} v_L dt = 0 \quad (1.7)$$

$$V_{L\ media} = \frac{1}{T_{SW}} \int_0^{t_{ON}} V_i dt + \frac{1}{T_{SW}} \int_{t_{ON}}^{T_{SW}} V_i - V_o dt = 0 \quad (1.8)$$

$$V_{L\ media} = V_i \frac{t_{ON}}{T_{SW}} - (V_i - V_o) \frac{T_{SW} - t_{ON}}{T_{SW}} = 0 \quad (1.9)$$

$$V_o \left(1 - \frac{t_{ON}}{T_{SW}}\right) = V_i \quad (1.10)$$

$$V_o = \frac{V_i}{1 - \delta} \quad (1.11)$$

La (1.11) rappresenta la relazione tra la tensione di ingresso e quella in uscita dal chopper. Il duty cycle $\delta = \frac{t_{ON}}{T_{SW}}$ è definito positivo con un valore compreso tra 0 e 1.

1. La tensione in uscita dal convertitore è maggiore di quella in ingresso.

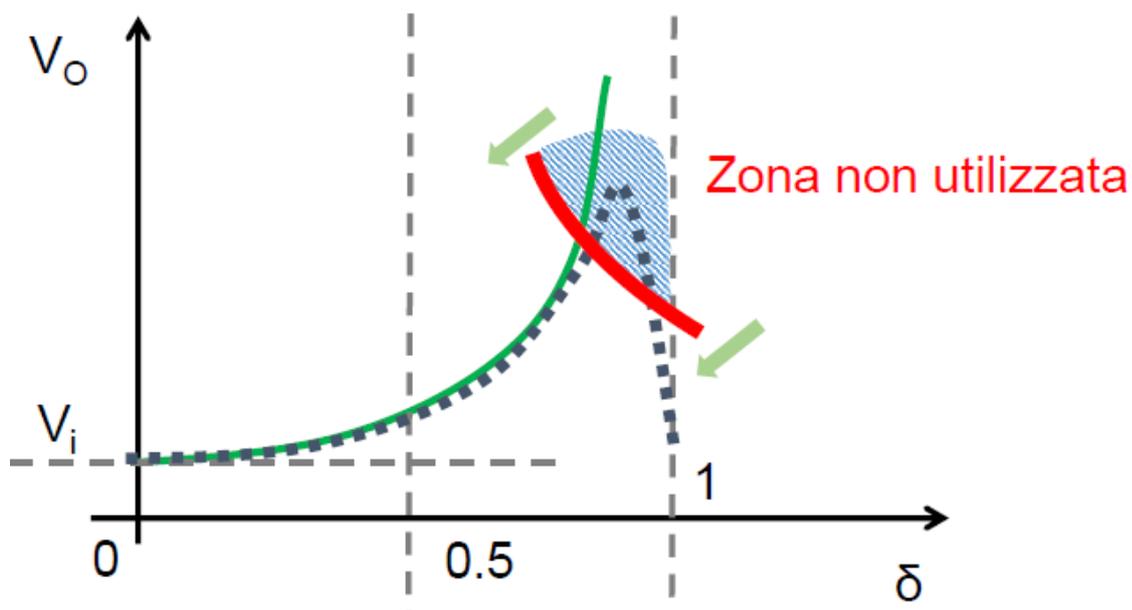
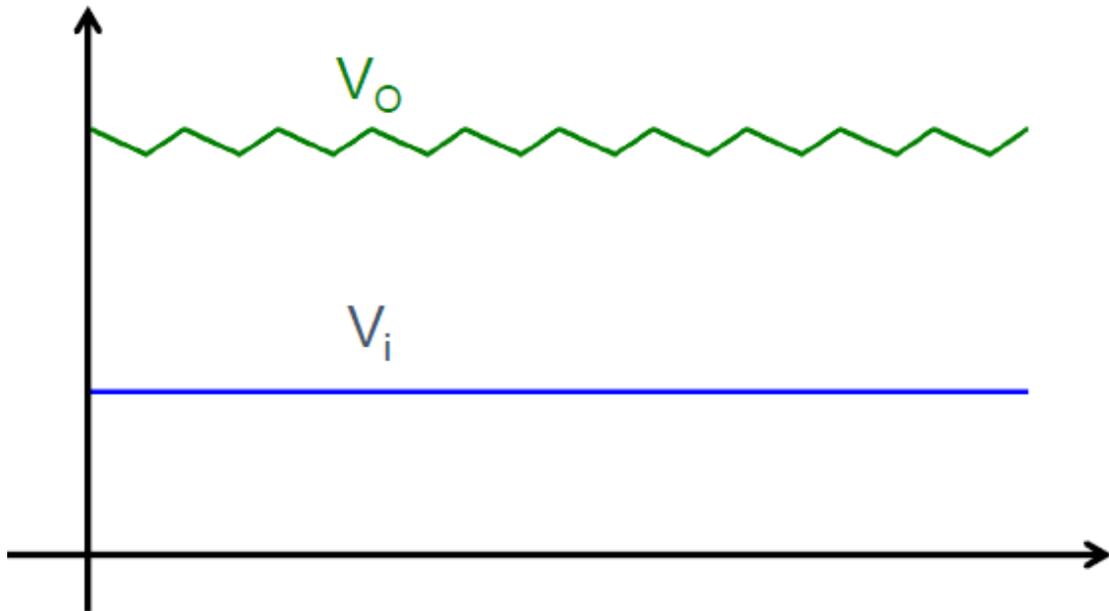
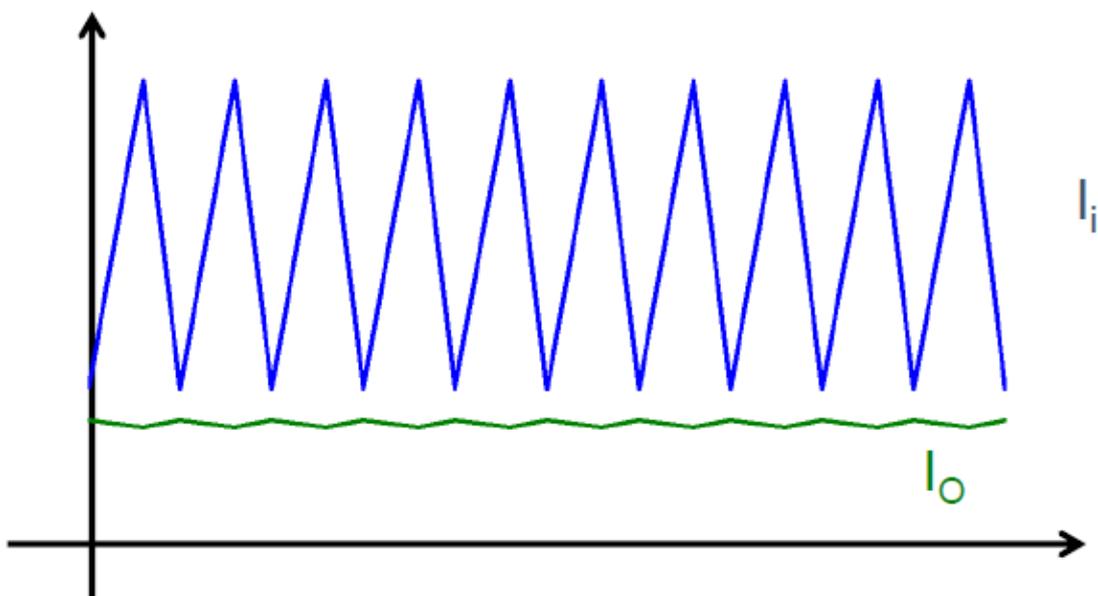


Figura 1.10 Caratteristica V_o - V_i al variare del duty cycle.

Ad esempio con $\delta = 0.6$.

La potenza in ingresso e in uscita, a meno delle perdite, sono uguali.

Figura 1.11 Caratteristica V_o - V_i con duty cycle=0.6.Figura 1.12 Figura 1.13 Caratteristica I_o - I_i con duty cycle=0.6.

Tali dispositivi comunemente utilizzano la tecnica di modulazione PWM (Pulse Width Modulation) allo scopo di regolare la tensione di uscita.

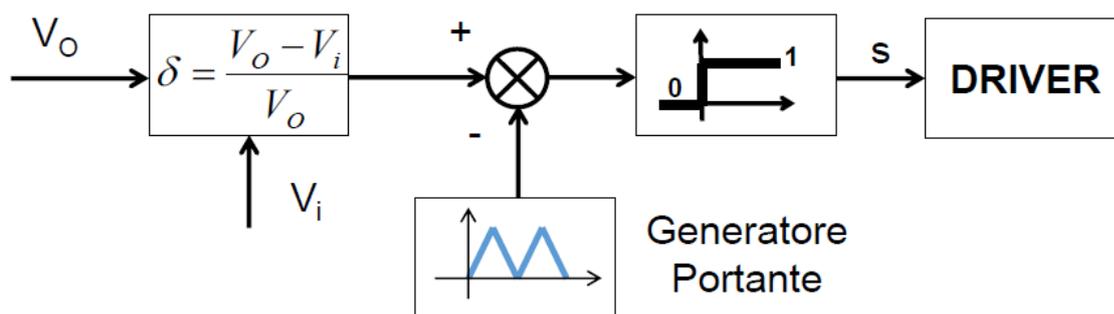


Figura 1.14 Modulazione PWM del Chopper Boost DC/DC.

Il convertitore DC-DC, attraverso l'inseguitore del punto di massima potenza o MPPT (Maximum Power Point Tracking) consente di estrarre la massima potenza in ogni istante dal generatore fotovoltaico. Il dispositivo o algoritmo MPPT individua in ogni istante la coppia di valori tensione-corrente del generatore fotovoltaico per la quale risulta massimo il trasferimento di potenza verso l'utilizzatore.

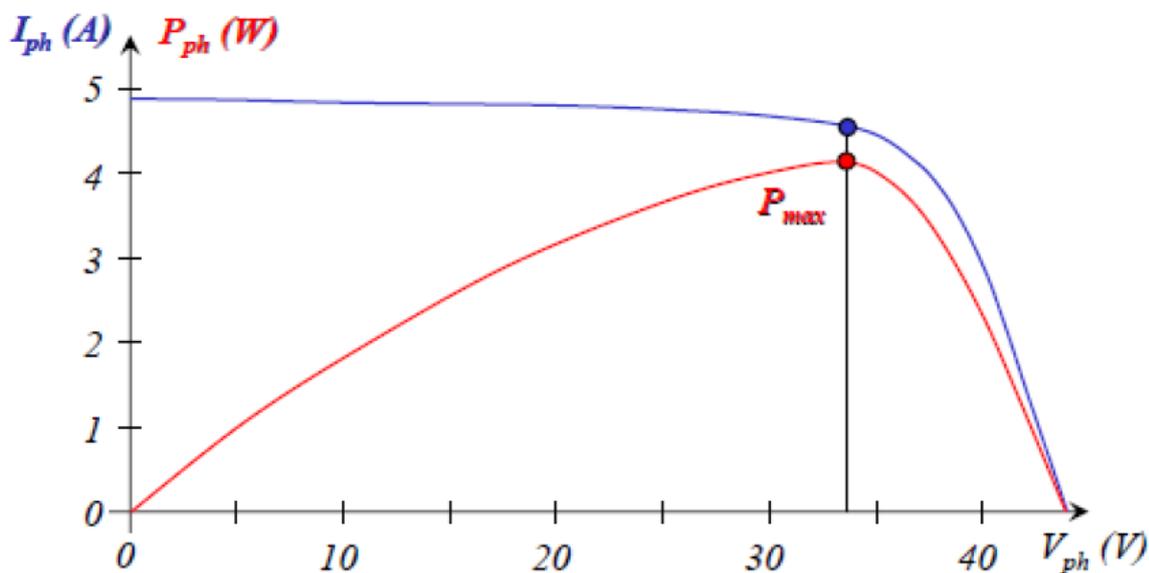


Figura 1.15 Maximum Power Point Tracking di una cella fotovoltaica.

I valori della coppia (V-I) variano continuamente in funzione dell'irraggiamento solare e della temperatura della cella, richiedendo pertanto l'intervento del

dispositivo al fine di raggiungere la massima producibilità d'impianto. Si potrebbe pensare di sostituire il Boost DC-DC, aumentando il numero di pannelli in serie. Con questa scelta si noterebbe un aumento di tensione complessiva in uscita, ma l'oscillazione di potenza presente causerebbe un ripple di tensione al doppio della frequenza di rete sul lato dei pannelli, rendendo inefficiente l'inseguimento della massima potenza. Infatti se la tensione sul condensatore è minore del valore di picco della tensione di rete concatenata, non è possibile controllare liberamente la potenza attiva e reattiva immessa in rete.

Per quanto riguarda l'interfacciamento del convertitore alla rete, nel progetto è stata utilizzata la soluzione "centralizzata", cioè un unico inverter per tutte le stringhe dell'impianto. Tale strategia vale ipotizzando, per semplicità implementative e costi contenuti, le stesse identiche condizioni di temperatura e irraggiamento dei moduli.

1.6 Bus DC

Altra soluzione per evitare di utilizzare un Boost DC-DC potrebbe essere quella di aumentare notevolmente la capacità del bus DC, ma in questo caso si aumenterebbe di molto il costo dell'intero impianto.

Inoltre se la tensione sul condensatore è minore del valore di picco della tensione di rete concatenata, non è possibile controllare liberamente la potenza attiva e reattiva immessa in rete.

1.7 Inverter

L'inverter è il cuore di ogni impianto fotovoltaico: trasforma la corrente continua dei moduli fotovoltaici in corrente alternata immettendola nella rete pubblica di distribuzione. Contemporaneamente, l'inverter controlla e monitora l'intero

impianto. Da un lato garantisce che i moduli fotovoltaici funzionino sempre al massimo delle loro prestazioni, in funzione dell'irraggiamento e della temperatura. Dall'altro monitora costantemente la rete pubblica ed è responsabile per il rispetto di vari criteri di sicurezza.

Lo schema circuitale dell'inverter monofase è lo stesso del chopper a quattro quadranti con la differenza dell'uscita sinusoidale invece che continua.

Il Chopper a quattro quadranti controllato con la tecnica PWM è in grado di alimentare il carico con una tensione positiva e negativa compresa tra $-V_i$ e $+V_i$ con un valore medio valutato nel tempo di ciclo uguale a quello di riferimento.

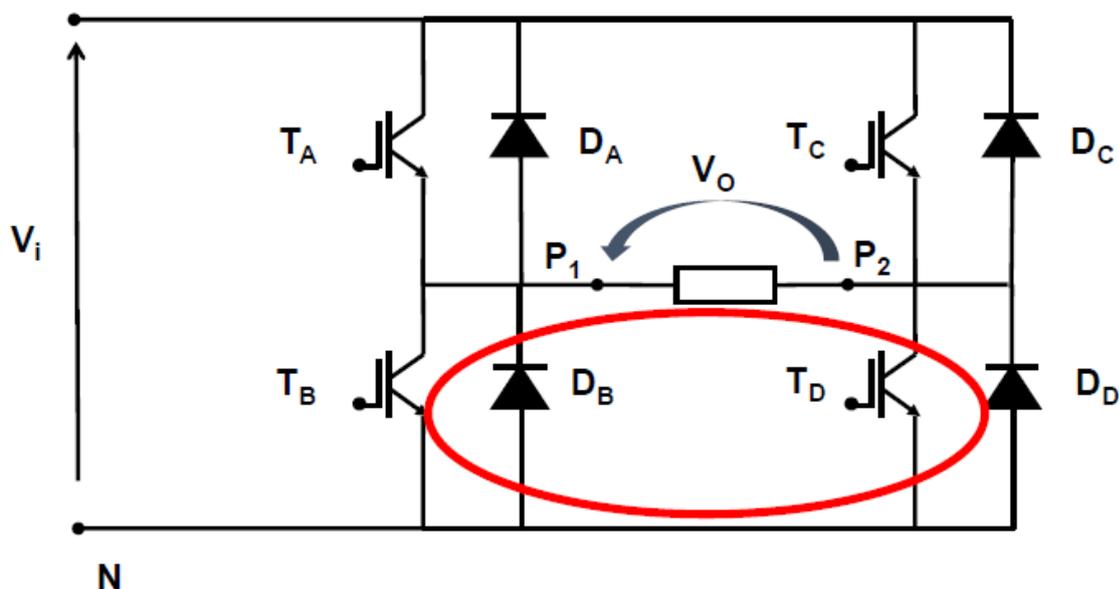


Figura 1.16 Schema circuitale di un inverter monofase.

È possibile calcolare la tensione in uscita di un chopper a quattro quadranti in funzione dello stato dei singoli rami. Indicando con s_1 e s_2 lo stato dei singoli rami è possibile scrivere l'equazione per la maglia indicata.

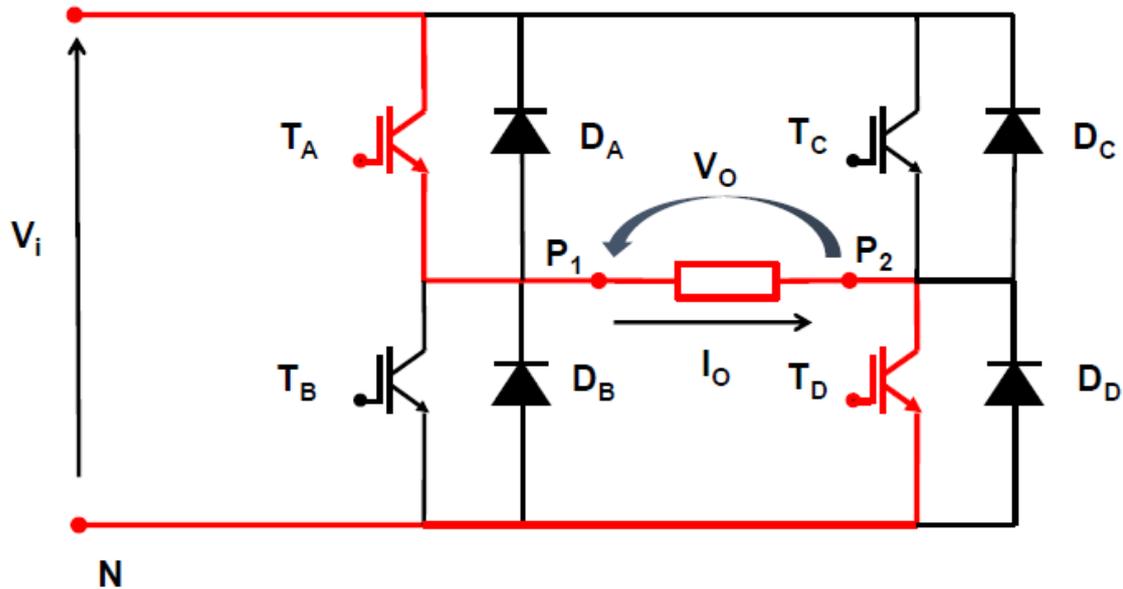
$$V_o = (s_1 - s_2)V_i \quad (1.12)$$

Delle sedici combinazioni possibili solo quattro sono realmente utilizzate, in quanto gli interruttori A-B e C-D sono mutuamente esclusivi: se per esempio A è acceso B risulterà spento e viceversa.

Vediamo di seguito le quattro possibili combinazioni al variare del verso della corrente di uscita:

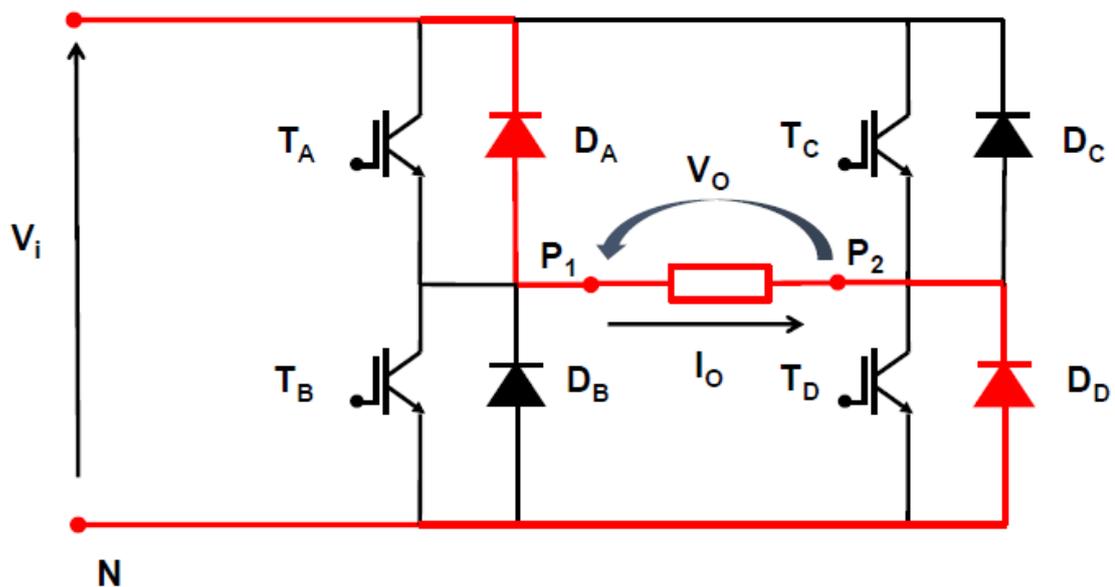
- STATO 1: $s_1 = 1, s_2 = 0$

$$I_0 > 0, V_o = V_i$$



• Figura 1.17 Configurazione di un inverter monofase $s_1 = 1, s_2 = 0, I_0 > 0$.

$$I_0 < 0, V_o = V_i$$



• Figura 1.18 Configurazione di un inverter monofase $s_1 = 1, s_2 = 0, I_0 < 0$.

- STATO 2: $s_1 = 0, s_2 = 1$

$I_0 > 0, V_o = -V_i$

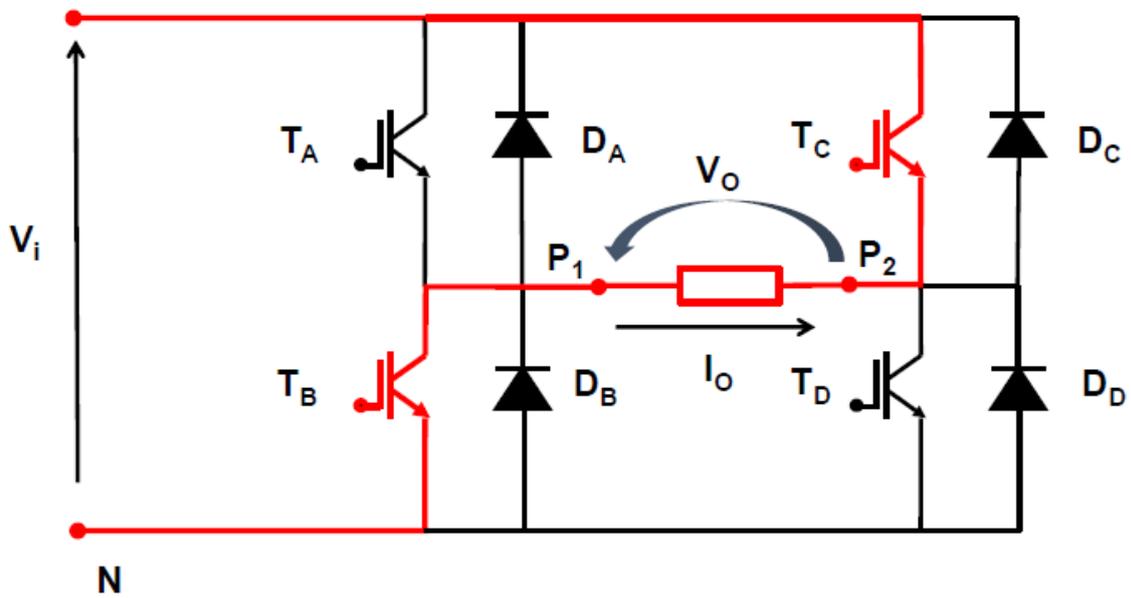


Figura 1.19 Configurazione di un inverter monofase $s_1 = 0, s_2 = 1, I_0 > 0$.

$I_0 < 0, V_o = -V_i$

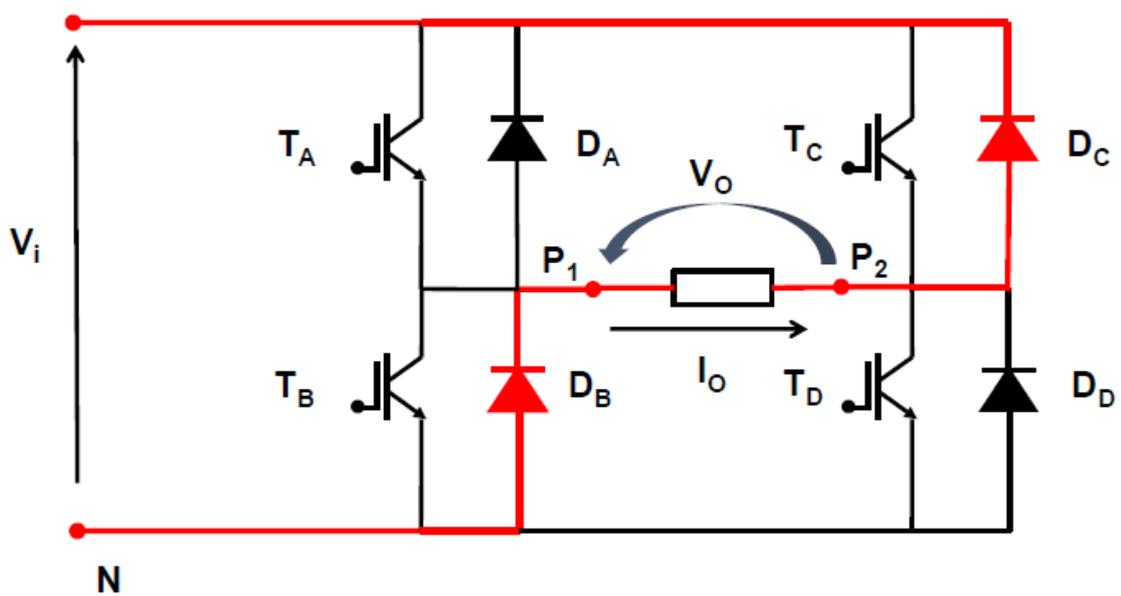


Figura 1.20 Configurazione di un inverter monofase $s_1 = 0, s_2 = 1, I_0 < 0$.

- STATO 3: $s_1 = 1, s_2 = 1$

$$I_0 > 0, V_0 = 0$$

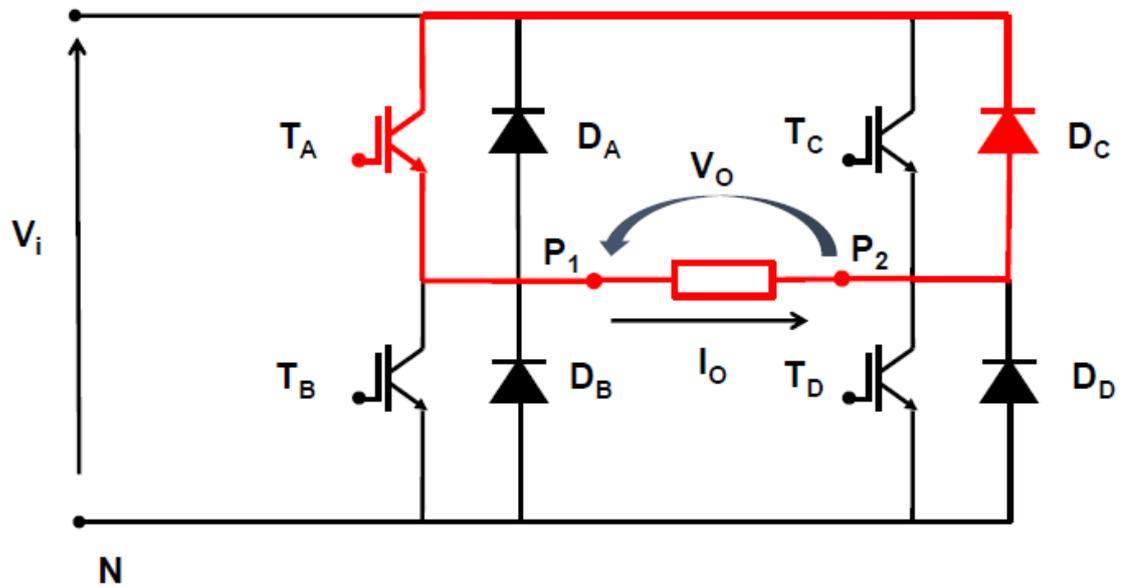


Figura 1.21 Configurazione di un inverter monofase $s_1 = 1, s_2 = 1, I_0 > 0$.

$$I_0 < 0, V_0 = 0$$

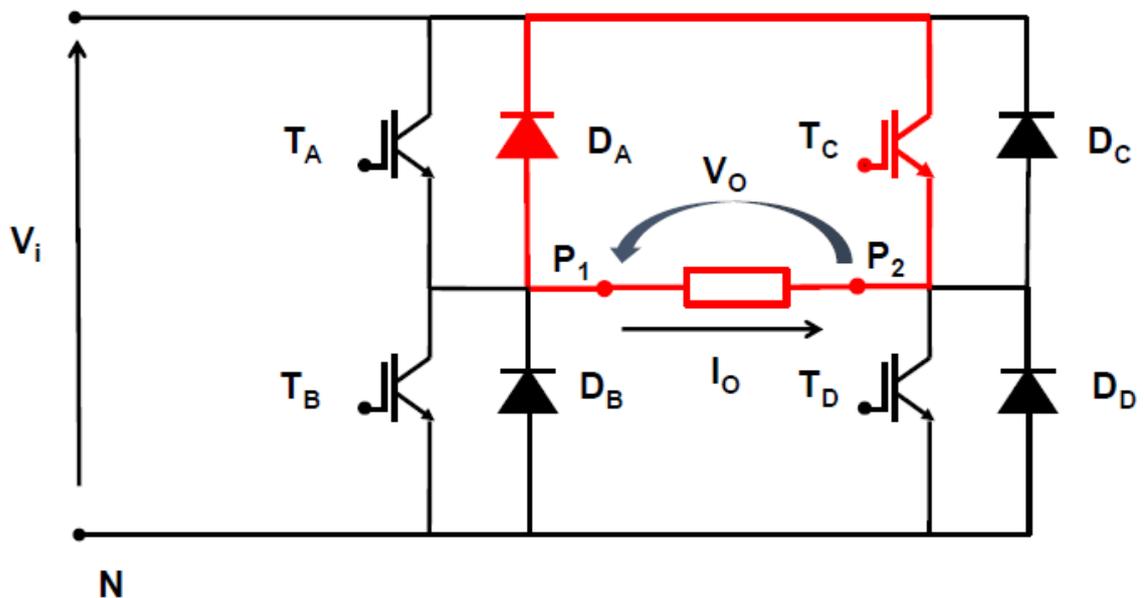


Figura 1.22 Configurazione di un inverter monofase $s_1 = 1, s_2 = 1, I_0 < 0$.

- STATO 4: $s_1 = 0, s_2 = 0$

$I_o > 0, V_o = 0$

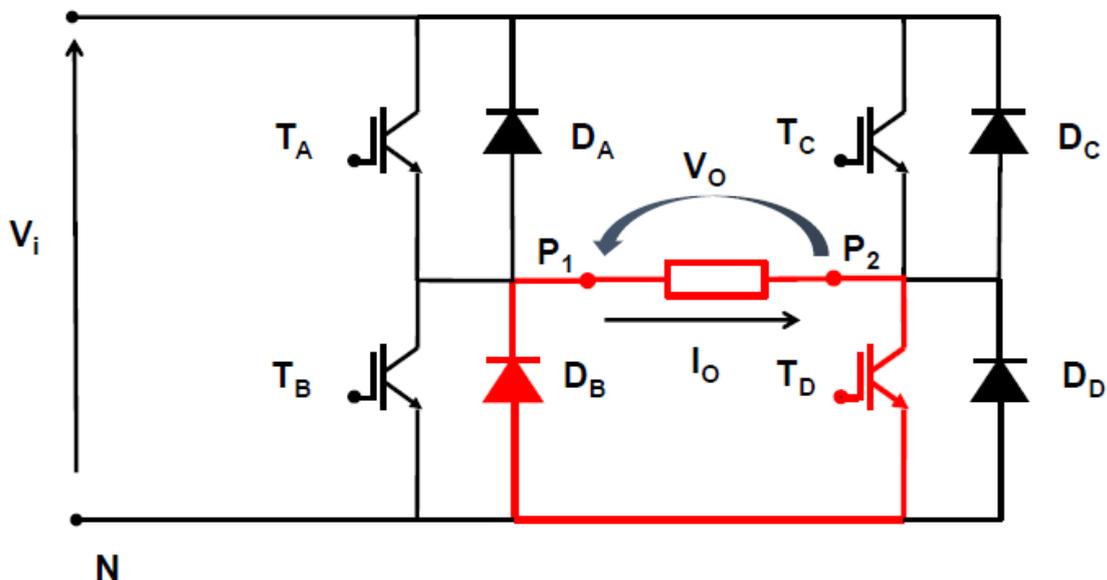


Figura 1.23 Configurazione di un inverter monofase $s_1 = 0, s_2 = 0, I_o > 0$.

$I_o < 0, V_o = 0$

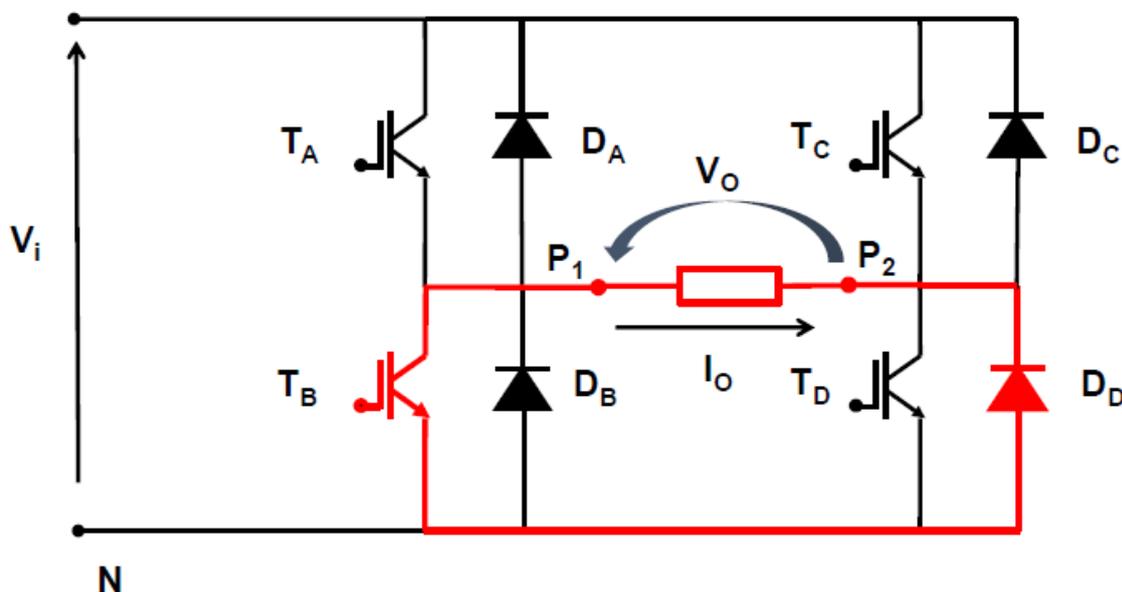


Figura 1.24 Configurazione di un inverter monofase $s_1 = 0, s_2 = 0, I_o < 0$.

Gli inverter per impianti fotovoltaici connessi alla rete hanno le seguenti caratteristiche:

1. tecnologia ad onda sinusoidale costruita con riferimento alla tensione di rete;
2. elevati rendimenti e stabilità in normali condizioni di irraggiamento;
3. disponibili per utenze monofase e per utenze trifase su un'ampia gamma di potenze;
4. protezioni di rete e di interfaccia integrate;
5. display per visualizzazione dei dati di produzione;
6. moduli aggiuntivi per misurare l'irraggiamento, la temperatura e altri dati;
7. trasmissione dati a distanza a scopo di supervisione.

Una delle caratteristiche più importanti di un inverter è la trasformazione a basse perdite e quindi il suo grado di rendimento. Quest'ultimo indica la percentuale di quanta dell'energia "immessa" sotto forma di corrente continua viene riemessa sotto forma di corrente alternata. Gli apparecchi moderni conseguono un grado di rendimento pari al 98%.

Il controllo e la modulazione dell'inverter saranno approfonditi nel capitolo successivo.

1.8 Filtri di disaccoppiamento

Generalmente, in presenza di una tensione impressa dalla rete, il controllo dell'inverter avviene con la tecnica PWM; per questo motivo sono necessari dei filtri per disaccoppiare la rete dall'inverter. Inoltre è necessario eliminare le componenti ad alta frequenza generate dalla modulazione PWM per soddisfare i livelli di potenza nel rispetto delle normative.

Si potrebbe pensare di ridurre il problema della tensione di modo comune aumentando le induttanze di disaccoppiamento, ma si avrebbe il grande svantaggio di aumentare sia le dimensioni che i costi dell'intero impianto.

Per questi motivi nel progetto si è implementato un nuovo filtro LCL, che sarà analizzato in seguito, per sostituire le induttanze di disaccoppiamento.

1.9 Corrente di modo comune

Il vantaggio a livello economico di utilizzare un sistema di connessione tra inverter e rete di tipo "transformerless" (senza trasformatore) provoca un problema non banale. Esiste infatti la possibilità che in uscita dall'inverter ci sia una tensione di modo comune variabile e la conseguente formazione della corrente di modo comune (o "leakage").

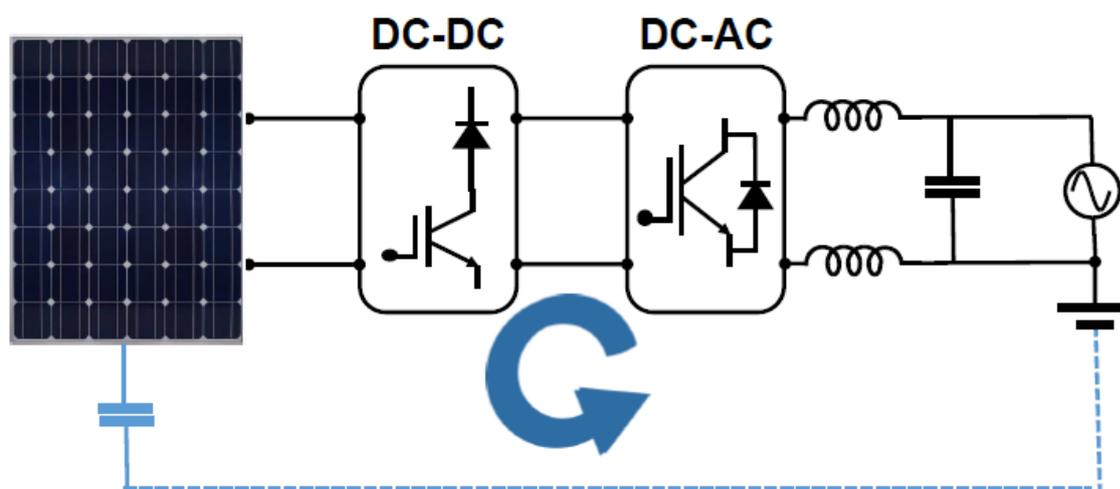


Figura 1.25 Corrente di modo comune di un impianto grid-connected.

Essa circola tra la capacità parassita del generatore fotovoltaico e la messa a terra del trasformatore dell'impianto di rete. La corrente di modo comune genera problemi e deve essere eliminata poiché è causa di "ripple" nella corrente di rete, perdite nel sistema di conversione, interferenze elettromagnetiche (EMI), intervento intempestivo delle protezioni dell'impianto (interruttore differenziale) e quindi di un potenziale pericolo per l'uomo.

Di seguito si misura, attraverso il calcolo analitico, la corrente di modo comune in funzione della tensione imposta dall'inverter [15].

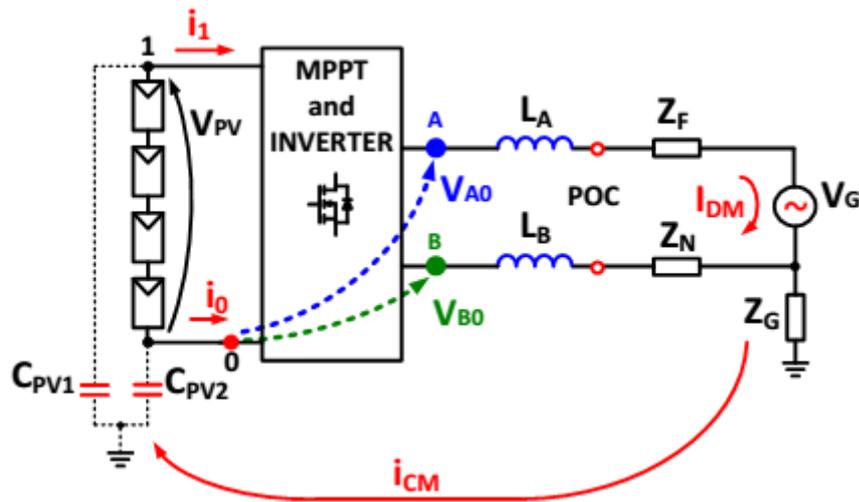


Figura 1.26 Caratterizzazione corrente modo comune di un sistema PV transformerless.

Lo schema semplificato seguente rappresenta un sistema fotovoltaico monofase transformerless ed è composto da:

- Z_G impedenza di messa a terra del trasformatore MT/BT dell'ente distributore;
- Z_F e Z_N sono rispettivamente l'impedenza di fase e di neutro della rete;
- L_A e L_B sono le induttanze di disaccoppiamento tra l'inverter e la rete;
- C_{PV1} e C_{PV2} sono le capacità parassite dell'impianto verso terra;
- V_{A0} e V_{B0} sono le tensioni generate dai rami di inverter;
- I_{DM} è la corrente differenziale che è proporzionale alla potenza generata del sistema;
- i_{CM} è la corrente di modo comune.

Se il circuito viene osservato dal punto di vista della rete si possono effettuare le seguenti semplificazioni [4]:

- l'inverter può essere visto come due generatori di tensione rappresentanti i suoi due rami;
- è possibile trascurare gli effetti della rete e delle oscillazioni di tensione sui moduli fotovoltaici;
- Z_F e Z_N sono considerate nulle.

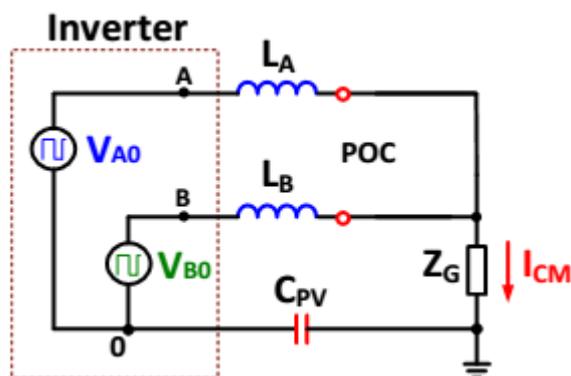


Figura 1.27 Circuito in alta frequenza dell'impianto PV.

Si espongono le due tensioni V_{A0} e V_{B0} in funzione della tensione di modo comune e differenziale:

$$V_{A0} = V_{CM} + \frac{V_{DM}}{2} \quad (1.13)$$

$$V_{B0} = V_{CM} - \frac{V_{DM}}{2} \quad (1.14)$$

Risolvendo il circuito ottenuto è possibile esprimere la i_{CM} in modo analitico:

$$I_{CM}(s) = \frac{sC_{PV}}{1 + sC_{PV}Z_G + s^2C_{PV}L_{AB}} V_{TCM}(s) \quad (1.15)$$

avendo imposto con L_{AB} il parallelo tra le due induttanze di disaccoppiamento e con la V_{TCM} Total Common Mode Voltage così esprimibile:

$$V_{TCM}(s) = V_{CM}(s) + V_{DM}(s) \left(\frac{L_B - L_A}{2(L_A + L_B)} \right) \quad (1.16)$$

Da questa espressione si può osservare che il contributo alla corrente di leakage della tensione differenziale $V_{DM}(s)$ si annulla se le induttanze di disaccoppiamento sono uguali. Eliminata quindi la $V_{DM}(s)$ nell'espressione è possibile ridurre la I_{CM} aumentando le induttanze L_A e L_B , ma così facendo si avrebbe un aumento delle dimensioni e dei costi dell'impianto.

È stata trovata quindi una soluzione attraverso la realizzazione di particolari configurazioni di inverter, che rendendo costante la tensione di modo comune permettono di eliminare la corrente di leakage. La conoscenza di queste configurazioni di inverter e le loro modulazioni verranno esposte nel capitolo successivo.

CAPITOLO 2

Controllo dell'inverter fotovoltaico

2.1 Premessa

Come precedentemente enunciato per eliminare la corrente di modo comune è necessario rendere costante la tensione di modo comune. Per ottenere questa specifica si sono attuate tecniche di isolamento galvanico anche per sistemi transformerless denominate DC-decoupling e AC-decoupling.

In entrambe le tecniche però si ha ancora una corrente di modo comune durante il periodo di “zero voltage”, in quanto le tensioni risultano essere flottanti ed oscillanti essendo disconnesse dal lato DC, inoltre, le perdite per conduzione degli switch aggiuntivi aumentano.

La soluzione a queste problematiche è stata definitivamente ottenuta attraverso la tecnica CMV-Clamping, ossia mediante l'aggiunta di un ramo composto da switch o diodi e capacità sul lato DC, che permettono di dimezzare la tensione durante il funzionamento a “zero voltage” ed eliminare la corrente di modo comune.

A seconda della modalità con cui si controlla la tensione di modo comune è possibile distinguere due tipologie di inverter:

1. Inverter H4 con modulazione bipolare, tre livelli di tipo clamped (NPC), tre livelli di tipo T (T-NPC) e l'inverter H6: mantengono la tensione di modo comune costante;
2. Inverter H5 e l'inverter HERIC (Highly Efficient and Reliable Inverter Concept): disconnettono il lato DC dell'inverter dalla rete ad ogni funzionamento a “zero voltage”.

2.2 Modulazione Pulse Width Modulation

Lo scopo della tecnica PWM è definire l'andamento nel tempo della funzione di commutazione s affinché il valore medio della tensione in uscita dal chopper, valutata nel tempo di ciclo, risulti essere uguale a quello di riferimento [2].

La funzione di commutazione binaria s gestisce l'accensione e lo spegnimento degli interruttori (switch) dell'inverter.

La tecnica PWM è volta a ricreare la funzione di commutazione tramite l'intersezione di un segnale modulante (m) con un segnale portante (comunemente un'onda triangolare).

Il segnale portante ha un'ampiezza unitaria e un periodo uguale a quello di ciclo T_C , mentre il segnale modulante è costante o sinusoidale all'interno del periodo di ciclo.

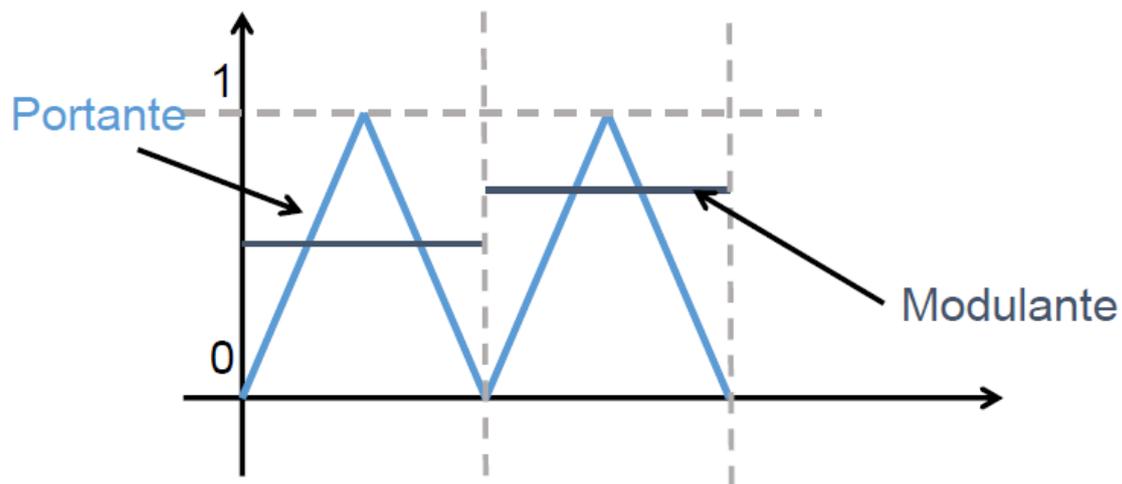


Figura 2.1 Tecnica PWM con intersezione di un segnale modulante (m) con un segnale portante.

La forma d'onda di s è perfettamente simmetrica rispetto al periodo di commutazione e il suo valore medio coincide con il duty cycle m .

- Se $m > portante \rightarrow s = 1$
- Se $m < portante \rightarrow s = 0$

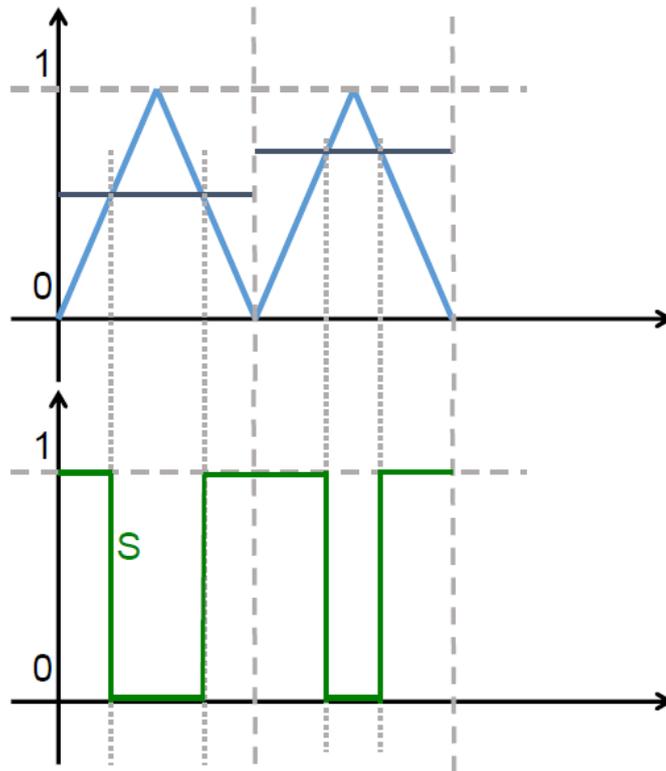


Figura 2.1 Funzione di commutazione s della tecnica PWM

Ecco come si presenta uno schema a blocchi di un modulatore PWM.

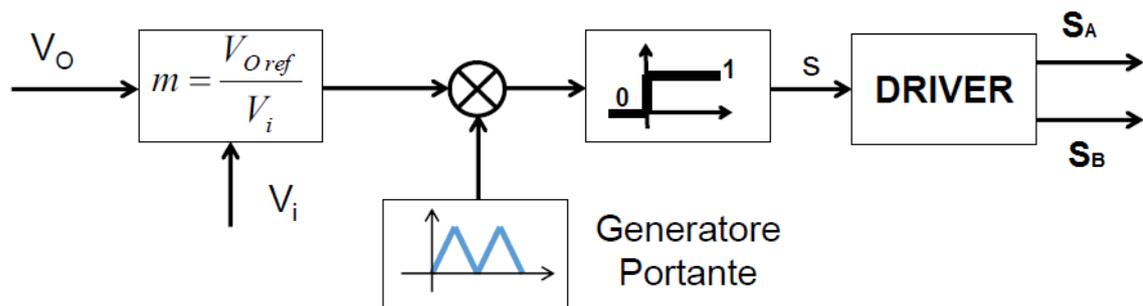


Figura 2.2 Schema a blocchi di un modulatore PWM.

Il blocco driver realizza l'adattamento delle tensioni per inviare il segnale direttamente al gate degli IGBT o dei MOSFET.

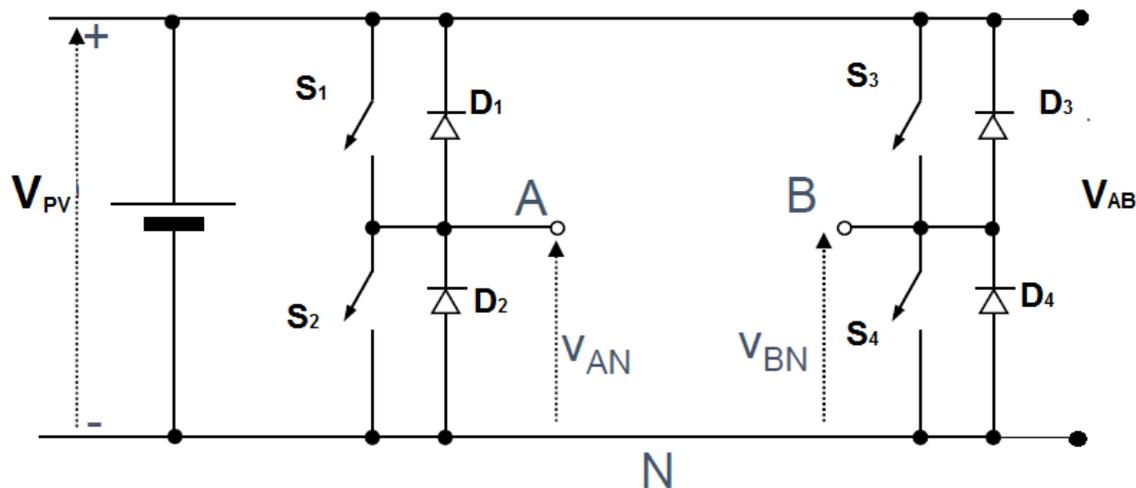


Figura 2.3 Schema inverter monofase per tecnica PWM.

Le grandezze utilizzate per descrivere le diverse tecniche di modulazione sono:

- s_A e s_B : funzioni di commutazione binarie dei due rami dell'inverter monofase;

$$\begin{aligned}
 s_A = 1 &\rightarrow S_1 = ON, & S_2 &= OFF \\
 s_A = 0 &\rightarrow S_1 = OFF, & S_2 &= ON \\
 s_B = 1 &\rightarrow S_3 = ON, & S_4 &= OFF \\
 s_B = 0 &\rightarrow S_3 = OFF, & S_4 &= ON
 \end{aligned}$$

- $V_{AO}(t)$ e $V_{BO}(t)$: tensioni istantanee imposte dai rami A e B;

$$\begin{cases} V_{AO}(t) = s_A(t)V_{PV} \\ V_{BO}(t) = s_B(t)V_{PV} \end{cases} \quad (2.1)$$

- m_A e m_B : modulanti o duty cycle definite come la media delle due funzioni s_A e s_B fatta sul periodo T del ciclo di commutazione;

$$\begin{aligned}
 m_A &= \frac{1}{T} \int_0^T s_A(t) dt \\
 m_B &= \frac{1}{T} \int_0^T s_B(t) dt
 \end{aligned} \quad (2.2)$$

- V_{AO} e V_{BO} : valor medi delle tensioni imposte dai rami A e B;

$$\begin{cases} V_{AO} = m_A V_{PV} \\ V_{BO} = m_B V_{PV} \end{cases} \quad (2.3)$$

- m_D e m_0 : differenza delle modulanti e valor medio delle modulanti dei rami A e B;

$$\begin{aligned} m_D &= m_A - m_B \\ m_0 &= \frac{m_A + m_B}{2} \end{aligned} \quad (2.4)$$

Esprimendo nuovamente i termini m_A e m_B delle due modulanti di ramo esplicitandoli dalle relazioni (2.4) è possibile scrivere le (2.5):

$$\begin{aligned} m_A &= m_0 + \frac{m_D}{2} \\ m_B &= m_0 - \frac{m_D}{2} \end{aligned} \quad (2.5)$$

$$m_A, m_B \in [0,1]$$

È possibile così riformulare anche i valor medi delle tensioni V_{AO} e V_{BO} combinando assieme le (2.3) con le (2.5) e fornire il valore medio della differenza di potenziale in uscita dall'inverter V_{AB} .

$$V_{AB} = V_{AO} - V_{BO} = (m_A - m_B)V_{PV} = m_D V_{PV} \quad (2.6)$$

La tensione di uscita nel funzionamento da inverter è pari a:

$$\begin{aligned} v_{ABref}(t) &= V_{ABM} \sin(2\pi f_{ABref} t + \varphi_{ABref}) \\ &= \sqrt{2} V_{ABref} \sin(2\pi f_{ABref} t + \varphi_{ABref}) \end{aligned} \quad (2.7)$$

Imponendo che i vincoli sulle modulanti vengano rispettati è possibile determinare il massimo valore efficace della tensione di riferimento che è possibile ottenere con una data alimentazione.

$$V_{ABrefMAX} = \frac{V_{PV}}{\sqrt{2}} \quad (2.8)$$

Agendo quindi sul termine m_D , in ogni periodo di commutazione T_C si può confrontare la tensione totale data dai pannelli fotovoltaici V_{PV} con la tensione di riferimento V_{AB} che si vuole fornire in uscita dall'impianto. Agendo invece sul grado di libertà m_0 modifichiamo il rendimento e il valore efficace del ripple della corrente in uscita dell'inverter.

In questo capitolo si analizzeranno le strutture e le diverse tecniche di modulazione di tali configurazioni di inverter.

2.3 Struttura dell'inverter H4

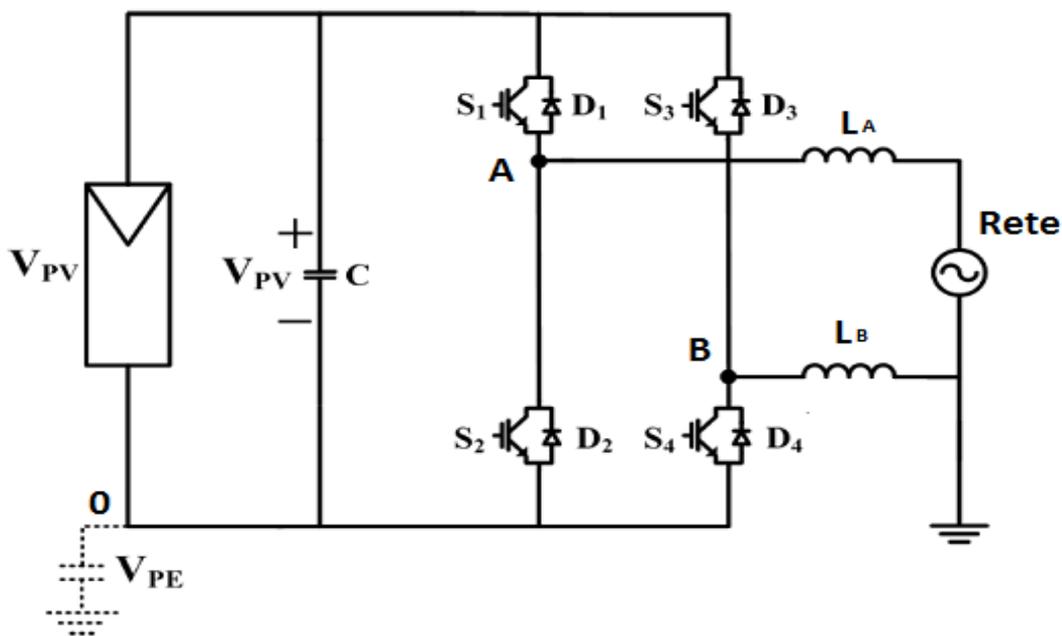


Figura 2.4 Schema di un inverter H4 connesso alla rete.

L'inverter H4 è la configurazione base dei sistemi di inverter ed è utilizzata in impianti con trasformatore.

Il funzionamento è lo stesso descritto per il Chopper a quattro quadranti:

- se S1 e S4 sono ON: $V_{OUT} > 0$;
- se S1 e S4 sono OFF: $V_{OUT} < 0$;
- se S1 e S3 sono ON: $V_{OUT} = 0$;
- se S2 e S4 sono ON: $V_{OUT} = 0$.

I vantaggi di tale configurazione sono:

- basso ripple di corrente,
- minor filtraggio,
- minor perdite del nucleo.

Gli svantaggi di tale configurazione sono:

- armoniche nella tensione di modo comune,
- elevate correnti parassite,
- emissioni EMI.

Si analizzeranno a seguire le varie tecniche di modulazione possibili per il controllo dell'inverter H4:

- Modulazione bipolare
- Modulazione unipolare
- Modulazione ibrida
- Modulazione nulla alta e nulla bassa

2.3.1 Modulazione bipolare dell'H4

La modulazione bipolare si attua attraverso le seguenti relazioni (2.9):

$$\begin{cases} V_{A0} = s_A V_{PV} \\ V_{B0} = (1 - s_A) V_{PV} \end{cases} \quad (2.9)$$

Ricordando la relazione (1.16) e considerando le due induttanze di disaccoppiamento L_A e L_B uguali, si ottiene l'espressione (2.10) della tensione totale di modo comune V_{TCM} .

$$V_{TCM} = V_{CM} = \frac{V_{A0} + V_{B0}}{2} \quad (2.10)$$

La V_{TCM} resta sempre costante anche variando i valori della tensione in uscita V_{AB} ($+V_{PV}$ oppure $-V_{PV}$), si elimina così la corrente di modo comune.

Si riassumono di seguito attraverso una tabella le possibili configurazioni della modulazione bipolare dell'H4.

Tabella 2.1 Configurazioni dell'inverter H4 con la modulazione bipolare.

Funzione di commutazione	Stati degli interruttori				Valori in uscita			
	S_1	S_2	S_3	S_4	V_{A0}	V_{B0}	V_{AB}	V_{TCM}
s_A								
1	1	0	0	1	V_{PV}	0	V_{PV}	$V_{PV}/2$
0	0	1	1	0	0	V_{PV}	$-V_{PV}$	$V_{PV}/2$

Il vantaggio principale di tale modulazione è che le funzioni di commutazione s_A e s_B sono complementari, basta quindi definirne una soltanto. Lo svantaggio invece è dato dal pessimo contenuto armonico in uscita.

2.3.2 Modulazione unipolare dell'H4

La modulazione unipolare si attua attraverso le seguenti relazioni:

$$m_0 = \frac{1}{2} \quad (2.11)$$

Le modulanti m_A e m_B si esprimono in questo modo:

$$m_A = \frac{1 + m_D}{2} \quad (2.12)$$

$$m_B = \frac{1 - m_D}{2}$$

La modulazione unipolare, a differenza di quella bipolare, fornisce in uscita tre possibili livelli di tensione V_{AB} che sono V_{PV} , $-V_{PV}$ e 0.

La V_{TCM} quindi, esprimibile sempre attraverso la relazione (2.10), non è costante e la prima armonica della tensione di uscita V_{AB} ha una frequenza doppia rispetto a quella della modulazione bipolare.

Si riassumono di seguito mediante tabella le possibili configurazioni della modulazione unipolare dell'H4.

Tabella 2.2 Configurazioni dell'inverter H4 con modulazione unipolare.

Funzione di commutazione		Stati degli interruttori				Valori in uscita			
s_A	s_B	S_1	S_2	S_3	S_4	V_{A0}	V_{B0}	V_{AB}	V_{TCM}
1	0	1	0	0	1	V_{PV}	0	V_{PV}	$V_{PV}/2$
0	1	0	1	1	0	0	V_{PV}	$-V_{PV}$	$V_{PV}/2$
1	1	1	0	1	0	V_{PV}	V_{PV}	0	V_{PV}
0	0	0	1	0	1	0	0	0	0

Il vantaggio principale di tale modulazione è la diminuzione del ripple di corrente e quindi del minor filtraggio da applicare in uscita. Avendo però una tensione totale di modo comune non costante c'è il grande svantaggio di non poter eliminare la corrente di leakage. Quest'ultima considerazione rende il controllo con la modulazione unipolare non applicabile per sistemi fotovoltaici "grid-connected" come quelli in esame.

2.3.3 Modulazione ibrida dell'H4

La modulazione ibrida dell'inverter H4 comporta un'induttanza L di valore pari alla somma di L_A e L_B collegata alla rete.

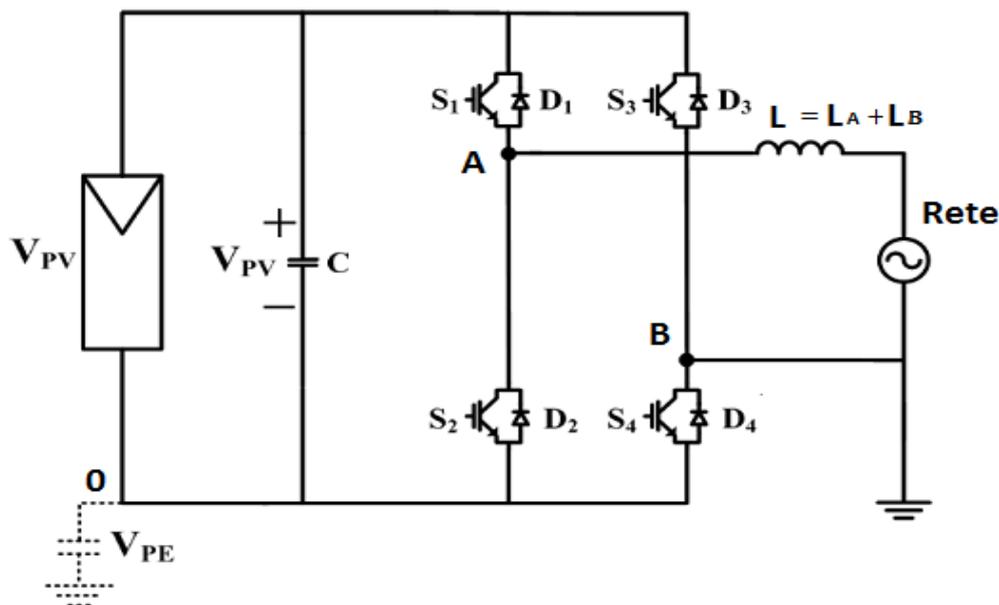


Figura 2.5 Schema inverter H4 collegato alla rete per modulazione ibrida.

La modulazione unipolare si attua attraverso la variazione del valor medio della modulazione m_0 al variare del verso della tensione di uscita V_{AB} :

$$\begin{aligned} V_{AB} > 0 &\rightarrow m_0 = \frac{m_D}{2} \\ V_{AB} < 0 &\rightarrow m_0 = 1 + \frac{m_D}{2} \end{aligned} \quad (2.13)$$

Di conseguenza il valore della modulazione differenziale m_D è così rappresentata:

$$\begin{aligned} V_{ABref} > 0 \rightarrow m_D > 0 &\rightarrow \begin{cases} m_A = m_D \\ m_B = 0 \end{cases} \\ V_{ABref} < 0 \rightarrow m_D < 0 &\rightarrow \begin{cases} m_A = 1 - |m_D| \\ m_B = 1 \end{cases} \end{aligned} \quad (2.14)$$

Ricordando la relazione (1.16) e considerando $L_B=0$, si ottiene una nuova espressione della tensione totale di modo comune V_{TCM} , pari alla tensione imposta dal ramo B.

$$V_{TCM}(s) = V_{CM}(s) + V_{DM}(s) \left(\frac{L_B - L_A}{2(L_A + L_B)} \right) \quad (2.15)$$

$$\Rightarrow L_B = 0 \Rightarrow V_{CM}(s) - \frac{V_{DM}(s)}{2} = \frac{V_{A0} + V_{B0}}{2} - \frac{V_{A0} - V_{B0}}{2} = V_{B0}$$

Si riassumono di seguito attraverso una tabella le possibili configurazioni della modulazione ibrida dell'H4.

Tabella 2.3 Configurazioni dell'inverter H4 con modulazione ibrida.

	Funzione di commutazione		Stati degli interruttori				Valori in uscita			
	s _A	s _B	S ₁	S ₂	S ₃	S ₄	V _{A0}	V _{B0}	V _{AB}	V _{TCM}
m _D >0	1	0	1	0	0	1	V _{PV}	0	V _{PV}	0
	0	0	0	1	0	1	0	0	0	0
m _D <0	0	1	0	1	1	0	0	V _{PV}	-V _{PV}	V _{PV}
	1	1	1	0	1	0	V _{PV}	V _{PV}	0	V _{PV}

Si può osservare chiaramente che il ramo A commuta ad alta frequenza modulando effettivamente la tensione V_{PV}, mentre il ramo B apre e chiude alla frequenza di rete, poiché segue il segno della tensione di riferimento. Tali considerazioni evidenziano il vantaggio di tale configurazione riguardo il risparmio sui costi di fabbricazione del ramo B, poiché esso commuta alla frequenza di rete di 50-60Hz. Anche con la modulazione ibrida però, avendo una tensione totale di modo comune non costante, risulta impossibile eliminare la corrente di leakage, poiché l'induttanza L_B sul neutro è pari a zero e quindi anche il parallelo risulta nullo con la naturale conseguenza che l'unica impedenza presente nel circuito, cioè quella di messa a terra della cabina, non è in grado di abbattere la corrente di modo comune. In conclusione anche il controllo con la modulazione ibrida risulta non applicabile per sistemi fotovoltaici "grid-connected" come quelli in esame.

2.3.4 Modulazione nulla alta e nulla bassa dell'H4

La modulazione nulla alta e nulla bassa è detta discontinua poiché i due rami di inverter vengono modulati alternativamente ed in maniera esclusiva in ogni metà del periodo della modulante.

Entrambe si applicano attraverso le seguenti relazioni:

$$m_0 = \frac{\text{sign}(m_D) + 1}{2} - \frac{m_D}{2} \quad (2.16)$$

$$m_D > 0 \rightarrow m_0 = 1 - \frac{m_D}{2} \quad (2.17)$$

$$m_D < 0 \rightarrow m_0 = -\frac{m_D}{2}$$

Le modulanti m_A e m_B si esprimono in questo modo:

$$m_A = m_0 + \frac{m_D}{2} \quad (2.18)$$

$$m_B = m_0 - \frac{m_D}{2}$$

Di conseguenza il valore delle modulanti m_A e m_B sono così rappresentate:

$$m_D \geq 0 \rightarrow \begin{cases} m_A = 1 \\ m_B = 1 - m_D \end{cases} \quad (2.19)$$

$$m_D < 0 \rightarrow \begin{cases} m_A = 0 \\ m_B = -m_D \end{cases}$$

Il vantaggio principale di tale modulazione, come anche per la modulazione unipolare è la diminuzione del ripple di corrente e quindi del minor filtraggio da applicare in uscita sommata alla riduzione delle perdite di switching, dovute alla commutazione di un solo ramo nel periodo di commutazione.

I tempi morti influenzano l'effettiva tensione con cui il convertitore alimenta il carico. Nel chopper a quattro quadranti si è mostrato come il tipo di effetto che il

tempo morto ha sulla tensione in uscita dipenda dal verso della corrente assorbita dal carico, quando questa ha un andamento sinusoidale l'effetto del tempo è influenzato dal fattore di potenza.

2.4 Struttura e modulazione dell'inverter H5

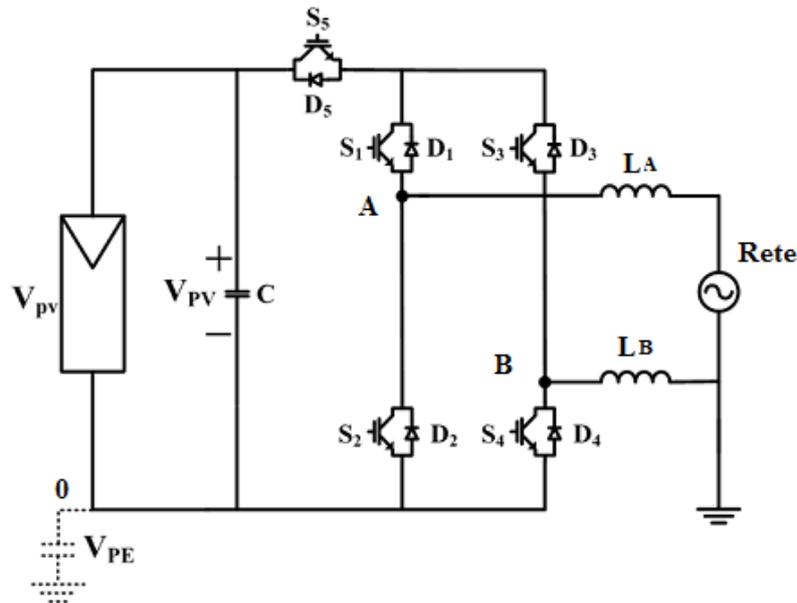


Figura 2.6 Schema circuitale dell'inverter H5.

L'inverter H5 è una evoluzione dell'inverter H4, presentando uno switch (S5) aggiuntivo sul ramo lato DC ed è utilizzato anche in impianti senza trasformatore. Per ridurre la corrente di modo comune si apre lo switch S5 durante il funzionamento "zero voltage", isolando così i pannelli dall'inverter.

Il funzionamento è il seguente:

- se S1 e S4 sono ON e S2 e S3 sono OFF: $V_{OUT} > 0$ allora S5 è ON;
- se S1 e S4 sono OFF e S2 e S3 sono ON: $V_{OUT} < 0$ allora S5 è ON;
- se S1 e S3 sono ON: $V_{OUT} = 0$ allora S5 è OFF.

I vantaggi di tale configurazione sono:

- efficienza elevata,
- isolamento tra inverter e rete,

- minor corrente di modo comune.

Gli svantaggi di tale configurazione sono:

- solo per tecnica di controllo nulla alta,
- perdite di conduzione di S5.

Inoltre nel funzionamento “zero voltage” non è possibile definire il valore della tensione di modo comune, poiché sono incontrollabili le tensioni dei rami di inverter V_{A0} e V_{B0} .

Si riassume di seguito attraverso una tabella i possibili stati dell'H5.

Tabella 2.4 Configurazioni dell'inverter H5.

Funzioni di commutazione			Stati degli interruttori					Valori in uscita			
S _A	S _B	S ₅	S ₁	S ₂	S ₃	S ₄	S ₅	V _{A0}	V _{B0}	V _{AB}	V _{TCM}
1	0	1	1	0	0	1	1	V _{PV}	0	V _{PV}	V _{PV} /2
0	1	1	0	1	1	0	1	0	V _{PV}	-V _{PV}	V _{PV} /2
1	1	0	1	0	1	0	0	/	/	0	/

2.5 Struttura e modulazione dell'inverter HERIC

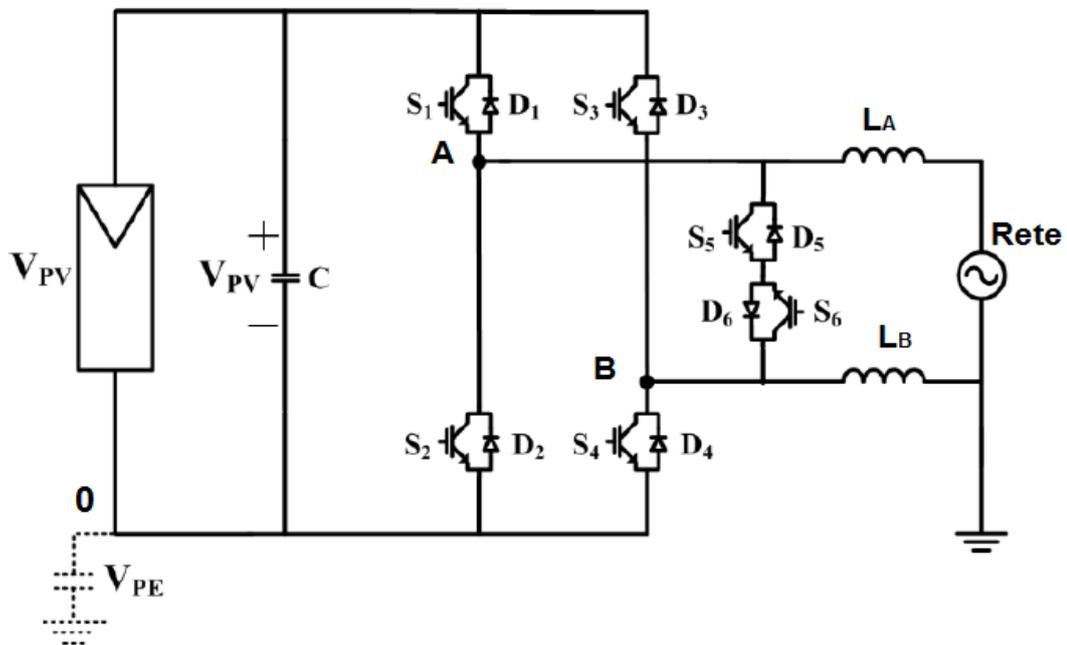


Figura 2.7 Schema circuitale dell'inverter HERIC.

L'inverter HERIC è una evoluzione dell'inverter H4, presentando due switch (S5 e S6) aggiuntivi sul ramo lato AC della rete ed è utilizzato anche in impianti senza trasformatore.

Per ridurre la corrente di modo comune chiude gli switch S5 e S6 durante il funzionamento "zero voltage", isolando così i pannelli dall'inverter.

Il funzionamento è il seguente:

- se S1 e S4 sono ON e S2 e S3 sono OFF: $V_{OUT} > 0$ allora S5 e S6 sono OFF;
- se S1 e S4 sono OFF e S2 e S3 sono ON: $V_{OUT} < 0$ allora S5 e S6 sono OFF;
- se S1, S2, S3 e S4 sono OFF: $V_{OUT} = 0$ allora S5 e S6 sono ON.

I vantaggi di tale configurazione sono:

- efficienza elevata,
- isolamento tra inverter e rete,

- minor corrente di modo comune,
- ridotte emissioni EMI

Gli svantaggi di tale configurazione sono:

- maggiori perdite di conduzione di S5 e S6.

2.6 Struttura e modulazione dell'inverter H6

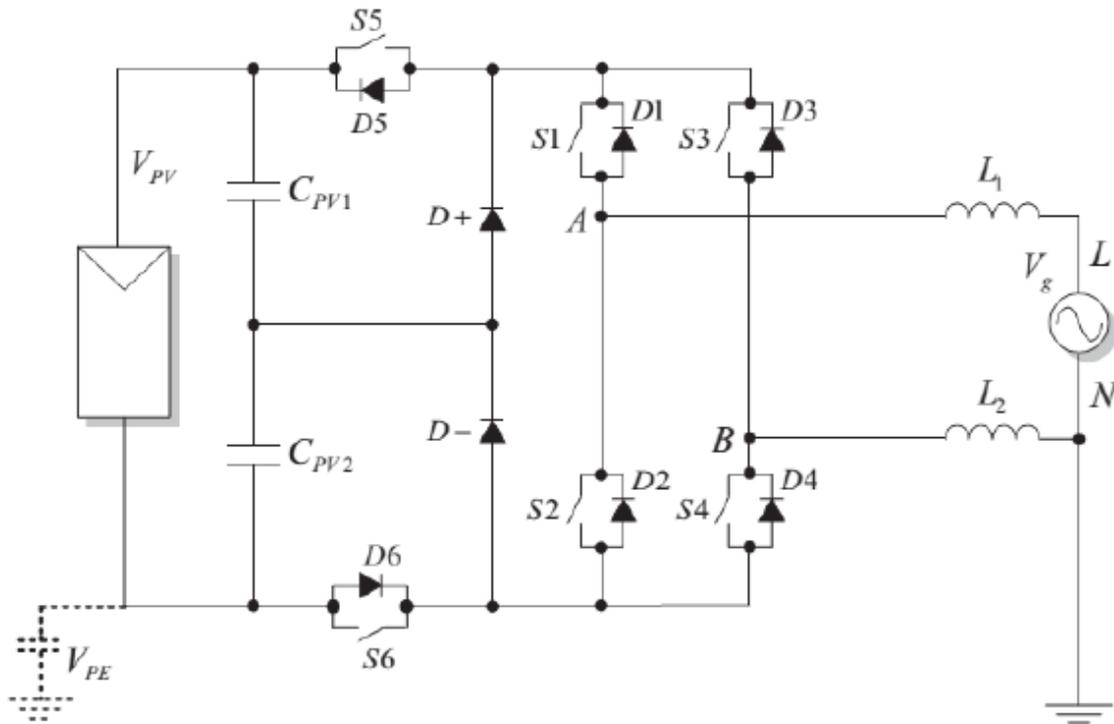


Figura 2.8 Schema circuitale dell'inverter H6.

L'inverter H6 è una evoluzione dell'inverter H5, presentando uno switch (S6) aggiuntivo sul ramo basso lato DC e due diodi (D+ e D-) ed è utilizzato ampiamente in impianti senza trasformatore.

I diodi di bypass D+ e D- servono per mantenere la tensione fissa al valore $V_{PV}/2$ sul rispettivo condensatore nei casi di un comportamento asimmetrico del ponte ad H. In questa configurazione sono solo gli switch S5 e S6 a commutare ad alta frequenza mentre S1, S2, S3 e S4 commutano alla frequenza della modulante (50Hz). Per ridurre la corrente di modo comune l'H6 mantiene il più possibile costante la tensione totale di modo comune.

Il funzionamento è il seguente:

- se S1 e S4 sono ON e S2 e S3 sono OFF: $V_{OUT} > 0$ allora S5 e S6 sono ON;

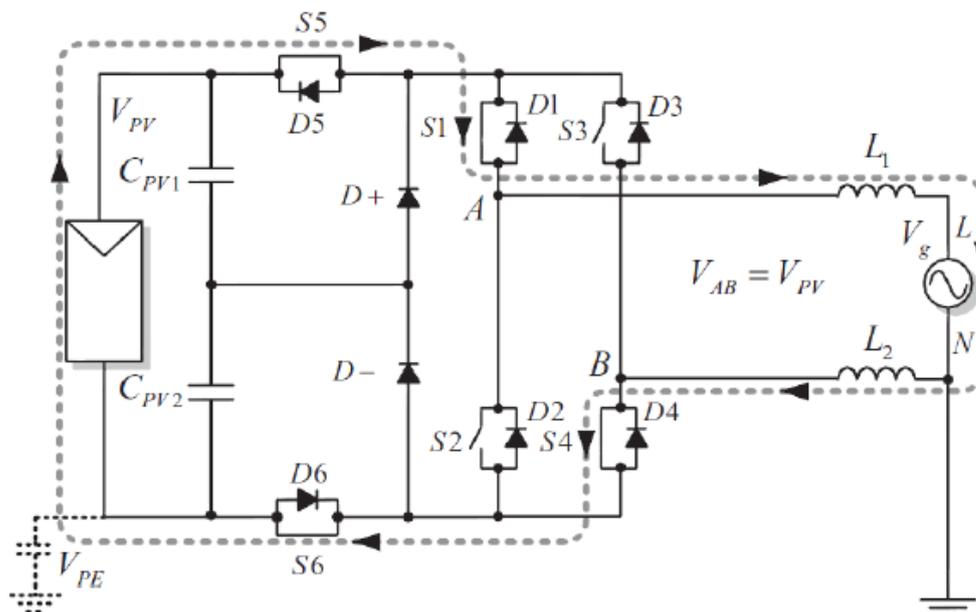


Figura 2.9 Configurazione 1 dell'inverter H6.

$$V_{AB} = V_{PV}$$

$$V_{CM} = \frac{V_{AO} + V_{BO}}{2} = \frac{V_{PN} + 0}{2} = \frac{V_{PN}}{2}$$

- se S1 e S4 sono OFF, S2 e S3 sono ON: $V_{OUT} = 0$ allora S5 e S6 sono OFF;

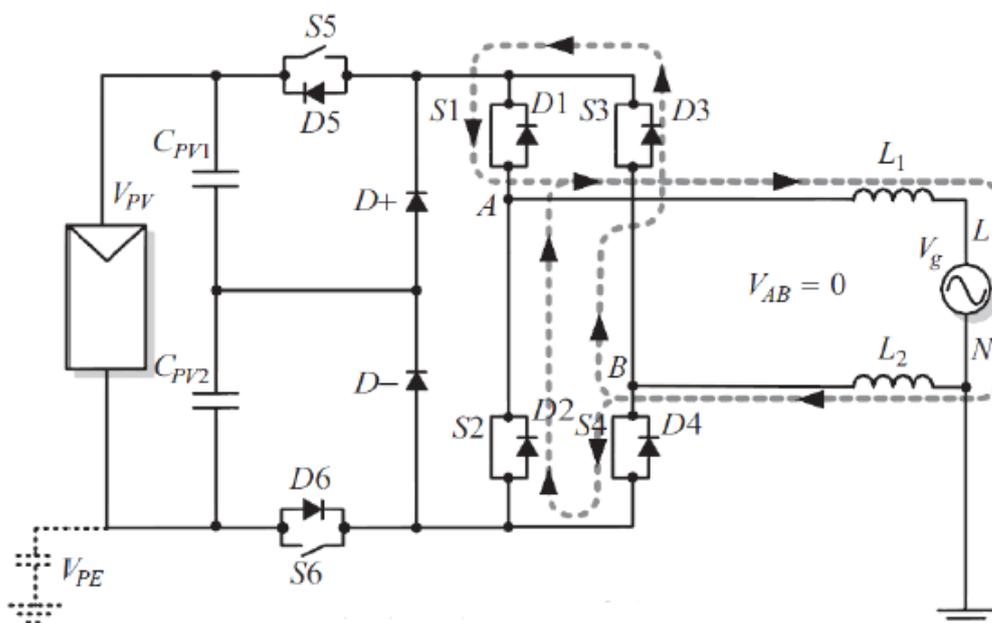


Figura 2.10 Configurazione 2 dell'inverter H6.

$$V_{AB} = 0$$

$$V_{CM} = \frac{V_{AO} + V_{BO}}{2} = \frac{\frac{V_{PN}}{2} + \frac{V_{PN}}{2}}{2} = \frac{V_{PN}}{2}$$

- se S1 e S4 sono OFF e S2 e S3 sono ON: $V_{OUT} < 0$ allora S5 e S6 sono ON;

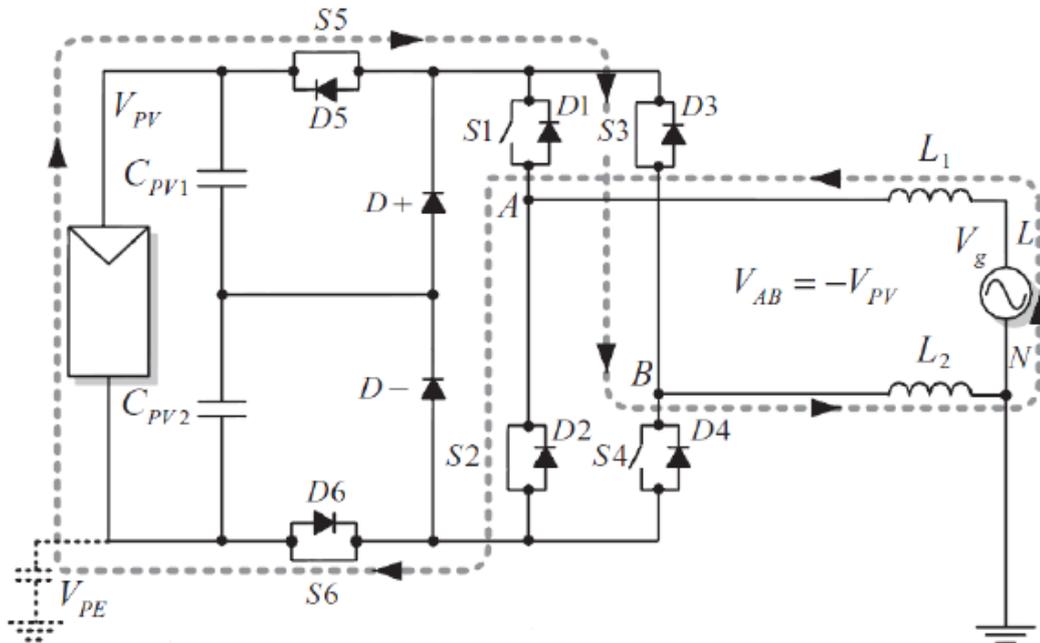


Figura 2.11 Configurazione 3 dell'inverter H6.

$$V_{AB} = -V_{PV}$$

$$V_{CM} = \frac{V_{AO} + V_{BO}}{2} = \frac{0 + \frac{V_{PN}}{2}}{2} = \frac{V_{PN}}{2}$$

- se S1 e S4 sono ON, S2 e S3 sono OFF: $V_{OUT} = 0$ allora S5 e S6 sono OFF;

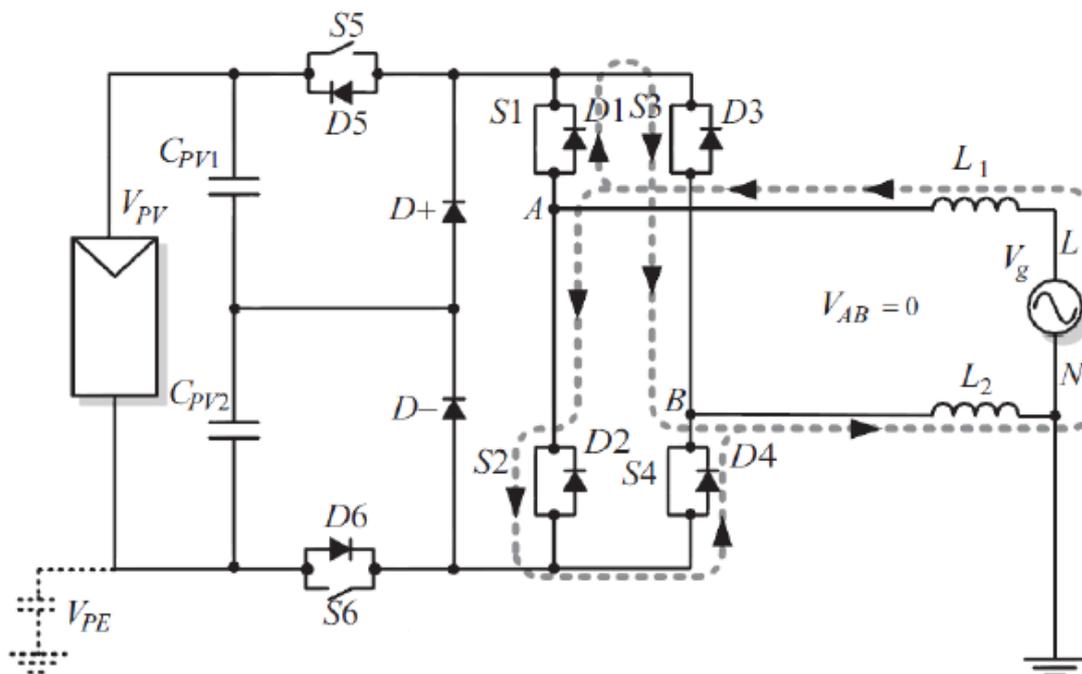


Figura 2.12 Configurazione 4 dell'inverter H6.

$$V_{AB} = 0 \quad (2.20)$$

$$V_{CM} = \frac{V_{AO} + V_{BO}}{2} = \frac{\frac{V_{PN}}{2} + \frac{V_{PN}}{2}}{2} = \frac{V_{PN}}{2} \quad (2.21)$$

Si riassumono di seguito attraverso una tabella i possibili stati dell'H6.

Tabella 2.5 Configurazioni dell'inverter H6.

Funzioni di commutazione			Stati degli interruttori						Valori in uscita			
S1-4	S2-3	S5-6	S1	S2	S3	S4	S5	S6	V _{AO}	V _{BO}	V _{AB}	V _{TCM}
1	0	1	1	0	0	1	1	1	V _{PV}	0	V _{PV}	V _{PV} /2
0	1	1	0	1	1	0	1	1	0	V _{PV}	-V _{PV}	V _{PV} /2
1	1	0	1	1	1	1	0	0	V _{PV} /2	V _{PV} /2	0	V _{PV} /2

Come si può notare dal funzionamento precedentemente descritto, indipendentemente dal verso della corrente la V_{CM} è sempre pari al valore costante di $V_{PV}/2$ eliminando così la corrente di modo comune. Per verificare questa condizione si usano due diverse modulanti per le diagonali di switch (2.22) e una funzione logica NAND S_{5-6} per gli switch addizionali (2.23).

$$\begin{cases} m_{14} = 1 - \frac{|m_D| + m_D}{2} \\ m_{14} = 1 - \frac{|m_D| - m_D}{2} \end{cases} \quad (2.22)$$

$$S_{5-6} = \overline{S_{1-3} \cdot S_{2-4}} \quad (2.23)$$

I vantaggi di tale configurazione sono:

- minor corrente di modo comune,
- ridotte emissioni EMI

Gli svantaggi di tale configurazione sono:

- maggiori perdite di conduzione dei componenti;
- maggior costo;
- basso rendimento.

Tutte queste caratteristiche rendono il ponte H6 un'ottima soluzione per un sistema di conversione fotovoltaico "grid-connected". Per questi motivi il ponte H6 è stato scelto per la realizzazione del sistema di conversione oggetto di tesi.

2.6.1 Struttura e modulazione dell'inverter H5/H4

Esiste una configurazione composta dalla combinazione tra la tecnica di controllo unipolare del ponte H4 e il controllo dell H5. Per poter utilizzare questa

modulazione, si controllano i due rami di inverter come si faceva per l'H4, mentre i due switch S_5 e S_6 vengono spenti alternativamente ad ogni stato "zero-voltage". Questo tipo di modulazione si attua attraverso le seguenti relazioni delle modulanti m_A e m_B e delle funzioni di commutazione degli switch S_5 e S_6 :

$$\begin{cases} m_A = \frac{1+m_D}{2} \\ m_B = \frac{1-m_D}{2} \end{cases} \quad (2.24)$$

$$\begin{aligned} S_5 &= \overline{s_A \cdot s_B} \\ S_6 &= s_A + s_B \end{aligned} \quad (2.25)$$

Si riassumono di seguito attraverso una tabella i possibili stati dell'H5/H4.

Tabella 2.6 Configurazioni dell'inverter H6 con modulazione unipolare.

Funzioni di commutazione				Stati degli interruttori						Valori in uscita			
S_A	S_B	S_5	S_6	S_1	S_2	S_3	S_4	S_5	S_6	V_{A0}	V_{B0}	V_{AB}	V_{TCM}
1	0	1	1	1	0	0	1	1	1	V_{PV}	0	V_{PV}	$V_{PV}/2$
0	1	1	1	0	1	1	0	1	1	0	V_{PV}	$-V_{PV}$	$V_{PV}/2$
1	1	0	1	1	0	1	0	0	1	/	/	0	/
0	0	1	0	0	1	0	1	1	0	/	/	0	/

Questa modulazione ha il vantaggio di fornire un miglior contenuto armonico in uscita e ridurre la circolazione della corrente di modo comune. Lo svantaggio è dovuto alle maggiori perdite a causa del passaggio di corrente sui due switch S_5 e S_6 che restano sempre accesi.

CAPITOLO 3

Filtro LCL

3.1 Premessa

Dopo il processo di commutazione, l'inverter genera un segnale modulato AC composto da un'onda quadra con un elevato contenuto di armoniche ad alta frequenza [7]. Tale segnale deve essere quindi filtrato al fine di rimuovere la distorsione armonica in alta frequenza) lasciando unicamente le componenti a bassa frequenza. In altre parole, per far sì che il sistema sia adatto ad interfacciarsi con la rete, la corrente prodotta dall'inverter deve essere filtrata e sincronizzata con il segnale di tensione di linea. La qualità del segnale è estremamente importante per garantire e rendere soddisfacente, il processo di connessione tra il sistema fotovoltaico e la rete.

I sistemi di interconnessione più comuni, per attuare il filtraggio, utilizzano semplici induttori collegati all'uscita dell'inverter che fungono da interfaccia per il collegamento alla rete elettrica. Tuttavia la presenza dei soli induttori necessita di un'elevata frequenza di commutazione per ottenere un'attenuazione accettabile delle armoniche. Per questo nella presente tesi si presenta un metodo di filtraggio più moderno che fa uso di rete induttiva – capacitiva.

3.2 Struttura del filtro LCL

I filtri lineari LCL sono sempre più utilizzati nelle applicazioni fotovoltaiche per la connessione tra l'inverter e la rete, poiché possono fornire una migliore attenuazione delle armoniche di commutazione della modulazione a larghezza d'impulso (PWM) in uscita all'inverter.

Inoltre l'impiego di questa tipologia di filtro permette di ridurre la dimensione e il peso complessivo rispetto a un sistema convenzionale basato sulla presenza del solo elemento induttivo (L).

La struttura di un filtro LCL, mostrato in figura 3.1, presenta due induttori (uno lato inverter e uno lato rete) e un condensatore posto centralmente e parallelamente ad essi. La figura 3.1 mostra anche l'induttanza di rete L_g che rappresenta l'induttanza di linea.

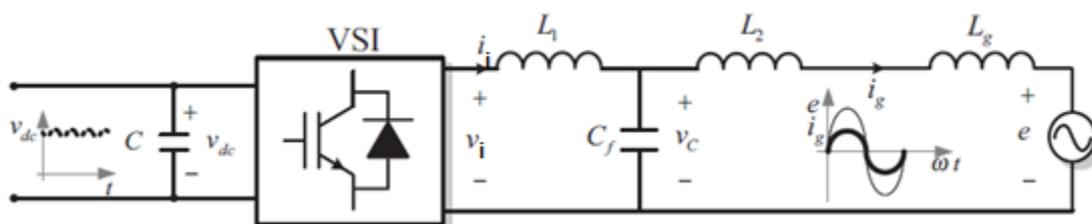


Figura 3.1 Schema circuitale del collegamento di un filtro LCL tra inverter (VSI) e sorgente di rete (e).

Il miglior filtraggio delle armoniche a bassa frequenza è dato dalla capacità di attenuazione del filtro LCL di 60 dB/decade per frequenze superiori alla frequenza di risonanza.

Tuttavia, i filtri LCL introducono una sostanziale complessità di controllo a causa della risonanza tra gli elementi filtranti, causata da una coppia di poli complessi coniugati aggiuntivi. Inoltre i filtri LCL presentano un picco di risonanza e uno di anti-risonanza causati dalla presenza degli elementi induttivi e capacitivi che

possono ingenerare una instabilità nel sistema. In aggiunta esistono errori di monitoraggio dello stato stazionario evidenti nella corrente di rete, dovuti alla risposta del filtro LCL caratterizzata da un basso guadagno ad anello aperto e un maggiore spostamento di fase intorno alla frequenza fondamentale. A causa di quanto sopra detto, è necessario un sistema di controllo più robusto per mantenere la stabilità del sistema.

La progettazione del filtro LCL può essere organizzato rispettando le tre fasi descritte di seguito:

1. Analisi di ripple e scelta dell'induttore lato inverter L_1 .

Poiché nel caso dei convertitori di MW di potenza la frequenza di commutazione è bassa e la frequenza di risonanza dovrebbe essere ancora minore, per questa ragione si tende a ridurre il valore dell'induttore lato inverter. Minore è questo valore, maggiore sarà la frequenza di risonanza necessaria per garantire l'attenuazione desiderata delle armoniche della corrente di rete. L'ampiezza del ripple della corrente dipende dal numero di livelli della tensione PWM:

$$\Delta I_{MAX} = \frac{1}{n} \frac{V_{dc}}{L_1 f} \quad (3.1)$$

Dove n è un coefficiente che aumenta con il numero di livelli della forma d'onda di tensione. L'espressione appena presentata deve essere usata per progettare il nucleo magnetico al fine di evitare la saturazione ad alta frequenza.

2. Attenuazione armonica del filtro LCL e scelta del valore della frequenza di risonanza.

Una volta che il valore di L_1 è stato scelto in base alle precedenti considerazioni, si dovrebbe considerare l'attenuazione del ripple:

$$\frac{i_g(\omega)}{i_i(\omega)} = \frac{z_{LC}^2}{|z_{LC}^2 - \omega^2|} \quad (3.2)$$

Dove $z_{LC}^2 = \frac{1}{(L_2+L_g)C}$ e $\omega_{res}^2 = z_{LC}^2 \frac{(L_1+L_2+L_g)}{L_1}$ è la frequenza di interesse, che viene utilizzata per verificare la conformità con gli standard e la rete. L'equazione (3.2), illustrata nella figura 3.2, può essere utilizzata per scegliere la frequenza di risonanza ω_{res} e come conseguenza il prodotto $L_2 \cdot C_f$.

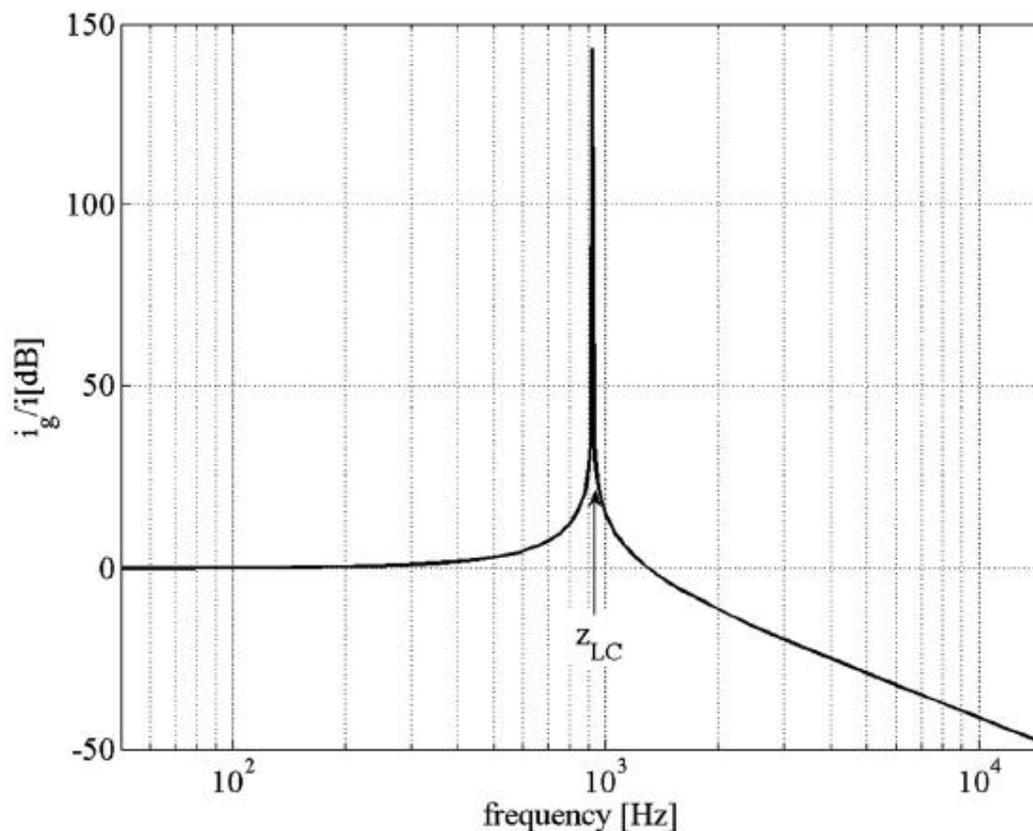


Figura 3.2 Attenuazione del ripple.

3. Ottimizzazione del filtro LCL e scelta dell'induttore lato rete, condensatore e metodo di smorzamento.

L'ottimizzazione finale del filtro consiste nella scelta dei valori di L_2 e C_f utilizzando i seguenti tre parametri:

- potenza reattiva installata del filtro.
- robustezza della frequenza di risonanza
- influenza dello smorzamento sull'attenuazione del filtro LCL.

3.3 Frequenza di risonanza

Uno dei parametri più importanti nella progettazione di questo filtro è la frequenza di risonanza, che deve essere almeno la metà della frequenza di commutazione del convertitore (f_{comm}). Analogamente, tale frequenza di risonanza deve essere almeno cinque volte superiore alla frequenza della rete elettrica (f_{line}).

La frequenza di taglio o risonanza del filtro LCL (f_{res}) viene calcolata quindi come segue:

$$5f_{line} < f_{res} < \frac{1}{2}f_{comm} \quad (3.3)$$

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{L_1 + L_2 + L_g}{L_1(L_2 + L_g)C_f}} \quad (3.4)$$

$$f_{anti_res} = \frac{1}{2\pi} \sqrt{\frac{1}{(L_2 + L_g)C_f}}$$

L'unico modo per evitare l'instabilità è quindi progettare correttamente il filtro LCL in modo che la sua frequenza di risonanza cada sempre all'interno della regione stabile dell'equazione (3.3).

3.4 Controllo dei ritardi

Generalmente, il convertitore di rete è controllato tramite il microcontrollore di segnale digitale (DSP). Il controllo digitale del campionamento per la PWM include modalità di aggiornamento singolo e doppio ciclo come mostrato in figura 3.3, dove T_c è il periodo di campionamento e T_s è il periodo di commutazione.

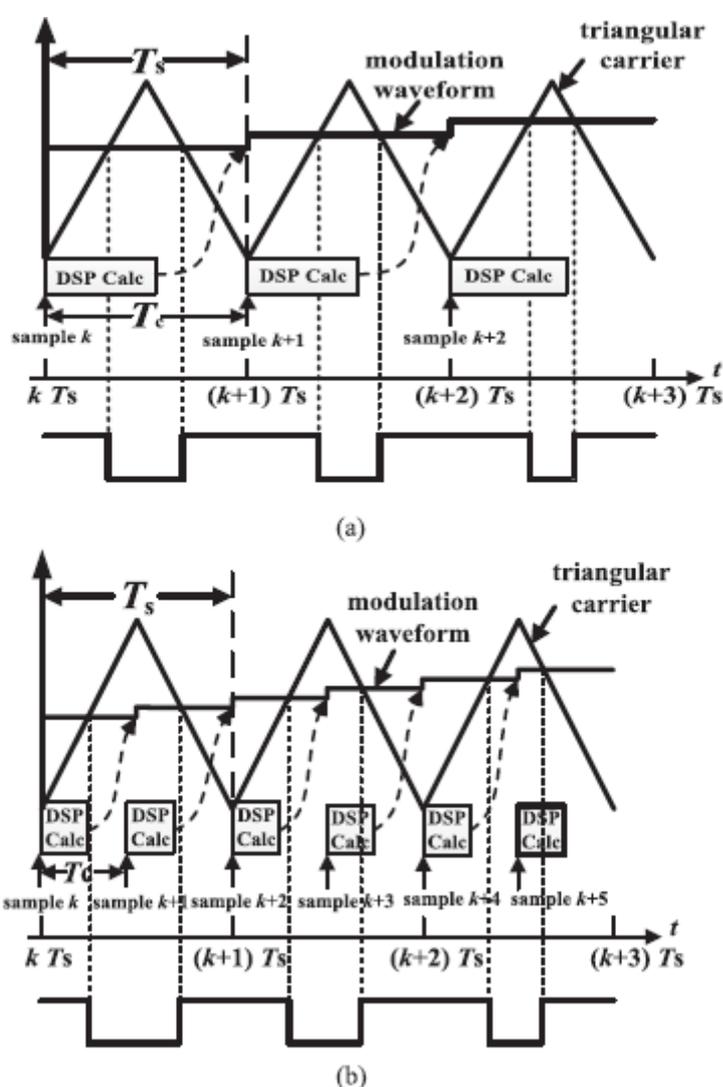


Figura 3.3 Controllo convenzionale di campionamento digitale per lo schema PWM. (a)Modo singolo aggiornamento. (b)Modalità di aggiornamento doppio.

Come si vede in figura 3.3, il campionamento e l'aggiornamento del segnale vengono azionati a valle o al picco del supporto triangolare. Con il controllo digitale, ci sono ritardi di calcolo PWM. Il ritardo di calcolo è la durata di tempo tra l'istante di campionamento e l'istante di aggiornamento della forma d'onda di modulazione utilizzata per il campionamento e il calcolo. Il tempo di ritardo di calcolo è un periodo di campionamento T_c , quindi è uguale al periodo di commutazione T_s per la modalità di aggiornamento singolo (vedi figura 3.3 (a)) o metà del periodo di commutazione $T_s / 2$ per la modalità di doppio aggiornamento (vedi figura 3.3 (b)).

Il ritardo PWM è spesso considerato come metà del periodo di campionamento. La forma d'onda di modulazione è costante dopo che è stata aggiornata fino all'aggiornamento successivo, con una forma d'onda sinusoidale, mentre l'uscita dell'inverter è un'onda quadra. Il ritardo del PWM viene generato nel processo di trasporto dalla forma d'onda del passo sinusoidale alla forma d'onda PWM.

Il modello PWM è costruito attraverso un'analisi nel dominio di Laplace a piccoli segnali. Il modello PWM a singolo aggiornamento e il modello PWM a doppio aggiornamento vengono espressi, rispettivamente, come segue:

$$G_{PWM_1}(s) = \frac{1}{2} \left(e^{-s\frac{DT_c}{2}} + e^{-s\frac{(2-D)T_c}{2}} \right) \quad (3.5)$$

$$G_{PWM_2}(s) = \frac{1}{2} \left(e^{-s(1-D)T_c} + e^{-sDT_c} \right) \quad (3.6)$$

Dove D è il duty cycle.

I modelli nel dominio di frequenza di (3.5) e (3.6) sono indicati come:

$$G_{PWM_1}(j\omega) = \cos\left(\frac{\omega(1-D)T_c}{2}\right) e^{-j\omega\frac{T_c}{2}} \quad (3.7)$$

$$G_{PWM_2}(j\omega) = \cos\left(\omega\left(D - \frac{1}{2}\right)T_c\right) e^{-j\omega\frac{T_c}{2}} \quad (3.8)$$

Dove ω è la frequenza angolare.

Come si può notare, il ritardo della modulazione PWM è il mezzo campionamento $T_c / 2$. In poche parole, i ritardi di controllo vengono introdotti nel controllo digitale tempo discreto, incluso il ritardo di calcolo e il ritardo PWM. Il tempo di ritardo totale t_d è $3T_c / 2$. Per la modalità di aggiornamento singolo, $T_s = T_c$, il tempo di ritardo è $3T_s / 2$. Per la modalità doppia aggiornamento, $T_s = 2T_c$, il tempo di ritardo è $3T_s / 4$ [8].

3.5 Smorzamento passivo

Frequenze appartenenti all'intorno della frequenza di taglio, possono condurre il filtro LCL in risonanza e causare instabilità nel sistema. È molto probabile l'instaurazione di particolari risonanze tra induttori e condensatore del filtro, dovute all'interazione di queste stesse componenti con il controllo dell'inverter.

Risulta doveroso aggiungere uno smorzamento per risolvere questo problema. Per questo, è possibile inserire una resistenza in serie o in parallelo con l'induttore lato inverter, che a loro volta potranno essere disposti nuovamente in serie o in parallelo con il condensatore. In questo modo parte della corrente, anche se piccola, percorre la resistenza aggiuntiva (resistenza damping) provocando uno smorzamento delle oscillazioni nella potenza che si scambia con la rete. Questo tipo di smorzamento è chiamato smorzamento passivo.

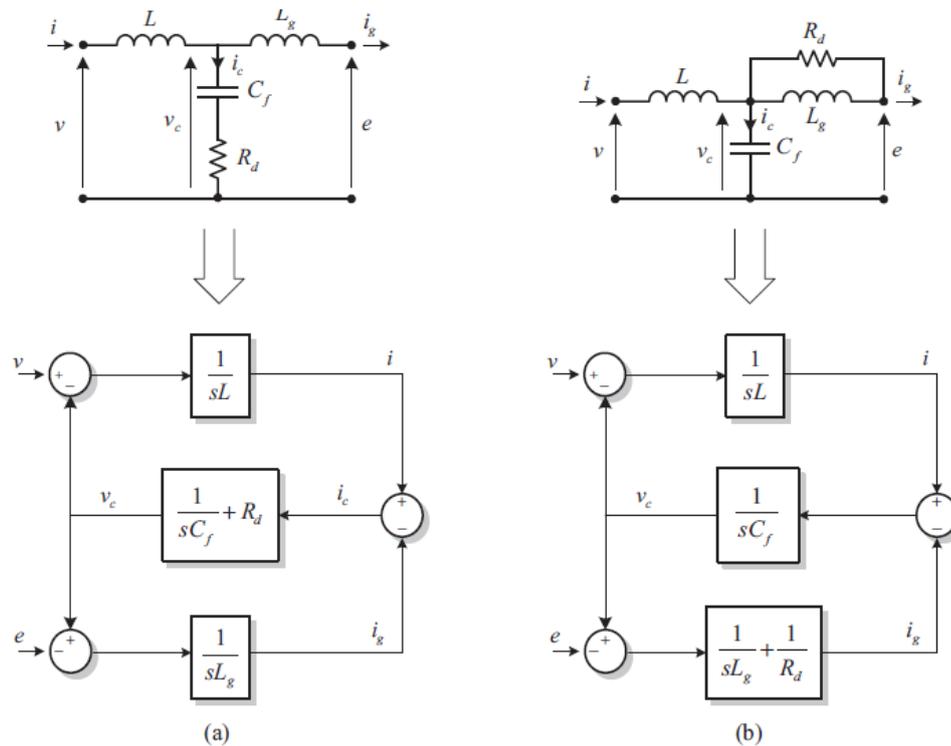


Figura 3.4 Modello equivalente in ingresso di un filtro monofase: (a) con smorzamento in serie con il condensatore e (b) in parallelo all'induttore della rete.

Tuttavia, questa soluzione genera perdite causate dal riscaldamento passivo riducendo l'efficienza dell'inverter.

3.6 Smorzamento attivo

Le quantità di armoniche che si possono trasmettere in rete dal punto di vista industriale si determinano tramite il THDD (Distorsione Armonica Totale), definito non rispetto alla prima armonica ma rispetto alla corrente nominale di linea.

Le normative impongono che le quantità di armoniche che possono essere iniettate in rete sono proporzionali alla corrente nominale di linea.

Il tutto dipende dal valore dell'impedenza di corto circuito della rete (cioè quanto è forte o debole la rete stessa), legata sia ai valori delle resistenze di rete (grid impedance) sia al valore della P_{cc} (potenza di corto circuito).

Più la rete è forte “stiff grid” (impedenza piccola) più è possibile avere una corrente distorta in ingresso. Viceversa più è debole “weak grid” (impedenza alta) meno è possibile avere una corrente distorta in ingresso alla rete.

In letteratura [9] sono state individuate tre regioni di funzionamento del regolatore, vale a dire una regione di frequenza a bassa risonanza, in cui è obbligatorio lo smorzamento attivo, un'area ad alta frequenza risonante in cui non è richiesto uno smorzamento attivo, e una frequenza di risonanza critica in cui il sistema sarà instabile a prescindere dal controllore che si usa.

Una soluzione alternativa allo smorzamento passivo, che non provoca perdite di calore è di emulare la presenza di una resistenza attraverso un controllore più sofisticato, questa tecnica è chiamata iniezione di smorzamento attivo. In questo caso, il sistema di controllo è più complesso, utilizzando più risorse di calcolo e implementazione di software. La straordinaria simbiosi tra le nuove tecniche introdotte dagli sviluppi tecnologici e processori di segnali digitali all'avanguardia, ha contribuito a fornire maggiori strumenti per facilitare lo sviluppo e l'implementazione di controllori così complicati quanto robusti.

3.7 Sistemi di controllo del filtro LCL

Molti autori hanno proposto la progettazione di vari controlli per filtri LCL come descritto di seguito.

R.Teodorescu [10], propone un controllore $P + R$ che richiede una misurazione della sola corrente lato inverter, eliminando così la necessità di un ulteriore sensore di corrente. Tuttavia, si evidenziano nelle sperimentazioni che questo sistema

utilizza una corrente di riferimento errata, a causa di un piccolo scorrimento della fase della corrente risultante rispetto la tensione della rete. Un altro problema che si riscontra in questo controllore è la presenza di un errore di ampiezza nel segnale che lo rende inadeguato alle esigenze grid connected.

Altro controllore P + R, con compensazione armonica è presentato da M.Liserre e colleghi [11]. Gli autori propongono un controllore basato su una combinazione lineare delle correnti misurate dai due lati del sistema (l'inverter e la rete). Così si aumenta la larghezza di banda del controllo e quindi può essere eseguita la compensazione delle armoniche di ordine superiore.

E. Twining e D.G. Holmes [12] propongono un controllore proporzionale risonante (P + R). Tuttavia, questo controllo è basato sulla misurazione di due correnti su induttore lato rete e corrente del condensatore come variabili di stato note. Questo rappresenta una valida soluzione al problema, ma ha un costo aggiuntivo derivante dall'utilizzo di un sensore supplementare.

In [13] si presenta un integratore generalizzato di secondo ordine (SOGI) basato sul metodo di compensazione del ritardo di tempo per l'estensione della regione stabile di sistema di controllo a retroazione di corrente di rete a doppio loop(GCF). Secondo l'analisi, la regione stabile del sistema dual loop dovrebbe essere progettato sotto una certa frequenza critica, prima che il metodo di compensazione del tempo di ritardo possa essere applicato. Il problema critico da risolvere per questo sistema di controllo è che allargando la regione di stabilità si aumenta il ritardo di tempo del GCF, pertanto si peggiora la dinamica del sistema riducendo in modo indesiderato la larghezza di banda.

Dalla letteratura, è possibile determinare che il problema enunciato del controllo è stata affrontato e parzialmente risolto ma senza ottenere un risultato previsto efficiente. Pertanto, è chiara l'opportunità di proporre miglioramenti e alternative per il controllo di corrente di un collegamento alla rete tramite un filtro LCL.

3.7.1 Funzione di trasferimento

Il modello del sistema è ottenuto attraverso la descrizione di elementi che interagiscono tra loro e immagazzinano energia nel circuito. Il sistema può essere descritto da tre equazioni ottenuti dall'analisi del circuito elettrico di figura 3.5.

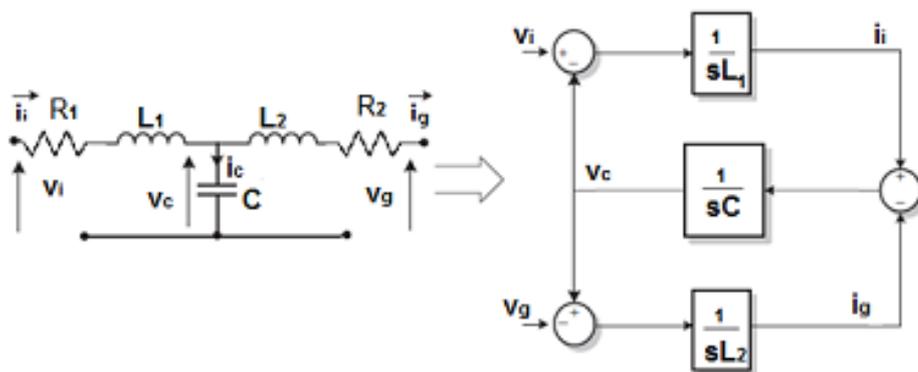


Figura 3.5 Circuito equivalente di un filtro monofase LCL e modello per il raddrizzatore attivo, trascurando le perdite del filtro.

$$L_1 \hat{i}_i + R_1 i_i = v_i - v_c \quad (3.9)$$

$$C \dot{v}_c = i_i - i_g \quad (3.10)$$

$$L_2 \hat{i}_g + R_2 i_g = v_c - v_g \quad (3.11)$$

dove i_i è la corrente lato inverter che fluisce attraverso l'induttore L_1 ; i_g è la parte di corrente lato rete che fluisce attraverso l'induttore L_2 ; V_c è la tensione sul condensatore C ; V_g è la tensione della rete; V_i è la tensione di uscita dell'inverter ed è la variabile mediante il quale si esercita il segnale di controllo.

Applicando la trasformata di Laplace a ciascuna delle equazioni differenziali precedenti, si ottengono le espressioni:

$$L_1 s i_i(s) + R_1 i_i(s) = v_i(s) - v_c(s) \quad (3.12)$$

$$C s v_c(s) = i_i(s) - i_g(s) \quad (3.13)$$

$$L_2 s i_g(s) + R_2 i_g(s) = v_c(s) - v_g(s) \quad (3.14)$$

Risolvendo per i_g da (3.14) si ottiene:

$$i_g = \frac{v_c - v_g}{L_2 s + R_2} \quad (3.15)$$

Sostituendo (3.15) a (3.13) si ottiene:

$$C s v_c = i_i - \frac{v_c - v_g}{L_2 s + R_2} \quad (3.16)$$

Risolvendo per v_c da (3.16)

$$v_c \left(C s + \frac{1}{L_2 s + R_2} \right) = i_i + \frac{v_g}{L_2 s + R_2}$$

$$v_c \left(\frac{C R_2 s + C L_2 s^2 + 1}{L_2 s + R_2} \right) = \frac{(L_2 s + R_2) i_i + v_g}{L_2 s + R_2}$$

$$v_c = \frac{(L_2 s + R_2) i_i + v_g}{C L_2 s^2 + C R_2 s + 1} \quad (3.17)$$

Sostituendo (3.17) nella (3.12) si ottiene:

$$L_1 s i_i + R_1 i_i = v_i - \frac{(L_2 s + R_2) i_i + v_g}{CL_2 s^2 + CR_2 s + 1}$$

$$L_1 s i_i + R_1 i_i + \frac{(L_2 s + R_2) i_i}{CL_2 s^2 + CR_2 s + 1} = v_i - \frac{v_g}{CL_2 s^2 + CR_2 s + 1}$$

Mettendo in evidenza la corrente di inverter i_i

$$i_i \left[\frac{L_1 L_2 C s^3 + (CR_2 L_1 + CR_1 L_2) s^2 + (L_2 + L_1 + CR_2 R_1) s + (R_2 + R_1)}{CL_2 s^2 + CR_2 s + 1} \right] = \frac{v_i (CL_2 s^2 + CR_2 s + 1) - v_g}{CL_2 s^2 + CR_2 s + 1}$$

$$i_i = \frac{v_i (CL_2 s^2 + CR_2 s + 1) - v_g}{L_1 L_2 C s^3 + (CR_2 L_1 + CR_1 L_2) s^2 + (L_2 + L_1 + CR_2 R_1) s + (R_2 + R_1)} \quad (3.18)$$

Abbiamo così ottenuto la dipendenza della corrente lato inverter i_i dalle tensioni di inverter v_i e di rete v_g .

3.7.2 Corrente di inverter – Tensione di rete

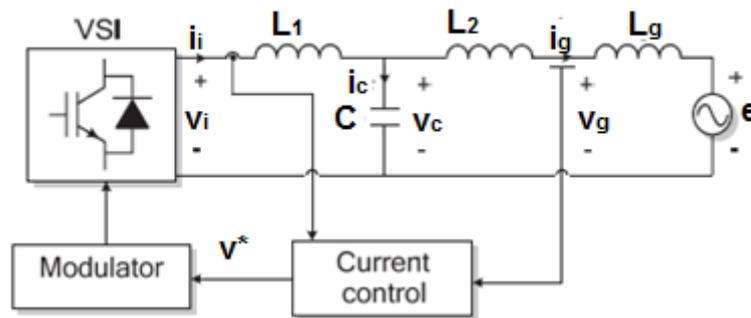


Figura 3.6 Circuito equivalente funzione di trasferimento corrente di inverter – tensione di rete.

Dalle funzioni di trasferimento ricavate dalla (3.18) è possibile rappresentare il controllo del sistema mostrato nella figura 3.6.

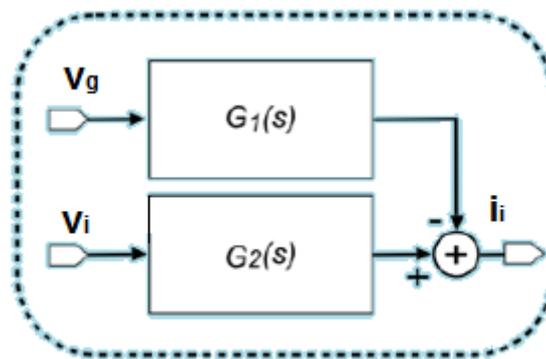


Figura 3.7 Schema a blocchi funzione di trasferimento corrente di inverter – tensione di rete.

$$G_1(s) = \frac{i_i}{v_g} \tag{3.19}$$

$$= \frac{1}{L_1 L_2 C s^3 + (C R_2 L_1 + C R_1 L_2) s^2 + (L_2 + L_1 + C R_2 R_1) s + (R_2 + R_1)}$$

$$G_2(s) = \frac{i_i}{v_i} \quad (3.20)$$

$$= \frac{CL_2s^2 + CR_2s + 1}{L_1L_2Cs^3 + (CR_2L_1 + CR_1L_2)s^2 + (L_2 + L_1 + CR_2R_1)s + (R_2 + R_1)}$$

L'obiettivo di controllo è quello di assicurare un controllo diretto della corrente lato inverter i_i da una corrente di riferimento i_{ref} , vale a dire.

$$i_i \rightarrow i_{ref}$$

La corrente di riferimento i_{ref} deve garantire, indirettamente, l'iniezione di una corrente di rete i_g di forma sinusoidale pura. Pertanto, i_{ref} deve essere scelta con attenzione, al fine di adempiere adeguatamente a tutte le caratteristiche descritte nelle sezioni successive.

In particolare, l'obiettivo del controllo indiretto deve assicurare che la corrente lato rete i_g oltre ad avere una forma sinusoidale pura sia sincronizzata con la componente di tensione fondamentale della rete. Questo obiettivo di controllo dell'intero sistema può essere scritto matematicamente come segue.

$$i_g \rightarrow i_g^*$$

Dove i_g^* è la corrente di riferimento descritta dalla seguente equazione.

$$i_g^* = \frac{P}{v_{g,RMS}^2} v_{g,1} \quad (3.21).$$

dove P è la potenza attiva iniettata, $v_{g,1}$ è la componente fondamentale della tensione di rete, e $V_{g,RMS}$ è la tensione RMS di rete.

Sulla base della funzione di trasferimento (3.20) è possibile aggiungere uno smorzamento al sistema con errore di retroazione proporzionale tra i_i e riferimento i_{ref} dove il guadagno proporzionale sarà indicato con K_p . Di conseguenza, la

funzione di trasferimento G_2 si trasforma in una nuova funzione di trasferimento H_2 , che prevede l'inserimento della retroazione proporzionale dell'errore.

$$H_2 = \frac{K_p(CL_2s^2 + CR_2s + 1)}{L_1L_2Cs^3 + K_p(CR_2L_1 + CR_1L_2)s^2 + (L_2 + L_1 + CR_2R_1)s + K_p(R_2 + R_1)} \quad (3.22)$$

Questa nuova funzione di trasferimento presenta una riduzione del picco di risonanza naturale. La figura 3.8 mostra il diagramma di Bode delle funzioni di trasferimento G_2 e H_2 .

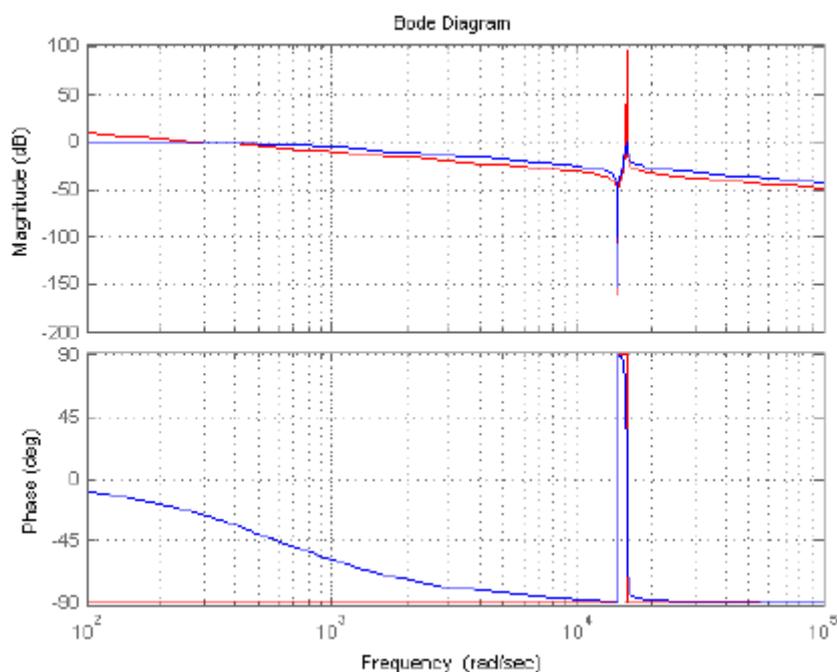


Figura 3.8 Diagramma di Bode delle funzioni di trasferimento G_2 (rosso) e H_2 (blu).

Dalle funzioni di trasferimento G_2 (rosso) e H_2 (blu) si osserva la riduzione del picco alla frequenza di risonanza f_{res} .

Tuttavia, un semplice controllore proporzionale non effettua un inseguimento fedele della corrente di riferimento. Questo può essere visto più chiaramente nelle simulazioni presentate nel capitolo seguente. Il controllore da utilizzare è quindi la

somma di un guadagno proporzionale K_p più un filtro risonante (regolatore P + R). Cioè, per garantire un migliore controllo della corrente di riferimento è necessario completare il controllore con la parte risonante sintonizzata sulla frequenza fondamentale.

Per garantire un migliore inseguimento della corrente di riferimento è necessario aggiungere un filtro risonante per ciascuna frequenza delle armoniche presenti nella tensione di rete. Il banco di filtri risonanti in combinazione con il riferimento di corrente adeguato, forniscono un meccanismo di controllo naturale e indiretto di compensazione delle armoniche della corrente i_g per le frequenze di sintonizzazione.

Un risonatore ha la struttura matematica presentata nell'equazione (3.23), che corrisponde ad un oscillatore armonico a frequenza ω_0 .

$$\frac{\gamma_k s}{s^2 + k^2 \omega_0^2} \quad (3.23)$$

dove k è l'indice della armonica in esame. Ad esempio, $k = 1$ per la frequenza fondamentale.

Il controllore completo è costituito dalla somma dell'azione proporzionale, più la somma di ciascuno dei filtri risonanti necessari. Ogni termine compensa l'errore tra la corrente di riferimento e la corrente misurata, cioè $\tilde{i}_i = i_i - i_{ref}$ come mostrato in (3.24).

$$v_i = K_p \tilde{i}_i + \sum_{k \in \{1,3,\dots,n\}} \frac{\gamma_k s}{s^2 + k^2 \omega_0^2} \tilde{i}_i \quad (3.24)$$

La figura 3.9 mostra lo schema a blocchi del controllo.

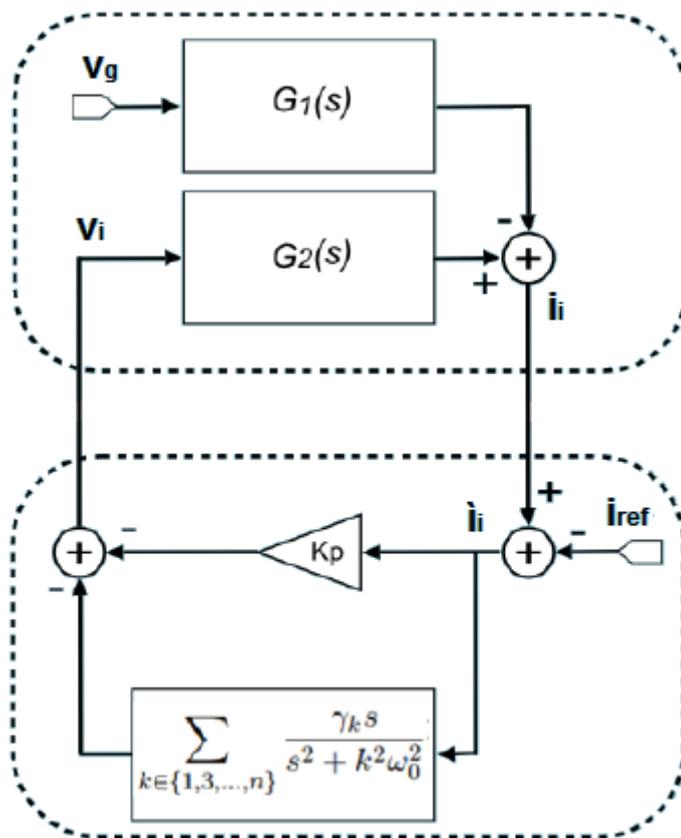


Figura 3.9 Schema a blocchi del controllo corrente di inverter – tensione di rete.

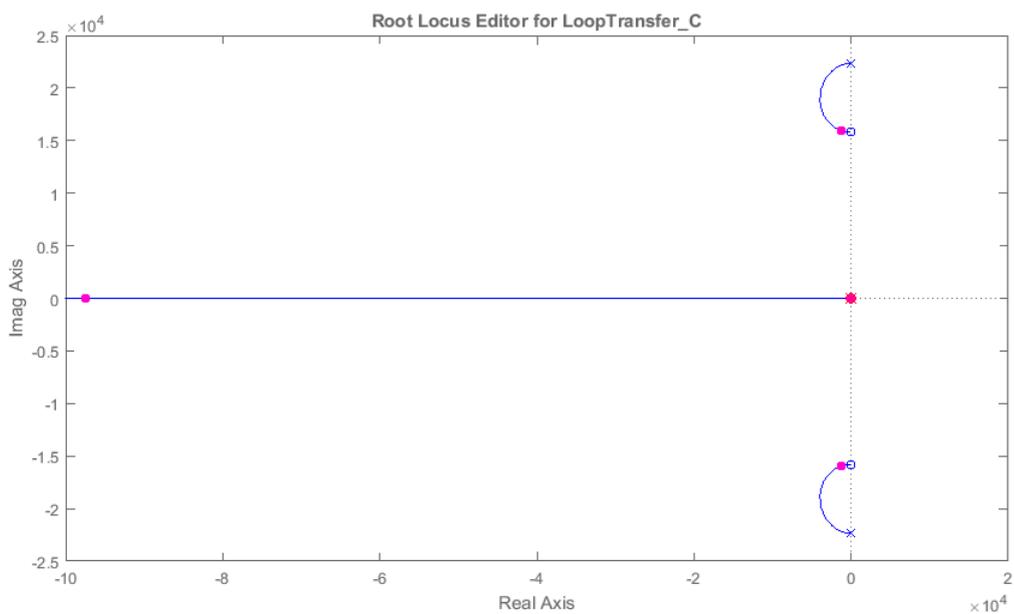


Figura 3.10 Grafico del luogo delle radici della funzione di trasferimento H_2 .

Dal grafico del luogo delle radici della funzione di trasferimento H_2 (figura 3.10) che descrive la risposta del sistema, è possibile osservare le seguenti caratteristiche per la progettazione del regolatore di corrente:

- il sistema ha un polo reale, due poli complessi coniugati e un polo nell'origine dato dall'integrale del PI;
- il sistema ha una coppia di zeri sull'asse immaginario.

Il regolatore di corrente si tara con il polo più vicino all'origine, cioè a frequenza più bassa e a dinamica più lenta. In questo modo il PI elimina tale polo aggiungendo uno zero.

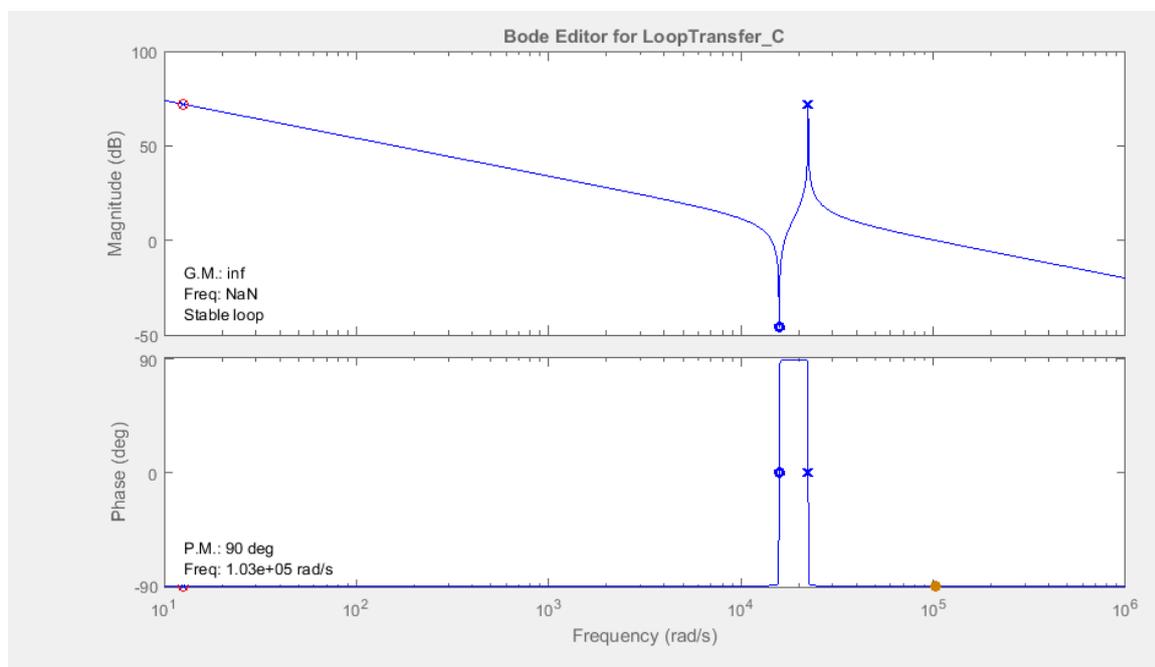


Figura 3.11 Diagramma di Bode della funzione di trasferimento H_2 .

Dal diagramma di Bode (figura 3.11) si nota invece i due picchi di risonanza dati dalle induttanze del filtro LCL (L_1 e L_2). Ricordando le considerazioni fatte nel paragrafo 3.3 sulla frequenza di risonanza del filtro, si possono definire tre gradi di libertà, verificate dal diagramma di Bode:

- la frequenza di risonanza $5f_{line} < f_{res} < \frac{1}{2}f_{comm}$ espressa come $f_{res} = \frac{1}{2\pi} \sqrt{\frac{L_1+L_2}{L_1L_2C_f}}$,
- il rapporto L_1 / L_2 definisce quanto le due frequenze di risonanza sono vicine l'una all'altra e l'ordine delle due frequenze di risonanza che ne derivano;
- il valore del condensatore C_f indica la collocazione delle due frequenze di risonanza (baricentro frequenza di risonanza e antirisonanza).

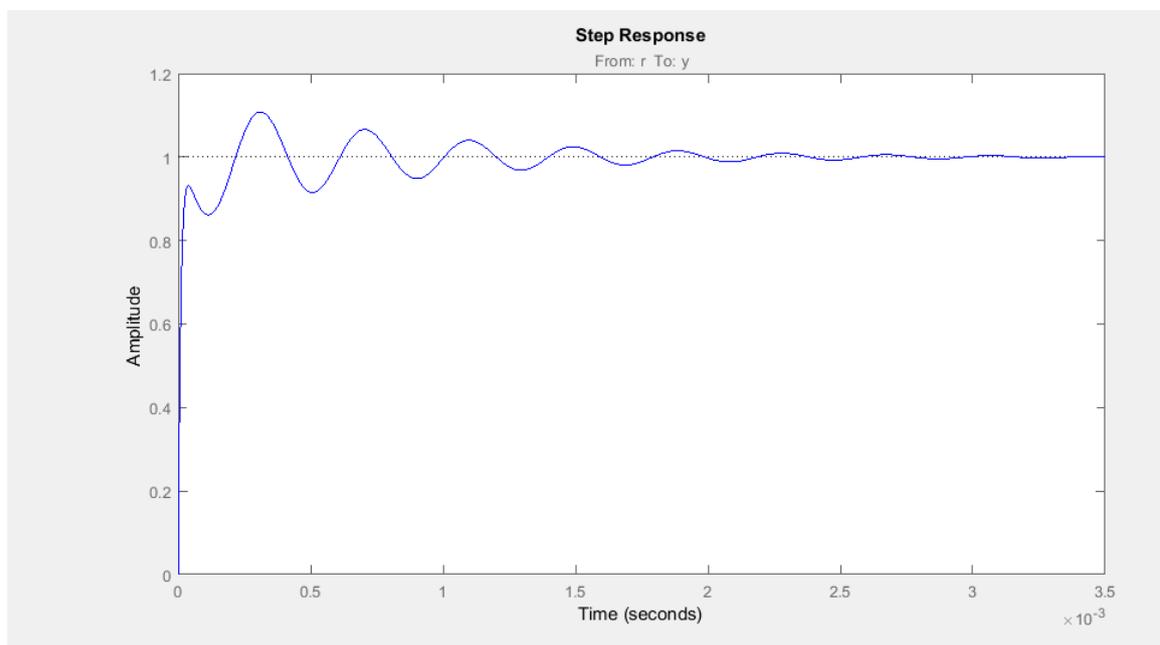


Figura 3.12 Grafico step response della funzione di trasferimento H_2 .

Dal grafico step response (figura 3.12) si nota che dopo 3 ms il sistema ha un comportamento oscillante a causa del ripple della corrente di inverter in esame.

3.7.3 Corrente di inverter – Tensione di condensatore

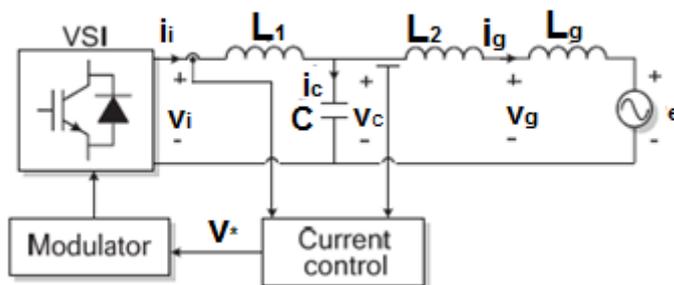


Figura 3.13 Circuito equivalente funzione di trasferimento corrente di inverter – tensione di condensatore.

Dal sistema di equazioni (3.12), (3.13) e (3.14) è possibile fare questa sostituzione:

$$C s v_c(s) = i_c$$

Ottenendo il sistema di equazioni:

$$L_1 s i_i(s) + R_1 i_i(s) = v_i(s) - v_c(s) \quad (3.25)$$

$$i_c = i_i(s) - i_g(s) \quad (3.26)$$

$$C s v_c(s) = i_c \quad (3.27)$$

Risolvendo per i_i da (3.25) si ottiene

$$i_i = \frac{v_i - v_c}{L_1 s + R_1} \quad (3.28)$$

Si nota subito la semplicità della funzione di trasferimento rispetto al caso precedente e in effetti il sistema risulta potenzialmente stabile ed efficiente.

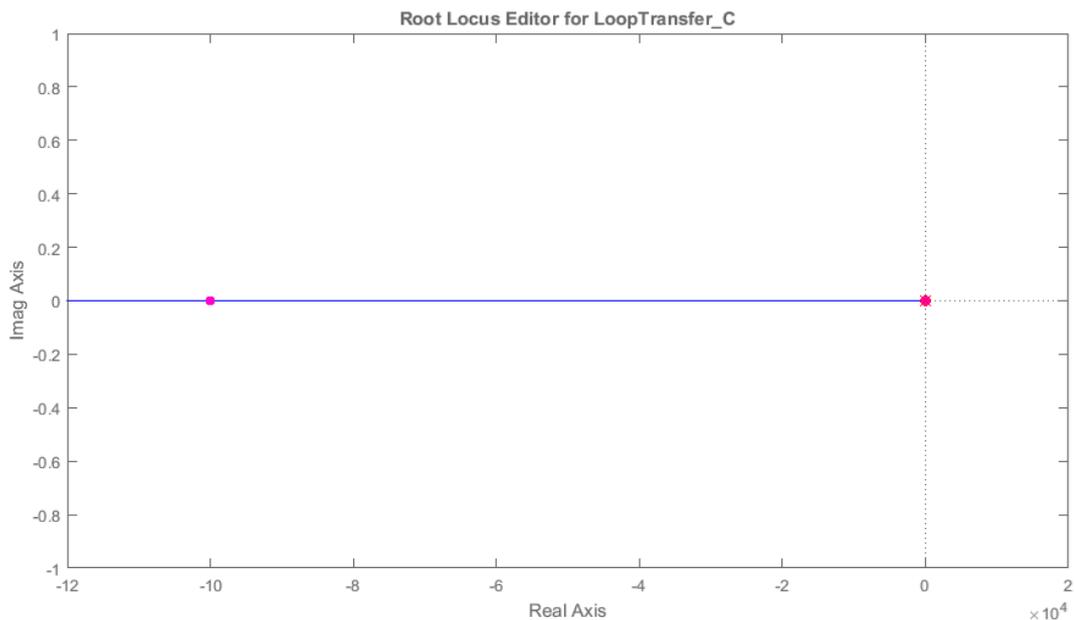


Figura 3.14 Grafico del luogo delle radici della funzione di trasferimento dell'espressione (3.28).

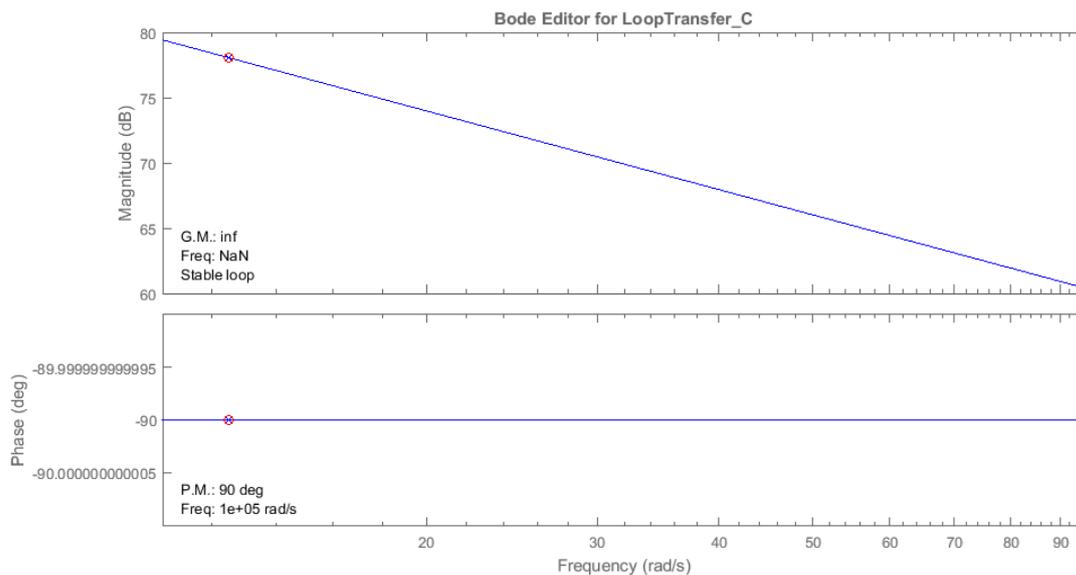


Figura 3.15 Diagramma di Bode della funzione di trasferimento dell'espressione (3.28).

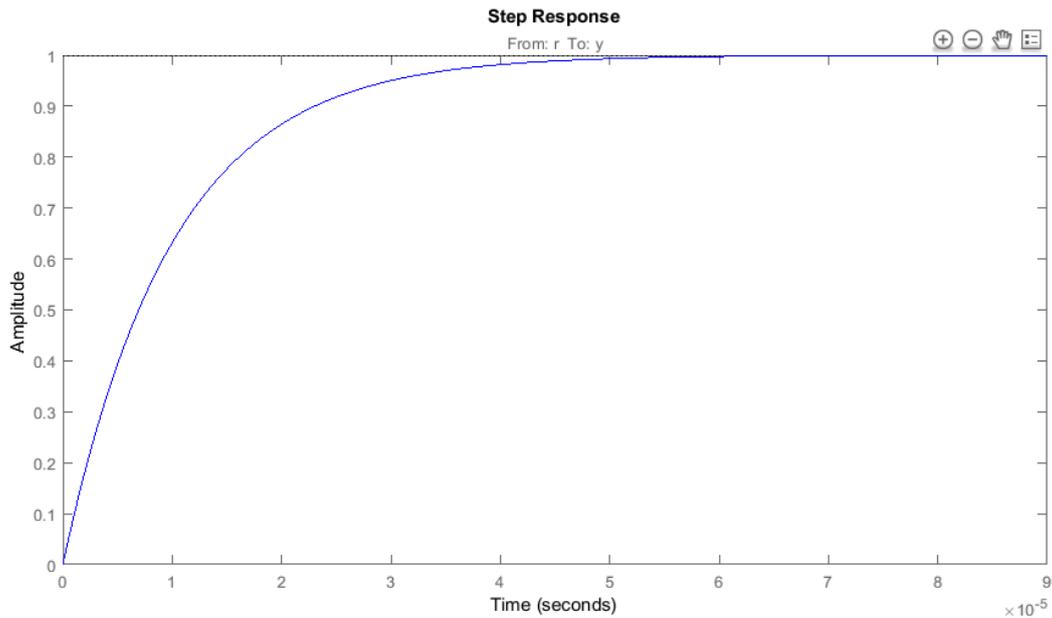


Figura 3.16 Grafico step response della funzione di trasferimento dell'espressione (3.28).

Gli svantaggi di tale controllo sono i due parametri di corrente di inverter e tensione di condensatore che presentano entrambi impurità dovute al fatto che tra le grandezze in esame c'è una funzione di trasferimento del secondo ordine.

Inoltre per sincronizzare il sistema con la tensione di rete v_g si deve recuperare la fase persa nell'induttore lato rete L_2 .

Una soluzione per questo tipo di controllo è stato implementato attraverso un metodo basato su multisampling con presenza di rete lead-lag e senza smorzamento attivo [8]. I risultati con questo nuovo approccio hanno evidenziato oltre la riduzione dei ritardi di controllo, anche miglioramenti riguardo la risposta dinamica e il margine di stabilità del sistema.

3.7.4 Corrente di rete – Tensione di rete

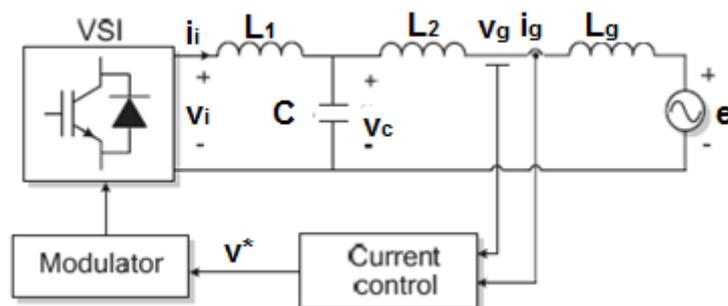


Figura 3.17 Circuito equivalente funzione di trasferimento corrente di rete – tensione di rete.

Dallo stesso sistema di equazioni (3.12), (3.13) e (3.14), sostituendo (3.17) nella (3.14) si ottiene:

$$i_g = \frac{-v_g(CL_1s^2 + CR_1s + 1) + v_i}{L_1L_2Cs^3 + (CR_2L_1 + CR_1L_2)s^2 + (L_2 + L_1 + CR_2R_1)s + (R_2 + R_1)} \quad (3.29)$$

Abbiamo così ottenuto la dipendenza della corrente lato rete i_g dalle tensioni di inverter v_i e di rete v_g .

Benché la v_g di rete sia più pulita rispetto alla tensione in uscita dall'inverter v_i , questa modalità di controllo comporta una serie di notevoli svantaggi:

- 4 si devono eliminare gli zeri correlati alla v_g da $CL_1s^2 + CR_1s + 1$;
- 5 è più difficile il controllo complessivo.

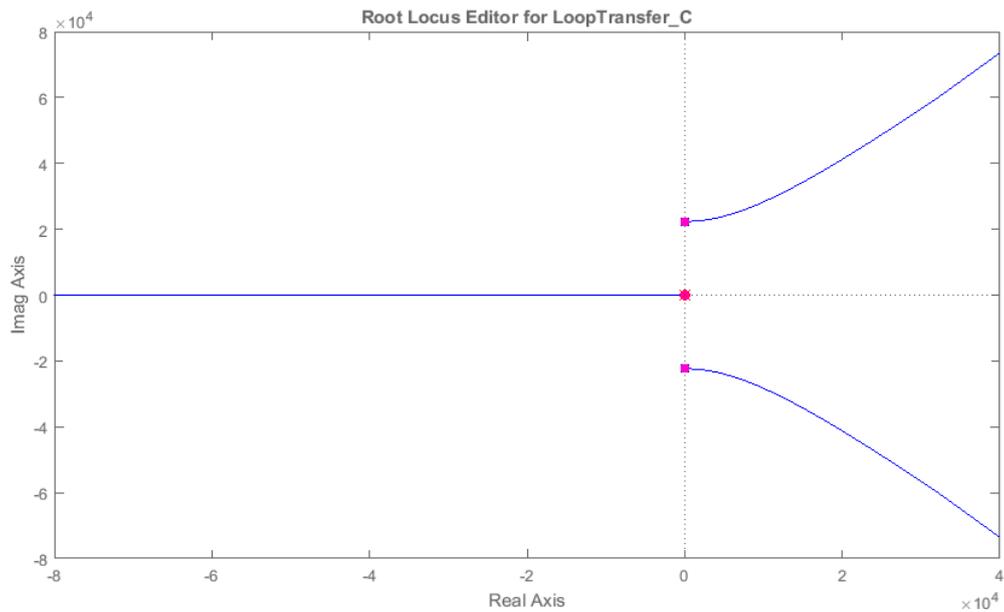


Figura 3.18 Grafico del luogo delle radici della funzione di trasferimento dell'espressione (3.29).

In prima approssimazione si nota una notevole somiglianza con la funzione di trasferimento del controllo corrente di inverter – tensione di rete, ma poiché in questo caso alla tensione di rete v_g deve essere applicata un'espressione $CL_1s^2 + CR_1s + 1$ di zeri non fisicamente realizzabile, bisogna inserire dei poli compensatori molto lontani.

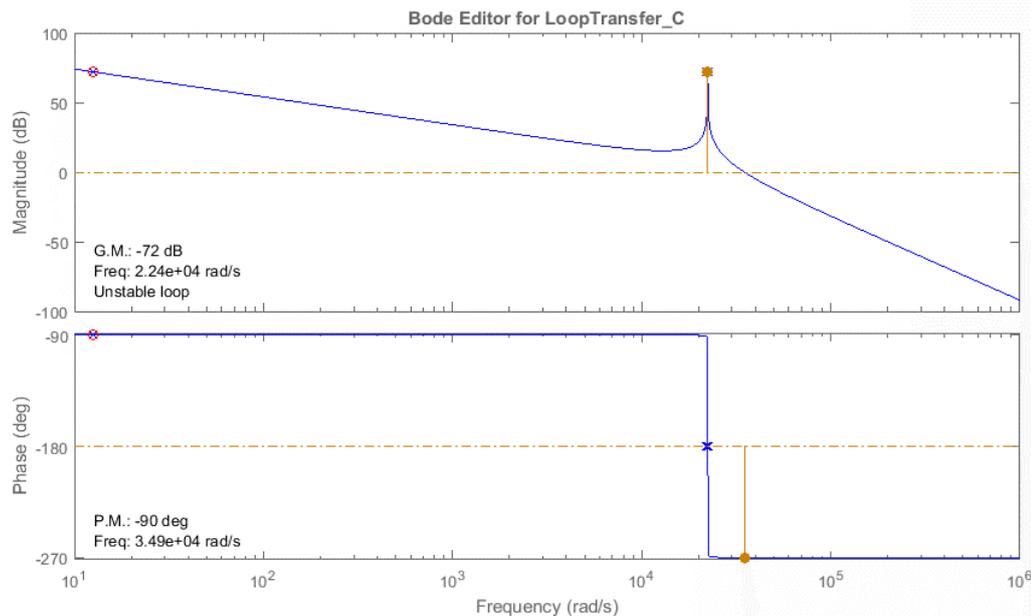


Figura 3.19 Diagramma di Bode instabile della funzione di trasferimento dell'espressione (3.29).

Inoltre dal diagramma di Bode notiamo che pur avendo un solo picco di risonanza dato dall'induttanza lato rete L_2 , il sistema è intrinsecamente instabile, perché la frequenza di taglio del sistema è dopo la frequenza di risonanza del filtro LCL.

Diminuendo il guadagno del PI fino alla stabilità del sistema è possibile diminuire la frequenza di taglio del regolatore PI.

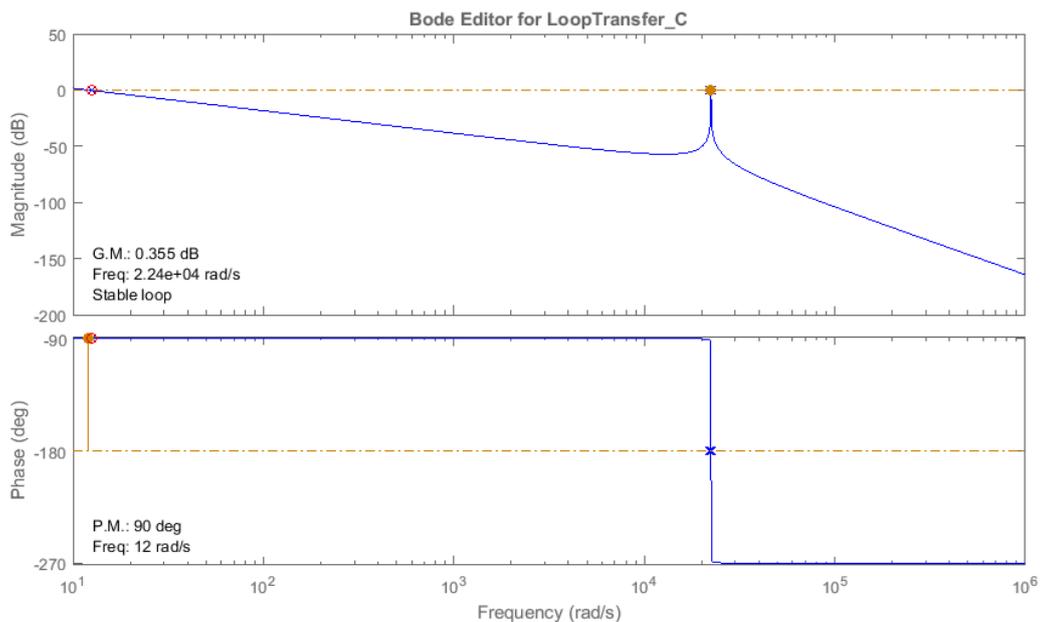


Figura 3.20 Diagramma di Bode stabilizzato della funzione di trasferimento dell'espressione (3.29).

In questo modo ho due frequenze di risonanza nel diagramma di Bode, i sistemi che passano per lo zero due volte si dicono a fase minima e per loro non vale il criterio di Bode.

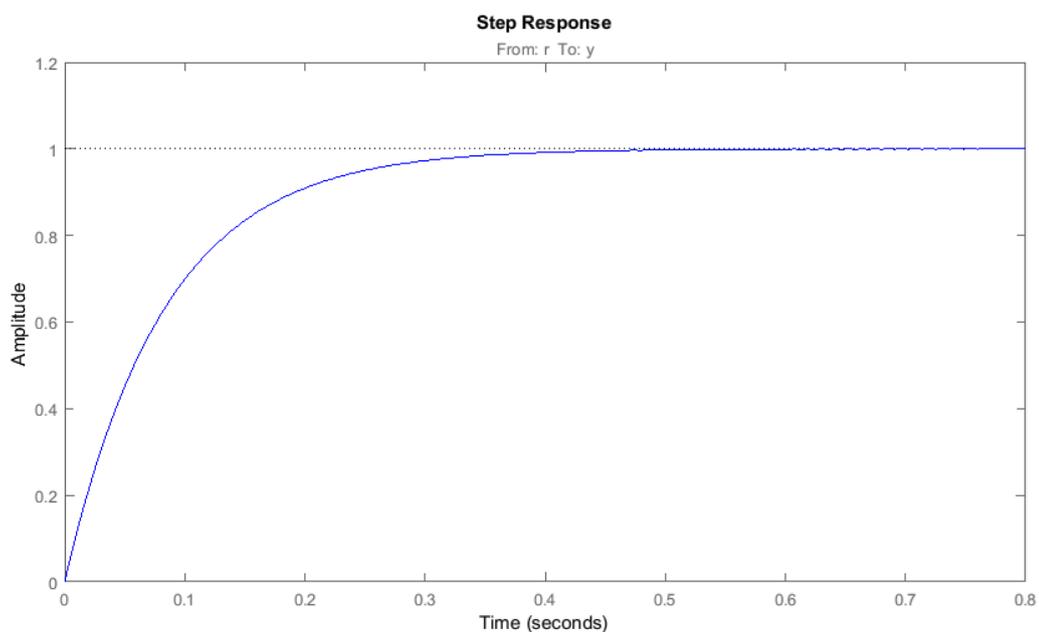


Figura 3.21 Grafico step response della funzione di trasferimento dell'espressione (3.29).

Quindi per rendere stabile tale sistema si deve avere una frequenza di taglio molto bassa che comporta un tempo di risposta molto alto (circa 0.5 secondi) e peggioramento della dinamica del sistema di controllo.

Per queste ragioni la modalità di controllo appena esposta non è stata presa in considerazione nelle simulazioni del progetto.

3.7.5 Corrente di rete – Tensione di condensatore

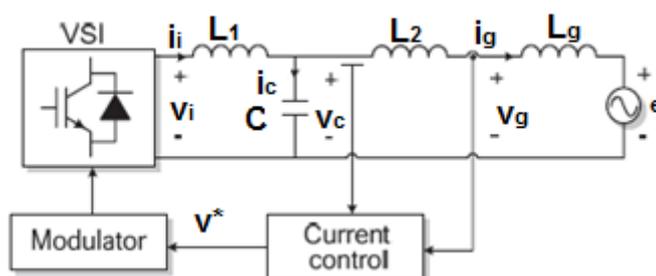


Figura 3.22 Circuito equivalente funzione di trasferimento corrente di rete – tensione di condensatore.

Dal sistema di equazioni (3.25), (3.26), (3.27) sostituendo la relazione (3.28) e (3.27) a (3.26) si ottiene:

$$i_g = \frac{-v_c(CL_1s^2 + CR_1s + 1) + v_i}{L_1s + R_1} \quad (3.30)$$

Confrontando questo sistema di controllo con quello di corrente di rete – tensione di rete si evidenzia una netta somiglianza delle rispettive funzioni di trasferimento. In particolar modo si hanno gli stessi zeri della funzione di trasferimento adesso dipendenti dalla tensione di condensatore v_c e di conseguenza si riscontrano le medesime problematiche di validità del sistema.

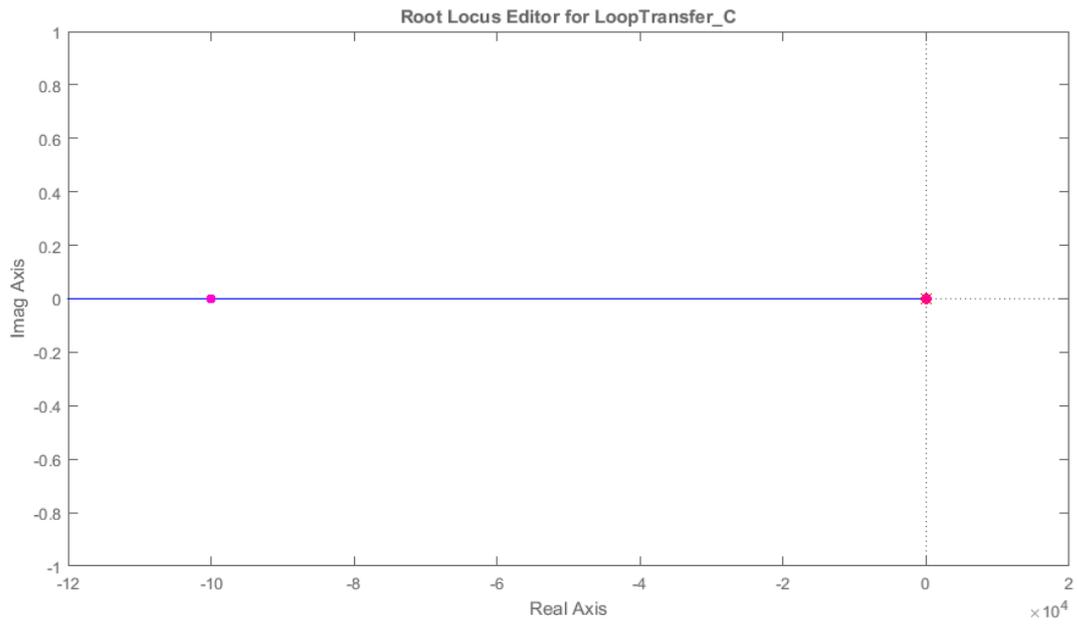


Figura 3.23 Grafico del luogo delle radici della funzione di trasferimento dell'espressione (3.30).

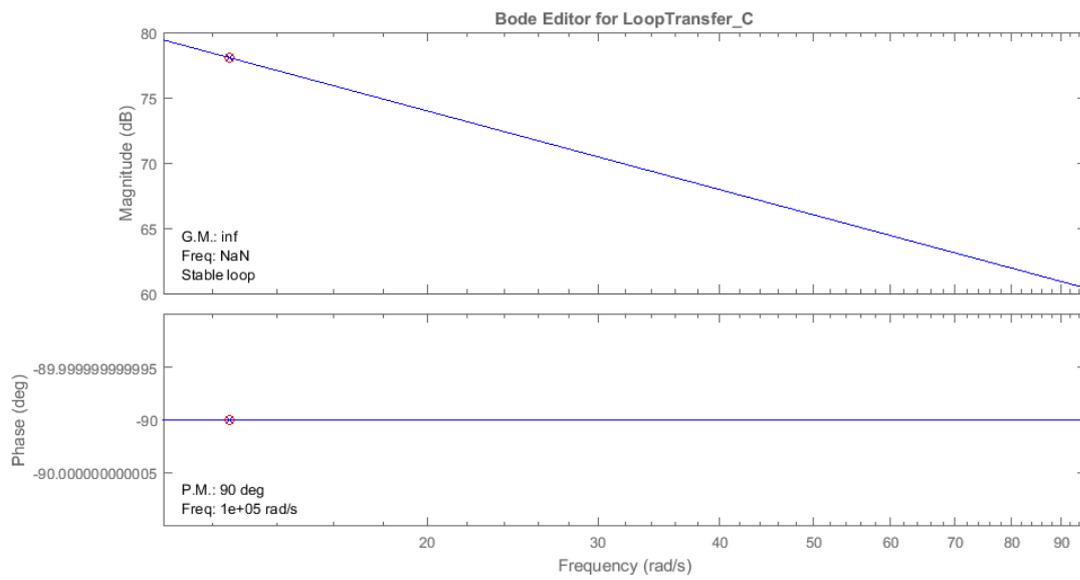


Figura 3.24 Diagramma di Bode stabilizzato della funzione di trasferimento dell'espressione (3.30).

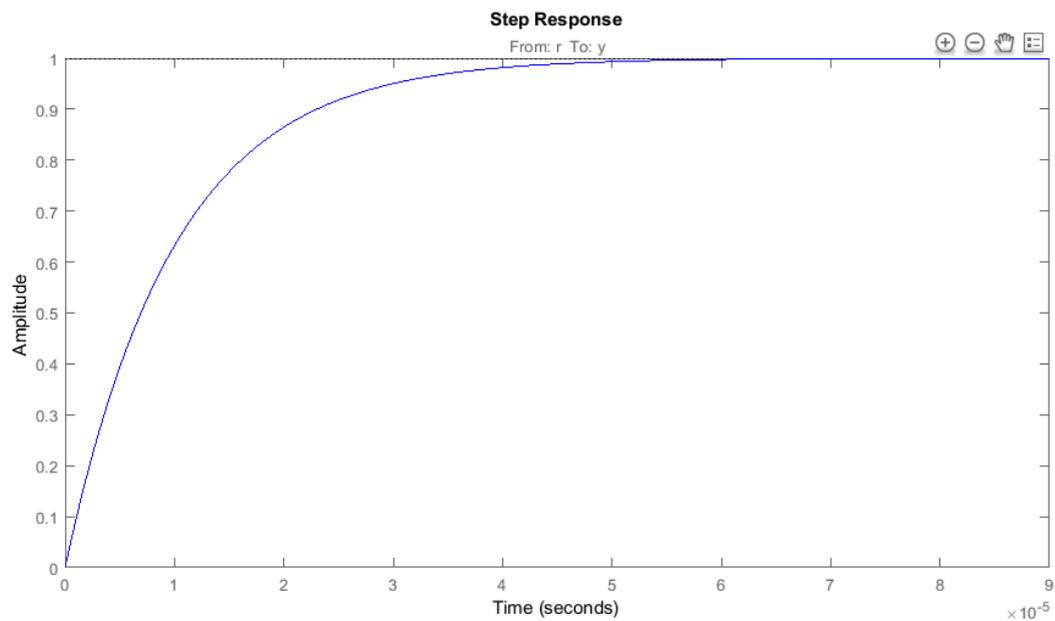


Figura 3.25 Grafico step response della funzione di trasferimento dell'espressione (3.30).

Inoltre la tensione V_c presenta oscillazioni portando alla conclusione che, benché dai grafici seguenti si evince la stabilità del sistema, in realtà la sua realizzazione è molto difficoltosa. Per queste ragioni anche questa possibilità di controllo non è di interesse per il progetto in esame.

CAPITOLO 4

Simulazioni numeriche

4.1 Premessa

La simulazione del circuito è eseguita tramite il software *Matlab*. In particolare modo si è utilizzato il Tool di *Matlab*, *Simulink* che tramite librerie di componenti personalizzabili e realizzazioni grafiche permette la simulazione anche di sistemi complessi come quello in esame.

Lo schema del circuito vero e proprio è invece realizzato tramite l'utilizzo di un software della *Plexim Electrical Engineering Software* chiamato *Plecs*, poiché esso è uno strumento software ottimizzato per simulazioni elettriche ed elettroniche.



Figura 4.1 Logo Matlab Simulink e Plexim Plecs.

Per mezzo di *Simulink* si è realizzato il blocco di controllo che comprende il modello circuitale del pannello fotovoltaico e l'implementazione delle tecniche di controllo e modulazione dei vari componenti del sistema.

Le librerie utilizzate fra quelle disponibili dall'editor sono:

- *Simulink*: libreria che ha lo stesso nome del Tool e che fornisce una serie di elementi utili per l'esecuzione di calcoli matematici, grafici e generazione ed elaborazione dei segnali;
- *Simscape (SimPowerSystems)*: libreria simile a *Plecs*, contenente tutti i componenti fondamentali per lo sviluppo di circuiti di elettronica di potenza.

Per mezzo di *Plecs* si è invece realizzato il blocco di elettronica di potenza che nello specifico è lo schema circuitale del sistema fotovoltaico in esame. Il grande vantaggio di *Plecs* risiede nella sua grande velocità di esecuzione dei calcoli e affidabilità dei risultati di simulazione rispetto a *Matlab*, inoltre comunica con i blocchi logici di controllo realizzati con il Tool *Simulink*. *Plecs*, come *Simulink*, presenta una libreria molto simile e contenente tutti gli elementi indispensabili per lo studio dei circuiti.

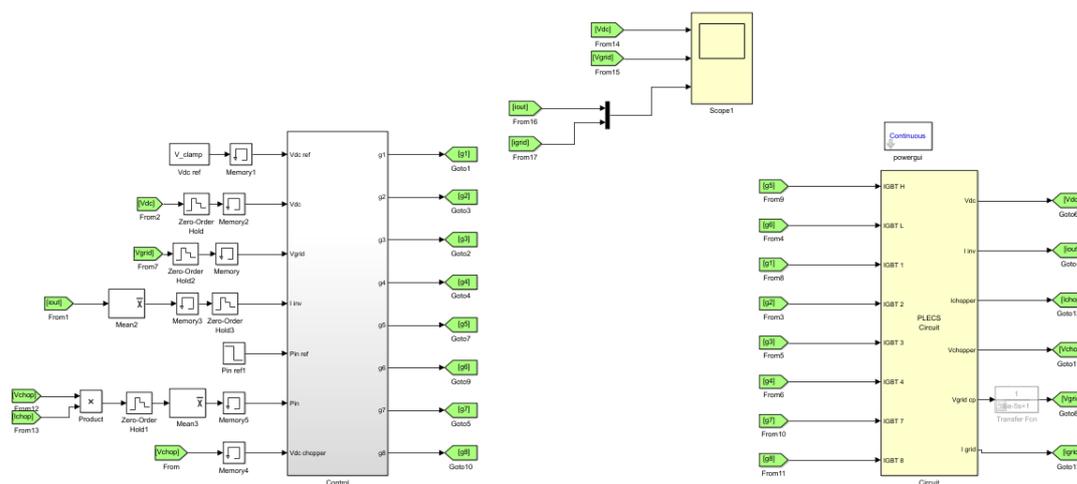


Figura 4.2 Blocco di controllo e blocco circuitale realizzati rispettivamente tramite Simulink e Plecs.

4.2 Obiettivo del controllo

Come presentato nel primo capitolo il modello del sistema fotovoltaico realizzato nel progetto può essere schematizzato nel seguente modo:

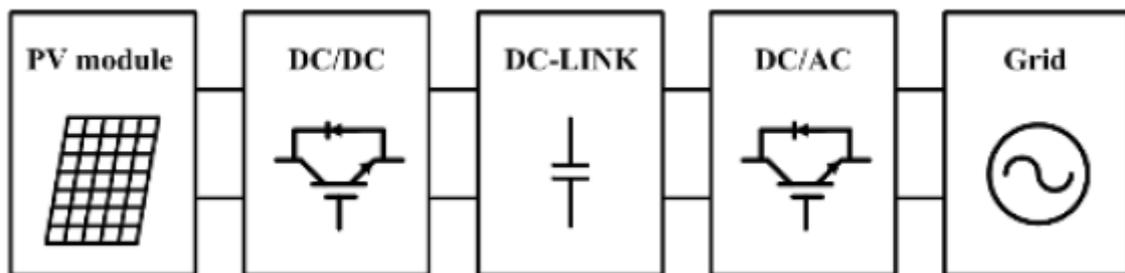


Figura 4.3 Modello di sistema fotovoltaico realizzato.

L'obiettivo di controllo è avere sul bus DC e all'ingresso del convertitore DC/DC i valori desiderati di tensione per gestire il flusso di potenza verso la rete. È fondamentale quindi progettare e controllare in modo efficiente il sistema sia del Boost DC/DC che dell'inverter AC/DC connesso alla rete. Vengono descritti nel seguito i sistemi di controllo implementati tramite *Simulink* per i componenti utilizzati nel sistema fotovoltaico.

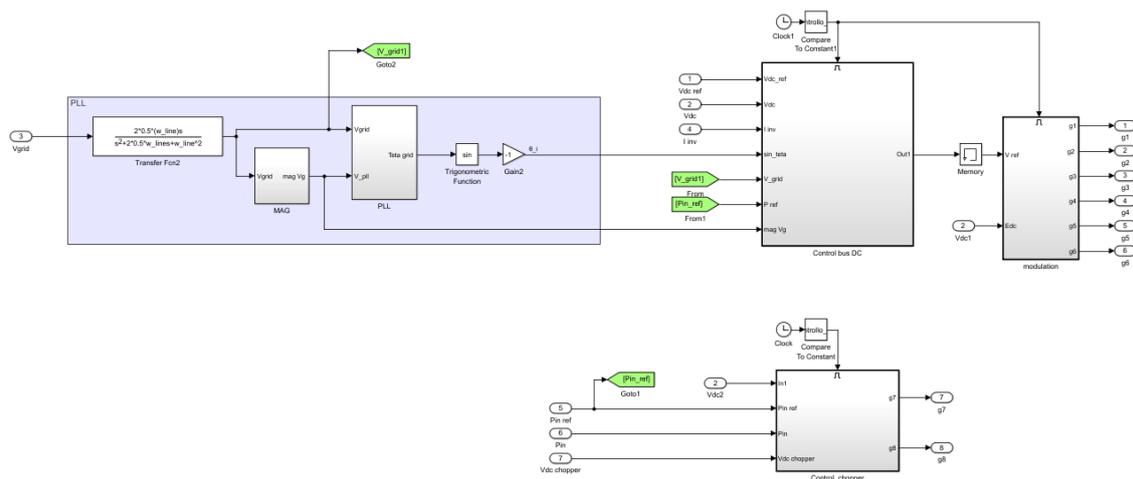


Figura 4.4 Blocco di controllo.

4.3 Controllo del Boost DC/DC

Come spiegato nel primo capitolo, la potenza estraibile da un pannello fotovoltaico varia al variare delle condizioni di temperatura e irraggiamento. Si rende quindi necessario un meccanismo in grado di determinare nel tempo quale sia il valore di tensione da applicare ai moduli fotovoltaici che massimizzi la potenza. Questo processo è implementato attraverso un algoritmo di “Maximum Power Point Tracking” (MPPT). In letteratura esistono un elevato numero di algoritmi MPPT di diversa complessità ed efficienza. Per tale progetto il Boost DC/DC si serve dell’algoritmo “Perturba e Osserva” MPPT. Esso consiste nell’introdurre una piccola perturbazione nel sistema e studiarne gli effetti in modo tale da conseguire l’MPPT. Il grande vantaggio di tale algoritmo è la semplicità di implementazione, in quanto è completamente indipendente dalla tipologia di pannelli utilizzati e dalle condizioni ambientali di irraggiamento e temperatura. Lo schema a blocchi dell’algoritmo Perturba e Osserva è il seguente.

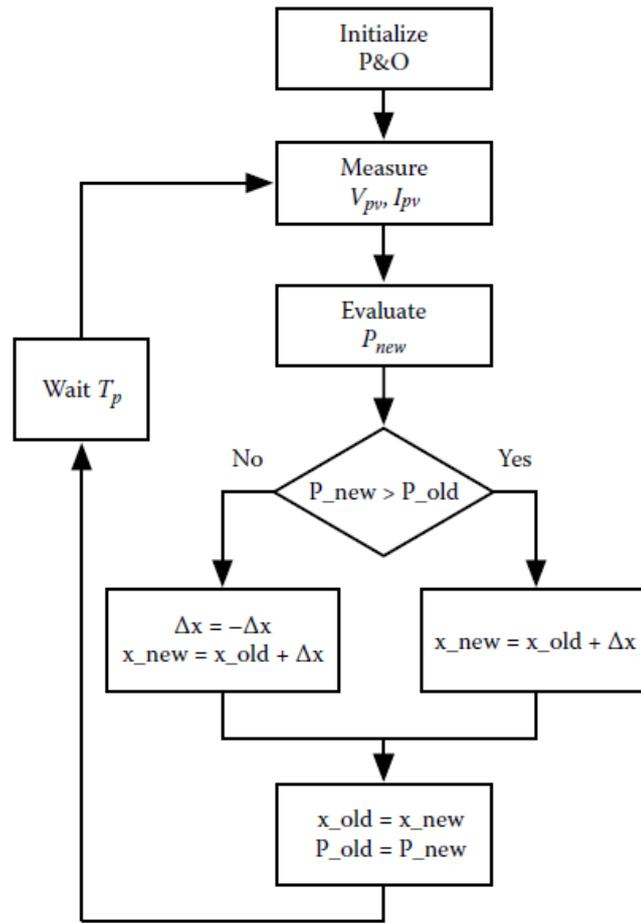


Figura 4.5 Schema a blocchi dell’algoritmo Perturba e Osserva.

Il punto di funzionamento del pannello viene periodicamente perturbato cambiando il valore della tensione ai capi dei pannelli. Dopo ogni perturbazione l’algoritmo di MPPT confronta i valori di potenza estratta dai pannelli prima e dopo la perturbazione. Se dopo la perturbazione la potenza estratta è aumentata ($P_{new} > P_{old}$), significa che il punto di funzionamento dei pannelli si è spostato verso l’MPP e quindi la perturbazione che verrà applicata nello step successivo avrà lo stesso segno di quella dello step precedente ($x_{new} = x_{old} + \Delta x$). Se al contrario la potenza estratta risulta essere invece diminuita ($P_{new} < P_{old}$), il segno della perturbazione verrà cambiato ($x_{new} = x_{old} - \Delta x$). La scelta di T_p definisce l’intervallo di tempo fra una perturbazione e l’altra. Se tale valore è troppo piccolo il punto di funzionamento MPP può diventare instabile. Se è invece troppo grande il punto di funzionamento MPP viene raggiunto troppo lentamente.

L'algoritmo tende quindi ad oscillare attorno al punto di MPP con un'oscillazione più o meno grande a seconda del valore scelto per lo step Δx con il quale viene perturbata la tensione dei pannelli. Se lo step Δx è grande si hanno considerevoli oscillazioni attorno al punto di massima potenza e non si può definire precisamente l'MPP, anche se l'algoritmo ha una grande velocità computazionale. Al contrario uno step Δx piccolo rende l'algoritmo meno sensibile a variazioni della caratteristica MPP ma al contempo garantisce piccole oscillazioni attorno l'MPP. Una versione evoluta del Perturba e Osserva utilizza uno step Δx variabile in base alla potenza rilevata durante l'ultima perturbazione. In questo modo l'algoritmo risulta essere fortemente reattivo ai cambiamenti climatici una volta raggiunto il punto di funzionamento ideale.

La struttura interna del blocco circuitale che svolge l'MPPT è la seguente.

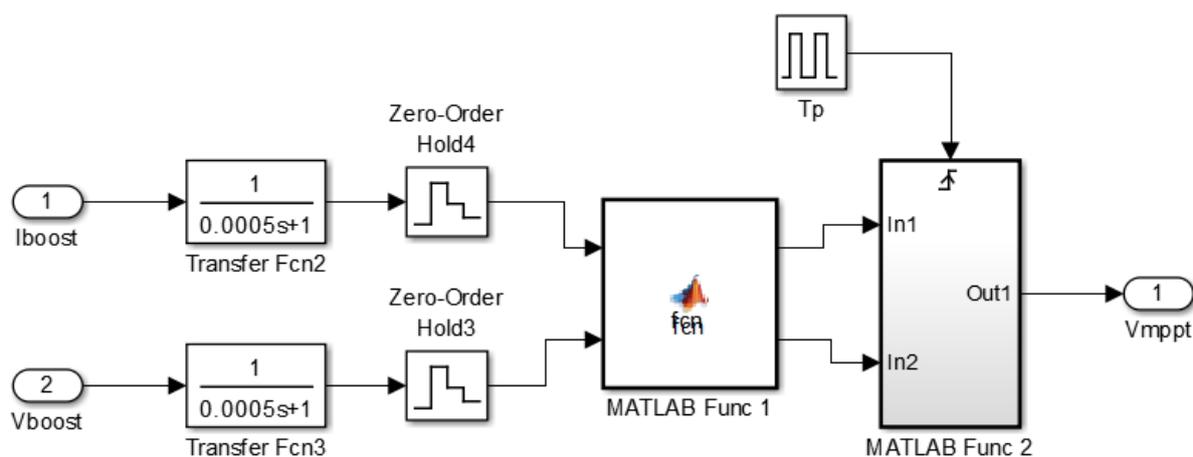


Figura 4.6 Schema a blocchi dell'MPPT.

La tensione e la corrente del Boost DC/DC vengono opportunamente filtrate con un filtro passa basso prima di essere elaborate. L'algoritmo è implementato tramite due funzioni Matlab di cui la prima si occupa del calcolo della potenza mentre la seconda del confronto dei valori di potenza, dell'aggiornamento dello step Δx e della tensione di MPP V_{mppt} . Il tempo T_p tra una perturbazione e l'altra è settato

attraverso un blocco di trigger che abilita le operazioni di “MATLAB Func 2” ogni 0.035 secondi.

```

Editor - Block: test14/MPPT/MATLAB Func 1
1 function [P1,P2] = fcn(i,v)
2
3 persistent Pv;
4 persistent init;
5
6 if isempty(init)
7     init=1;
8     Pv=0;
9 end
10
11
12
13 P1=v*i;
14 P2=Pv;
15 Pv=P1;

Editor - Block: test14/MPPT/MATLAB Func 2/MATLAB Function1*
1 function V = fcn(P1,Q)
2 persistent Vmppt;
3 persistent init1;
4 persistent deltaX;
5 kp=0.01;
6 if isempty(init1)
7     init1=1;
8     deltaX=2;
9     Vmppt=60;
10 end
11
12 deltaX=kp*abs(P1-Q);
13
14 if P1>Q
15     Vmppt=Vmppt+deltaX;
16 else
17     deltaX=-deltaX;
18     Vmppt=Vmppt+deltaX;
19 end
20
21 if (Vmppt<=0)
22     Vmppt=1;
23 end
24
25 V=Vmppt;
    
```

Figura 4.7 Algoritmo “Perturba e Osserva” in codice Matlab.

Per il convertitore Boost DC/DC si utilizza un controllo in catena chiusa:

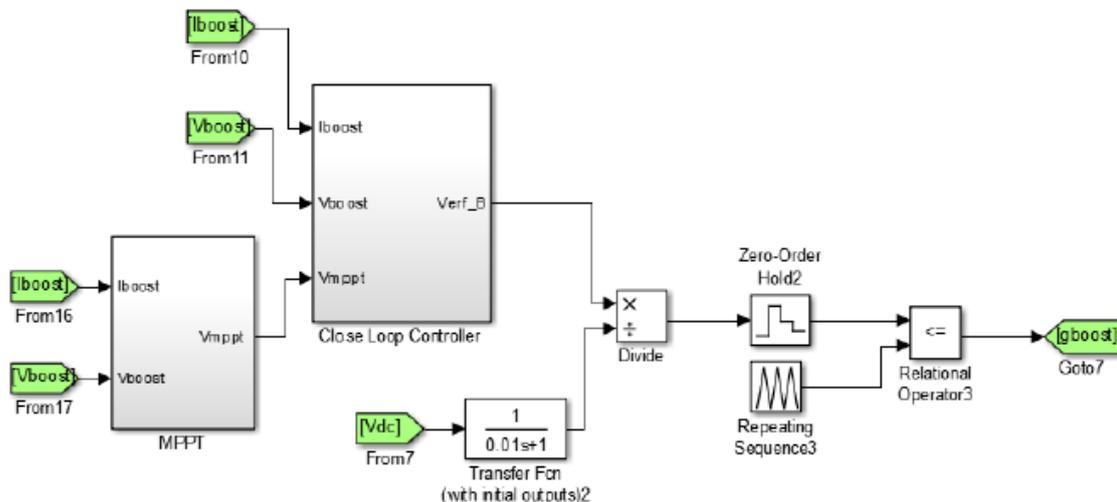


Figura 4.8 Sistema di controllo del Boost DC/DC.

Definito attraverso l’algoritmo MPPT il livello di tensione che massimizza la potenza trasferita dal pannello verso la rete, segue il blocco “Close Loop

Controller”, i cui ingressi sono proprio il valore della tensione voluta (V_{mppt}) e i valori attuali della tensione e della corrente del Boost DC/DC (I_{boost} e V_{boost}). All’interno il suddetto blocco presenta due regolatori PI in cascata.

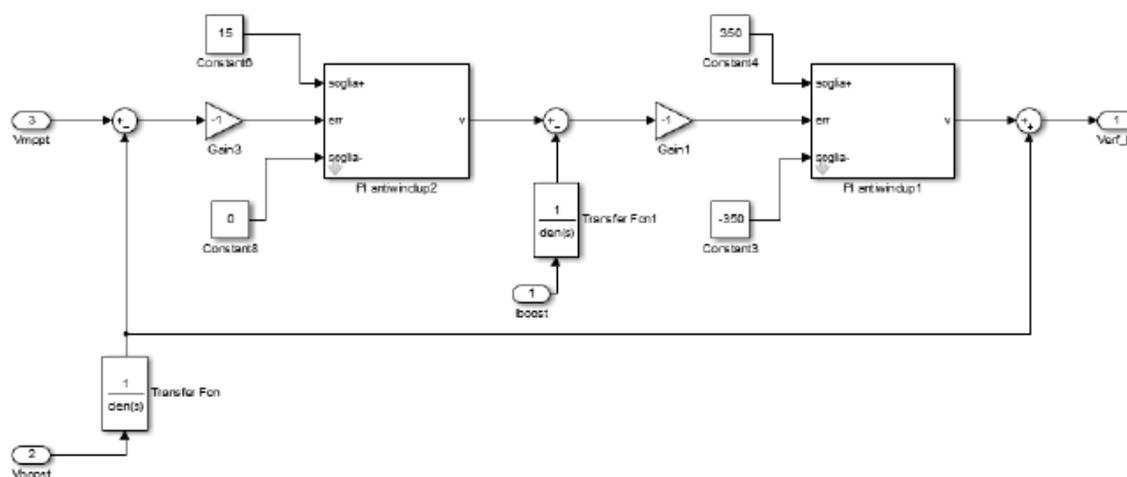


Figura 4.9 Controllo in catena chiusa del Boost DC/DC.

Il primo PI ha come obiettivo quello di eliminare l’errore di tensione ($V_{mppt} - V_{boost}$) generando all’uscita il valore di riferimento di corrente necessaria per mantenere all’uscita del Boost DC/DC la tensione V_{mppt} . Il secondo PI ha come compito quello di eliminare l’errore di corrente ($I_{ref} - I_{out}$) in modo tale da produrre la tensione di riferimento V_{ref} necessaria per la generazione della funzione di commutazione del controllo Pulse Width Modulation. La V_{ref} infatti, una volta normalizzata con la tensione del bus DC realizza la modulante, che intersecata con una portante triangolare definisce, come si è analizzato nel capitolo 2, la funzione di commutazione del Boost DC/DC.

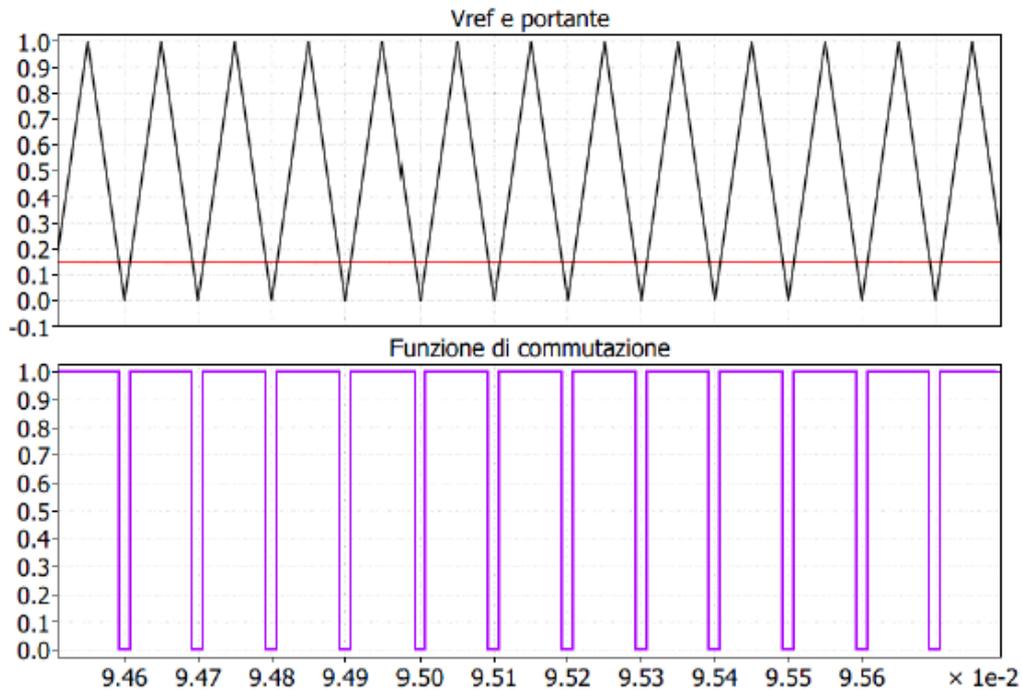


Figura 4.10 Tensione di riferimento e portante (in alto). Funzione di commutazione (in basso).

4.4 Controllo del bus DC

Per calcolare il modulo che dovrà avere la corrente di riferimento all'ingresso del PI risonante è stato utilizzato il controllo della tensione del bus DC dell'inverter. Per ridurre le oscillazioni della tensione, il sistema di controllo cerca di mantenere il più possibile costante l'energia immagazzinata dai condensatori attraverso l'utilizzo di un regolatore PI con Anti Windup, permettendo di evitare che la grandezza da elaborare continui ad aumentare il suo valore fino all'infinito durante l'elaborazione stessa.

4.4.1 Regolatore PI con Anti Windup

Lo schema di controllo del bus DC è di seguito rappresentato in *Simulink*.

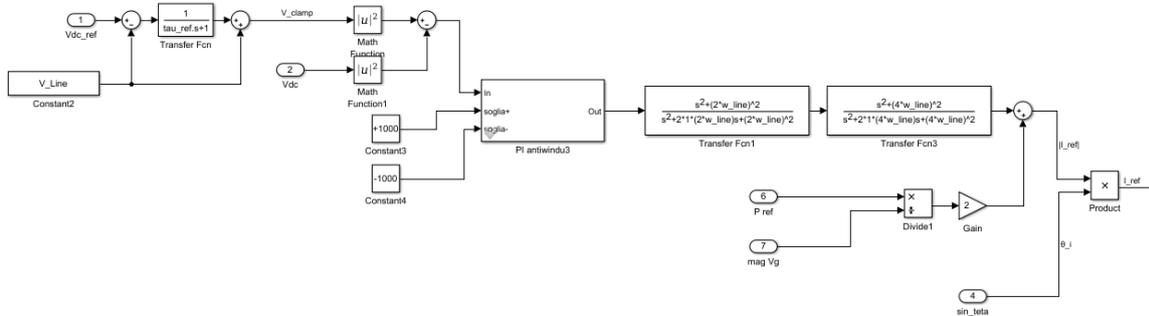


Figura 4.11 Schema di controllo del bus DC.

Andando ad esprimere analiticamente le potenze in ingresso DC e uscita AC del sistema, si ottengono risultati differenti. Per l'ingresso DC si ha solo una componente costante della potenza, mentre per l'uscita AC oltre al valor medio esiste una quantità oscillante della potenza al doppio della frequenza di rete.

$$P_{DC} = \frac{1}{T} \int_0^T v(t)i(t)dt = V_{DC} I_{DC} \tag{4.1}$$

$$P_{AC} = \frac{1}{T} \int_0^T v(t)i(t)dt = V_{RMS} I_{RMS} \cos(\varphi) + \frac{1}{2} VI \cos(2\omega t) \cos(\varphi) \tag{4.2}$$

Questa componente di potenza oscillante lato AC provoca variazioni di energia ai capi dei condensatori del bus DC. Per ottenere una gradezza proporzionale all'energia immagazzinata dai condensatori, in ingresso al PI con antiwindup si invia un'errore dato dalla differenza dei quadrati della tensione di riferimento del bus DC (V_{dc_ref}) e la tensione misurata nei condensatori (V_{dc}). In ingresso si inserisce anche una soglia superiore e inferiore del blocco di saturazione all'interno del PI che permette l'anti windup.

L'elaborazione dati all'interno del regolatore PI avviene in retroazione positiva.

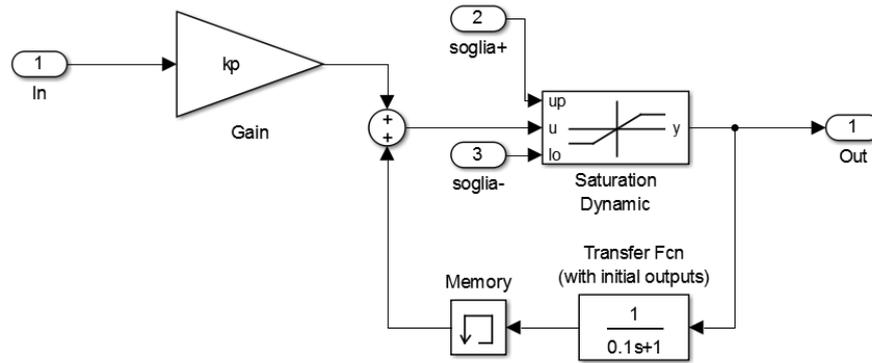


Figura 4.12 Struttura del PI di controllo del bus DC.

Il regolatore PI con Anti Windup è stato così tarato:

$$\frac{K_p}{K_I} = \frac{1}{10} \quad (4.3)$$

$$K_p = 0.001 \quad (4.4)$$

$$K_I = 0.01 \quad (4.5)$$

$$Damping_Ratio_Vdc = 0.05 \quad (4.6)$$

Con tali parametri si ottiene una buona stabilità del sistema, a discapito di una dinamica della risposta lenta e di un'uscita con componente oscillatoria. Per risolvere quest'ultima problematica si inseriscono successivamente due filtri di Notch con il compito di eliminare le componenti a 100 Hz e 200Hz in uscita dal PI antiwindup, poiché si controlla una V_{dc}^2 . Inoltre si attua una compensazione in avanti di I_{dc} che velocizza il controllo del PI, facendo compensare ad esso solo gli errori di misura della I_{dc} dovute a perdite e rendimento non unitario.

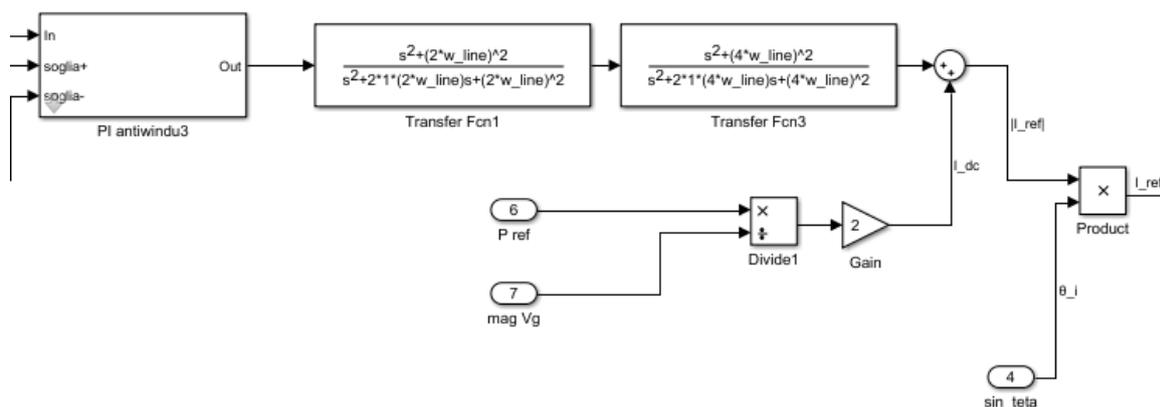


Figura 4.13 Filtri di Notch e compensazione Idc.

Si moltiplica così il modulo della corrente di riferimento ottenuta ($|I_{ref}|$) con la sua componente di fase (θ_i) fornita dal PLL (Phase Locked Loop), per ottenere la I_{ref} da fornire in ingresso al PI risonante. Si ricordi che il regolatore PI presenta una forte limitazione della banda passante che gli impedisce di inseguire riferimenti fortemente variabili. Infatti a fronte di un riferimento sinusoidale il PI introduce un errore di fase e di ampiezza. Essendo l'errore di corrente in ingresso al PI generato dalla differenza fra due grandezze sinusoidali, sarà a sua volta sinusoidale.

4.4.2 Regolatore PI risonante

Il regolatore PI riceve quindi in ingresso un profilo di corrente sinusoidale. Si deve quindi creare un sistema di riferimento sincrono con la corrente in modo tale che l'uscita appaia costante. Questo meccanismo è attuato da un regolatore PI risonante, permettendo di annullare l'errore a regime e regolare la corrente.

Scomponendo la corrente di riferimento sinusoidale in due esponenziali complessi nel seguente modo:

$$I_{ref}(t) = I_M \cos(\omega_o t) = \frac{I_M}{2} (e^{j\omega_o t} + e^{-j\omega_o t}) \quad (4.7)$$

si ottengono fasori controrrotanti sinusoidali, che moltiplicati rispettivamente per i termini $e^{-j\omega_0 t}$ e per $e^{j\omega_0 t}$ si trasformano in grandezze costanti elaborabili nel PI. Dopo aver effettuato la regolazione con il PI si anti-trasformano i risultati riottenendo i fasori controrrotanti regolati. Il sistema di controllo, considerando la rete come un carico RL, può essere rappresentato nel seguente modo:

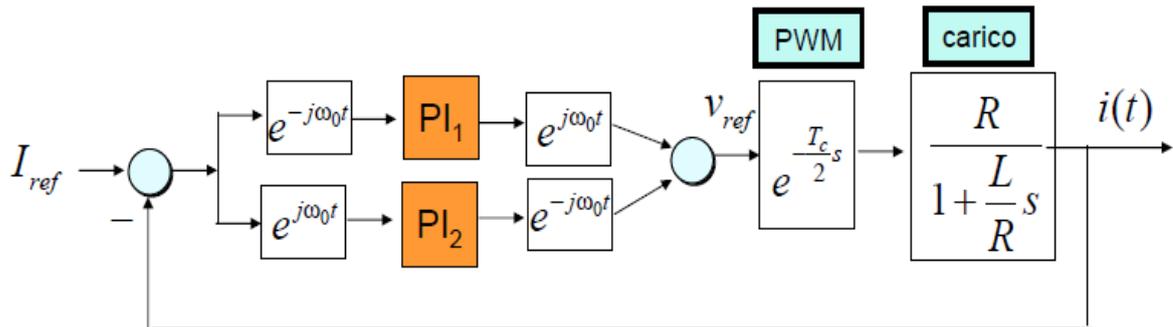


Figura 4.14 Schema a blocchi di un PI risonante.

dove:

- $e^{-\frac{T_c s}{2}}$ è l'approssimazione della funzione di trasferimento di un inverter nel dominio di Laplace. Esso può essere infatti visto come un periodo avente ritardo pari a metà del tempo di commutazione;
- $\frac{R}{1 + \frac{L}{R}s}$ è la funzione di trasferimento del carico RL nel dominio di Laplace,
- $i(t)$ è la corrente di inverter.

Sia:

- $\Delta I(t) = I_{ref} - i(t)$ l'errore di corrente in ingresso al regolatore PI risonante,
- $L\{\}$ e $L^{-1}\{\}$ rispettivamente la trasformata di Laplace e la sua inversa,
- $PI(s) = K_p + \frac{K_I}{s}$ la classica funzione di trasferimento di un regolatore PI.

Il legame fra $\Delta I(t)$ e la V_{ref} è il seguente:

$$v_{ref} = e^{j\omega_0 t} L^{-1}\{PI(s)L\{e^{-\omega_0 t} \Delta I(t)\}\} + e^{-\omega_0 t} L^{-1}\{PI(s)L\{e^{\omega_0 t} \Delta I(t)\}\} \quad (4.8)$$

Applicando a v_{ref} la seguente proprietà della trasformata di Laplace:

$$L\{e^{-zt}f(t)\} = F(s + z) \quad (4.9)$$

si ottengono:

$$v_{ref} = e^{j\omega_0 t} L^{-1}\{PI(s)\Delta I(s + j\omega_0)\} + e^{-j\omega_0 t} L^{-1}\{PI(s)\Delta I(s - j\omega_0)\} \quad (4.10)$$

$$v_{ref} = PI(s - j\omega_0)\Delta I(s) + PI(s + j\omega_0)\Delta I(s) \quad (4.11)$$

Sostituendo $PI(s) = K_P + \frac{K_I}{s}$:

$$v_{ref}(s) = \left(2K_P + \frac{2K_I s}{s^2 + \omega_0^2}\right) \Delta I(s) \quad (4.12)$$

In virtù della (4.12) è quindi possibile affermare che i due regolatori PI nei riferimenti sincroni rotanti a pulsazione ω_0 e $-\omega_0$, sono equivalenti a un unico regolatore proporzionale risonante (PIR) che ha guadagno proporzionale pari a $2K_P$ e guadagno integrale pari a $2K_I$, come è mostrato nello schema a blocchi della Figura 4.15:

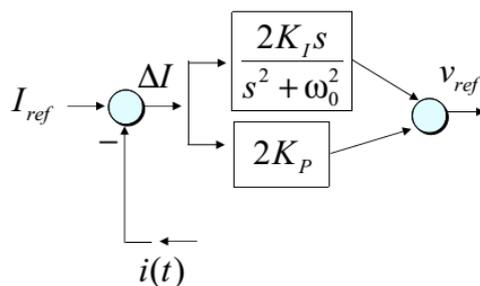


Figura 4.15 Schema a blocchi di un regolatore risonante.

La funzione di trasferimento di un regolatore PI risonante nel dominio di Laplace, inglobando il termine 2 nel K_P e K_I dell'espressione 4.12, è quindi data da:

$$G(s) = K_P + K_I \frac{s}{s^2 + \omega_0^2} \quad (4.13)$$

In Figura 4.16, è riportata attraverso diagrammi di Bode la risposta del sistema descritto dalla (4.13) al variare del guadagno K_I .

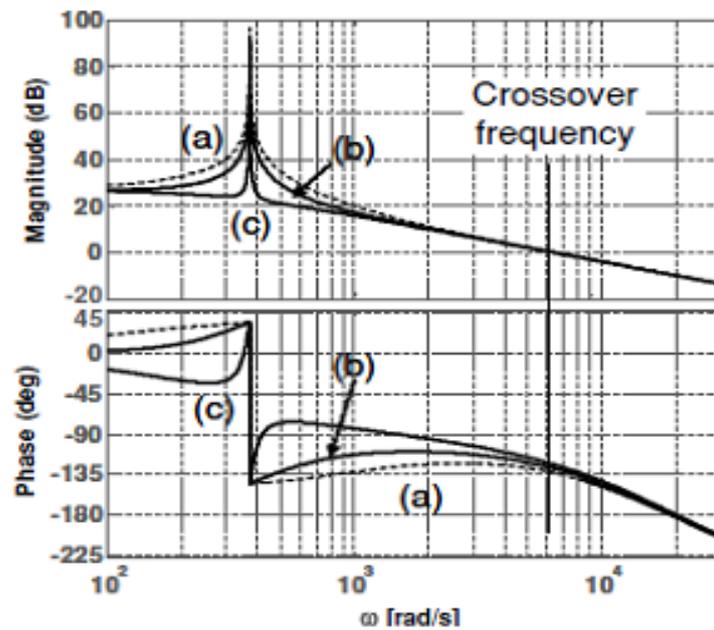


Figura 4.16 Diagramma di Bode della funzione ad anello aperto del PIR al variare del guadagno K_I ($a > b > c$).

I regolatori PIR, come si può notare, amplificano il segnale solo alla pulsazione ω_0 ; hanno quindi una risposta simile a un filtro passa banda. Sfruttando questa caratteristica, è possibile abbattere i disturbi su più frequenze, eliminando le armoniche indesiderate attraverso un filtro per ogni disturbo. Teoricamente, sarebbe possibile ottenere in uscita una perfetta compensazione dei disturbi inserendo un regolatore per ogni armonica, ma solitamente, data la limitata capacità di elaborazione dei dispositivi elettronici di controllo, si compensa solo fino alla 13° armonica. Nella realizzazione della simulazione con *Simulink* questi ulteriori PIR sono stati implementati fino alla 15° armonica, con $K_P = K_I \frac{L_{f1} + L_{f2}}{R_{f1} + R_{f2}}$ così da non influenzare il controllo dell'armonica fondamentale. I valori K_I sono stati scelti in maniera opportuna per ogni singola armonica, poiché più aumentano le armoniche più i PIR risentono di problemi derivanti dai ritardi introdotti dalla modulazione PWM.

Inoltre si è reso necessario introdurre un tempo di ritardo T_d all'espressione 4.12 per compensare la presenza dei ritardi introdotti dalle risposte dei regolatori e dai

tempi morti degli interruttori. A causa di queste considerazioni l'espressione 4.12 si modifica nella 4.14:

$$v_{ref}(s) = \left(2K_P + \frac{2K_I s}{s^2 + \omega_0^2} \right) e^{J\omega_0 T_d} \Delta I(s) \quad (4.14)$$

Il regolatore PIR realizzato in *Simulink* presenta quindi la seguente struttura:

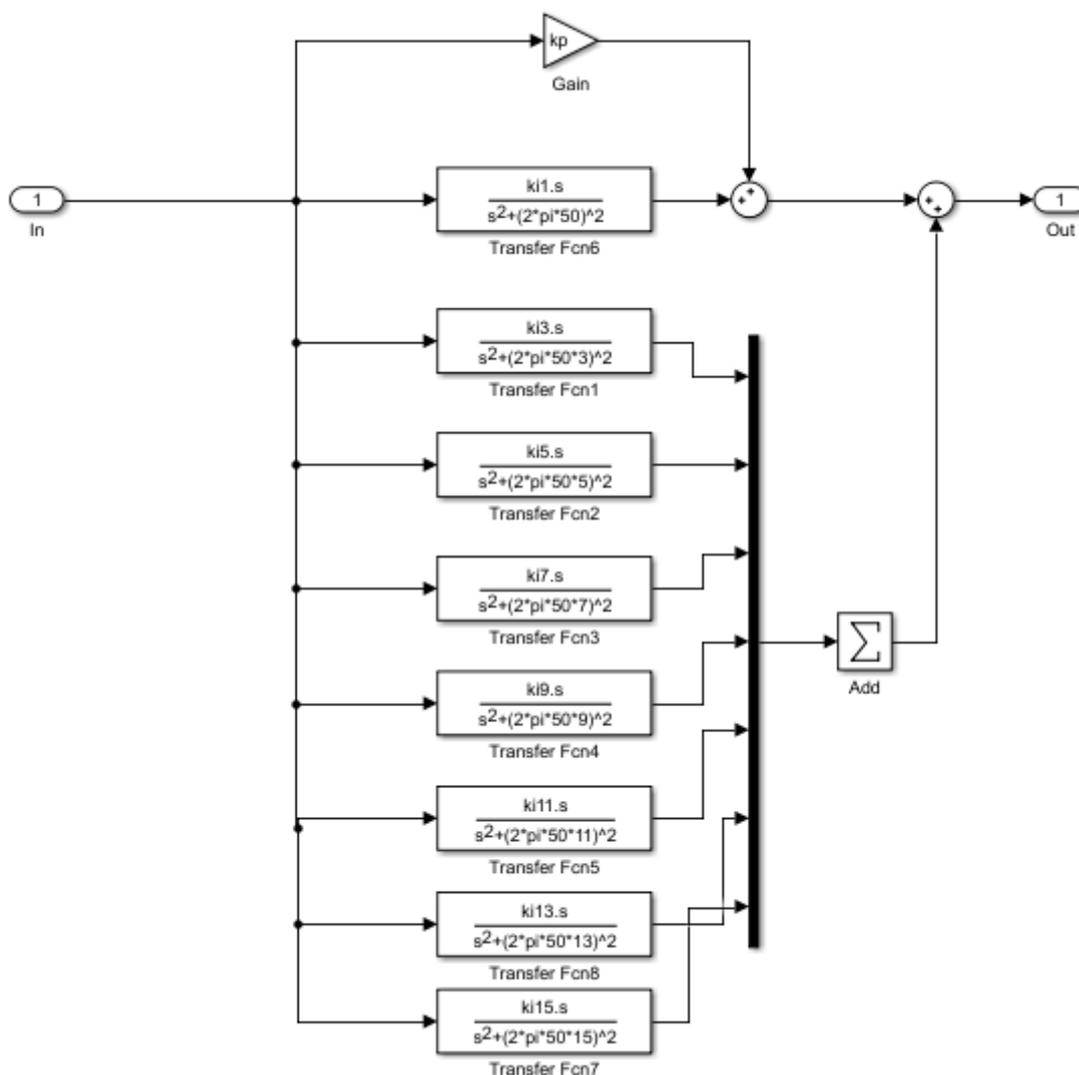


Figura 4.17 Schema a blocchi del PI risonante.

La taratura di tutti i regolatori PI visti fino a questo momento è eseguita tramite il Tool di Matlab *Sisotool*; tramite il quale, una volta definita la funzione di

trasferimento del sistema nel dominio di Laplace, è possibile regolare il sistema con regolatori P, PI e PID. La taratura può essere eseguita in maniera automatica oppure manualmente agendo sui diagrammi di Bode.

All'uscita del regolatore PIR si ha il valore della tensione di riferimento V_{ref} necessaria per l'implementazione della tecnica PWM e quindi del corretto controllo degli interruttori dell'inverter, per avere i valori di tensione e corrente desiderati rispettivamente sul bus DC e sul lato rete.

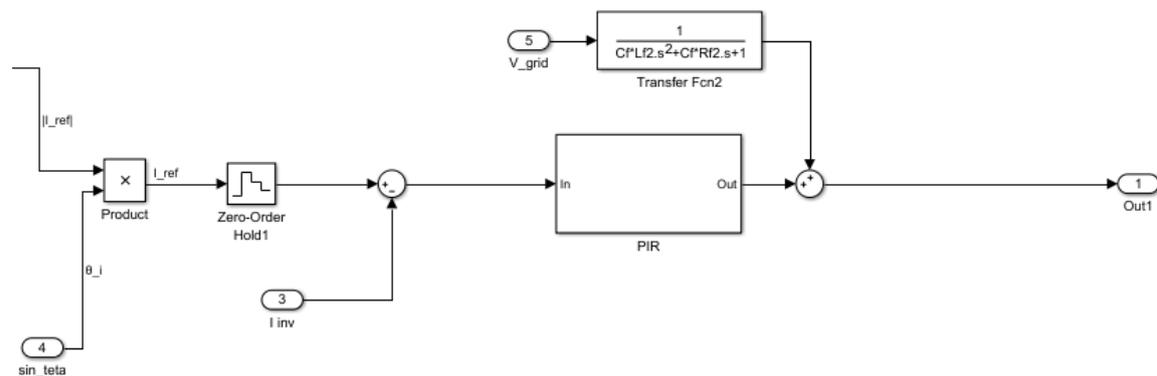


Figura 4.18 Uscita V_{ref} al bus DC.

4.5 Power factor

Nel controllo dell'inverter si è inserito un blocco per iniettare potenza reattiva in rete. Moltiplicando la componente teta, che indica la fase della tensione di rete in uscita dal PLL, per il suo coseno si ottiene la componente a 90 gradi della corrente di riferimento di rete.

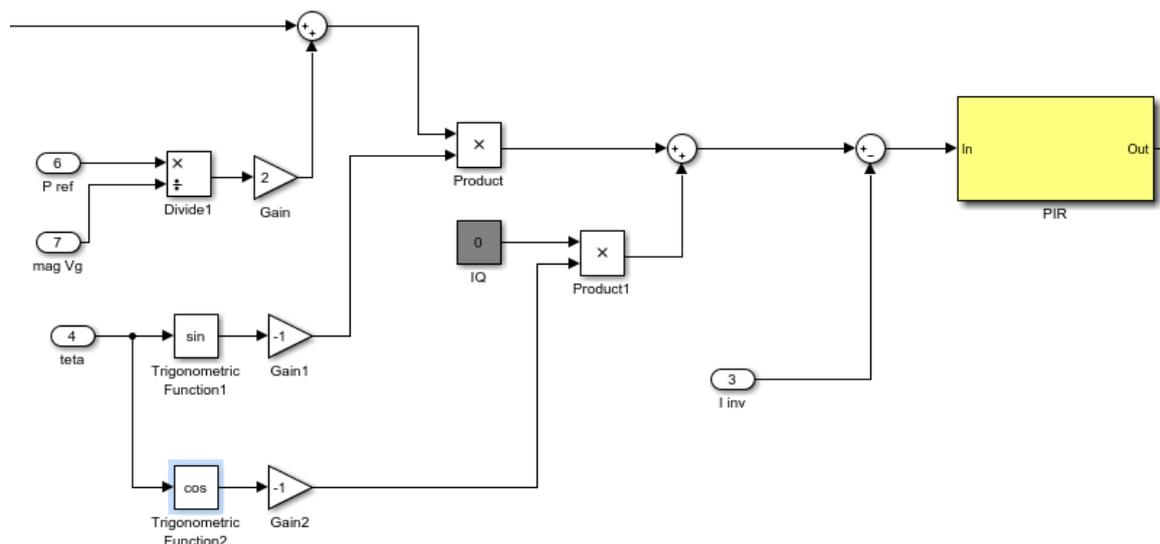


Figura 4.19 Schema a blocchi del Power factor.

Variando il valore della corrente in quadratura (IQ) e quindi la fase della corrente di riferimento, si ottiene in uscita dal blocco una potenza reattiva variabile. In realtà, avendo effettuato un controllo sulla corrente di inverter e non sulla corrente di rete, il power factor è indirettamente gestito. In altre parole, la potenza reattiva descrive quanto sfasamento esiste tra la corrente di rete e la tensione di rete, ma per il sistema di controllo implementato lo sfasamento misurato è quello tra la corrente di inverter e la tensione di rete. Esisterà quindi un angolo di sfasamento tra la tensione di rete e la corrente di rete.

Lo sfasamento è dell'ordine del tempo di ritardo dell'inverter e diventa sempre più rilevante all'aumentare della potenza reattiva. Dalle simulazioni effettuate, si nota che lo sfasamento tra le due grandezze I_g e V_g è praticamente di un grado per potenze di pochi kW come nel caso in esame di Inverter monofase per uso domestico. Si può concludere quindi che per impianti fotovoltaici domestici il problema derivante dalla potenza reattiva si può ritenere trascurabile.

4.6 Controllo PLL

Per calcolare dinamicamente il valore della frequenza e della fase della tensione di rete che si deve avere all'ingresso del PI risonante si è utilizzato il sistema "Phase-Locked Loop" (PLL). Tale controllo è molto utilizzato nei sistemi "grid-connected" ed è integrato secondo la seguente struttura:

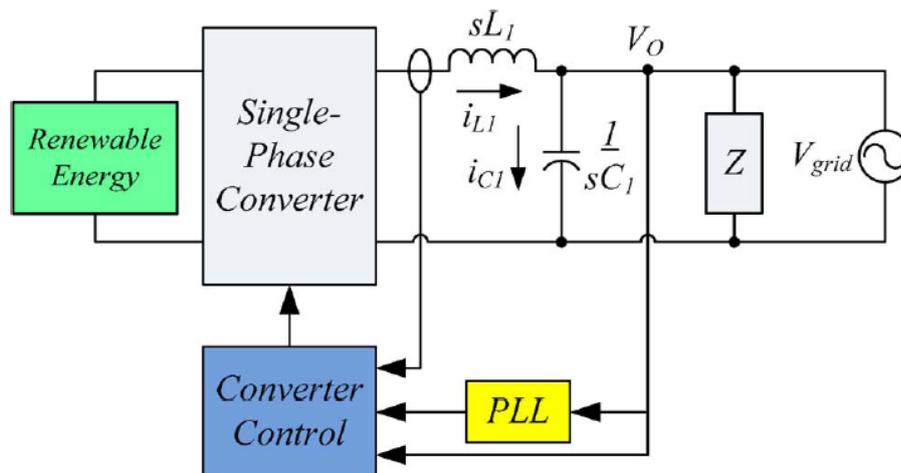


Figura 4.20 Classico sistema con PLL.

Lo schema a blocchi successivo di un PLL presenta un Phase Detector (PD) per l'identificazione della fase, un Loop Filter (LF) per eliminare le componenti indesiderate e un Digitally Controlled Oscillator (DCO):

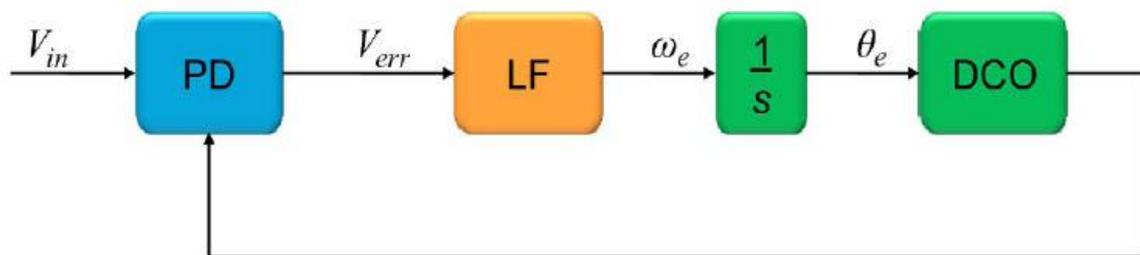


Figura 4.21 Schema a blocchi di un generico PLL.

Per identificare la fase della tensione di riferimento il PD utilizza l’algoritmo “zero-crossing detection”, identificando l’intervallo di tempo in cui la sinusoide, di cui si vuole identificare la fase, attraversa lo zero. Sulla base di tale calcolo viene definito il valore della frequenza. Lo svantaggio di tale algoritmo è data dalla dinamica lenta dal momento che la frequenza viene aggiornata due sole volte per ciclo. Inoltre è presente una componente di rumore e problemi di zero-crossing multiplo che portano ad un errore nel calcolo della frequenza.

Lo schema più semplice di PLL è definito “Standard Mixer PD” (SMPD) e presenta il seguente schema a blocchi:

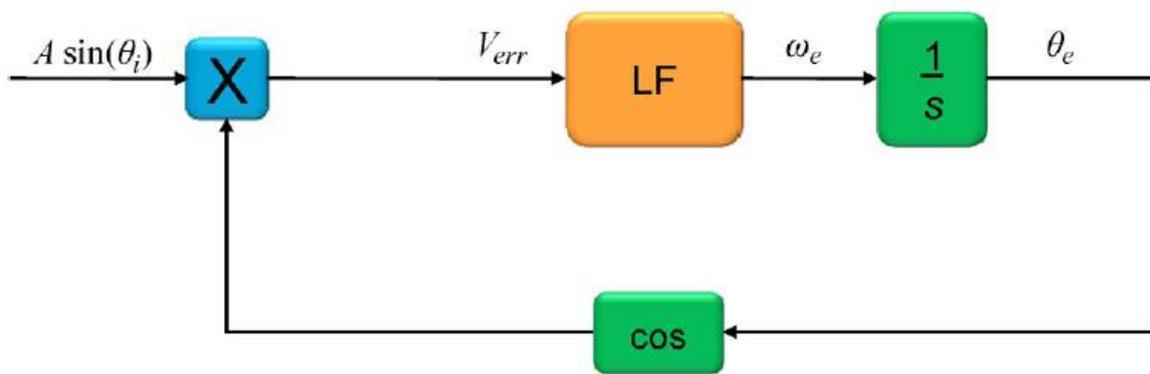


Figura 4.22 Schema a blocchi di un SMPD PLL.

È definita come θ_e la fase stimata e con θ_i il valore di fase in ingresso da stimare. Per comprenderne il funzionamento è sufficiente esprimere matematicamente lo schema a blocchi definendo l’errore in tensione V_{err} come:

$$V_{err} = A \sin(\theta_i) \cos(\theta_e) = A \sin(\omega_i t) \cos(\omega_e t) \quad (4.15)$$

Applicando le formule di prostaferesi:

$$V_{err} = \frac{A}{2} [\sin((\omega_i + \omega_e)t) + \sin((\omega_i - \omega_e)t)] \quad (4.16)$$

Assumendo che la pulsazione di ingresso ω_i può essere scritta in funzione della pulsazione stimata ω_e e dell’errore di fase φ , la V_{err} diventa:

$$V_{err} = \frac{A}{2} [\sin(2\omega_e t + \varphi) + \sin(\varphi)] \quad (4.17)$$

Si nota che quando $\omega_e \rightarrow \omega_i$, $\varphi = \theta_i - \theta_e \rightarrow 0$, cioè durante la fase di “Phase locking”, l’errore di tensione V_{err} non tende a zero ma presenta un’armonica di rumore del secondo ordine che si propaga sulla stima di θ_e .

È possibile eliminare integralmente l’errore in tensione durante la fase di “Phase-Locking” implementando una soluzione alternativa e più efficace che prende il nome di “Modified Mixer PD” (MMPD)”.

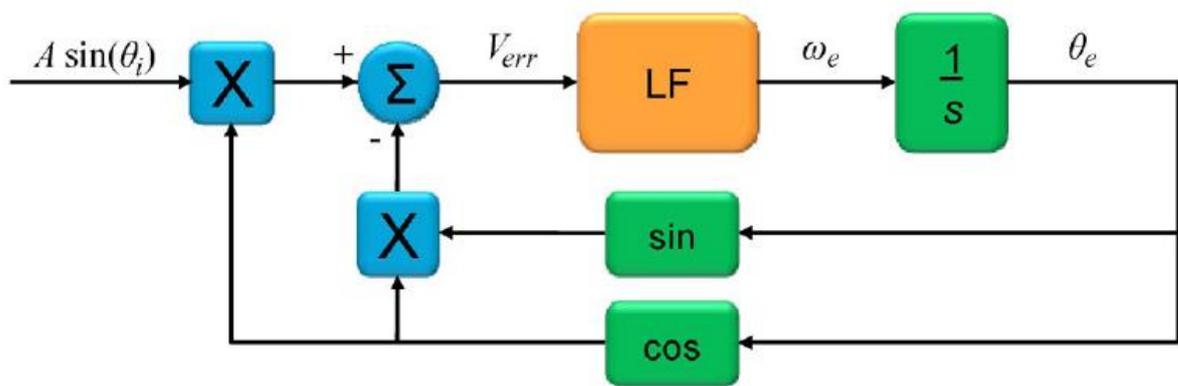


Figura 4.23 Schema a blocchi di un MMPD PLL.

L’errore in tensione V_{err} è espressa come:

$$V_{err} = A \sin(\theta_i) \cos(\theta_e) - \sin(\theta_e) \cos(\theta_i) \quad (4.18)$$

Assumendo che la pulsazione di ingresso ω_i può essere scritta in funzione della pulsazione stimata ω_e e dell’errore di fase φ , la V_{err} diventa:

$$V_{err} = A [\sin(\theta_e) \cos(\varphi) + \cos(\theta_e) \sin(\varphi)] * \cos(\theta_e) - \sin(\theta_e) \cos(\theta_e) \quad (4.19)$$

Dopo una serie di passaggi matematici si ottiene:

$$V_{err} = \frac{\sin(\varphi)}{2} + \sin\left(2\theta_e + \tan^{-1}\left(\frac{A \sin(\varphi)}{(A \cos(\varphi) - 1)}\right)\right) \sin\left(\frac{\varphi}{2}\right) \quad (4.20)$$

In questo caso si nota che quando $\omega_e \rightarrow \omega_i$, $\varphi = \theta_i - \theta_e \rightarrow 0$, cioè durante la fase di “Phase locking”, l’errore di tensione $V_{err} \rightarrow 0$. Si elimina quindi l’armonica di rumore del secondo ordine presente nell’SMPD PLL.

La tecnica Modified Mixer PD è quindi implementata in *Simulink* per controllare il PLL del progetto in esame.

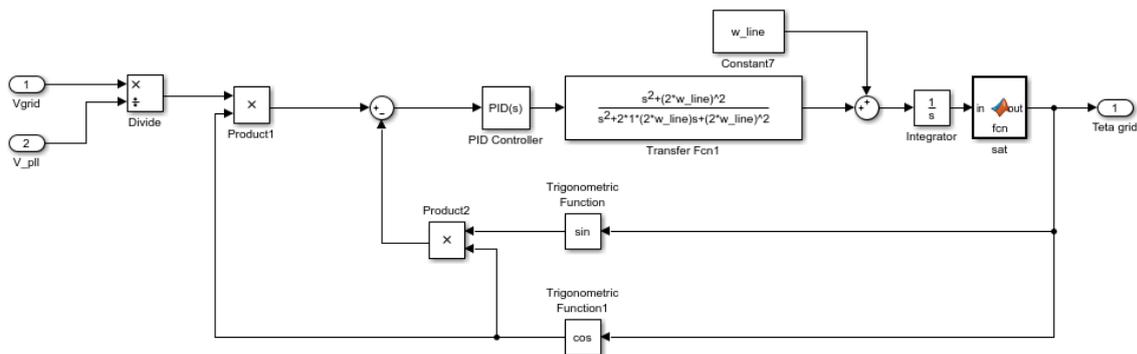


Figura 4.24 Schema a blocchi del PLL.

Oltre al filtro passa basso (LF), realizzato qui con un regolatore PI, è presente anche un ulteriore filtro del secondo ordine e una compensazione in avanti sulla pulsazione stimata ω_e .

Il filtro del secondo ordine in uscita al regolatore PI, serve per eliminare le oscillazioni a frequenza doppia della fondamentale che si vengono a creare a causa del termine $2\theta_e$ presente all’interno del seno della (4.20). L’espressione nel dominio di Laplace del filtro del secondo ordine è qui presentata:

$$G(s) = \frac{As^2 + 2B\xi s\omega_0 + C\omega_0}{s^2 + 2\xi s\omega_0 + \omega_0^2} \quad (4.21)$$

Impostando $A=1$; $B=0$ e $C=1$ si ottiene un filtro elimina banda o filtro Notch che elimina la componente alla frequenza di 100 Hz in uscita dal PI.

Si possono fare alcune considerazioni rappresentando con un diagramma di Bode (Figura 4.25) la risposta di tale filtro espressa dall'equazione (4.21). La larghezza della banda tagliata dipende dal termine ξ riportato nella (4.21): più ξ è elevato e minore sarà la selettività del sistema, ottenendo il vantaggio di una maggiore velocità di risposta e viceversa.

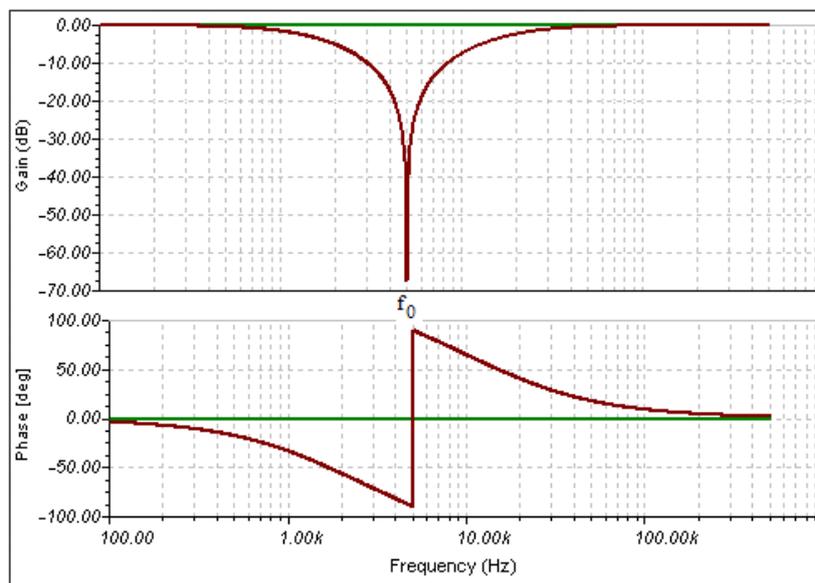


Figura 4.25 Diagrammi di Bode della tipica risposta del filtro di Notch.

Per tale progetto si è scelto di tarare il filtro Notch con un $\xi=1$, non avendo particolari vincoli sulla dinamica del sistema [1].

Come indicato precedentemente in uscita al filtro Notch è presente una compensazione in avanti sulla pulsazione stimata ω_e . Definendo a priori la frequenza di rete di 50Hz e quindi la pulsazione di rete ($2\pi 50$ rad/sec), essa viene sommata al valore in uscita al PI in modo tale da attuare una compensazione in avanti e aumentare la dinamica del sistema nella ricerca del valore corretto di fase

θ_i desiderato. Come verificato dall'analisi matematica precedente la pulsazione stimata ω_e oscilla attorno al suo valore medio.

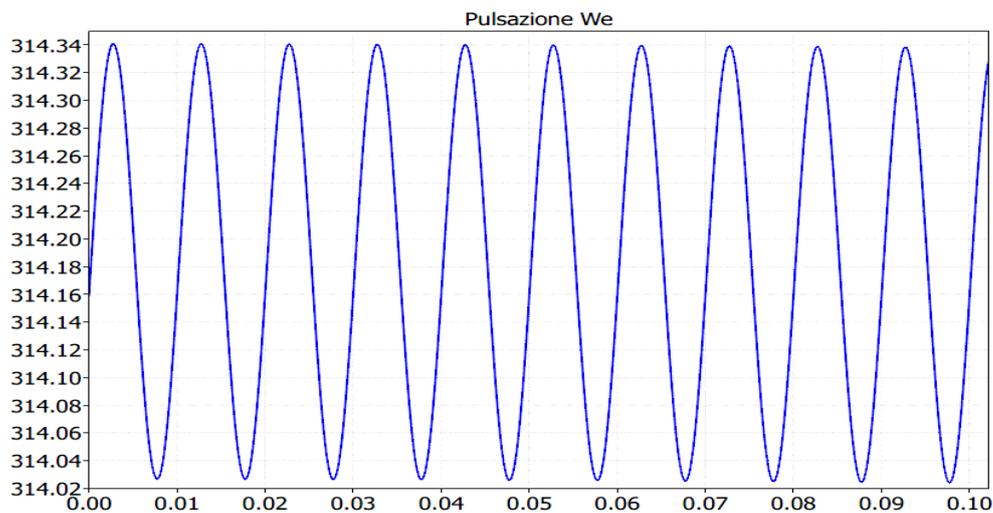


Figura 4.26 Pulsazione ω_e stimata dal PLL.

Ecco in definitiva in figura 4.27 lo schema upper layer del blocco PLL realizzato in *Simulink*.

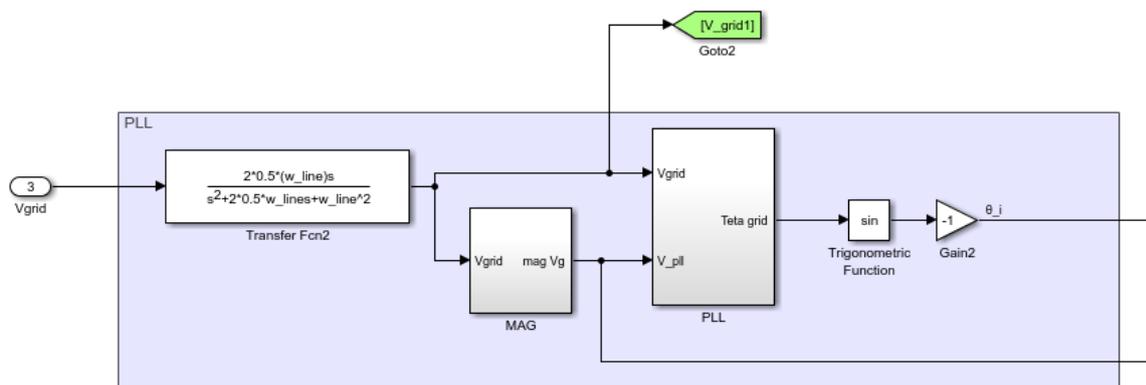


Figura 4.27 Schema upper layer PLL.

La V_{grid} rappresenta la tensione delle rete monofase misurata in uscita dall'inverter, che prima di essere utilizzata all'interno dell'algoritmo di sincronizzazione MMPD, deve essere necessariamente filtrata per eliminare l'eventuale presenza di

armoniche. Per fare questo viene inserito un filtro Peaking del secondo ordine esprimibile dalla stessa espressione (3.7). Impostando $A=0$; $B=1$ e $C=0$ e $\xi=0.5$ si ottiene un filtro che permette il solo passaggio della componente alla frequenza di rete di 50 Hz .

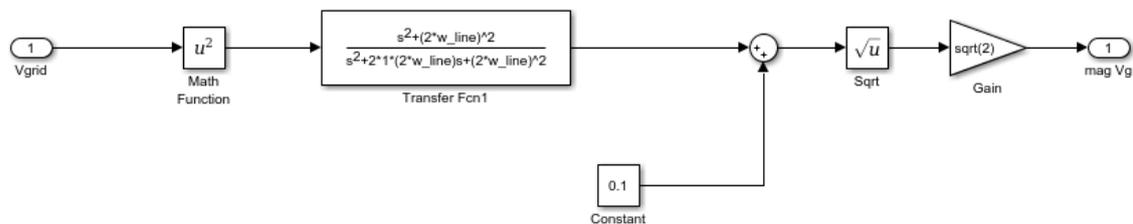


Figura 4.28 Blocco MAG.

Mag Vg è il valore di picco della tensione di rete calcolato dal blocco MAG di figura 4.28. Esso definisce la V_{pll} in ingresso al blocco PLL ed è utilizzato anche per la compensazione della I_{dc} nel controllo bus DC precedentemente spiegato (Figura 4.13). In figura 4.29 è descritto l'andamento delle grandezze in esame del blocco PLL in uscita da uno Scope.

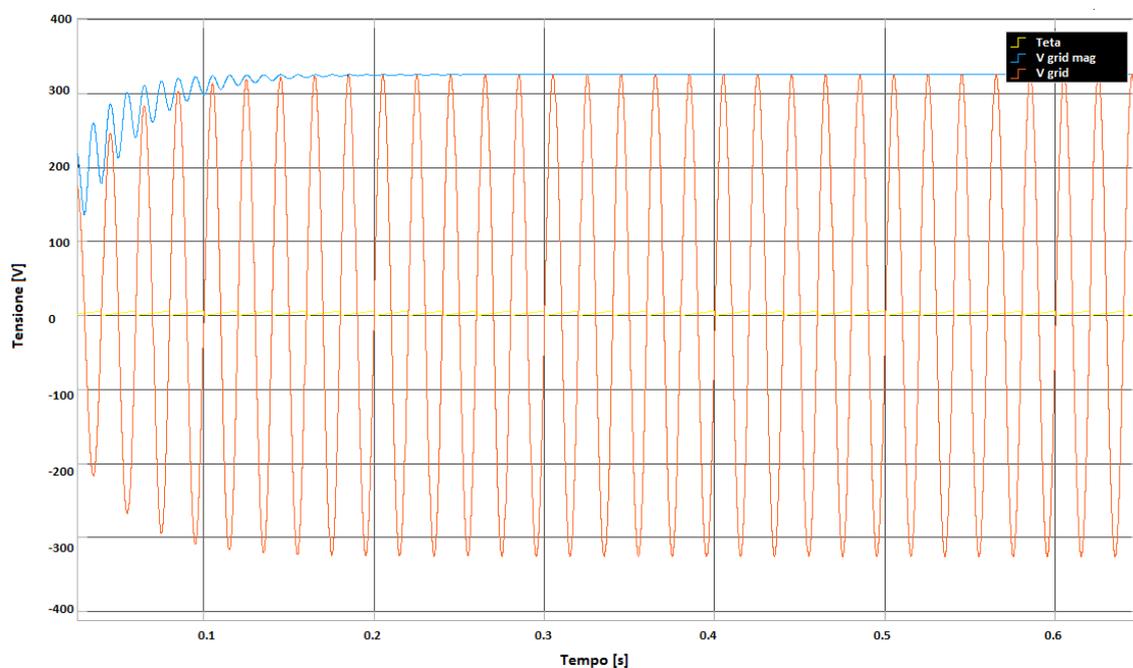


Figura 4.299 Simulazione blocco PLL.

4.7 Controllo tecnica PWM

Generato in questo modo il riferimento di tensione V_{ref} è possibile ora implementare la tecnica PWM opportuna per il controllo degli interruttori dell'inverter. Si sono implementate le principali tecniche di modulazione presentate nel capitolo 2 (H4, H4 nulla alta, H4 nulla bassa, H4 nulla hybrid, H4 bipolare, H5 e H6), in modo tale da poterne verificare e confrontare le prestazioni. È possibile selezionare la tecnica di modulazione che si preferisce applicando uno switch delle uscite all'interno del blocco modulation.

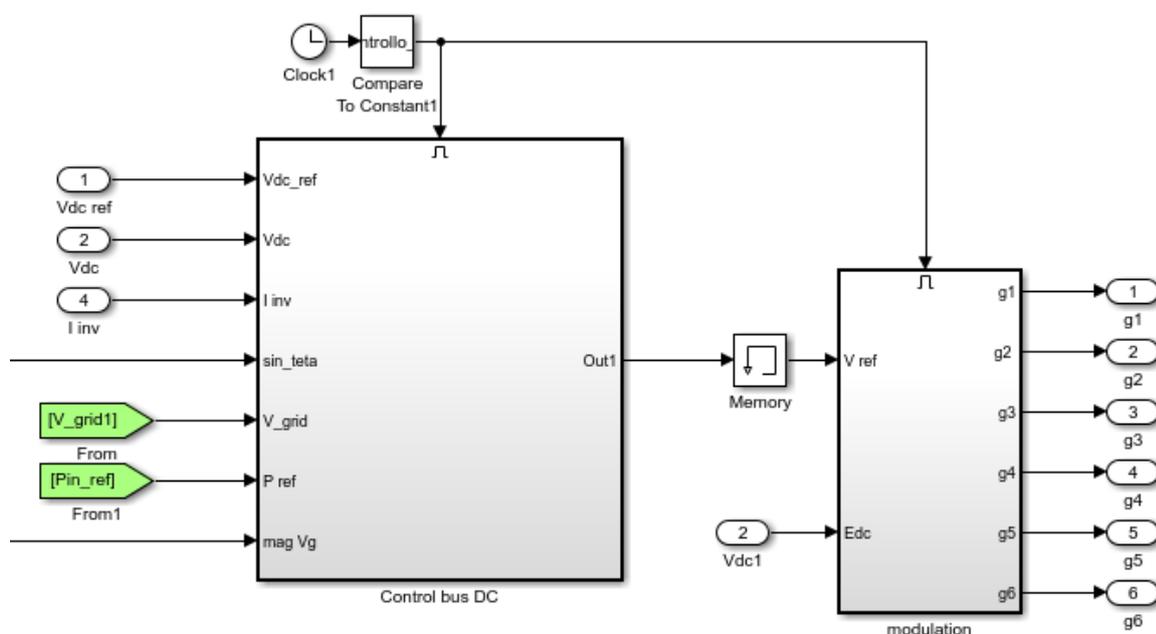


Figura 4.30 Schema a blocchi del modulatore PWM.

All'ingresso dei due blocchi che implementano le tecniche di modulazione vi sono la tensione di riferimento (V_{ref}), o modulante, e la tensione sul bus DC (V_{dc}) con la quale viene normalizzata la modulante stessa. All'uscita vi sono i segnali che comandano i due rami dell'inverter ($g1, g2, g3, g4$) e i due interruttori ausiliari caratteristici del Ponte H6 ($g5, g6$).

Poiché la modulazione più completa è rappresentata dall' H6, si analizza di seguito solamente tale tecnica per comprenderne il meccanismo.

4.7.1 Controllo tecnica PWM dell'inverter H6

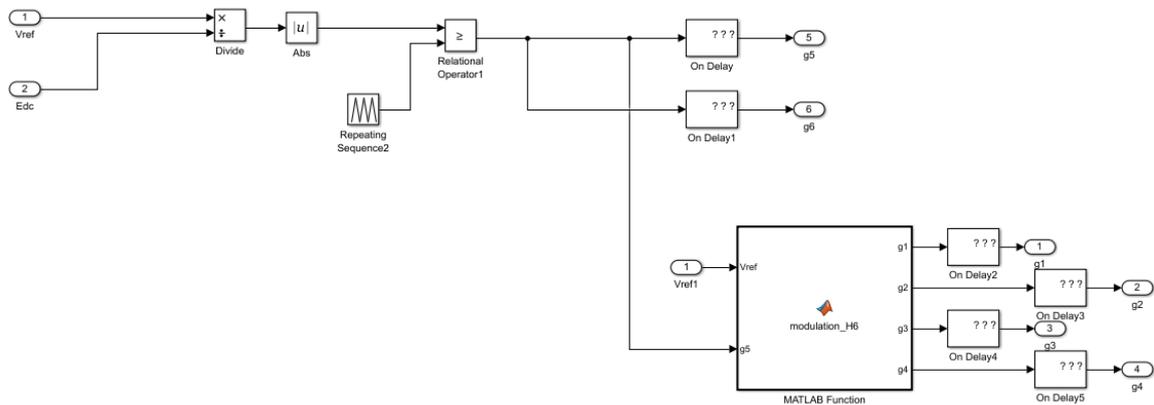


Figura 4.31 Schema a blocchi della modulazione PWM H6.

Dallo schema a blocchi presentato si osserva che la modulazione dell'uscita viene eseguita dagli interruttori ausiliari tramite il segnale g_5 . I segnali g_1 , g_2 , g_3 e g_4 , aventi la stessa frequenza del riferimento, sono uno il complementare dell'altro in modo da alternare nel tempo la conduzione delle due diagonali principali dell'inverter costituite dagli interruttori S1-S4 ed S2-S3.

4.8 Simulazione circuito base (inverter-rete) con LCL

Per mezzo di *Plecs* si è realizzato il blocco di elettronica di potenza, che nello specifico è lo schema circuitale base del sistema fotovoltaico in esame per la simulazione (figura 4.32), composto da:

1. generatore di corrente controllato, che simula la tensione DC in uscita dai pannelli e poi viene controllato dal chopper Boost DC/DC;
2. bus DC;
3. inverter H6;
4. filtro LCL;
5. interruttore controllato dal PLL;
6. induttanze di disaccoppiamento;
7. Generatore di tensione, che simula la tensione di rete AC.

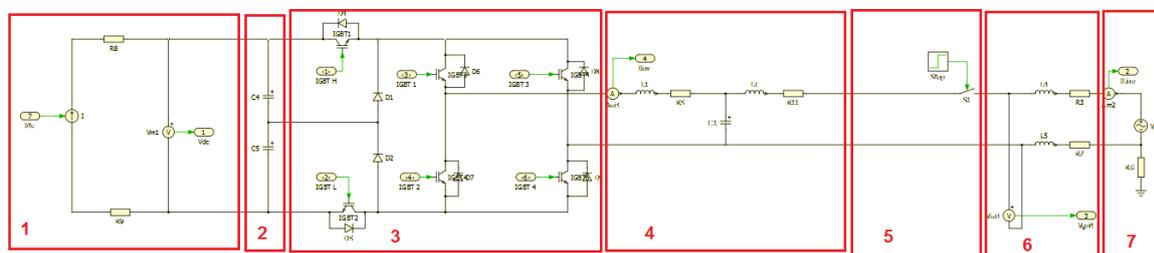


Figura 4.32 Schema circuitale base di simulazione del sistema fotovoltaico realizzato in PLECS.

Come detto nella premessa del capitolo, *PLECS* può integrarsi con il software *Simulink* (figura 4.33) e comunicare con i suoi blocchi logici di controllo.

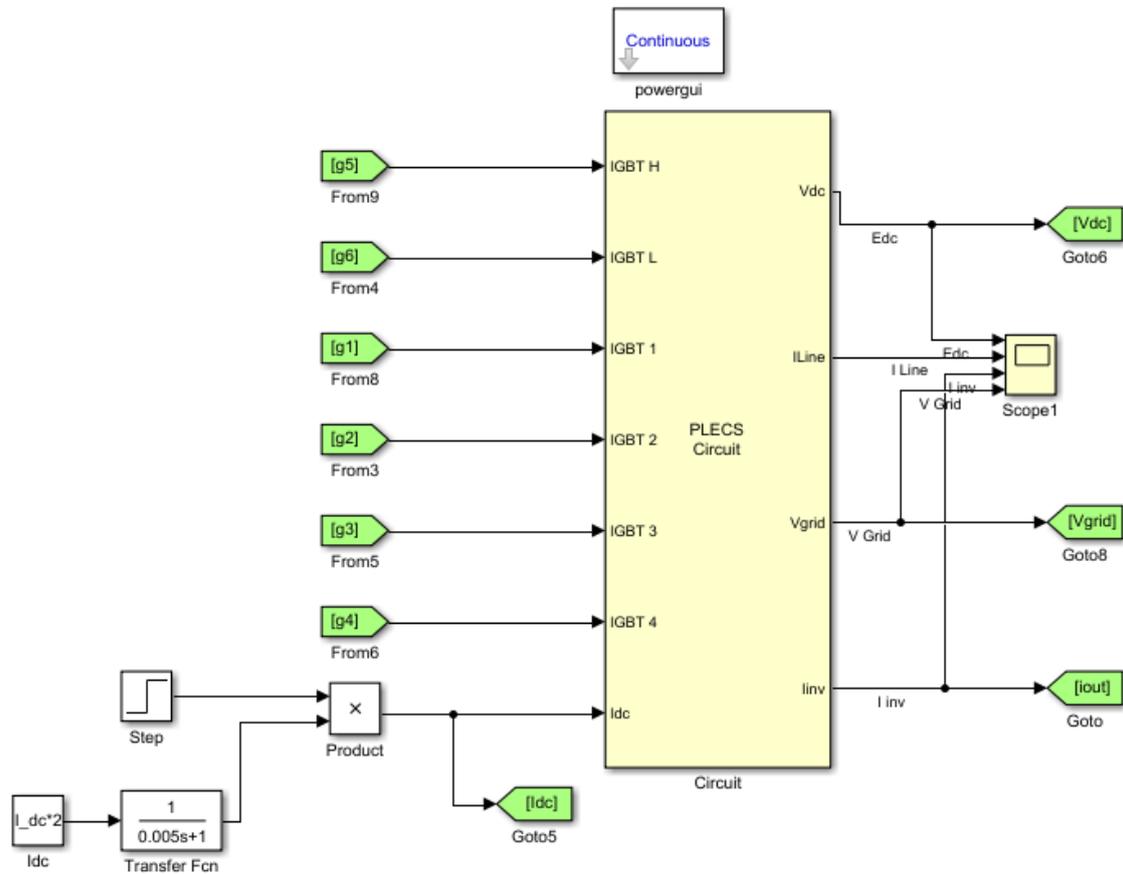


Figura 4.33 Schema a blocchi del circuito di figura 4.32 importato in Matlab.

Attraverso l'utilizzo del blocco funzionale "Scope" di *Simulink* è possibile, una volta lanciata la simulazione, analizzare nel tempo l'andamento di qualsiasi grandezza di cui si desidera conoscere le caratteristiche. In questo modo è stato possibile dare un giudizio qualitativo sull'efficienza dei sistemi di controllo implementati, delle tecniche di modulazione e soprattutto delle componenti di corrente e tensione di rete e di inverter. Si è verificato con uno Scope l'andamento delle grandezze: tensione su bus DC, tensione di rete e corrente di rete e di inverter. In figura 3.34 è visualizzata la simulazione dall'avvio del sistema, mentre in figura 3.35 l'andamento delle grandezze a regime.

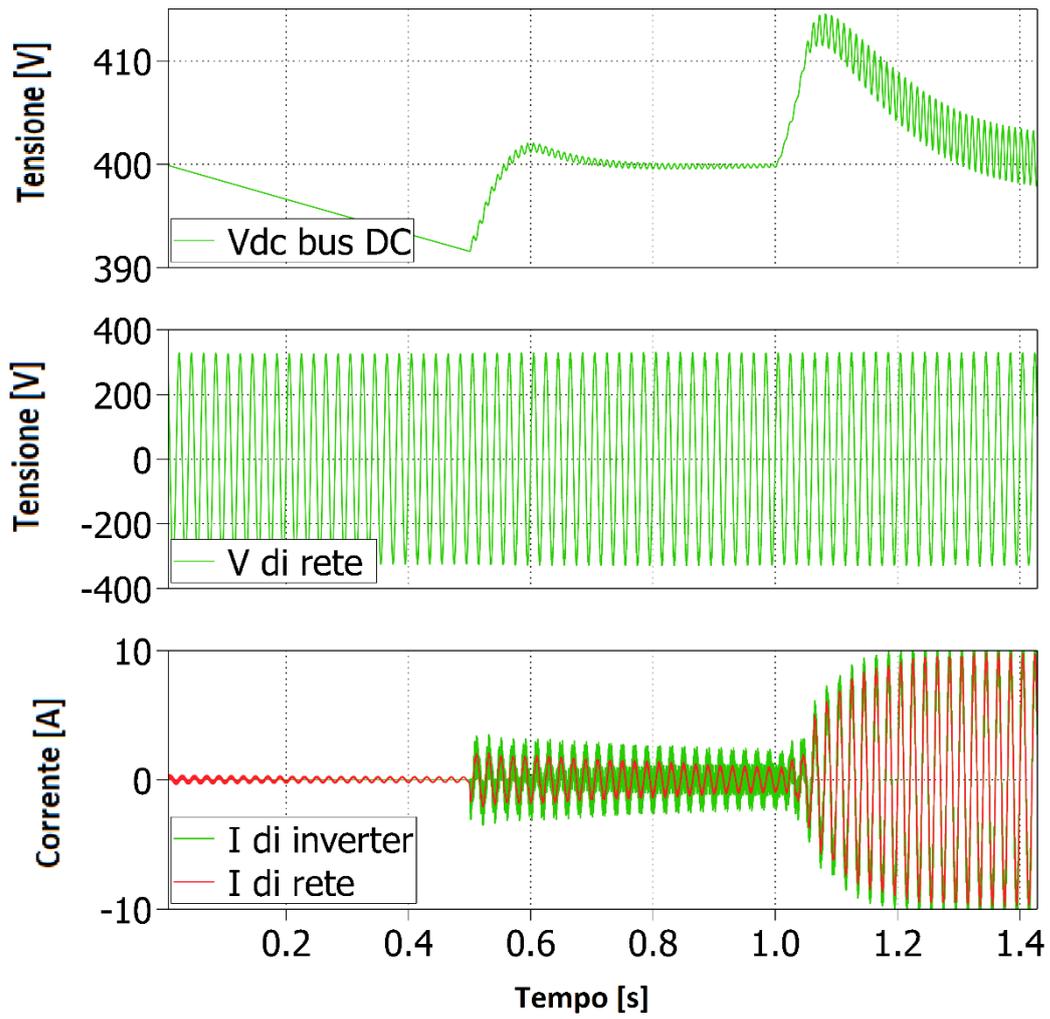


Figura 4.34 Simulazione circuito base (inverter-rete).

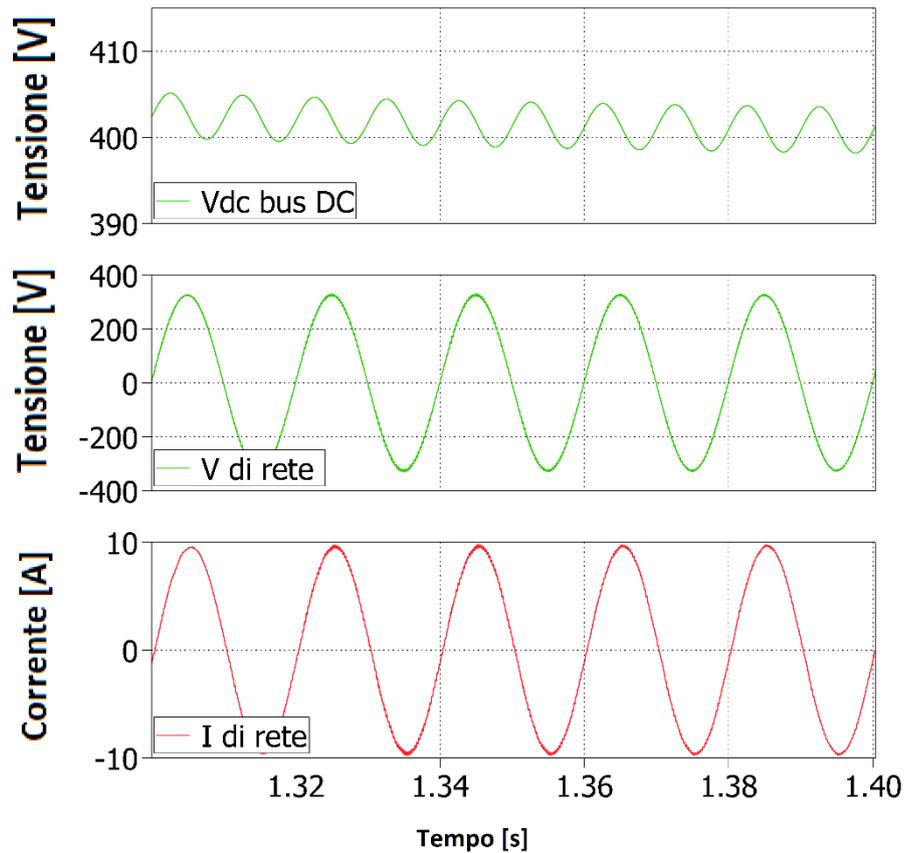


Figura 4.35 Simulazione circuito base (inverter-rete) a regime.

4.9 Simulazione circuito ad anello completo con LCL

Una volta effettuata la simulazione sul circuito base è stata estesa l'analisi del comportamento del sistema fotovoltaico in presenza del filtro LCL e di tutti i componenti del banco di simulazione reale del progetto. Il circuito così detto ad anello completo è rappresentato in figura 4.36 e la sua realizzazione in *Plecs* ha prevede 9 blocchi:

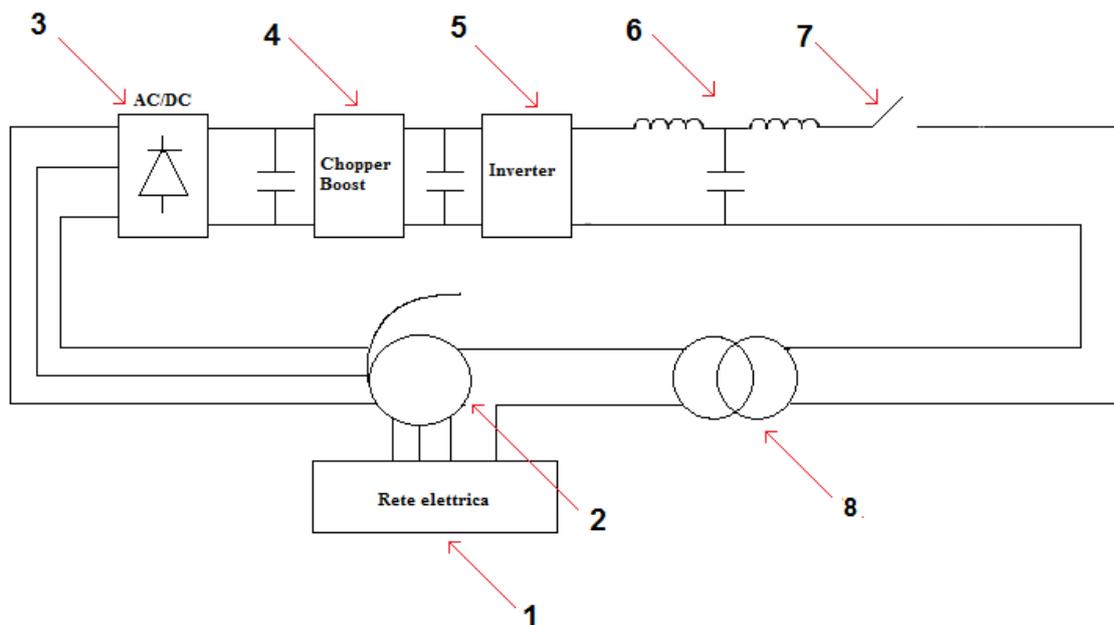


Figura 4.36 Schema circuitale ad anello completo di simulazione del sistema fotovoltaico realizzato in PLECS.

1. la rete elettrica trifase di bassa tensione (utilizzata in monofase), con la relativa messa a terra della cabina e l'impedenza complessiva vista dal punto di consegna;
2. il Variac trifase che permette l'alimentazione graduale dell'impianto, consentendo così la precarica dei condensatori;
3. un ponte raddrizzatore trifase AC/DC, che collega la rete alternata al bus DC del chopper;
4. un chopper Boost DC/DC, che nella maggior parte dei sistemi fotovoltaici svolge la funzione di controllo MPPT;
5. l'inverter, che deve essere testato e configurato per la connessione alla rete;
6. il filtro LCL;
7. l'interruttore controllato dal PLL, che garantisce il sincronismo tra il sistema e la rete;
8. un trasformatore d'isolamento, che impedisce la circolazione di correnti continue di modo comune nell'anello di misurazione.

Il sistema è realizzato ad anello chiuso, cioè si utilizza la rete elettrica anche come fonte di alimentazione lato inverter. In questo modo si ottiene una buona gestione del controllo e un'ampia disponibilità di potenza, simulando la potenza in uscita dai pannelli fotovoltaici attraverso l'assorbimento variabile di potenza dalla rete elettrica. L'effetto positivo dell'utilizzo di un anello chiuso per i test di efficienza e THD consiste nella possibilità di fare circolare la potenza richiesta dalle simulazioni sui dispositivi del sistema, dissipando solo la quantità dovuta alle perdite e reimmettendo in rete l'energia non utilizzata. Quindi nelle simulazioni effettuate in realtà il sistema fotovoltaico non si comporta come generatore di corrente, poiché non immette nuova energia in rete ma la riutilizza nell'anello chiuso.

Si è realizzato quindi, secondo lo schema a blocchi di figura 4.36, il circuito rappresentante il banco di simulazione con l'ausilio del software *Plecs*, ottenendo in questo modo il circuito di figura 4.37.

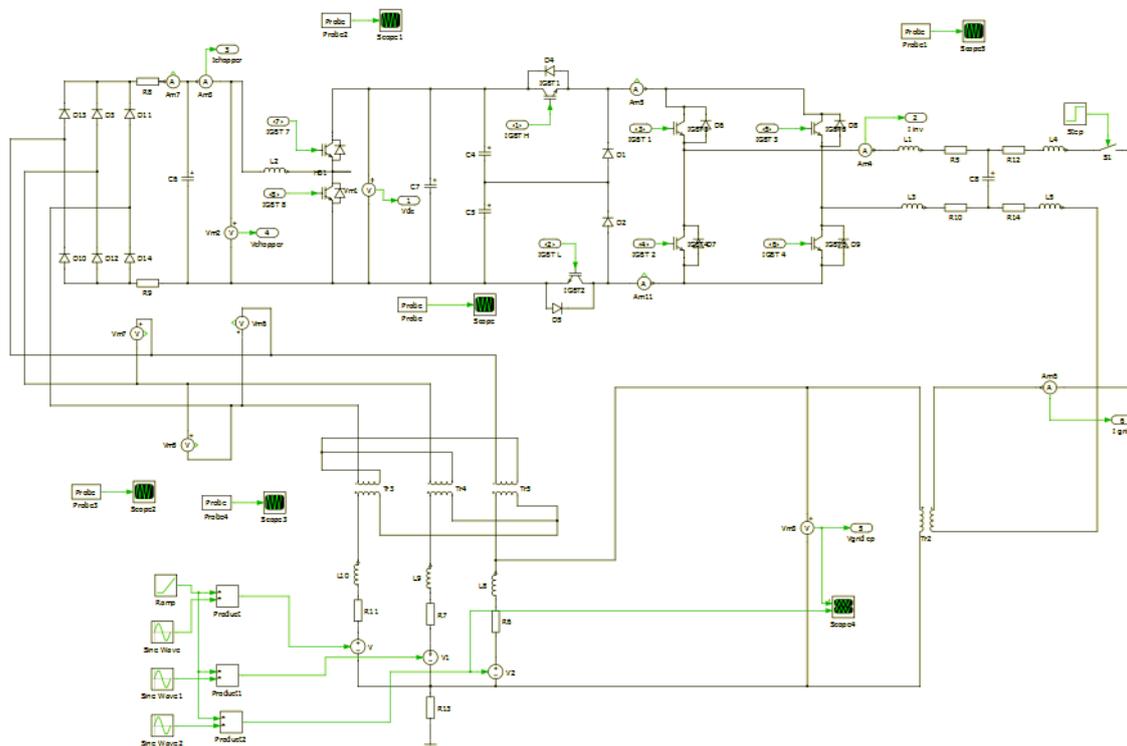


Figura 4.37 Schema complessivo del circuito ad anello completo di simulazione realizzato in *Plecs*.

Dalla figura 4.37 è possibile osservare che la connessione proposta per l'alimentazione dell'impianto porterà ad uno squilibrio delle fasi, poiché l'ingresso del sistema è stato allacciato alla rete con un collegamento trifase, mentre l'uscita è stata collegata in monofase sempre alla rete. Attraverso le simulazioni proposte sarà possibile comprendere questa criticità del sistema.

Nei paragrafi successivi sono descritte le modalità e i vari parametri adottati per realizzare gli 8 blocchi appena descritti.

4.9.1 Rete elettrica e Variac

In Figura 4.38 sono evidenziati con *Plecs* i primi 2 blocchi presentati nello schema di Figura 4.37: rete elettrica trifase e Variac trifase.

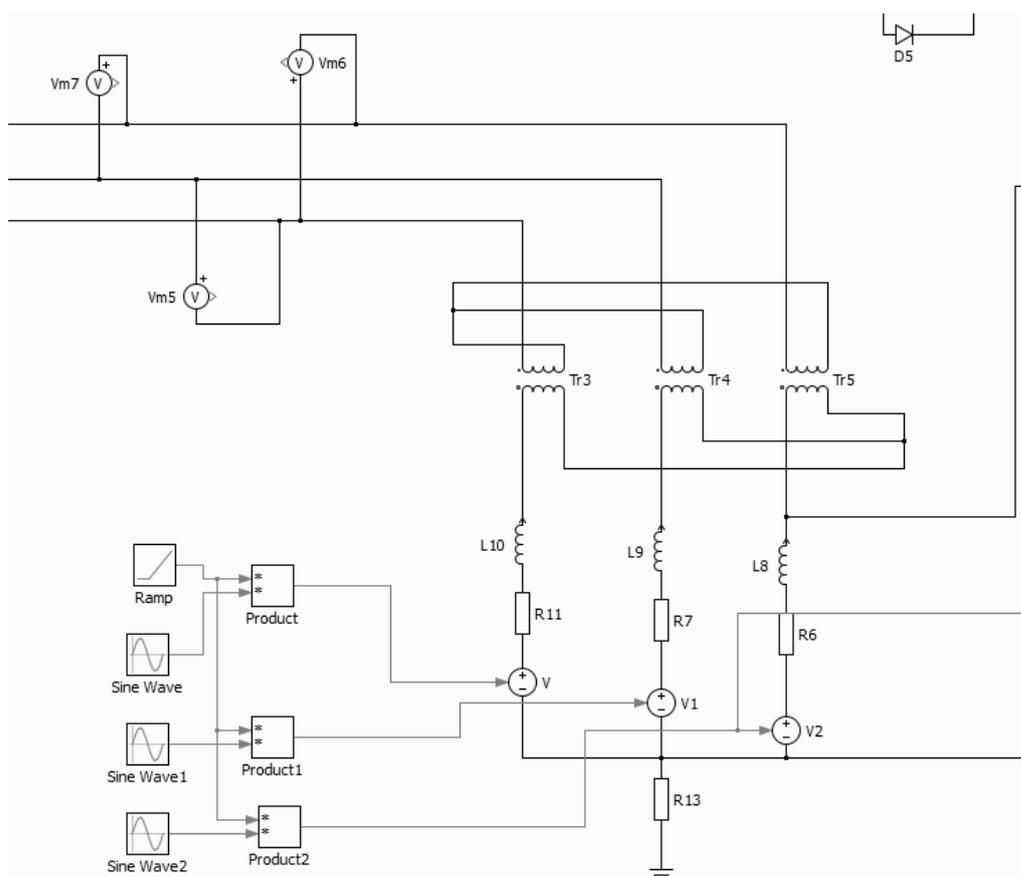


Figura 4.38 - Schema della rete, del Variac realizzato in Plecs.

Nella costruzione della rete di distribuzione trifase, si utilizzano tre generatori di tensione pilotati e tre impedenze ohmico induttive, in aggiunta alla relativa

resistenza R13 di messa a terra della cabina. I valori delle impedenze che caratterizzano la potenza di corto circuito della rete sono poste uguali a 1mH per le induttanze, che comprendono anche la dispersione del trasformatore e a 1mΩ per le resistenze comprensive anche dei cavi di collegamento. I tre generatori di tensione pilotati della rete forniscono la rampa di tensione al fine di portare a regime tutto l'impianto. Il segnale pilota è realizzato moltiplicando la rampa, variabile da 1V a 300V (da qui il nome Variac), con un segnale sinusoidale di gradezza unitaria. Poichè all'interno delle librerie di *Plecs*, non è presente un dispositivo che rappresenti il funzionamento di un Variac, né monofase nè trifase, si utilizza un trasformatore trifase, in configurazione Y-y con rapporto di trasformazione pari a 100V/54V, in modo da ottenere all'ingresso del ponte raddrizzatore a diodi una tensione che ha un valore di picco pari a 300 V.

4.9.2 Ponte raddrizzatore AC/DC e chopper Boost DC/DC

In figura 4.39 è evidenziato il ponte raddrizzatore trifase AC/DC, rappresentante il blocco 3 di figura 4.37 con *Plecs*.

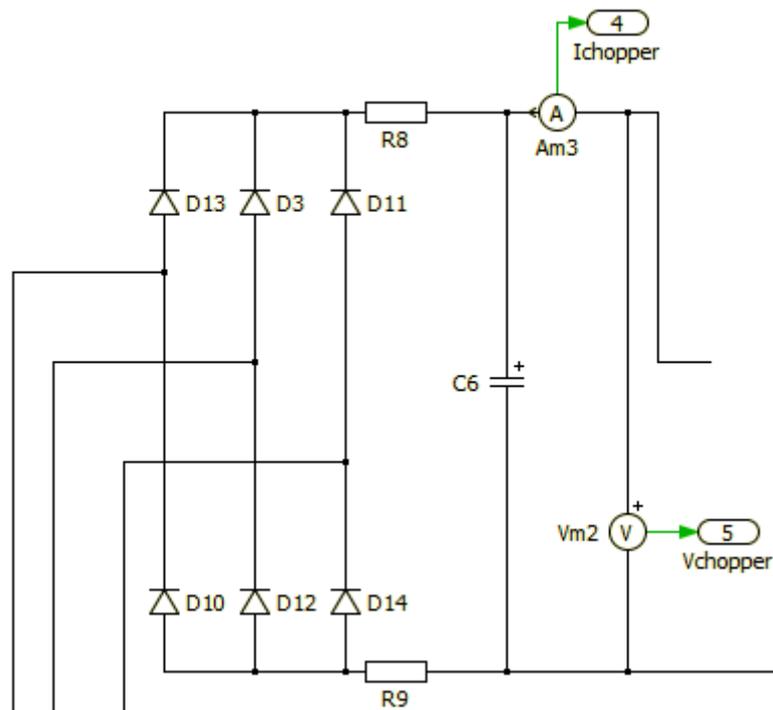


Figura 4.39 Schema del ponte raddrizzatore trifase AC/DC realizzato in Plecs.

Il ponte è costituito da 6 diodi con in uscita due resistenze (R8 e R9) del valore di $1\text{m}\Omega$ che servono per la precarica del condensatore (C6) e simulano la reale presenza dei parametri resistivi nei cavi di collegamento tra l'uscita del raddrizzatore e il bus DC del chopper Boost. Infatti, calcolando la tensione sul lato DC del chopper nel caso di connessione con fase e neutro e facendo riferimento alla figura 4.40 in cui è evidenziato l'andamento della tensione in uscita dal ponte raddrizzatore, si può scrivere la relazione (4.22). Da tale espressione è chiaro come la potenza, che è data dal prodotto tra tensione e corrente, si annulli per tutti i valori di $t = k\pi/\omega$ dando quindi luogo a grandi oscillazioni.

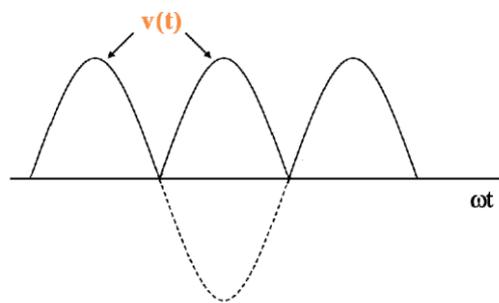


Figura 4.40 Andamento della tensione in uscita da un ponte a diodi monofase.

$$v(t) = V_M |\cos(\omega t)| \quad (4.22)$$

Per diminuire queste variazioni si potrebbe pensare di inserire un condensatore, ma data l'eccessiva grandezza necessaria per contenere queste oscillazioni di potenza e di tensione entro dei limiti accettabili, questa soluzione risulta non conveniente in termini di costo. Nel caso trifase invece, come mostrato dalla figura 4.41, le oscillazioni della tensione in uscita dal ponte raddrizzatore sono minori, poiché la tensione non si annulla mai e si mantiene sempre al di sopra di un certo valore V_{dc} anche senza la presenza di un condensatore.

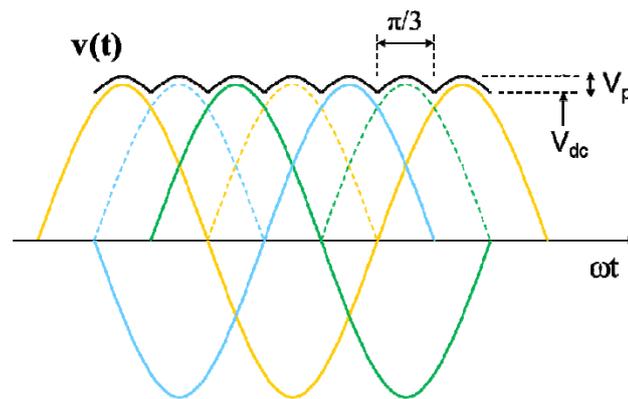


Figura 4.41 Andamento della tensione in uscita da un ponte raddrizzatore trifase.

$$v(t) = V_{dc} + V_p \cos(6\omega t) \quad (4.23)$$

Ovviamente come riportato dall'equazione (4.23) in questo modo non si annullano completamente le variazioni, ma ponendo un condensatore in uscita al ponte a diodi, si riescono a contenere le variazioni della tensione e conseguentemente della potenza all'interno di range accettabili.

Un'altra possibile causa delle oscillazioni potrebbe essere rappresentata dalle due resistenze di precarica R_8 e R_9 (figura 4.39). Questi elementi infatti anche se di valore modesto, se percorsi da elevate correnti potrebbero dare luogo a eccessive cadute di tensione che potrebbero ripercuotersi sulla stabilità del sistema. Anche per questo motivo, nella realizzazione pratica del banco di misura, si utilizzano cavi di collegamento di sezione elevata. Dopo tutte queste considerazioni infine, per contenere il più possibile le oscillazioni di tensione, la capacità del condensatore C_{dc} della Figura 4.39 è scelto di un valore di $2100\mu\text{F}$ e si alimenta il bus DC, tramite il Variac, con una tensione di 300V.

Dopo il ponte a diodi, in cascata al condensatore C_{dc} del bus DC, si trova il chopper Boost DC/DC che rappresenta il blocco 4 di figura 4.37.

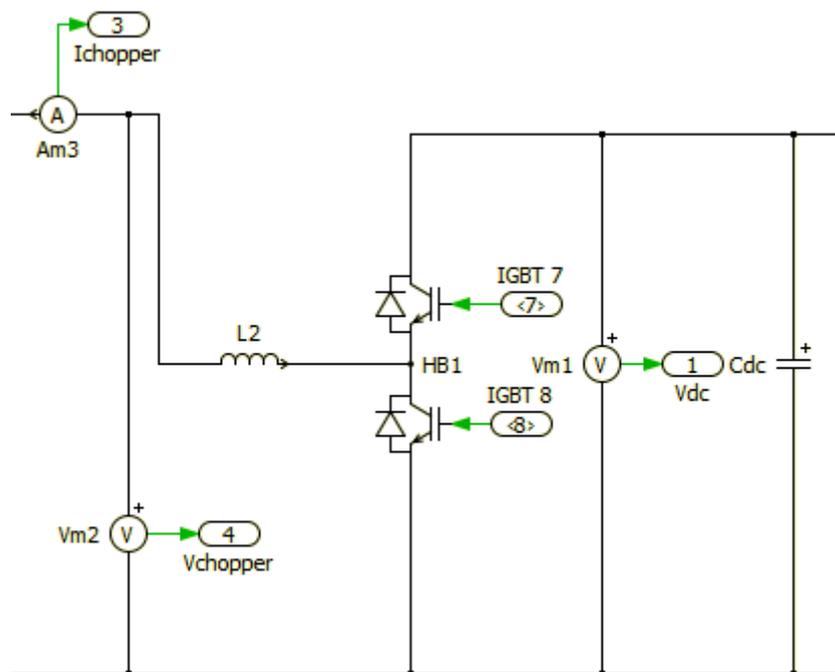


Figura 4.42 Schema del chopper Boost DC/DC realizzato in PLECS.

Si utilizza una configurazione Boost, rappresentata in figura 4.42, poiché questa è quella adottata dalla maggioranza degli impianti fotovoltaici grid-connected. L'induttanza L_2 del circuito è stata realizzata in laboratorio appositamente per eseguire la prova e ha un valore approssimativo di 2.7mH. Successivamente sono posizionati i due interruttori IGBT che compiono la modulazione della tensione.

4.9.3 Inverter

Procedendo con i blocchi della figura 4.37, si trova l'inverter; la sua implementazione in PLECS è mostrata nella figura 4.43. In aggiunta allo schema standard dell'H6, quello utilizzato per la simulazione ha solamente un condensatore in più posizionato sul bus DC. Questo perché nella realizzazione pratica del banco, si è utilizzato come chopper Boost l'altro inverter da testare, che se collegato in questo modo porta ad un aumento della capacità complessiva del bus DC, diminuendo ulteriormente la possibilità di oscillazioni di tensione oltre il range prestabilito.

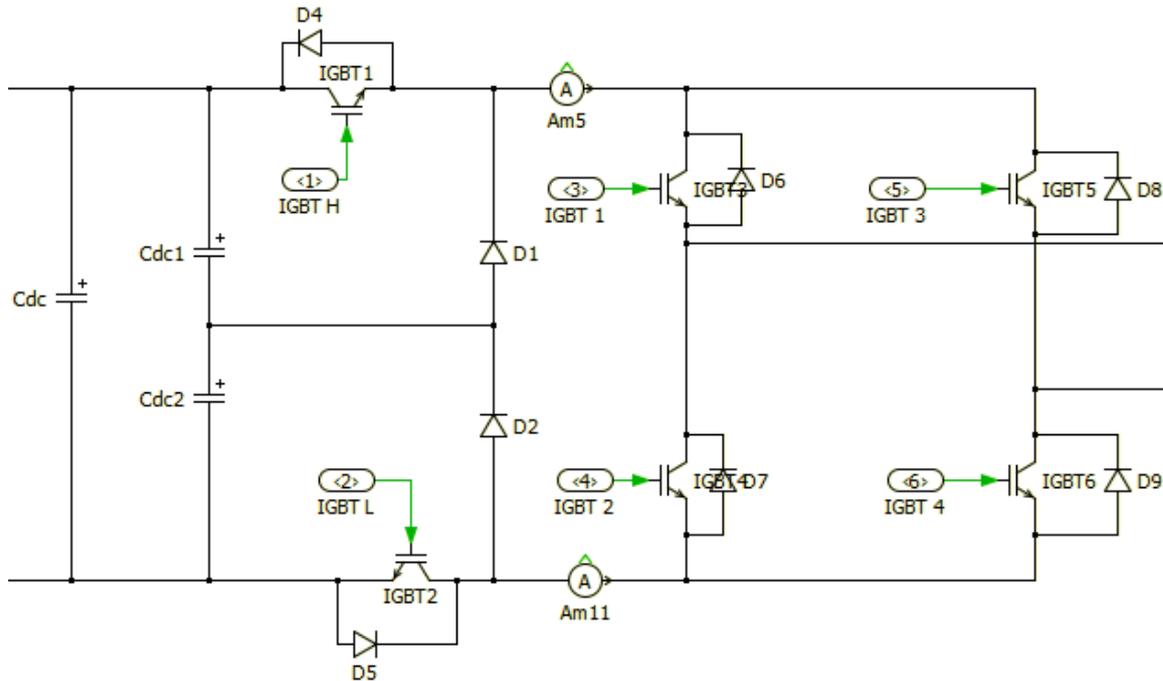


Figura 4.43 Schema circuitale dell'inverter H6 realizzato in PLECS.

4.9.4 Filtro LCL

In figura 4.44 è rappresentato il filtro LCL realizzato in PLECS per la simulazione.

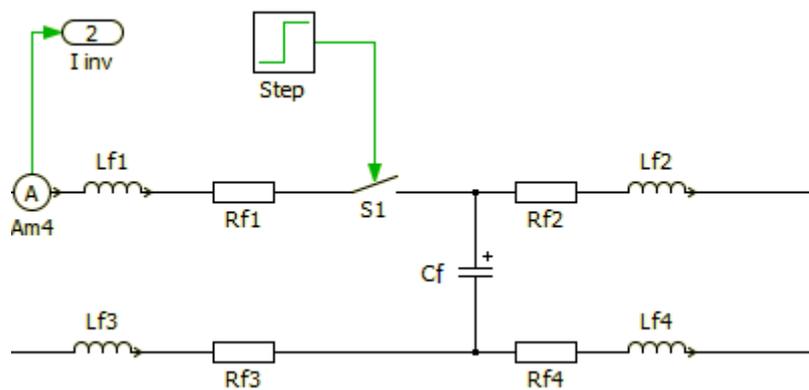


Figura 4.30 Schema circuitale del filtro LCL realizzato in PLECS.

I valori scelti nelle simulazioni per i componenti del filtro LCL sono:

$$Rf1 = 20 \text{ m}\Omega;$$

$$Rf2 = 10 \text{ m}\Omega;$$

$L_{f1} = 1.6 \text{ mH};$

$L_{f2} = 0.8 \text{ mH};$

$C_f = 2 \mu\text{F}.$

Che in aggiunta alla induttanza ($L_1 = 1 \text{ mH}$) e alla resistenza di linea ($R_1 = 1 \text{ m}\Omega$) forniscono attraverso l'equazione (3.4) un valore della frequenza di risonanza pari a circa 3.8 kHz.

In questa figura 4.44 si può notare anche l'interruttore di abilitazione del PLL (S1).

4.9.5 Trasformatore di isolamento

L'ultima parte del circuito che consiste nel blocco 8 di figura 4.37, è riportata nella figura 4.45.

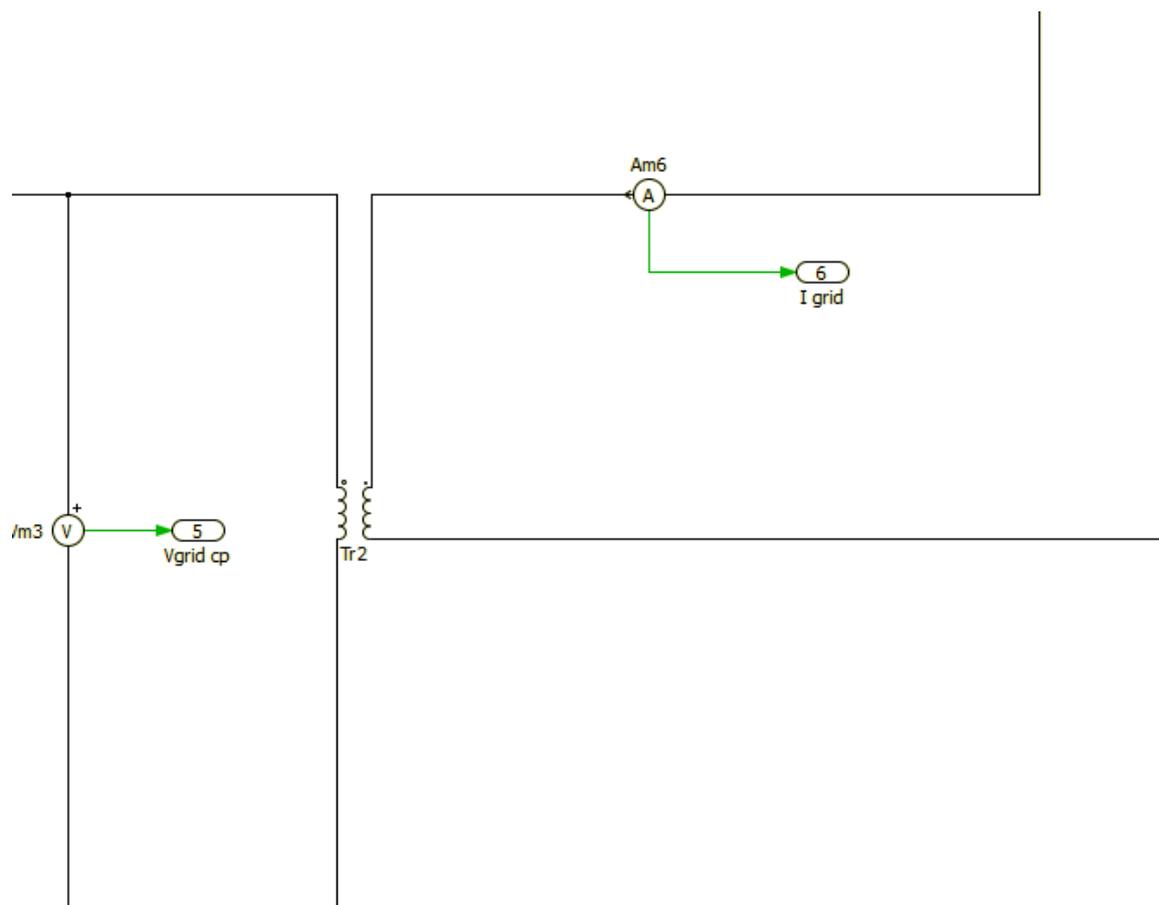


Figura 4.45 Schema circuitale dell'interfacciamento dell'impianto alla rete elettrica realizzato in PLeCs.

È rappresentato il trasformatore monofase di isolamento a rapporto unitario. Le induttanze di dispersione di questa macchina elettrica sono state ipotizzate pari a 1mH e sono state inglobate nell'impedenza di disaccoppiamento poiché non è stato possibile inserirle all'interno del blocco trasformatore di *Plecs*.

Si è verificato quindi anche per la configurazione finale ad anello completo il corretto funzionamento dell'impianto e la stabilità del sistema di controllo. Con uno Scope si sono visualizzate: tensione su bus DC, tensione di rete e corrente di rete e di inverter. In figura 3.46 è visualizzata la simulazione dall'avvio del sistema, mentre in figura 3.47 l'andamento delle grandezze a regime.

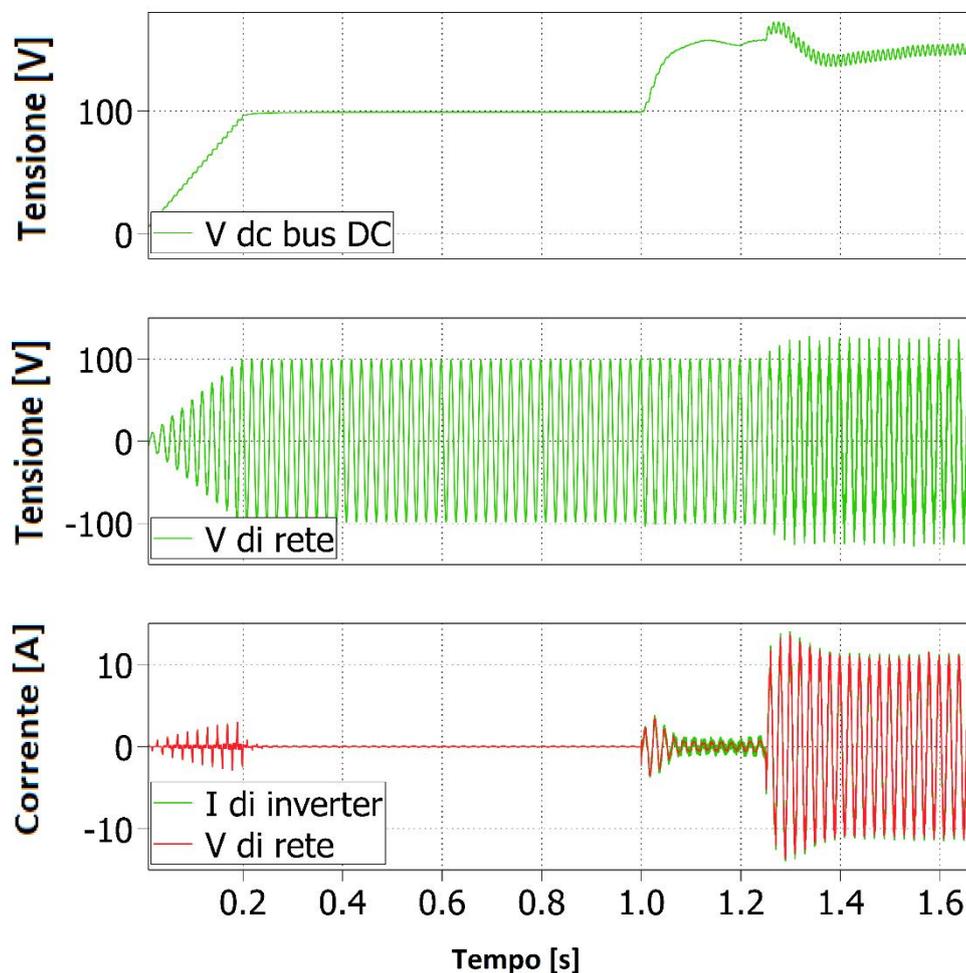


Figura 4.46 Simulazione circuito ad anello completo.

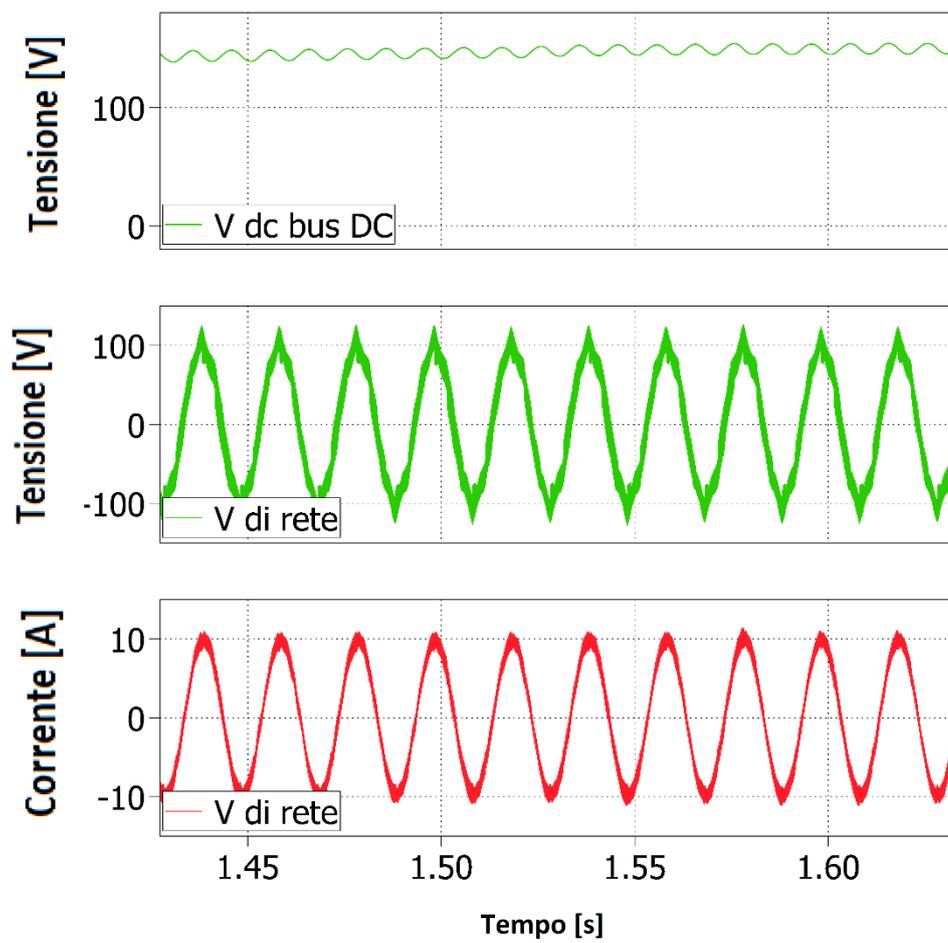


Figura 4.47 Simulazione circuito ad anello completo a regime.

CAPITOLO 5

Prove sperimentali

5.1 Premessa

Dopo aver effettuato le simulazioni del circuito e trasformato il programma in linguaggio C eseguibile dai microprocessori, per procedere con le prove sperimentali è necessario montare fisicamente il banco di misura. Verranno illustrati in questo capitolo i principali passaggi che sono stati necessari per arrivare a compiere le misure sperimentali sulle grandezze fisiche dell'impianto al fine di caratterizzarne l'efficienza. Nella prima parte infatti, è presentata la lista dei dispositivi che costituiscono il sistema con le loro caratteristiche e in seguito sono descritti i passaggi principali necessari per realizzare l'impianto. In aggiunta ai componenti del circuito realizzato con Plecs, sono stati inseriti tre interruttori per intervenire in modo più selettivo e tempestivo in caso di guasto e garantire così una maggiore sicurezza dell'impianto e del personale.

5.2 Banco di misura

Per elencare correttamente i principali componenti necessari per fare funzionare il banco di misura, ci si avvale della figura 5.1 che riporta lo schema dell'intero circuito realizzato per la prova. Ai fini di una maggiore sicurezza, si è deciso di inserire all'interno del circuito di test i tre interruttori T_2 , T_3 e T_4 come illustrato nello schema.

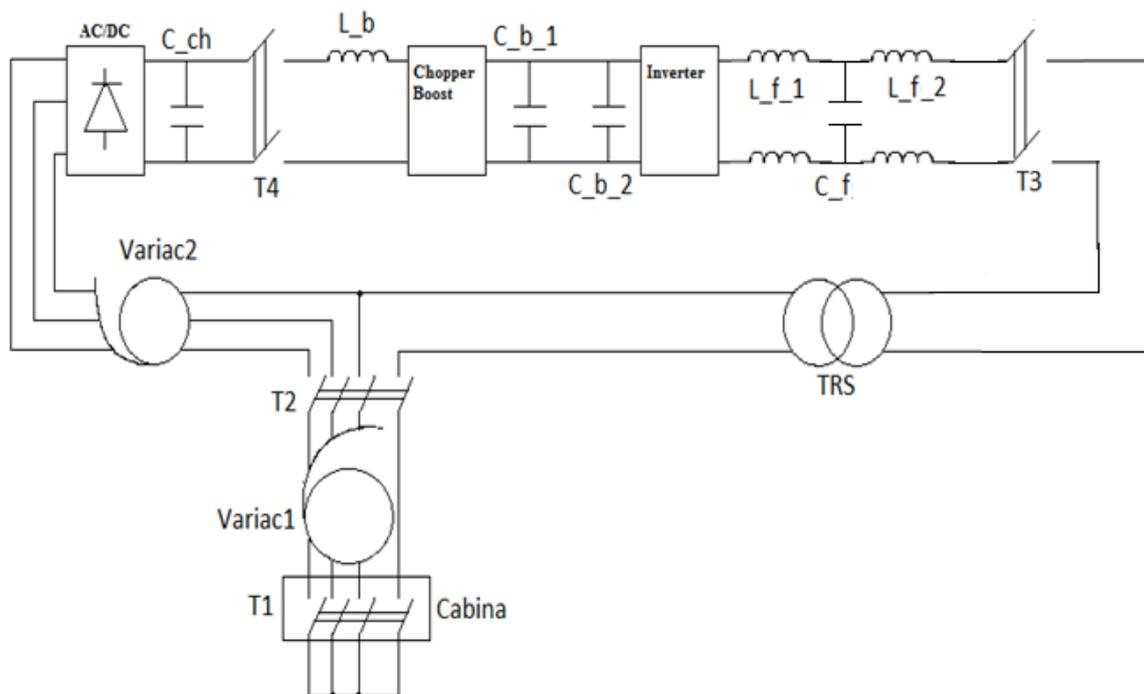


Figura 5.1 Schema circuitale completo del banco di misura.

Il banco di misura è costituito dai seguenti elementi:

- un personal computer collegato al DSP che è adibito alla programmazione del codice necessario. Il codice utilizzato dal DSP è stato realizzato tramite il programma Code Composer Studio fornito dalla Texas Instrument;
- il DSP della Texas Instrument riportato nella figura 5.2, formato da potenziometri, DAC, ADC;

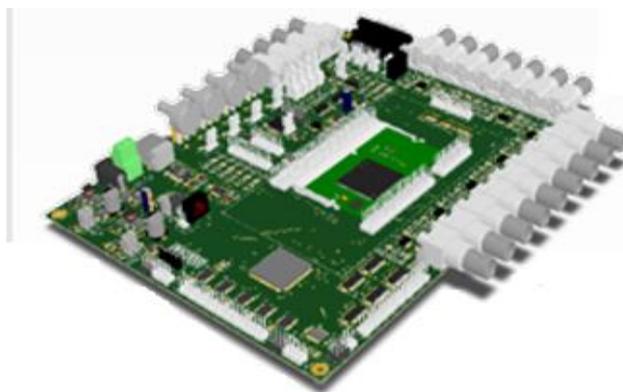


Figura 5.2 Foto del DSP utilizzato nel banco.

- L'inverter (figura 5.3) realizzato in laboratorio e collegati al DSP tramite dei bus su cui viaggiano i segnali PWM;

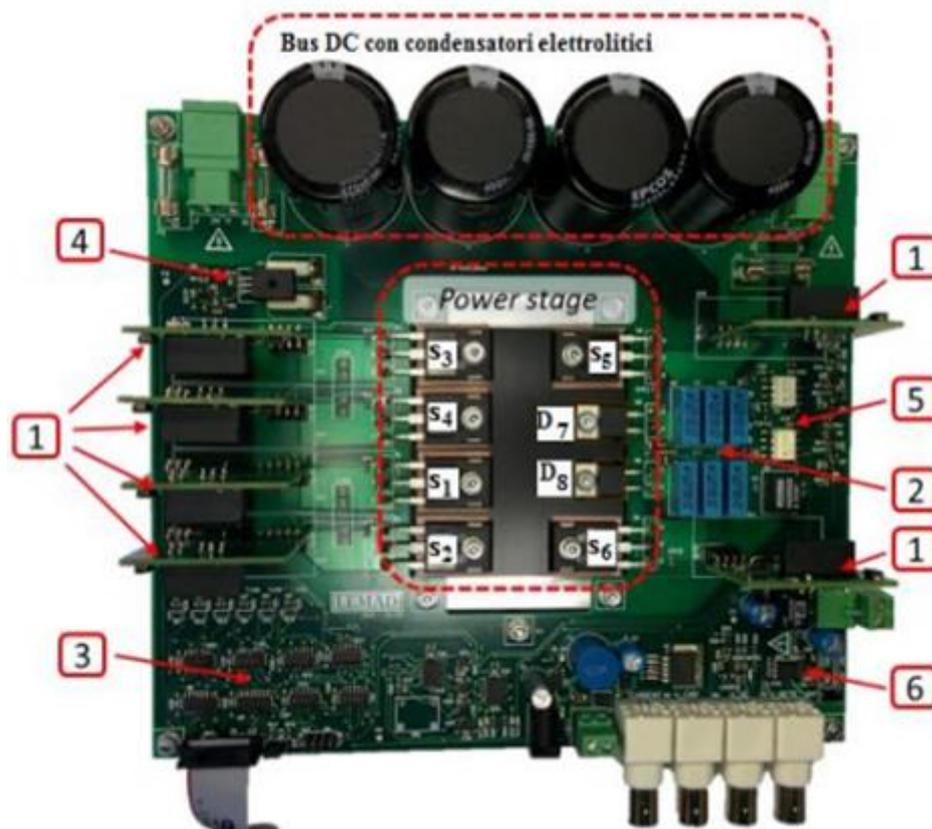


Figura 5.3 Foto dell'inverter utilizzato nel banco.

Le sezioni dell'inverter rappresentano:

- 1) driver di controllo dei segnali di gate;
- 2) altri condensatori del bus DC;
- 3) modulo ricevitore dei segnali PWM;
- 4) circuito di misura della corrente in uscita;
- 5) circuito di misura della tensione di inverter;
- 6) circuito di misura della tensione di rete.

- Il Chopper Boost DC/DC (figura 5.4);

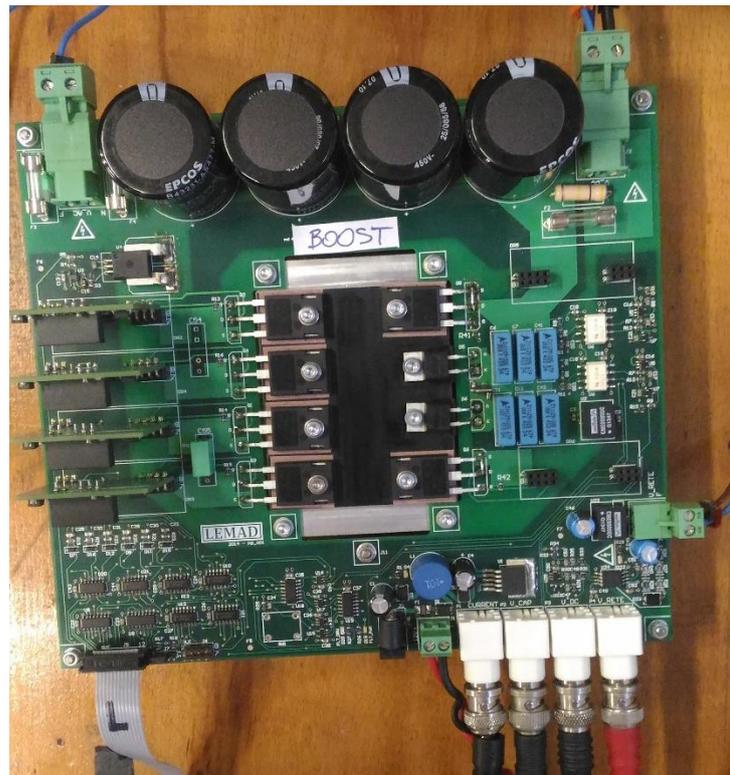


Figura 5.4 Foto del Chopper Boost DC/DC utilizzato nel banco.

- un oscilloscopio DL1640 della Yokogawa per visualizzare i segnali di interesse e salvare i dati ottenuti;
- sonde di tensione e di corrente della Fluke, per mantenere sotto controllo le grandezze elettriche in più punti dell'anello;
- due Variac, il primo, che è identificato con il pedice 1 nell'immagine 5.1, è un autotrasformatore trifase di potenza pari a 22.5KVA con un range di regolazione sulla tensione concatenata che varia da 0 V a 435 V rms. Il secondo che è identificato con il pedice 2 è sempre un autotrasformatore trifase con controllo manuale e range di variazione che va da 0 V a 420V.
- Un ponte raddrizzatore a diodi a cui è connesso il banco di condensatori che funge da bus DC per il Chopper. I condensatori utilizzati sono tre, della Sprague Powerlytic modello 36 DX con una capacità di 6100 μ F ciascuno e

una tensione nominale di 350 V in continua. In figura 5.5 è riportata una foto di uno dei tre dispositivi utilizzati. I condensatori sono stati collegati in serie, così da ottenere un bus DC di tensione nominale pari a 900 V con una capacità complessiva di 2033 μF .



Figura 5.5 Foto di uno dei tre condensatori utilizzati per costruire il bus DC del Chopper.

- Il filtro LCL (figura 5.6) posto in uscita all'inverter, che come già anticipato nel capitolo 3, ha i seguenti valori: $L_{f1} = 1.6\text{mH}$; $L_{f2} = 0.8\text{mH}$ $C_f = 2\mu\text{F}$.

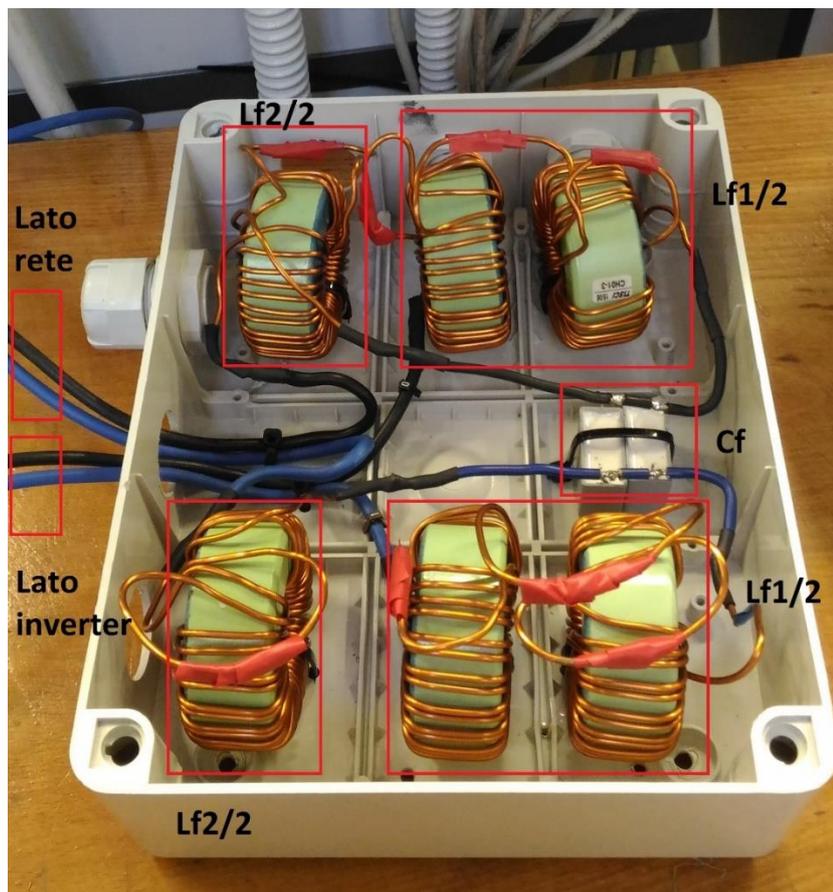


Figura 5.6 Foto del filtro LCL realizzato e utilizzato nel banco.

- L'induttanza di Boost L_b posizionata all'ingresso del Chopper e riportata nella figura 5.7; ha un valore approssimativo di 2.7mH.



Figura 5.7 Foto dell'induttanza L_b realizzata in laboratorio

- Un trasformatore monofase con rapporto unitario di trasformazione. Questo dispositivo serve per evitare la circolazione di componenti continue di corrente lungo l'anello. Ha una potenza nominale di 1500 W, una tensione progettuale di 230 V e una corrente di 6.52 A.

Infine, per completare la descrizione e l'elenco dei componenti utilizzati per la realizzazione del banco, si sono riportati nella tabella 5.1 tutti i parametri dei regolatori e dei filtri digitali implementati nel sistema di controllo.

Tabella 5.1 Parametri dei regolatori e dei componenti del banco.

Dispositivo digitale	Parametri
Frequenza di commutazione	$F_c = 15 \text{ kHz}$
Frequenza di risonanza LCL	$\text{freq_res} = 3.8 \text{ kHz}$
Regolatore PI del PLL	$K_p = 100 \quad K_I = 1600$ $\delta = 0.1$
Regolatore PI del controllo della tensione del bus DC dell'inverter	$K_p = 0.0003 \quad K_I = 0.03$ $\delta = 0.05$
Regolatore PI del controllo di potenza del Chopper	$K_p = 0.0018 \quad K_i = 1$
Regolatore PI risonante	$K_{p_I_armonica} = 2.74 \quad K_{i_I_armonica} = 25$ $K_{p_altre} = 0 \quad K_{i_altre} = 400/200$
Filtri di notch e peaking	$\delta = 0.1$

5.3 Procedura di accensione dell'impianto

Dopo aver posizionato e collegato, rispettando le norme di sicurezza, tutti i componenti dell'impianto è necessario accendere il sistema con una particolare procedura che consente di evitare l'instaurarsi di gradini di tensione che potrebbero portare all'instabilità e al danneggiamento dei dispositivi. In seguito è quindi riportata la fase di inizializzazione e accensione del banco di misura, cui sono strettamente collegati anche i tre step di montaggio e verifica dell'anello di misura.

- 1) Step di precarica e sincronizzazione PLL dell'impianto,

- 2) step dell'inverter come filtro attivo,
- 3) step di accensione del Boost e chiusura dell'anello.

Durante la prima fase, il Variac1 è completamente disinserito e il Boost e l'inverter sono spenti, mentre tutti gli interruttori dal T₁ al T₄ sono chiusi. Il Variac2 è già posizionato al rapporto di trasformazione corretto per fornire in ingresso al raddrizzatore il livello di tensione prestabilito secondo l'equazione (5.1).

$$V_{in} = \sqrt{2} \cdot K_{V2} \cdot 400 \cdot K_{V1} \quad (5.1)$$

La V_{in} espressa dalla (5.1) è il valore di picco della tensione concatenata che va in ingresso al ponte a diodi. Il termine K_{V1} è variabile e rappresenta il controllo remoto del Variac1 in cabina; mentre K_{V2} è il rapporto di trasformazione del secondo Variac che è stato fissato considerando una $V_{in}=150V$ e un $K_{V1}=1$. Durante questa fase, l'unico dispositivo di controllo funzionante è il PLL che deve sincronizzarsi con la rete mentre si aumenta il livello di tensione tramite K_{V1} . Questa fase dura fino a che non si è raggiunto un valore di poche decine di volt in uscita dall'interruttore T₂. Una volta terminato questo step, è possibile abilitare la logica di controllo dell'inverter che gestisce la tensione sul bus DC mantenendo interfacciato il dispositivo con la rete grazie alla precedente sincronizzazione del PLL. Accendendo il convertitore DC/AC in questo modo e con questa configurazione, si ottiene a tutti gli effetti un comportamento da filtro attivo. Infatti, in questa modalità l'inverter gestisce la carica del condensatore portando il valore della tensione al riferimento di 400 V, mentre elimina una parte dei disturbi presenti sulla rete. Grazie a questa caratteristica del sistema è possibile implementare anche un controllo per la gestione del fattore di potenza reattiva dell'impianto, che andrebbe quindi anche a rifasare la rete di distribuzione. Una volta che tutti i condensatori dei due bus DC hanno raggiunto il valore della loro tensione di riferimento, si può procedere al terzo step della procedura di accensione del Boost, impostando un riferimento di potenza nullo. Poi, una volta che l'intero sistema si è stabilizzato nelle condizioni di riferimento ottimali, si procede ad aumentare gradualmente la potenza richiesta che dovrà circolare

sull'anello per verificare le caratteristiche dell'efficienza dell'inverter e del THD di corrente.

5.4 Sincronizzazione del PLL

Per la verifica della correttezza dell'algoritmo discretizzato del PLL [5] non è stato necessario connettere l'inverter alla rete elettrica, ma attraverso il dispositivo di misura presente nella scheda dell'inverter si è potuto inviare direttamente il segnale di rete al DSP. In figura 5.8 è riportato lo schema a blocchi che sintetizza la connessione utilizzata nel test del PLL. Tramite un computer portatile, che funge da controllo remoto, s'implementa sul DSP il codice discretizzato del PLL [5]. Il dispositivo poi elabora il segnale di rete che è inviato dall'inverter, svolgendo tutti i calcoli necessari per la costruzione del riferimento che portano alla sincronizzazione tra il convertitore e la rete. Infine il DSP fornisce in uscita le grandezze richieste nel programma e le invia a un oscilloscopio dove possono essere visualizzate. La scheda del DSP infatti, prevede due DAC che consentono di monitorare le grandezze d'interesse. Ognuna delle due uscite è composta da quattro canali ed è possibile variare la visualizzazione dal DAC_1 al DAC_2 con un semplice switch manuale, ottenendo quindi la possibilità di visualizzare contemporaneamente 8 diverse grandezze provenienti dall'impianto fotovoltaico.

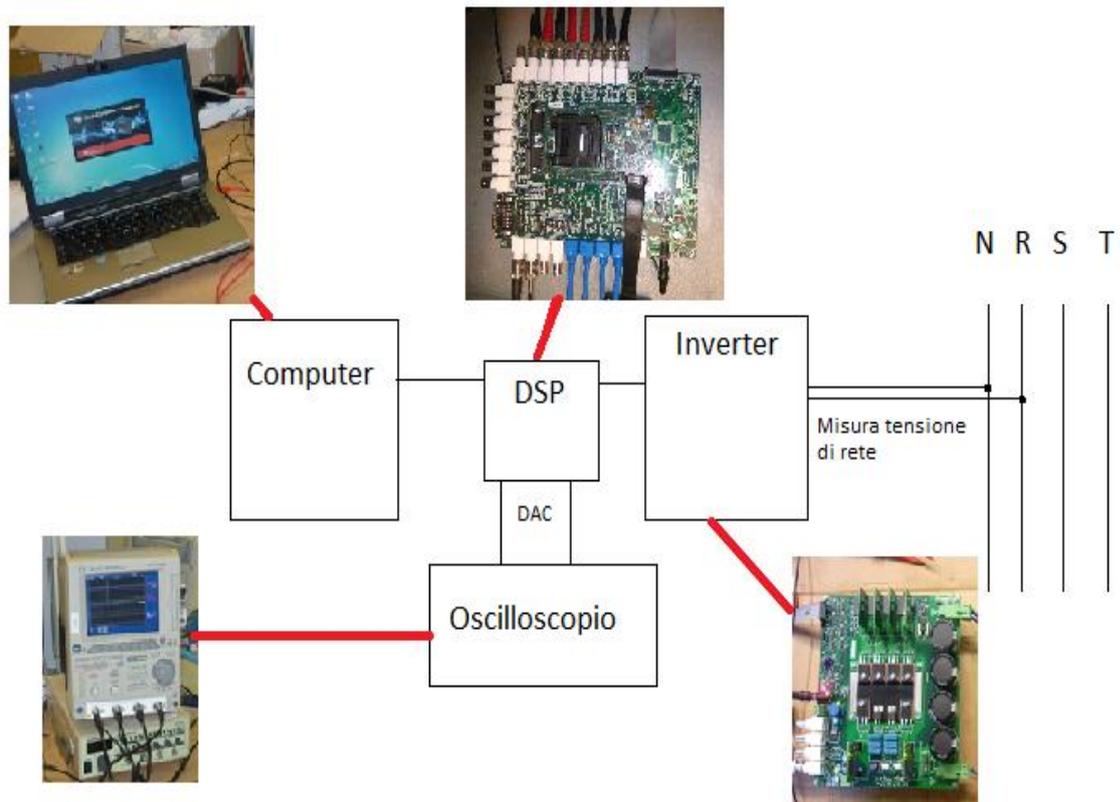


Figura 5.8 Schema a blocchi della verifica del PLL.

È necessario precisare però che il segnale in uscita da queste porte, può assumere solo un valore da 0 a 3V e per questo motivo all'interno del programma scritto in linguaggio C oltre alla grandezza che si vuole visualizzare è necessario effettuare una normalizzazione del segnale rispetto al fondo scala del DAC. In seguito a titolo di esempio è riportata una parte del codice che gestisce la visualizzazione delle grandezze d'interesse.

```
DAC.DAC1.Data1=(UInt16)((H6.Inverter.PLL.V_grid*0.00142857+0.5)* DAC_FULL_SCALE)
DAC.DAC1.Data2 = (UInt16) ((H6.Inverter.PLL.teta*0.0769 + 0.5) * DAC_FULL_SCALE)
DAC.DAC2.Data3 = (UInt16) ((H6.Inverter.PLL.Sync_error_filt*0.5) * DAC_FULL_SCALE)
```

Con la sigla a sinistra dell'uguale s'inizializzano il DAC e il canale che si vogliono utilizzare per visualizzare la grandezza in esame; mentre a destra con il termine in rosso è riportato il nome del segnale da fornire in uscita e in ultimo con l'espressione in blu, si normalizza la grandezza d'interesse centrandola eventualmente all'interno dell'intervallo 0-3V. Per la prova di verifica effettuata sull'algoritmo del PLL, si è deciso di visualizzare in uscita la tensione di rete misurata, l'inseguimento del valore di picco e l'angolo θ_{PLL} del regolatore. Per il regolatore PI interno al PLL, si sono impostati un $K_P=1600$ e un $K_I=100$ in modo da ottenere una risposta sufficientemente veloce e andare a regime in circa 100ms, cioè in 5 periodi della frequenza fondamentale della rete di distribuzione. Per ottenere la risoluzione con cui si sono visualizzate le grandezze d'interesse sull'oscilloscopio è necessario combinare tra di loro i valori utilizzati per la normalizzazione nell'intervallo 0-3V del DAC con la risoluzione impostata nello strumento. In figura 5.9 sono riportate le tre grandezze d'interesse ottenute durante il test del PLL: nella parte superiore sono visualizzate la tensione di rete e l'inseguimento del valore di picco, mentre in basso l'angolo calcolato per l'inseguimento del PLL.

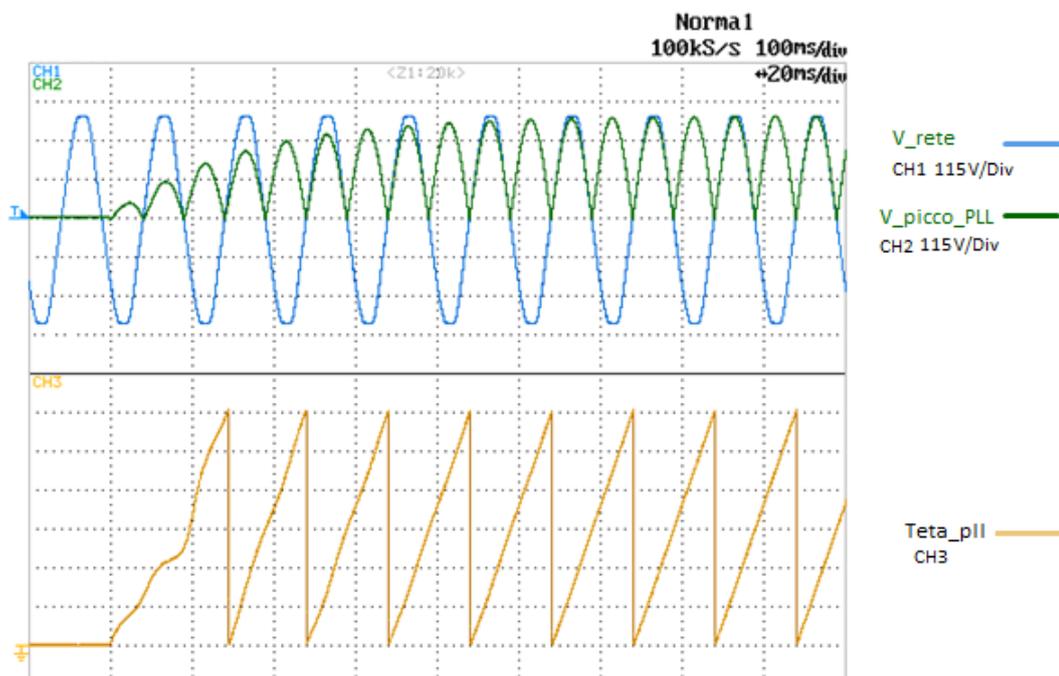


Figura 5.9 Andamento della tensione di rete, dell'inseguimento del valore di picco del PLL e dell'angolo di sincronizzazione θ_{PLL} .

Per una buona visualizzazione delle grandezze sull'oscilloscopio si è deciso di impostare una risoluzione per il canale della tensione di 115 V/div e per l'angolo θ_{PLL} di $\pi/8$ rad/div; mentre per quanto riguarda il tempo, la scala varia secondo lo zoom che si è impostato per riportare il grafico. Dal grafico della figura 5.9, come previsto teoricamente nella taratura del regolatore PI interno, è possibile osservare che il sistema non ha una risposta particolarmente veloce; ma per la tipologia di dinamiche cui può essere soggetto l'impianto fotovoltaico domestico è più che soddisfacente. Nelle figure 5.10 e 5.11 sono illustrati i segnali costruiti dal PLL nel suo funzionamento a regime, ingranditi per poterne visualizzare meglio l'andamento. Dall'andamento riportato nell'immagine 5.10 è possibile osservare che il segnale del PLL d'inseguimento del valore di picco, anche a regime, non combacia perfettamente con la tensione di rete. Questo però non implica che l'algoritmo di sincronizzazione non stia funzionando o sia sbagliato; semplicemente, in questo caso, si ha che la tensione di rete nel punto di misura è affetta da dei disturbi che inseriscono in linea altre armoniche oltre alla fondamentale (50Hz).

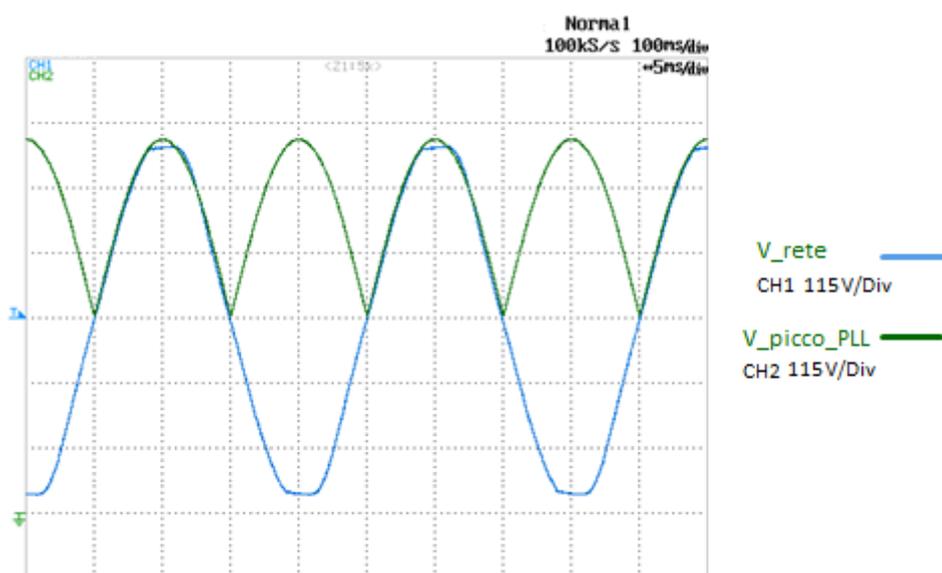


Figura 5.10 Ingrandimento dell'andamento dell'inseguimento del valore di picco della tensione confrontato con il potenziale realmente presente in rete.

Per quanto riguarda l'angolo di fase con cui sincronizzarsi, invece, non si ha questo tipo di problematica come mostra l'immagine 5.11, in cui sono confrontati i periodi della tensione di rete e dell'angolo θ_{PLL} . Dalla sovrapposizione delle due grandezze, appare chiaro come la sincronizzazione ottenuta tra i segnali sia perfetta nonostante il disturbo presente nella linea di distribuzione.

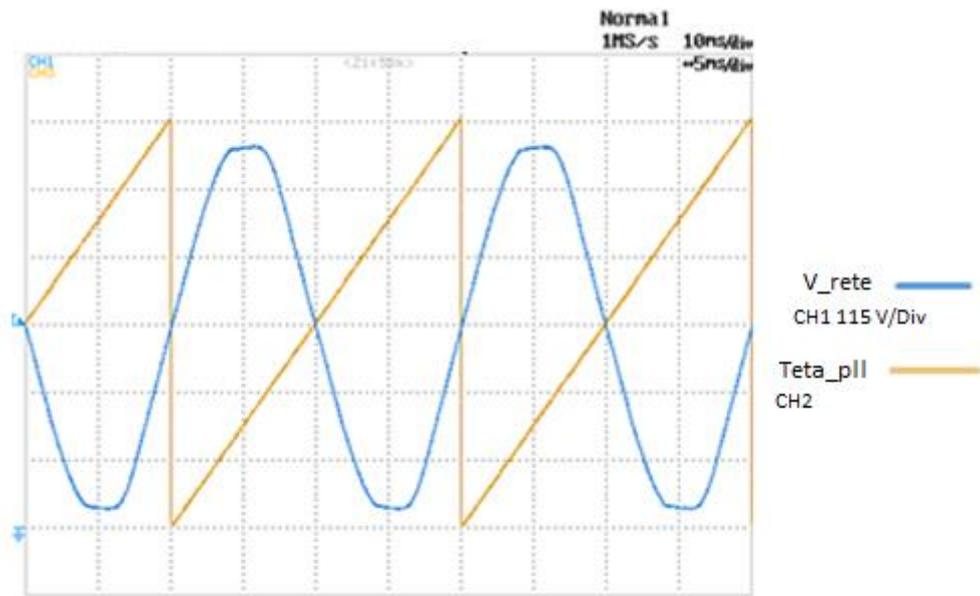


Figura 5.11 Ingrandimento dell'andamento dell'angolo θ_{PLL} confrontato con la tensione di rete.

5.5 Inverter come filtro attivo

La verifica successiva alla sincronizzazione del PLL prevede di testare l'inverter nel funzionamento come filtro attivo collegato alla rete elettrica di distribuzione. Lo schema circuitale realizzato per questa fase di verifica è quello riportato in figura 5.12. Dal circuito completo del banco dell'immagine 5.1, sono stati rimossi il Boost, il raddrizzatore e il Variac2 attraverso l'apertura dello switch T_4 . Si sono mantenute il filtro LCL e il trasformatore d'isolamento e per eseguire il test si sono chiusi tutti gli interruttori, T_1 , T_2 e T_3 . Per verificare in modo più approfondito il funzionamento da filtro attivo del dispositivo interfacciato alla rete, si è variata la

componente reattiva della corrente in uscita. La prova è stata svolta a tensione ridotta a un valore di circa 60 V efficaci, in modo da ottenere un picco attorno ai 100 V sul bus DC del convertitore e garantire un buon indice di sicurezza sia per le persone sia per i dispositivi.

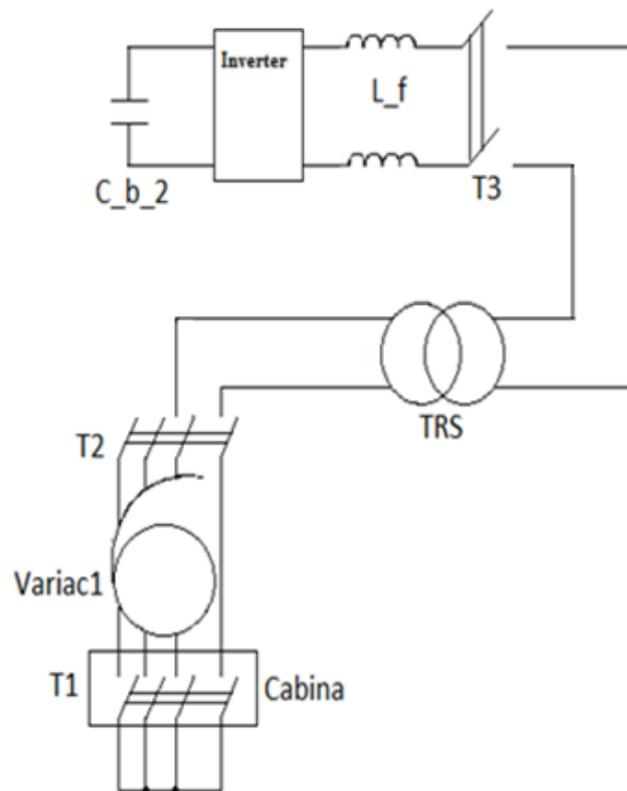


Figura 5.12 Schema del circuito di prova dell'inverter in configurazione di filtro attivo.

I riferimenti da fissare nel controllo da remoto riguardano la tensione del bus DC e le componenti della corrente; per questa prova si sono impostati 0 A per la i_D e 3 A per la i_Q che sono rispettivamente la componente attiva e quella reattiva della corrente; mentre per la tensione sul bus DC è richiesto un valore di 100 V. Il primo step per l'accensione da remoto del sistema di controllo è abilitare l'algoritmo del PLL portando la tensione di alimentazione a poche decine di volt e solo in seguito è possibile accendere il controllo e la gestione delle grandezze dell'inverter. Attraverso l'analisi dei grafici riportati nelle figure 5.13 e 5.14, sono stati valutati anche i tempi di risposta dei regolatori della corrente e della tensione del bus DC. Nell'immagine 5.13, la risposta alla richiesta a gradino della tensione del bus DC, è stata realizzata mantenendo nullo il riferimento di corrente; mentre nella figura

5.14 si è mantenuta costante la richiesta della tensione sul bus DC, variando solamente la corrente di riferimento.

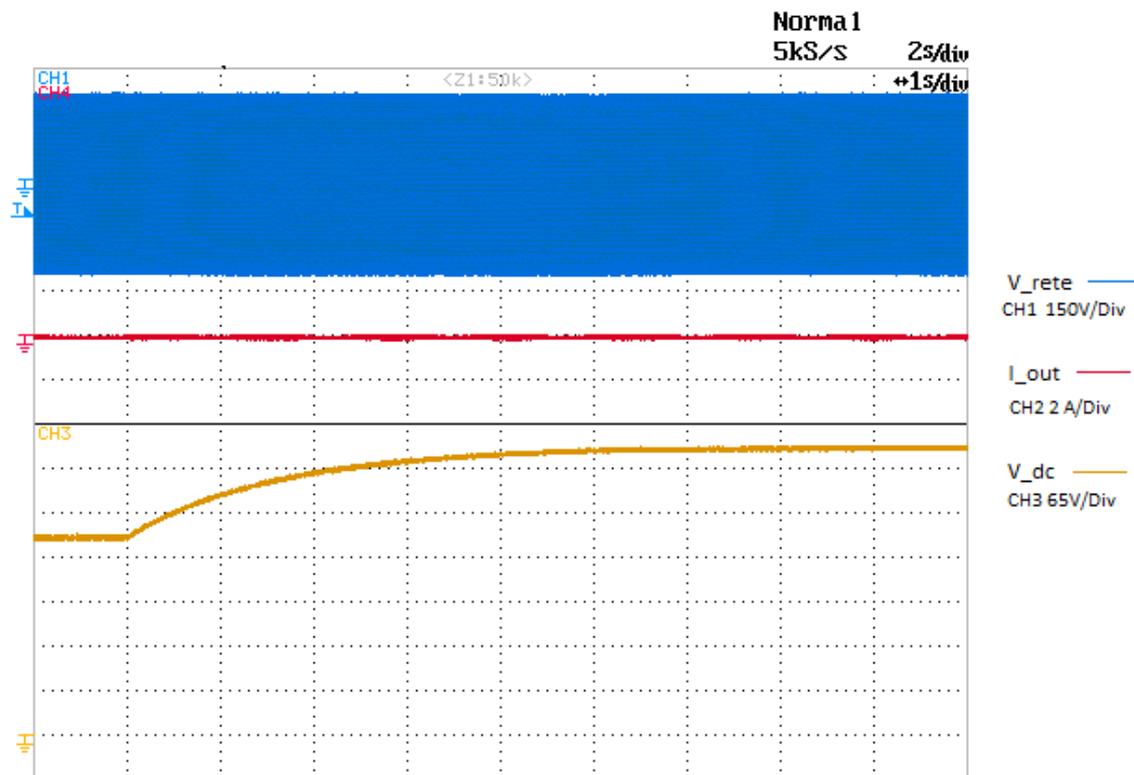


Figura 5.13 Risposta al gradino iniziale di tensione con riferimento di corrente nullo.

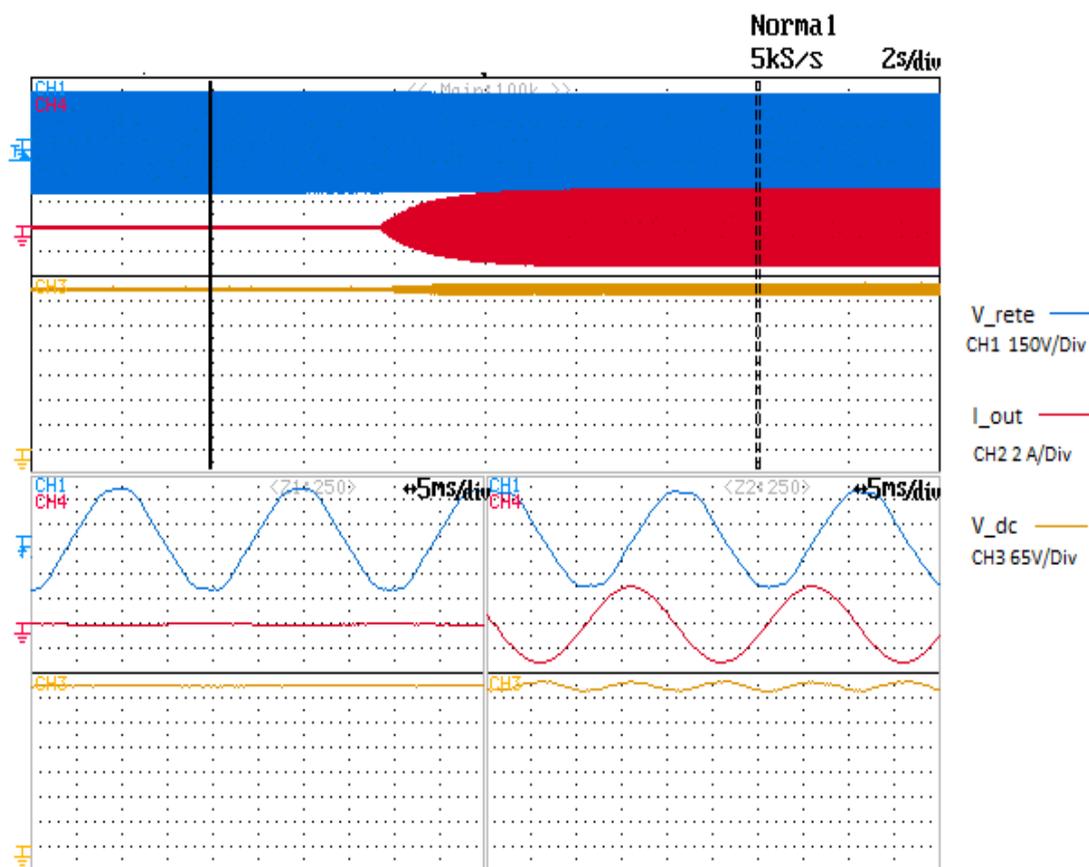


Figura 5.14 Risposta al gradino di corrente del sistema con la tensione di riferimento già impostata a 100V.

In questo modo, oltre ai tempi di risposta, è possibile verificare anche il comportamento delle grandezze del dispositivo nel passaggio da vuoto a carico. In particolar modo si osserva che la tensione sul condensatore non si mantiene perfettamente costante, come nel caso riportato nella figura 5.13, ma all'aumentare della corrente inizia a oscillare con una frequenza doppia della fondamentale. È importante precisare però, che grazie all'elevata capacità del bus DC dell'inverter queste variazioni sono contenute e di valore modesto e non compromettono in alcun modo il corretto funzionamento dell'impianto. Si osserva invece che le dinamiche dei regolatori della corrente e della tensione sono abbastanza lente, poiché i loro tempi di risposta restano nell'ordine dei 2 o 3 secondi. Quindi nel caso di un utilizzo commerciale di questo sistema, sarebbe necessario ricalibrare i parametri dei regolatori per ottenere delle specifiche tecniche più competitive.

5.6 Attivazione del Boost DC/DC

Appurato il corretto funzionamento dell'inverter interfacciato alla rete e del suo sistema di controllo, è possibile eseguire l'ultimo test della procedura di montaggio del banco, che porta alla realizzazione completa e alla verifica dello schema dell'immagine 5.1. In questo modo si è arrivati a ottenere il banco di misura completo riportato nella figura 5.15.



Figura 5.15 Foto del banco di misura realizzato in laboratorio.

Per testare in sicurezza l'intero anello di misura, si è deciso di eseguire più prove partendo da una tensione di 100 V valore di picco e andando ad aumentare via via con gradini di 50 V l'alimentazione. Questo processo è stato svolto fino a che non si sono raggiunti i valori di tensione prestabiliti durante le simulazioni che sono: 300 V

ai capi del condensatore in ingresso al Chopper e 400 V per il bus DC dell'inverter. Nella verifica dell'impianto di misura, però, non ci si è limitati ad aumentare la tensione di alimentazione, ma a ogni gradino si è impostato tramite il sistema di controllo del Chopper, un riferimento di potenza crescente in modo proporzionale alla tensione utilizzata nella prova. Per illustrare i risultati raggiunti, nelle figure 5.16 e 5.17 si sono riportati gli andamenti delle grandezze elettriche principali dell'inverter ottenuti nei due step di questa prova di verifica: le immagini si sono ottenute impostando un riferimento di potenza pari a 800 W e alimentando l'impianto con una tensione tra fase-neutro pari a 220 V di valore efficace. Le grandezze d'interesse che sono state misurate per verificare il corretto funzionamento dell'impianto sono rispettivamente: la tensione di rete, la corrente di uscita dell'inverter, la corrente di rete e la tensione AC del bus DC.

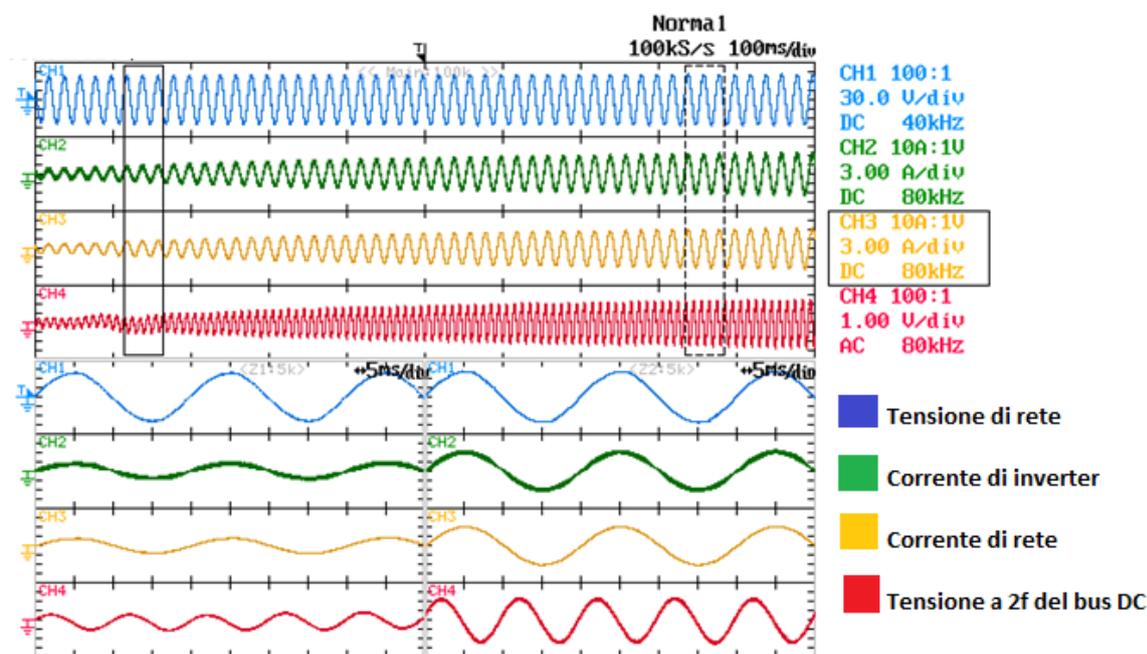


Figura 5.16 Andamento della tensione e corrente di rete, della corrente di uscita dell'inverter e la tensione AC del bus DC di rete con una potenza in ingresso di 800 W.

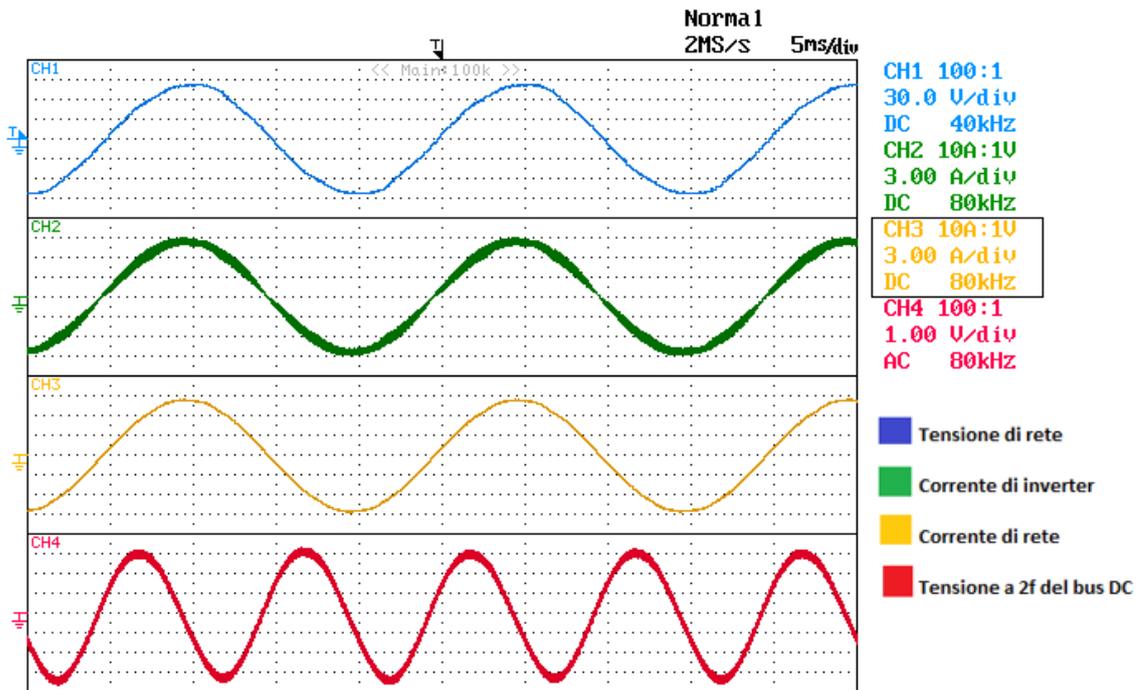


Figura 5.17 Andamento a regime della tensione e corrente di rete, della corrente di uscita dell'inverter e la tensione AC del bus DC di rete con una potenza in ingresso di 800 W.

Dalla figura 5.17 è possibile notare l'andamento alla frequenza $2f$ della tensione AC del bus DC, con 8A di corrente di picco. Inoltre i passaggi contemporanei per lo zero dell'asse x delle grandezze in esame, testimoniano la perfetta fase tra la corrente di rete e di inverter dell'impianto.

I segnali appena elencati sono stati misurati utilizzando due diversi dispositivi; per le tensioni si sono utilizzati i DAC presenti sulla scheda del DSP, mentre per le correnti si sono utilizzate due pinze amperometriche poste una in uscita dall'inverter e l'altra in ingresso al bus DC del Chopper. Da entrambi i grafici ottenuti in queste due prove appare chiaro il corretto funzionamento dell'impianto di misura, avendo ottenuto anche una buona corrispondenza con gli andamenti ottenuti nelle simulazioni del capitolo 4. La forma d'onda della corrente in uscita infatti, rimane sostanzialmente sinusoidale anche in condizioni di funzionamento con potenze elevate e inoltre le oscillazioni della tensione sul bus DC dell'inverter si mantengono entro i range prestabiliti fornendo un buon funzionamento dell'impianto.

5.7 Correnti trifase

Per confermare ulteriori correlazioni tra le simulazioni e le prove sperimentali del banco, si sono effettuate misure sugli andamenti delle tre correnti di fase in uscita dal variac1. Imponendo una potenza di riferimento pari a 500 W con una tensione di alimentazione tra fase e neutro di 220 V di valore efficace, si sono realizzate le figure 5.18 e 5.19.

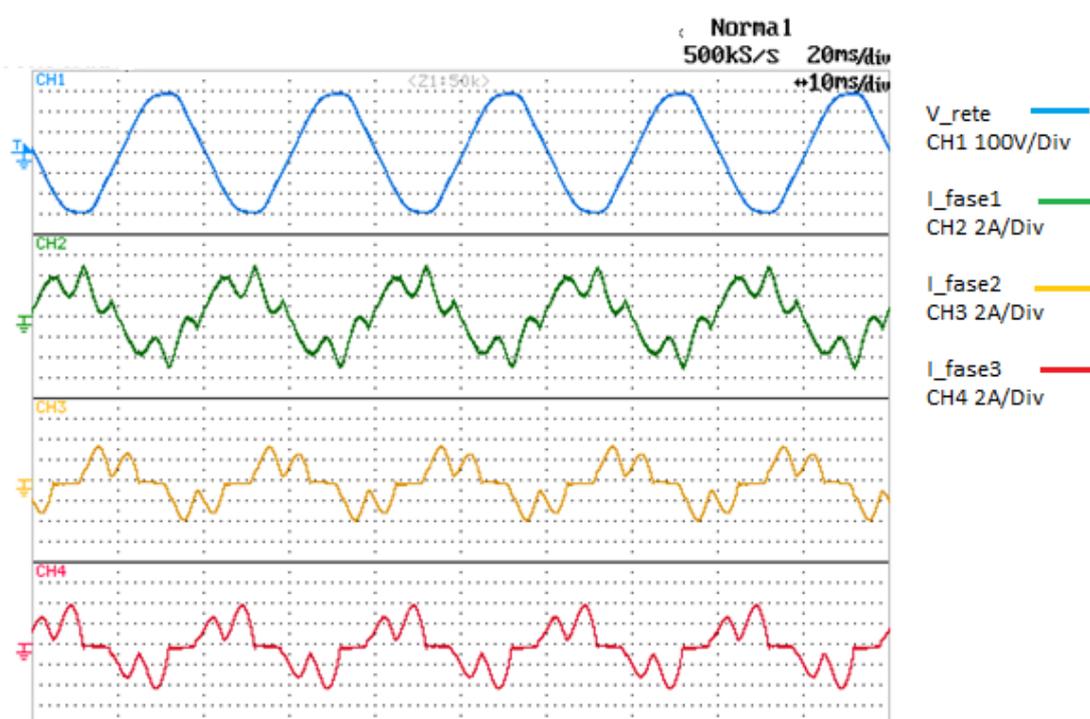


Figura 5.18 Andamento delle tre correnti di fase in uscita dal Variac1 e della tensione di fase.

Gli andamenti ottenuti e riportati dalla figura 5.18, confermano quindi la corrispondenza con le simulazioni e forniscono un'ulteriore prova del fatto che la potenza che entra nel sistema con un allacciamento trifase, si richiude poi in uscita su un'unica fase (I_{fase1}). Questo comportamento porta a un grande squilibrio della terna di alimentazione della rete, creando quindi una corrente di circolazione

sul neutro che è però in fase con quella della fase1, come mostrato dalla figura 5.19.

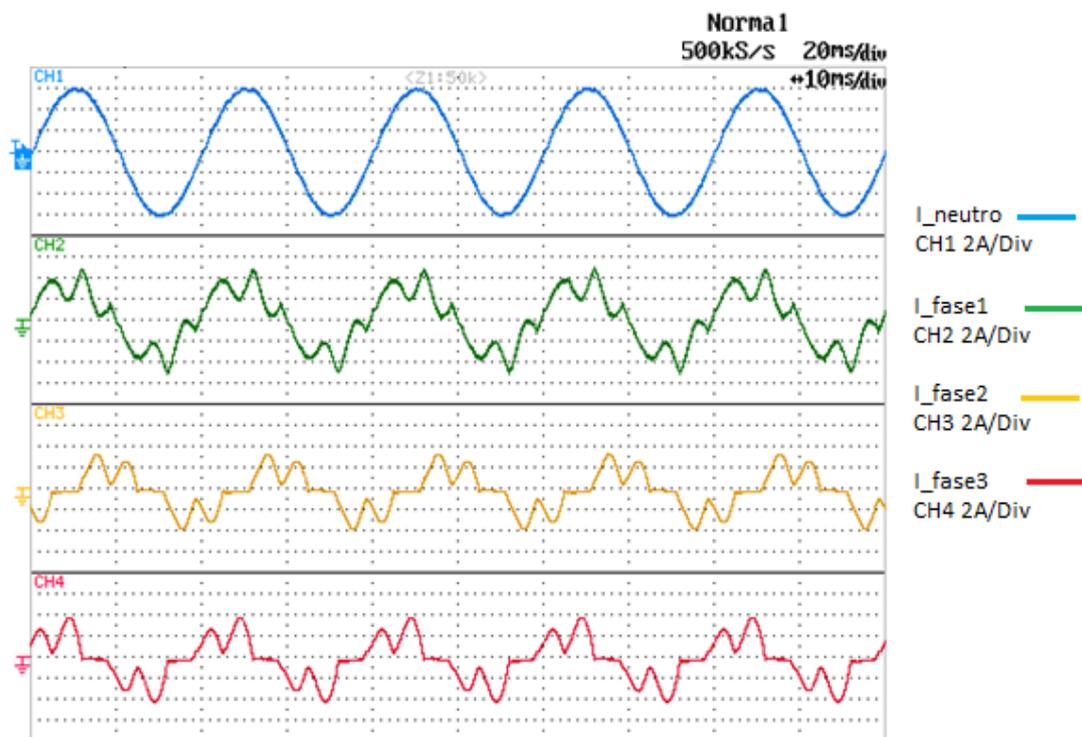


Figura 5.19 Andamento delle tre correnti di fase in uscita dal Variac1 e della corrente di neutro.

Come ulteriore conferma del fatto che la potenza assorbita dal sistema sia reimmessa in rete, a meno delle perdite, nella figura 5.20 si riportano gli andamenti delle tre correnti in ingresso al ponte raddrizzatore. Dal confronto con le figure 5.18 e 5.19 appare chiaro come l'ingresso del sistema, seppur disturbato dal ponte a diodi, si mantiene in equilibrio. Gli andamenti delle tre correnti di fase di figura 5.20 dimostrano l'uguaglianza e lo sfasamento di 120° ciascuna delle forme d'onda in esame.

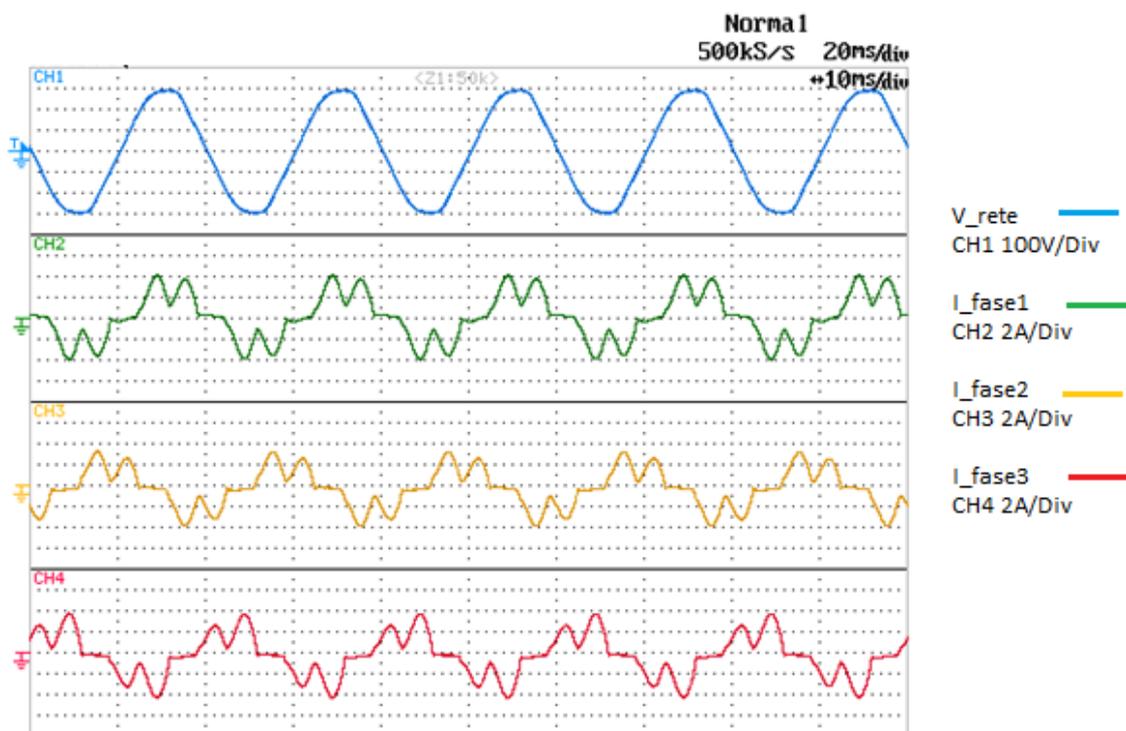


Figura 5.20 Andamento delle tre correnti di fase in ingresso al ponte raddrizzatore a diodi e della tensione.

Come ultima immagine per convalidare i risultati ottenuti nelle simulazioni, si riporta la figura 5.21 che mostra gli andamenti corretti delle correnti e delle tensioni del Chopper e del bus DC dell'inverter.

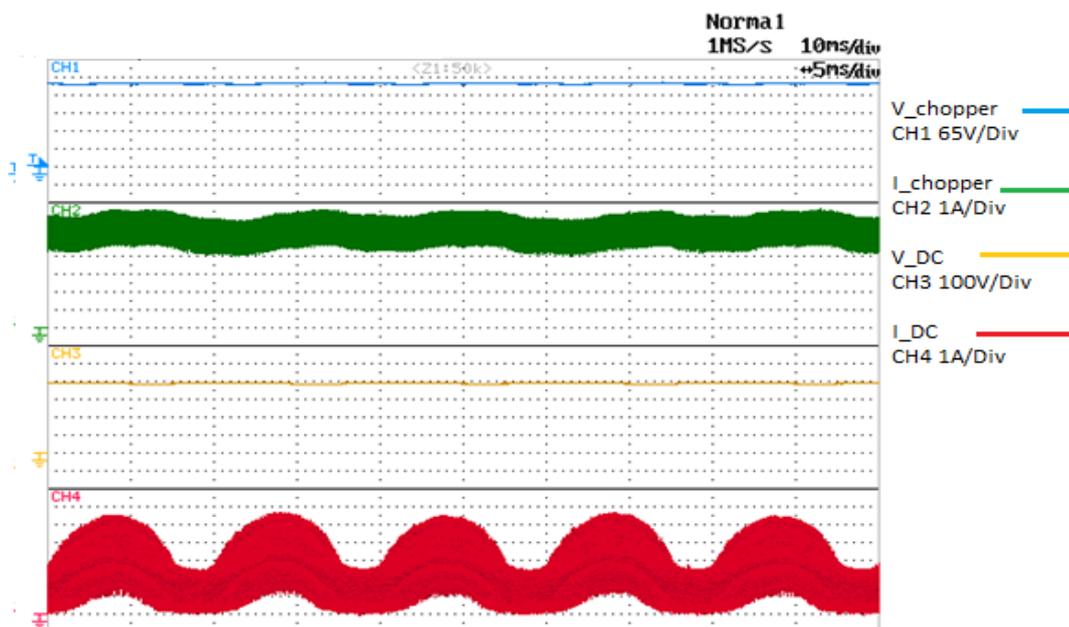


Figura 5.21 Andamento delle tensioni e delle correnti del Chopper e del bus DC dell'inverter.

5.8 Potenza attiva e reattiva

Si sono effettuati altri test per monitorare l'andamento del sistema in risposta a una richiesta di potenza a gradino. Nella figura 5.22 si mostrano gli andamenti delle tensioni e delle correnti del Chopper Boost e la tensione AC del bus DC dell'inverter in risposta a una variazione di potenza da 0 W a 500 W. Osservando la figura appare chiaro come il regolatore PI di potenza del Chopper riesca a portare a regime l'impianto in un tempo poco superiore ai 2 secondi senza instaurare pericolose sovraelongazioni. Evitare questo problema è stato possibile grazie all'inserimento di filtri passa basso che limitano la dinamica delle risposte al gradino di potenza.

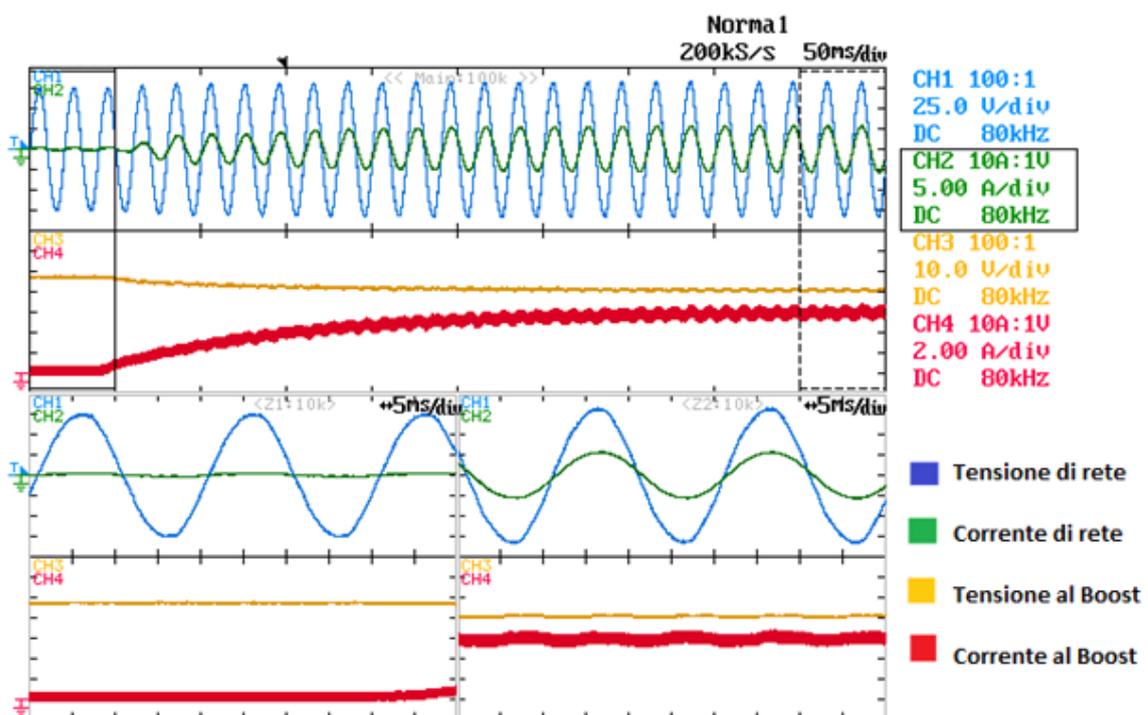


Figura 5.22 Andamento delle tensioni e delle correnti del Chopper e della tensione AC del bus DC dell'inverter.

Nella figura 5.23 invece sono riportate quattro grandezze: la tensione e la corrente della rete e del Boost, monitorate durante una variazione da 0 W a 500 W. Grazie a questa prova è possibile confrontare i diversi andamenti a regime delle grandezze

illustrate; da cui si può notare l'aumento del modulo della corrente in uscita, nel passaggio dai 0 W ai 500W.

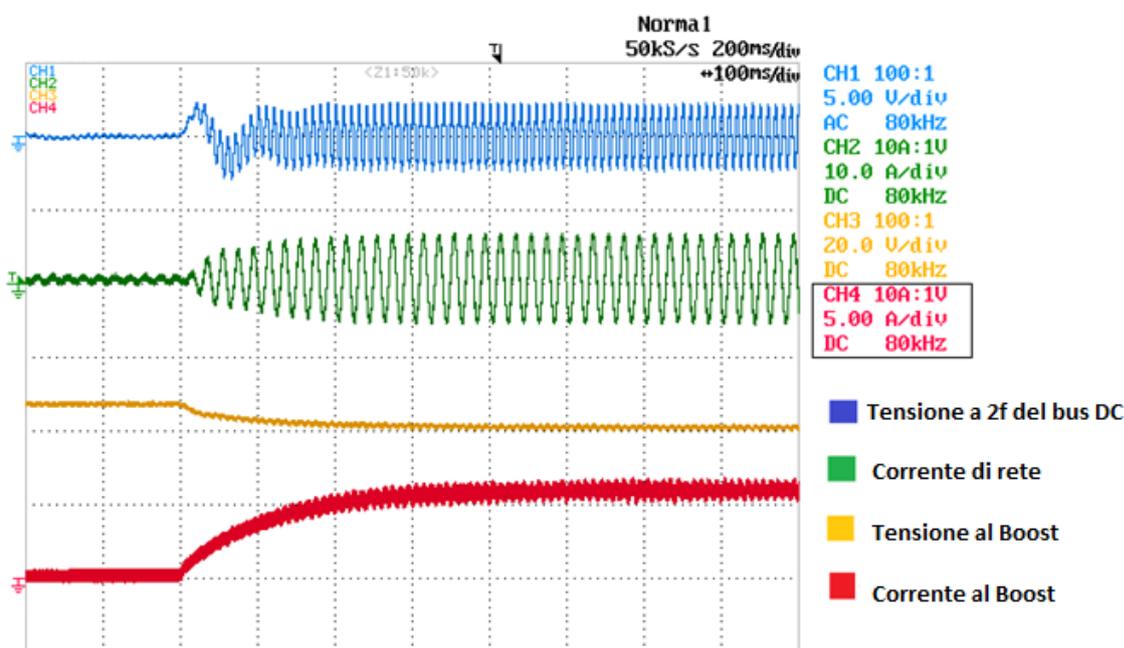


Figura 5.23 Andamento della tensione e della corrente di rete e del Chopper Boost nel passaggio da 0 W a 500 W.

Nel controllo dell'impianto è stata implementata, come già descritto precedentemente, la possibilità di sfasare a piacimento la corrente in uscita dall'inverter e fornire quindi potenza reattiva al sistema. Al fine di verificare questo funzionamento, le figure 5.24 e 5.25 descrivono la risposta della tensione e corrente di rete a una variazione della i_Q che è la corrente legata alla potenza reattiva. Nella prima prova di figura 5.24, si è fatto variare questo parametro da 0A a 3A mentre sull'impianto era presente una potenza di 500 W. Questo cambiamento porta infatti a uno spostamento della fase della corrente rispetto alla tensione e consente quindi la regolazione del fattore di potenza dell'impianto. Inoltre oltre allo spostamento della fase si nota l'aumento del modulo della corrente in uscita nonostante la potenza di riferimento resti costante. Nell'immagine è riportata anche la tensione del bus DC dell'inverter a cui è stato inserito un offset di 400 V per poter evidenziare meglio l'aumento dell'ampiezza

delle oscillazioni che segue alla richiesta di una maggiore componente reattiva della corrente.

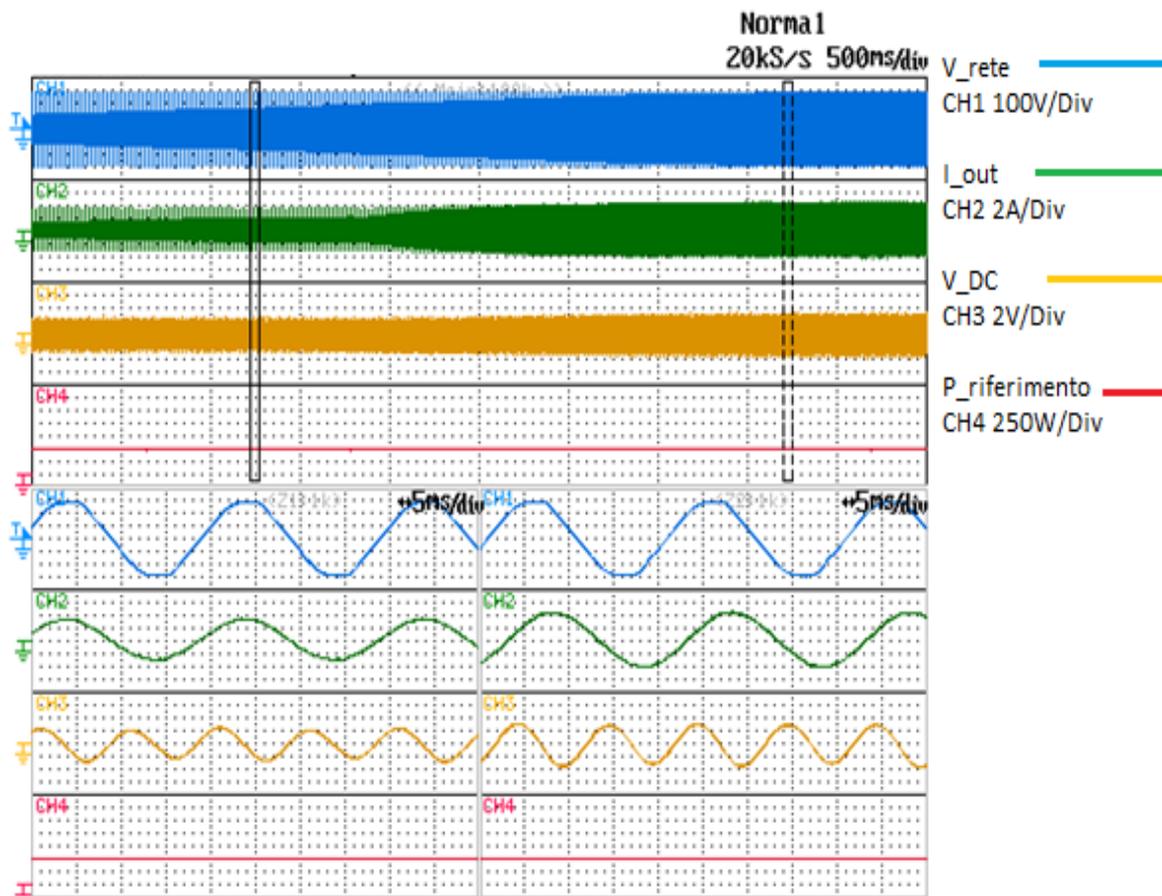


Figura 5.24 Andamento della tensione e della corrente di fase, del bus DC e della potenza di riferimento nel passaggio da 0A a 3A della i_q .

Nella seconda prova di figura 5.25, si è fatta variare la corrente i_q legata alla potenza reattiva da 3A a -3A, lasciando invariata la potenza di 500 W sull'impianto.

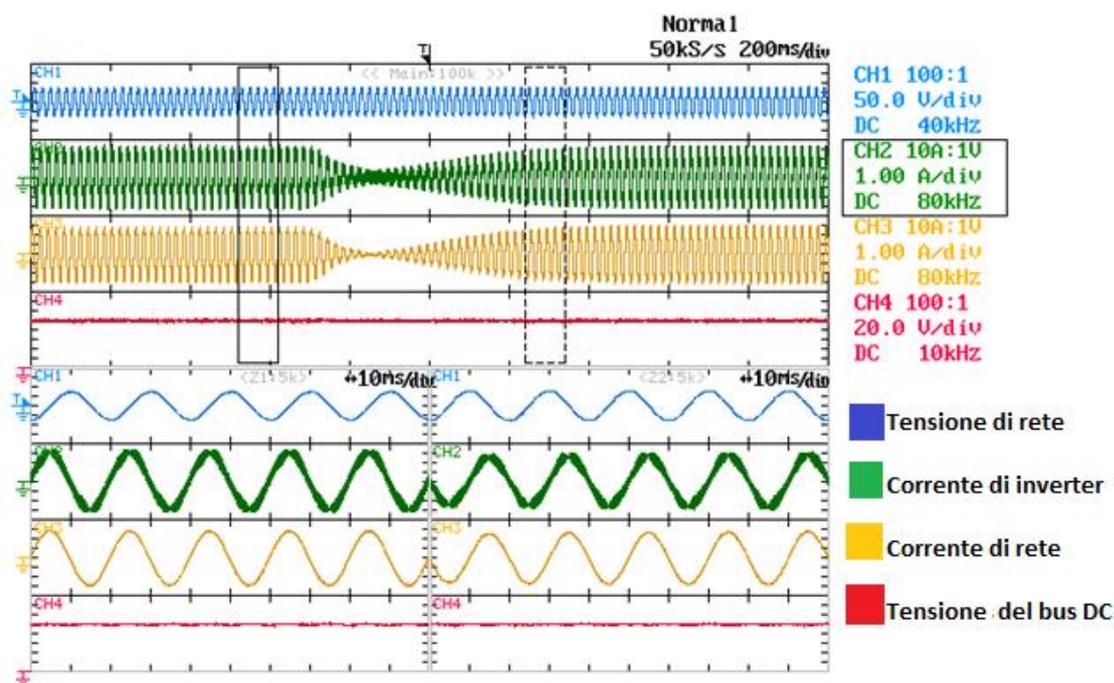


Figura 5.25 Andamento della tensione e corrente di fase, della corrente di inverter e della tensione del bus DC durante il passaggio da 3A a -3A della i_Q .

Come meglio evidenziato dalla sovrapposizione degli andamenti nella figura 5.26, è possibile notare l'inversione delle correnti di rete e inverter nell'istante di switch della i_Q da 3A, componente capacitiva della corrente, a -3A, componente induttiva della corrente.

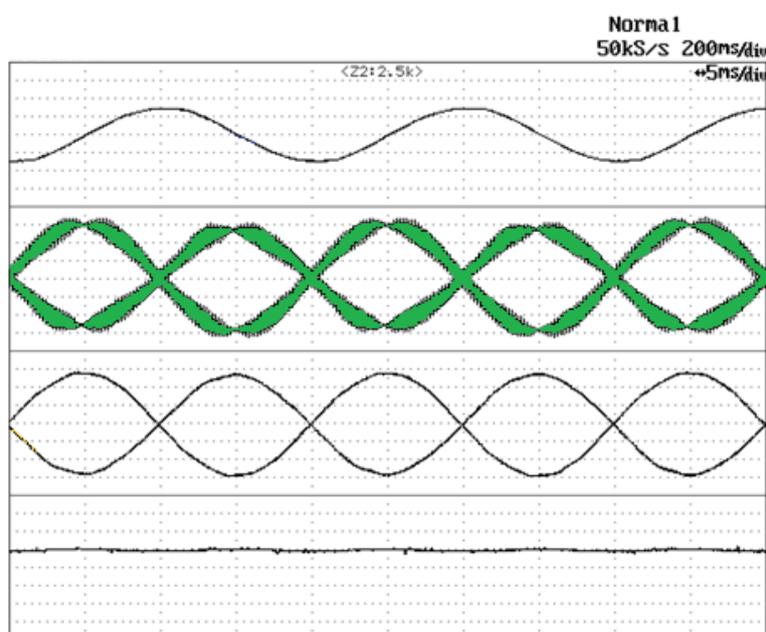


Figura 5.26 Sovrapposizione delle correnti di rete e inverter durante il passaggio da 3A a -3A della i_Q .

5.9 Attivazione del bus DC

Per concludere questa parte di verifica dello schema di controllo dell'inverter, si riporta nella figura 5.27 l'avviamento del controllo del regolatore di tensione del bus DC. La misura è stata effettuata con i due bus DC già precaricati al valore di 300V e imponendo un riferimento di potenza nullo. Le grandezze riportate dalla prova sono la tensione di fase, quella imposta dall'inverter, la corrente di rete e la tensione del bus DC. Dal test si nota che, dopo aver fornito il transitorio che porta all'accensione del controllo dell'inverter, il bus DC inizia a caricarsi per portarsi al valore di riferimento impostato; questo appare chiaro sia dal comportamento impulsivo della corrente di rete che dall'aumento progressivo della tensione sui condensatori. Il processo di carica avviene in circa un secondo e non comporta l'instaurazione di sovratensioni o picchi di corrente dannosi per l'impianto.

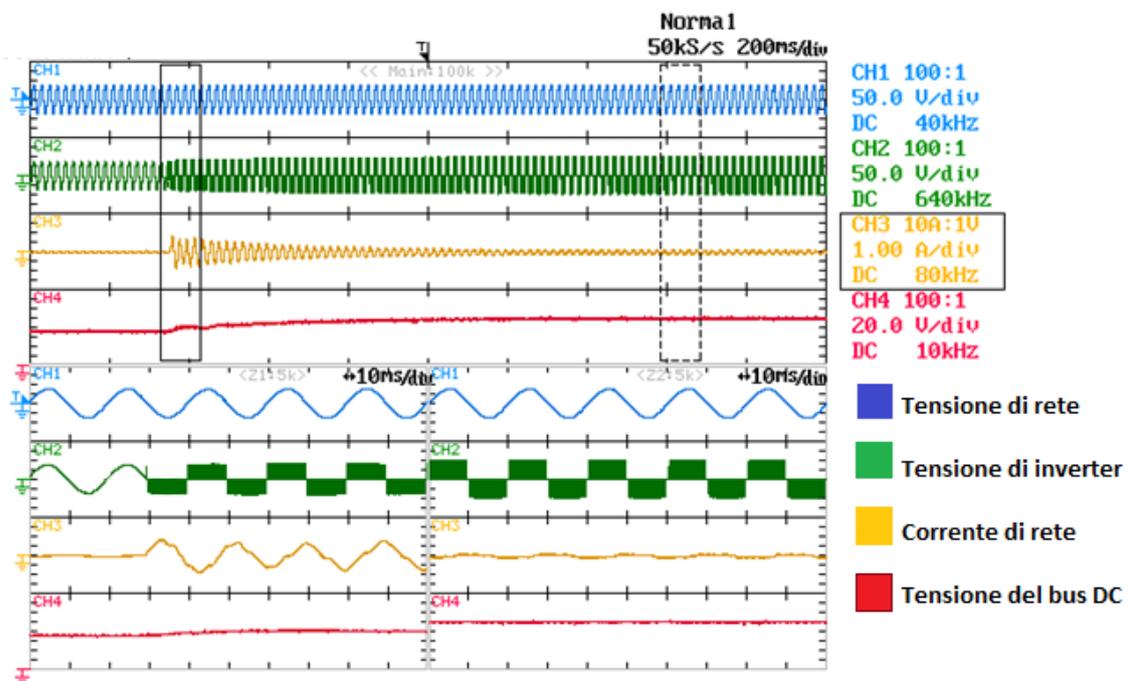


Figura 5.27 Andamento della tensione di rete, della tensione dell'inverter, della corrente di rete e della tensione del bus DC in risposta all'avviamento del regolatore di tensione.

Caricando il bus DC la tensione di inverter viene modulata con la tecnica PWM. Una volta raggiunto il regime si nota come sia la sola corrente di rete a compensare le perdite, presentando delle seppur lievi oscillazioni di circa 200mA.

CAPITOLO 6

Analisi delle prestazioni

6.1 Premessa

Comprese le procedure di attivazione e messa in sicurezza del banco di misura, si è passati ad analizzare le prestazioni dell'impianto, soprattutto per quanto riguarda i parametri di corrente e tensione in uscita e ingresso dal filtro LCL. Grazie ai risultati di Fast Fourier Transform (FFT) e Total Harmonic Distorsion (THD) si sono evidenziati i vantaggi dell'impianto fotovoltaico utilizzando il sistema di controllo e interfacciamento alla rete elettrica sviluppato nella tesi.

6.2 Regolatori PIR

La prima valutazione è stata ottenuta testando il corretto funzionamento dei regolatori risonanti PIR. Si rammentino che i valori dei parametri utilizzati nei PIR sono: $Kp_{I_armonica} = 2.74$, $Ki_{I_armonica} = 25$, $Ki_{(3^\circ \text{ e } 5^\circ \text{ armonica})} = 400$, $Ki_{(7^\circ \text{ } 9^\circ \text{ } 11^\circ \text{ } 13^\circ \text{ armonica})} = 200$. La scelta di un valore Kp così basso è dovuto al fatto che con un valore troppo elevato si potrebbe amplificare anche la componente di rete alla frequenza di risonanza. Il rapporto tra Kp e Ki è fissato dal carico RL in uscita e modifica il guadagno integrale. La procedura seguita per il test, è stata quella di disabilitare completamente i filtri armonici durante la fase di accensione, per inserirli poi uno a uno valutandone l'effetto. Per commentare i risultati ottenuti si sono riportati in seguito (figure dalla 6.1 alla 6.8) lo spettro armonico (Fast Fourier

Transform) delle correnti di rete, ottenute nelle diverse configurazioni del regolatore risonante. Per paragonare tra di loro i vari grafici, sono state utilizzate per tutte le misure le stesse scale di visualizzazione: l'asse verticale rappresenta l'ampiezza in scala logaritmica e l'asse orizzontale il range di frequenze dei regolatori che vanno da 50Hz (1° armonica) a 750 (15° armonica).

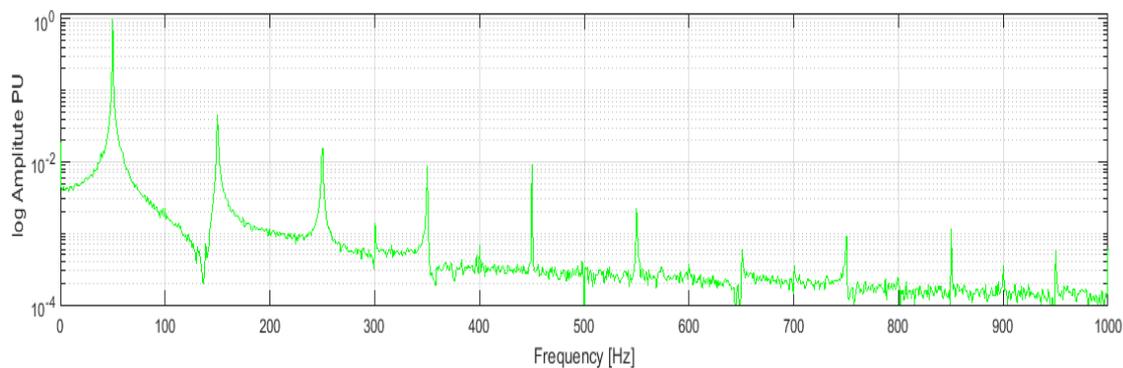


Figura 6.1 Spettro della corrente lato rete, con il controllo attivo solo per la fondamentale.

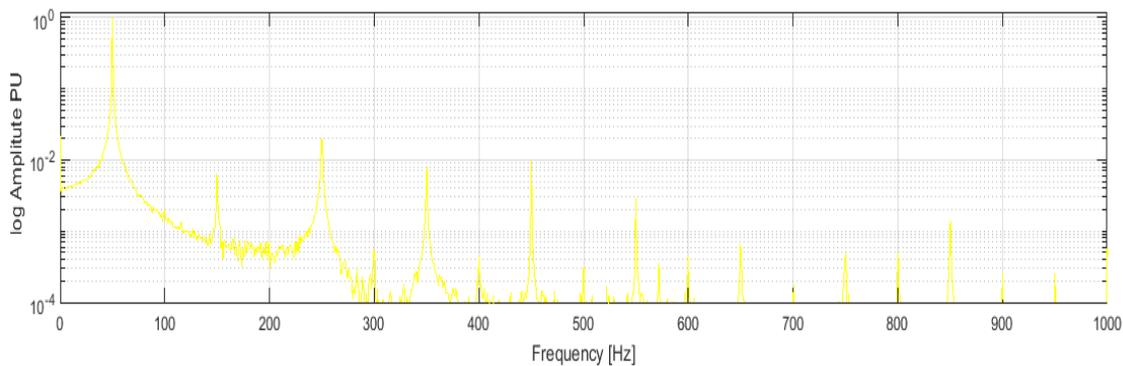


Figura 6.2 Spettro della corrente lato rete, con il controllo attivo fino alla terza armonica.

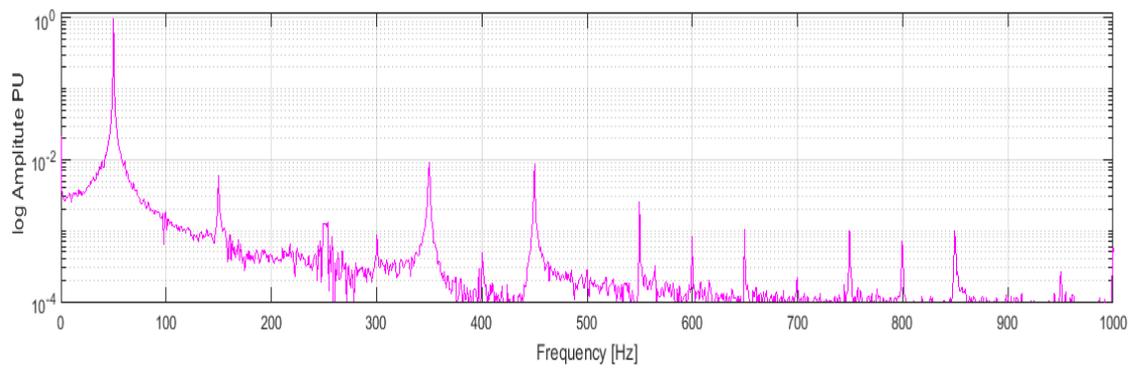


Figura 6.3 Spettro della corrente lato rete, con il controllo attivo fino alla quinta armonica.

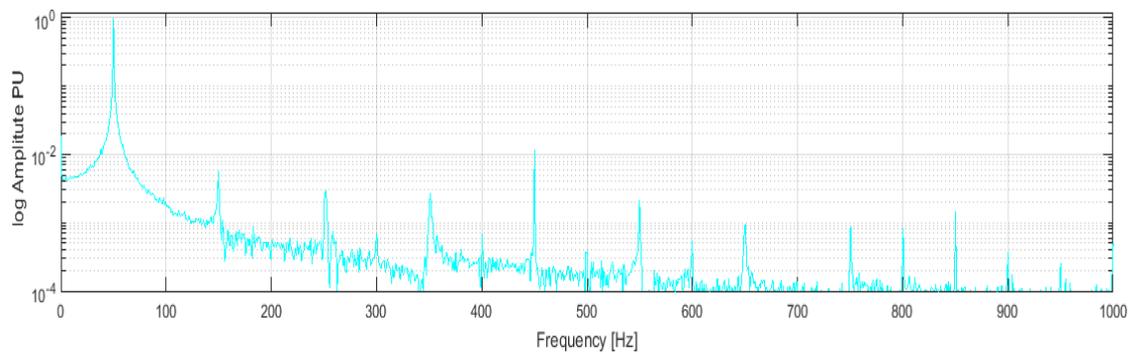


Figura 6.4 Spettro della corrente lato rete, con il controllo attivo fino alla settima armonica.

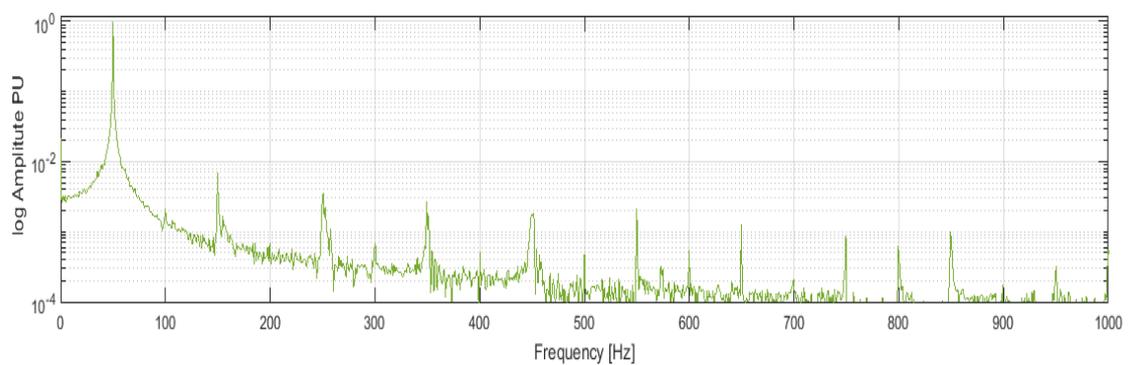


Figura 6.5 Spettro della corrente lato rete, con il controllo attivo fino alla nona armonica.

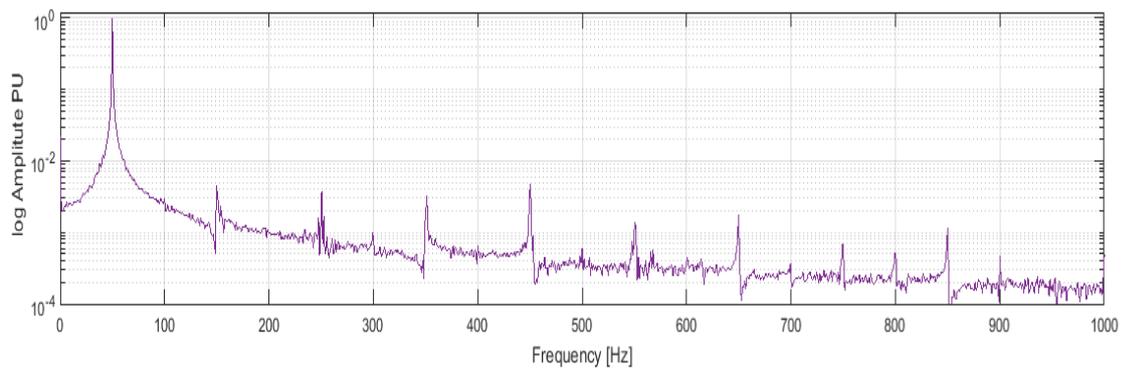


Figura 6.6 Spettro della corrente lato rete, con il controllo attivo fino alla undicesima armonica.

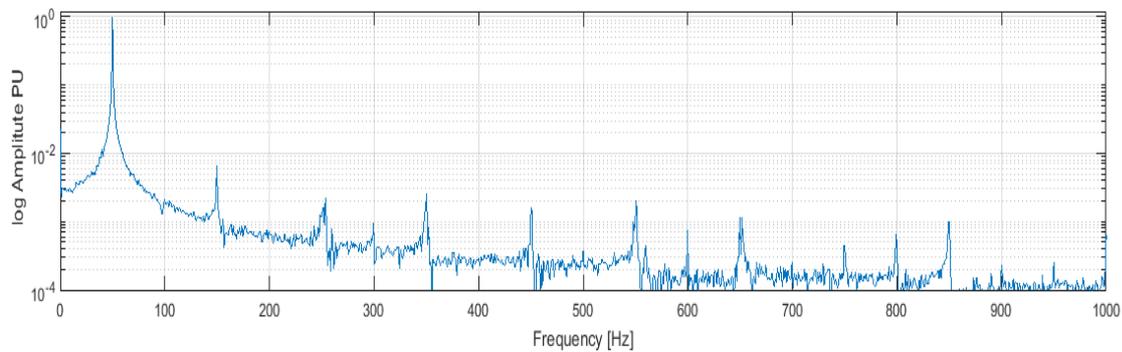


Figura 6.7 Spettro della corrente lato rete, con il controllo attivo fino alla tredicesima armonica.

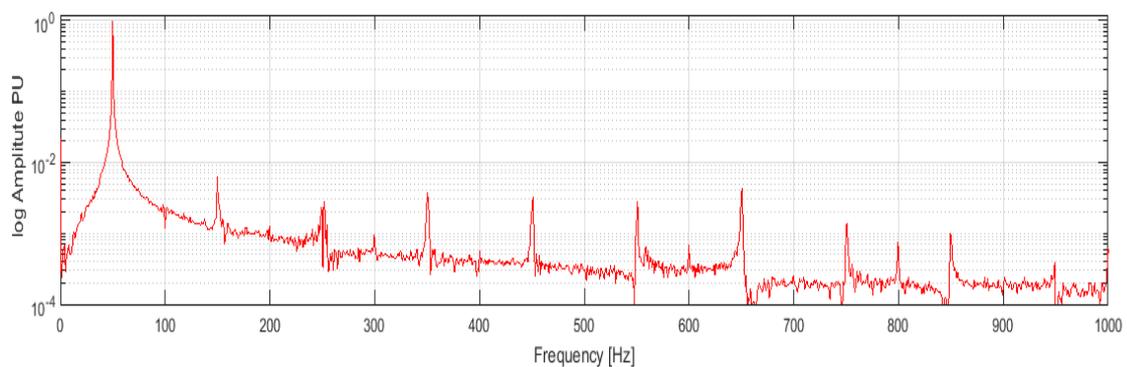


Figura 6.8 Spettro della corrente lato rete, con il controllo completamente attivo su tutti i PIR.

Per meglio evidenziare gli effetti dei regolatori risonanti si è effettuato il confronto degli spettri alle varie frequenze delle armoniche in esame (figura 6.9 e 6.10).

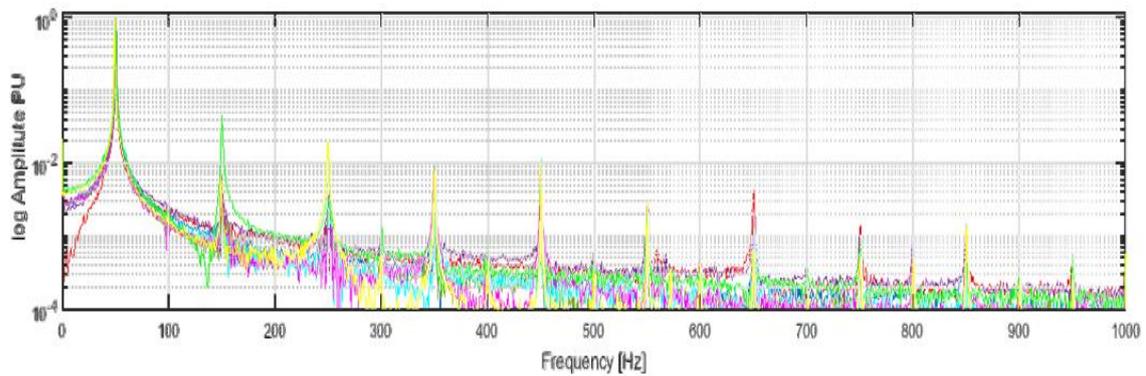


Figura 6.9 Confronto degli spettri della corrente lato rete con i diversi PIR attivi.

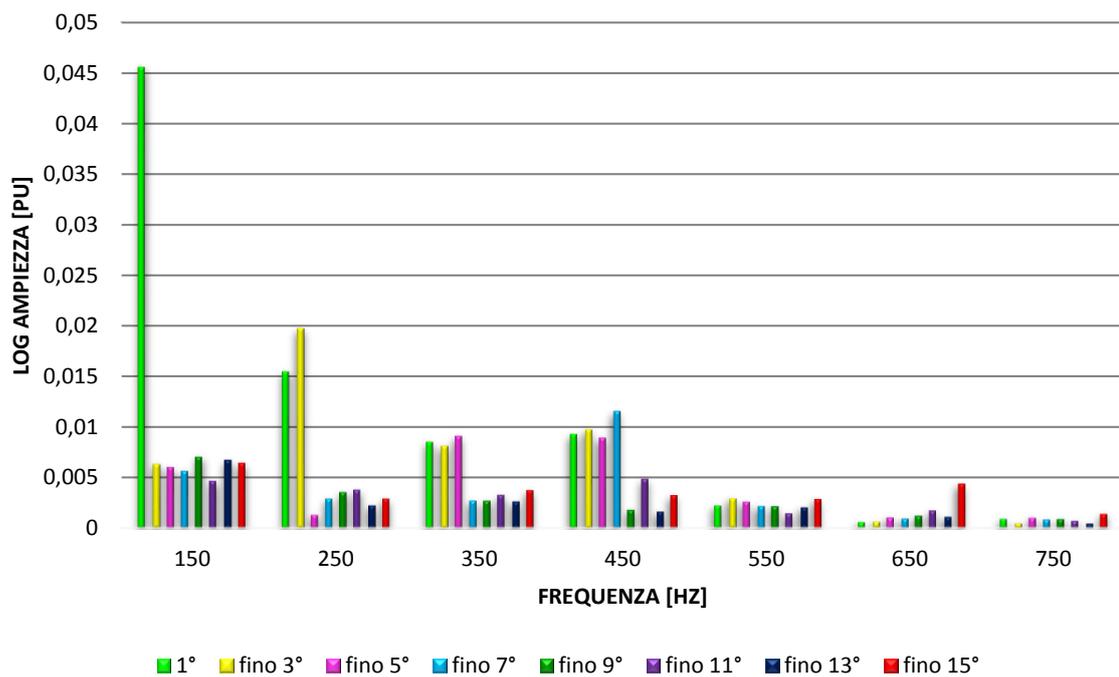


Figura 6.10 Confronto campionato degli spettri della corrente lato rete alle diverse frequenze delle armoniche dei PIR.

Dai vari andamenti degli spettri delle correnti lato rete ottenute durante la fase di test del programma di controllo dell'inverter, appare chiaro il corretto

funzionamento del regolatore risonante. Nell'immagine 6.10, dal confronto campionato alle diverse frequenze delle armoniche dei PIR, si può notare un netto miglioramento della forma d'onda della corrente in uscita, al progressivo aumento dei regolatori in funzione fino alla componente rossa che indica l'attivazione di tutti i PIR. Fanno eccezione solamente piccole componenti di controllo che agiscono sulle frequenze dalla 11° alla 15° armonica, che hanno bisogno di una regolazione più specifica, in quanto riducono i benefici in termini di riduzione del disturbo alle frequenze delle armoniche che li precedono. Questo è dovuto alla non perfetta applicazione del prewarping durante il processo di discretizzazione dei PIR [6], ottenendo lo spostamento della frequenza di taglio degli ultimi regolatori al di fuori del range di lavoro. Sempre dagli spettri riportati, si ha un'ulteriore conferma della presenza di armoniche di ordine pari, anche se di modesta intensità, a causa dell'oscillazione di potenza. Con queste prove si è quindi appurato il corretto funzionamento del codice discretizzato per il controllo dell'inverter e allo stesso tempo si sono evidenziate anche alcune piccole problematiche che portano a un leggero aumento del THD della corrente in uscita per alcune armoniche.

6.3 Filtro LCL Vs LL

Come ultimo test si sono confrontate le prestazioni con il medesimo sistema di controllo tra un filtro LCL e un filtro classico LL senza condensatore.

Dalle figure 6.11 e 6.12 si nota che la corrente lato rete nel caso di un filtro LL ha meno componenti in bassa frequenza ma presenta ripple, a differenza dell'andamento della stessa corrente di rete con filtro LCL (figura 5.16 e 5.17) che non presenta switching e dopo il controllo è praticamente liscia.

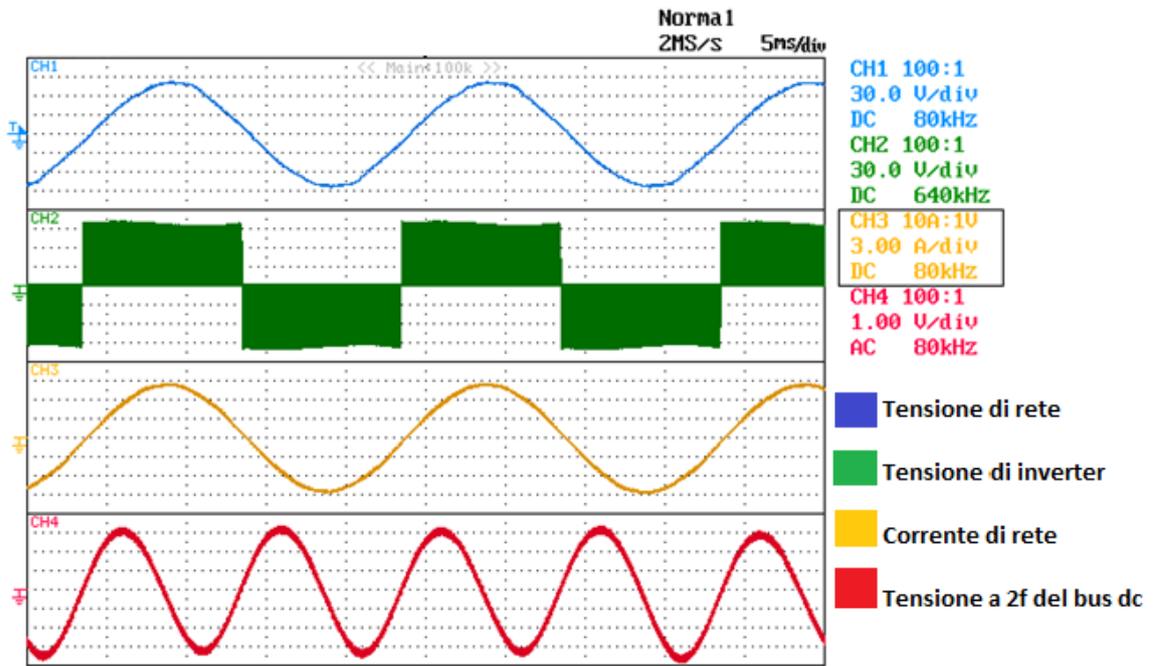


Figura 6.11 Andamento della tensione di rete, della tensione dell'inverter, della corrente di rete e della tensione a 2f del bus dc a regime in presenza di un filtro LL senza condensatore.

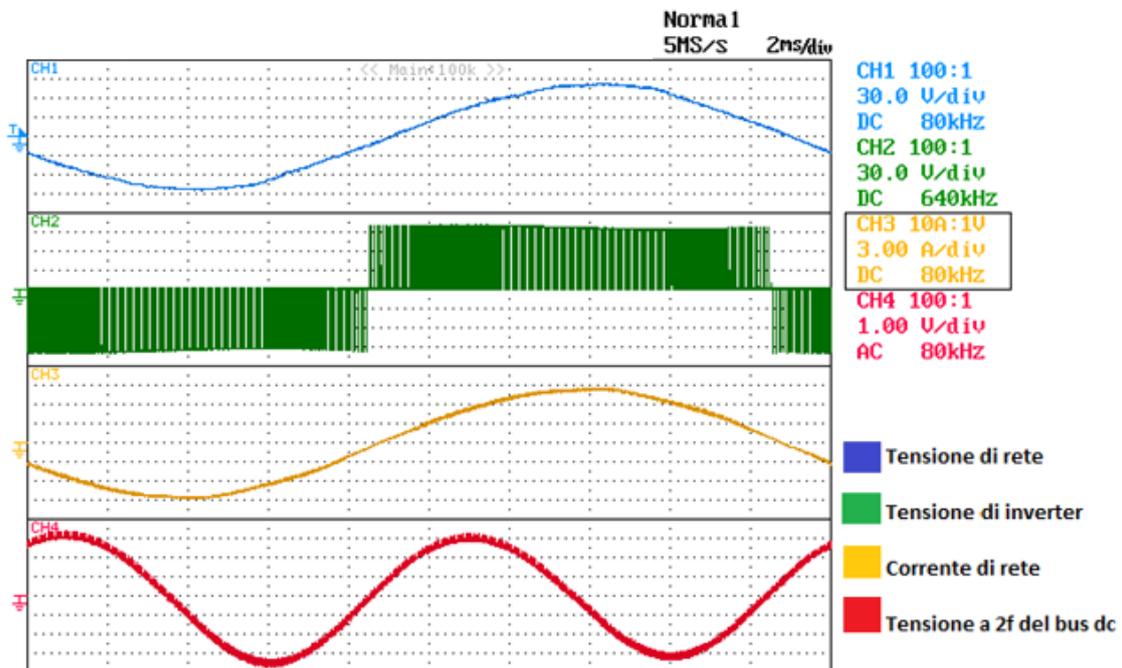


Figura 6.12 Andamento della tensione di rete, della tensione dell'inverter, della corrente di rete e della tensione a 2f del bus dc a regime in presenza di un filtro LL senza condensatore.

Dal confronto delle Fast Fourier Transform della corrente di rete (figure dalla 6.13 alla 6.18) è possibile confermare i vantaggi della presenza del filtro LCL alle alte frequenze come era previsto, a discapito di un lieve peggioramento alle basse frequenze (fino a 4kHz).

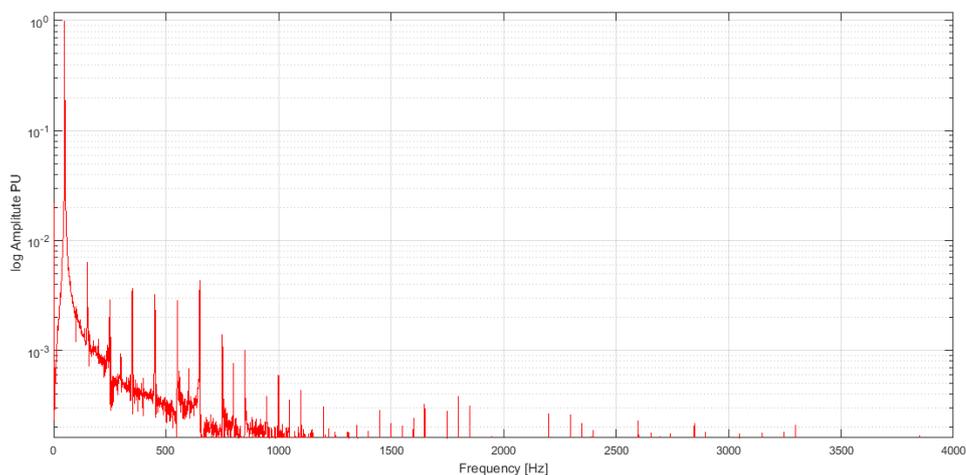


Figura 6.13 Fast Fourier Transform fino alla frequenza di 4kHz della corrente di rete in presenza di un filtro LCL.

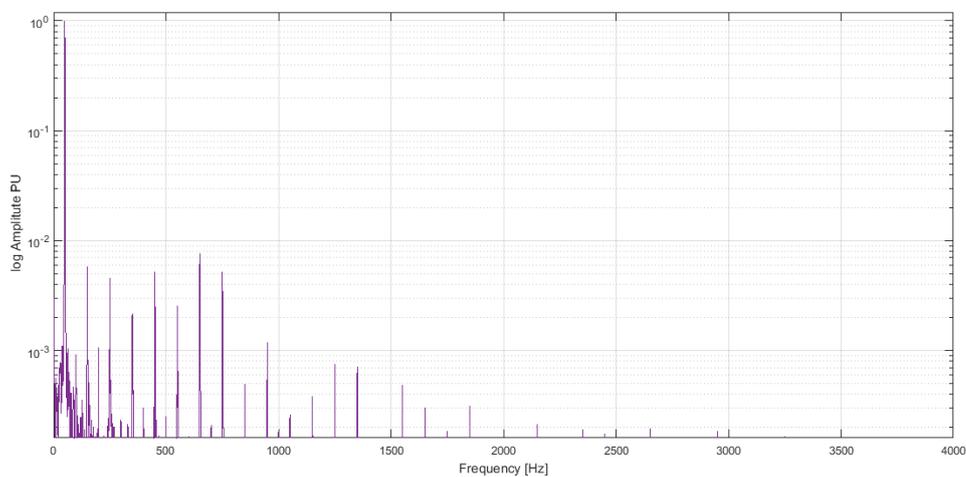


Figura 6.14 Fast Fourier Transform fino alla frequenza di 4kHz della corrente di rete in presenza di un filtro LL.

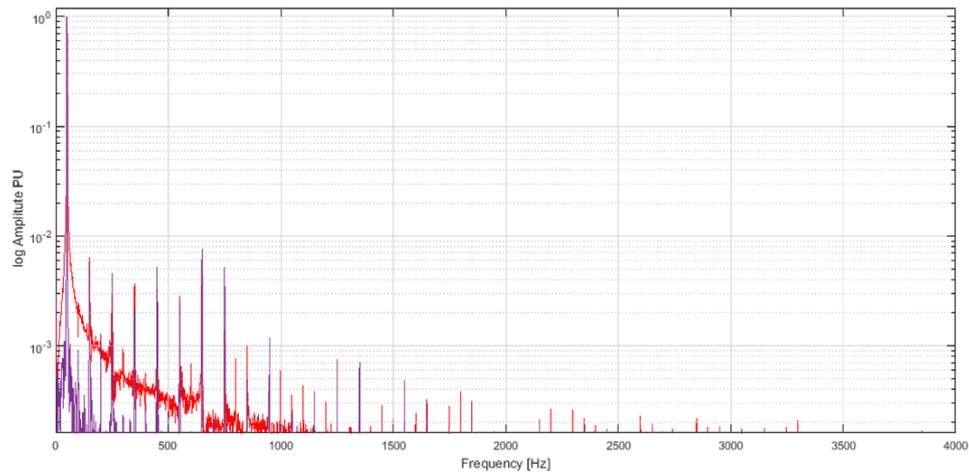


Figura 6.15 Confronto della Fast Fourier Transform fino alla frequenza di 4kHz della corrente di rete tra di un filtro LCL e LL.

Dalla figura 6.15 si può dedurre che il lieve peggioramento della caratteristica della corrente di rete alle basse frequenze può essere imputata alla frequenza di risonanza presente nel filtro LCL (circa a 3.8 kHz).

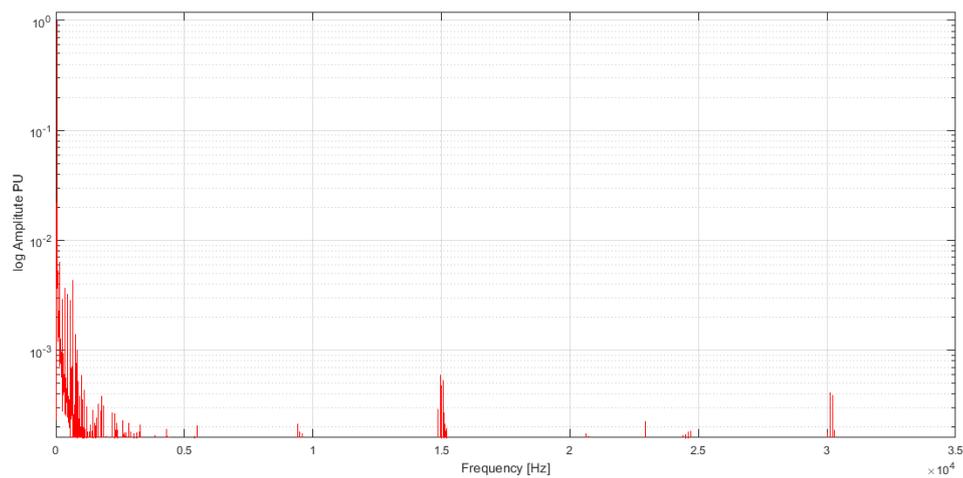


Figura 6.16 Fast Fourier Transform alle alte frequenze (fino a 35kHz) della corrente di rete in presenza di un filtro LCL.

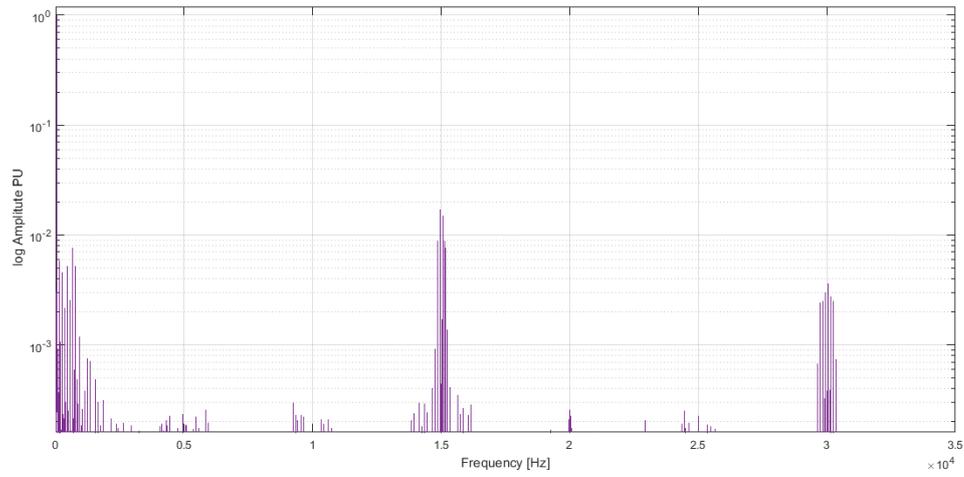


Figura 6.17 Fast Fourier Transform alle alte frequenze (fino a 35kHz) della corrente di rete in presenza di un filtro LL.

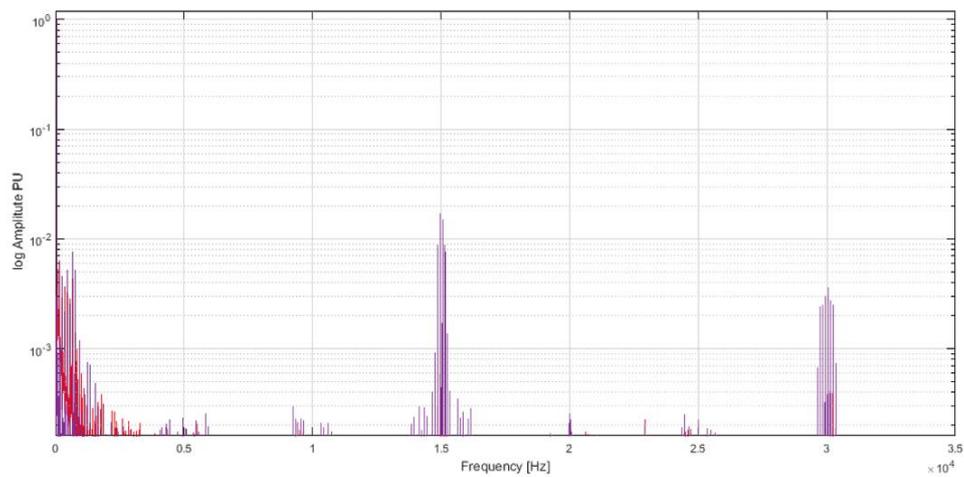


Figura 6.18 Confronto della Fast Fourier Transform alle alte frequenze (fino a 35kHz) della corrente di rete tra di un filtro LCL e LL.

Dal confronto di figura 6.18 è chiaro come il filtro LCL agisca comportando notevoli vantaggi e diminuendo i disturbi alla frequenza di commutazione di 15 kHz e ai suoi multipli. Inoltre sono presenti piccoli disturbi a frequenze pari, probabilmente derivanti dalla frequenza di lavoro del Chopper Boost.

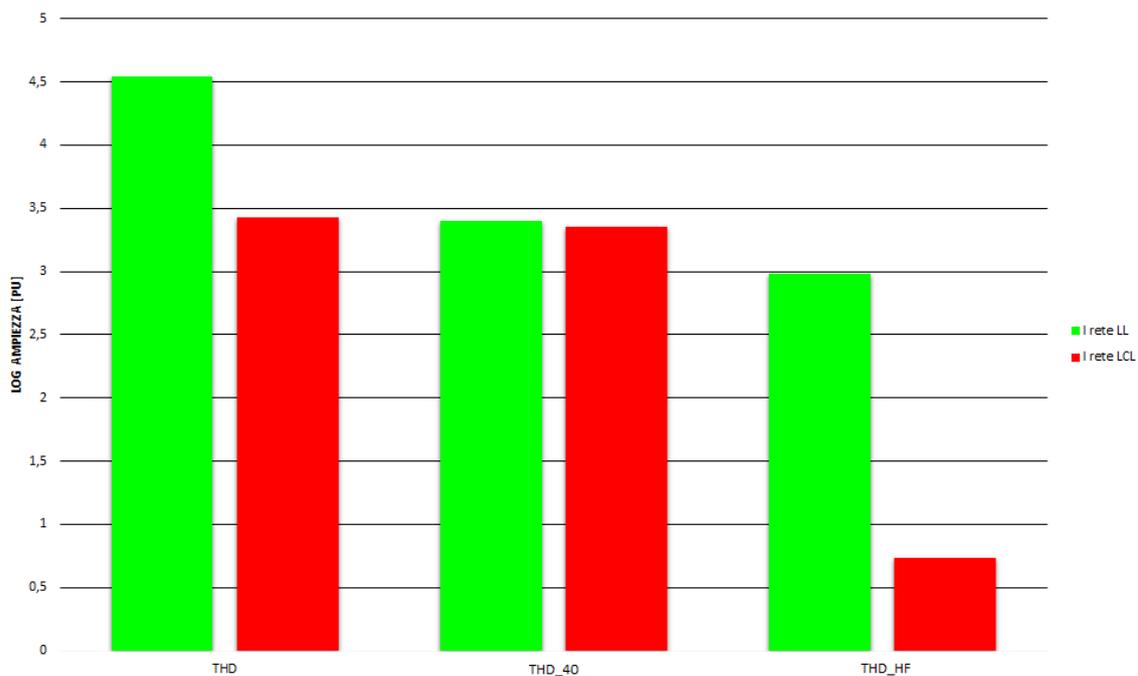


Figura 6.19 Confronto THD della corrente di rete tra di un filtro LCL e LL.

Come mostrato dal confronto del THD di figura 6.19 per quanto riguarda le prime 40 armoniche in esame (THD_40) non si ottengono miglioramenti della corrente di rete in presenza di un filtro LCL. È invece evidente come confermato dalle FDT precedentemente esaminate che nonostante la presenza della frequenza di risonanza nel filtro LCL il THD alle alte frequenze sia migliore in presenza del nuovo filtro con condensatore.

6.4 Analisi THD del filtro LCL

Come ultima considerazione si sono effettuate verifiche e confronti della Fast Fourier Transform (FFT) e Total Harmonic Distorsion (THD) delle grandezze principali che caratterizzano la presenza del filtro LCL: corrente lato rete e lato inverter.

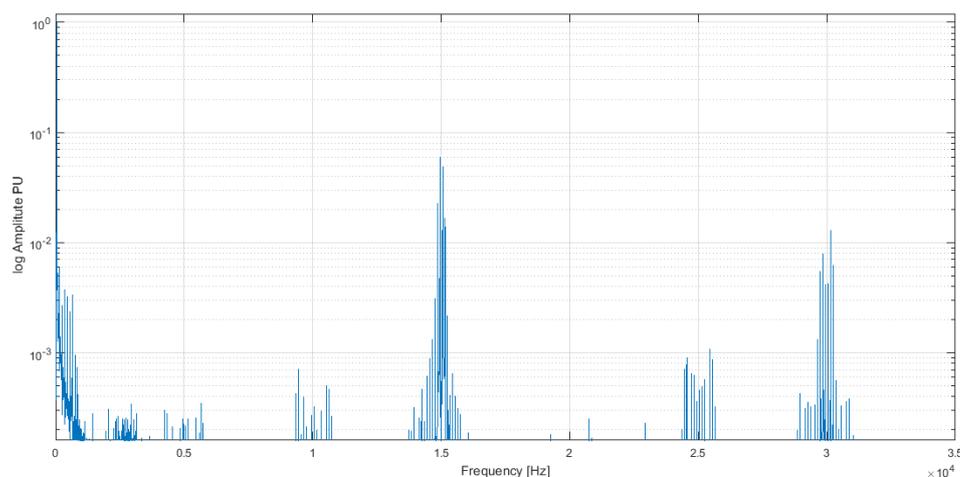


Figura 6.20 Fast Fourier Transform alle alte frequenze (fino a 35kHz) della corrente di inverter in presenza di un filtro LCL.

Dal confronto tra la trasformata di Fourier della corrente di rete e di inverter in presenza di un filtro LCL figura 6.16 e 6.20 è possibile realizzare l'immagine 6.21. Si evidenzia da essa come la corrente di inverter sia peggiore di un fattore 100 in scala logaritmica per quanto riguarda i disturbi alle alte frequenze.

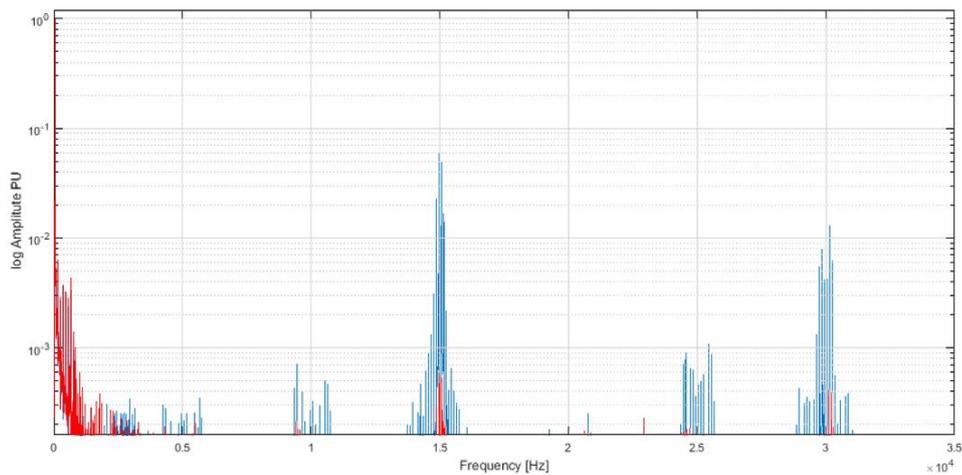


Figura 6.21 Confronto della Fast Fourier Transform alle alte frequenze (fino a 35kHz) tra la corrente di rete e inverter in presenza di un filtro LCL.

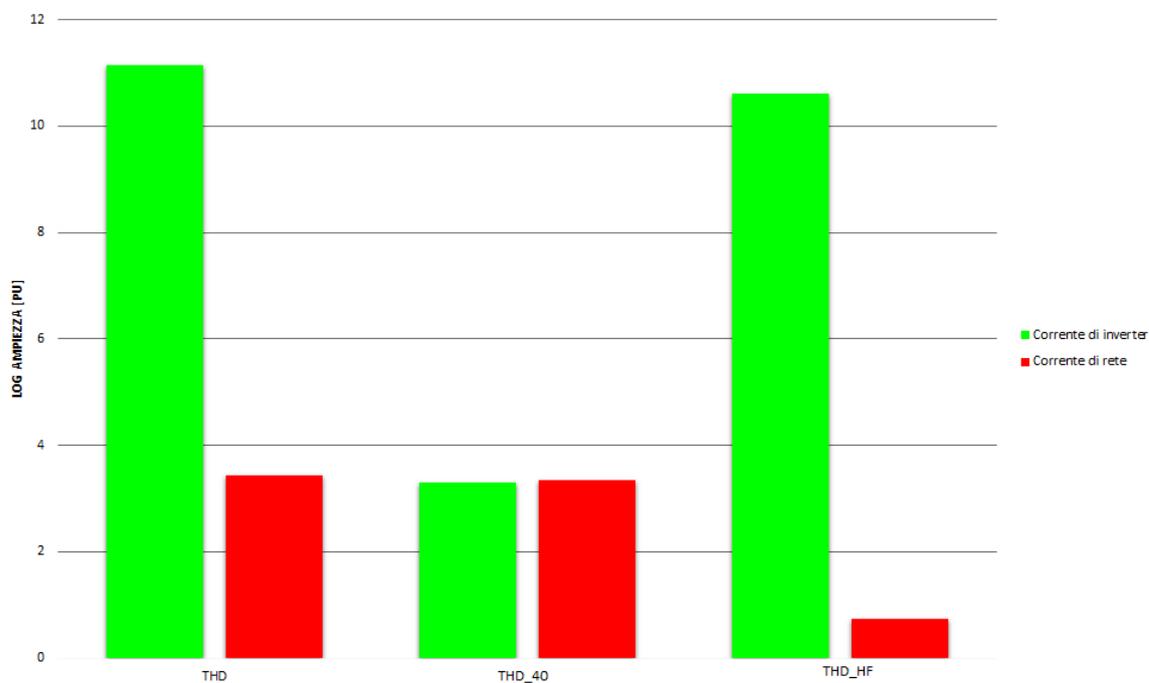


Figura 6.22 Confronto THD tra la corrente di rete e inverter in presenza di un filtro LCL.

Anche dal confronto del THD_HF alle alte frequenze è evidente ancora una volta il grande vantaggio del filtro LCL che agisce tra l'inverter e la rete, migliorando notevolmente la corrente lato rete in uscita dal filtro. Per quando riguarda il THD_40 delle prime 40 armoniche (fino a 2kHz), poiché non si è ancora raggiunta la frequenza di risonanza del filtro LCL, le caratteristiche delle correnti in ingresso e uscita sono le stesse.

È possibile effettuare un altro confronto tra la tensione e la corrente di rete in uscita sempre in presenza di un filtro LCL (figura 6.23).

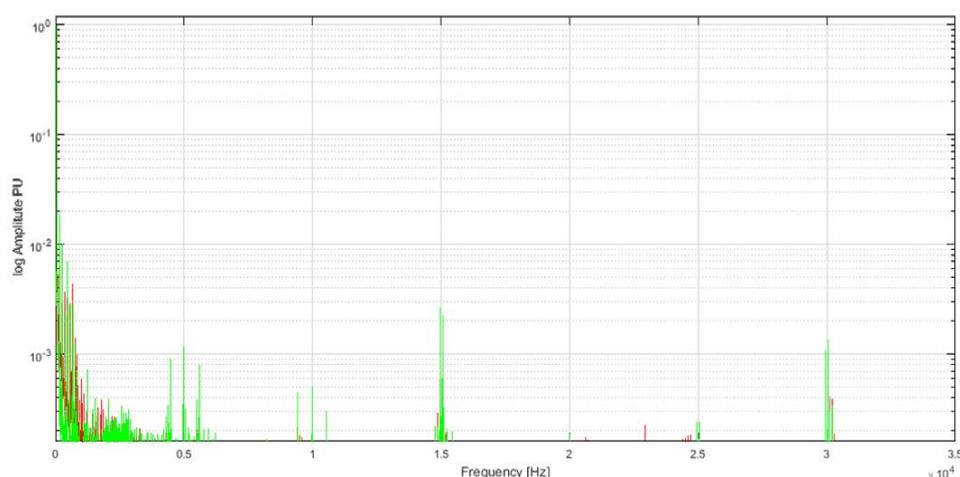


Figura 6.23 Confronto della Fast Fourier Transform alle alte frequenze (fino a 35kHz) tra la corrente e tensione di rete in presenza di un filtro LCL.

La possibilità di avere instabilità nel sistema LCL è legato non solo alla frequenza di risonanza del filtro ma anche alla potenza di lavoro. Se la corrente che si scambia con la rete è piccola allora non c'è il rischio di avere instabilità, superata una certa soglia si può avere instabilità. Essenzialmente come enunciato nei capitoli precedenti, la frequenza di risonanza dipende dai valori di induttanza ($L1$ e $L2$) e soprattutto dalla resistenza lato rete ($R2$). La resistenza lato rete è composta da una componente nota del filtro stesso (resistenza in serie all'induttanza di rete), più una componente variabile che dipende dalla rete di distribuzione a cui

l'impianto è collegato. Più il valore di tale resistenza è elevato, più la potenza che dà luogo alla risonanza è superiore. Potrebbero essere necessari dei filtri di Notch posti alla frequenza di risonanza del filtro, nel caso si superi una potenza limite nel sistema. Nelle simulazioni effettuate non si è raggiunto questo limite di potenza e quindi non è stato necessario risolvere il problema dell'instabilità.

Conclusioni

L'obiettivo di questa tesi è stato quello di simulare e verificare sperimentalmente un inverter monofase di tipo transformerless per applicazioni fotovoltaiche con l'installazione di un filtro LCL tra l'inverter e il collegamento alla rete elettrica. Lo scopo è stato quello di constatare miglioramenti riguardanti costo e prestazioni dell'intero impianto fotovoltaico rispetto a una configurazione più comune senza filtro LCL, valutando in particolar modo efficienza e THD della corrente lato rete in uscita dal filtro LCL. Per ottenere, durante la fase di misura, delle condizioni operative sufficientemente simili a quelle presenti in un impianto fotovoltaico domestico, si è progettato e realizzato un sistema ad anello chiuso in cui si è cercato di inserire tutti i parametri presenti nella maggior parte degli impianti fotovoltaici. La parte di progettazione del circuito ha presentato alcune criticità che si sono poi risolte con l'ausilio delle simulazioni eseguite con *Simulink* e *Plecs*. Si è così configurato il banco di misura in laboratorio e con i sistemi di controllo più congeniali si sono testati i vari funzionamenti delle sezioni dell'impianto fotovoltaico domestico simulato. In questo modo si sono potuti ottenere i dati sperimentali ed è emerso che grazie all'impiego della tecnologia con filtro LCL è possibile ottenere delle prestazioni più elevate rispetto all'inverter con solo interfacciamento alla rete di tipo LL. È stato inoltre possibile confermare che si ottiene una migliore stabilità dell'impianto utilizzando un sistema di controllo basato sulla corrente di inverter e sulla tensione di rete. Al fine di valutare il contenuto armonico delle correnti nelle varie parti dell'impianto si sono calcolati sia il THD a bassa frequenza che il THD che tiene solo conto del contributo ad alta frequenza. I risultati ottenuti per il THD ad alta frequenza hanno confermato le ipotesi teoriche del capitolo 3, mentre il THD a bassa frequenza ha fornito risultati quasi congruenti per quanto riguarda la configurazione con e senza filtro LCL. Questo è dovuto al fatto che le armoniche a bassa frequenza che vengono prese in

considerazione, sono attenuate dal funzionamento dei PIR appositamente tarati; mentre il filtro LCL migliora le alte componenti armoniche che seguono la sua frequenza di risonanza. Questo comportamento, se studiato in modo più approfondito, potrebbe portare all'implementazione di una strategia di controllo con filtro LCL anche per impianti fotovoltaici di potenze maggiori a quelle domestiche esaminate; al fine di inseguire la massima efficienza e il minimo THD e rendere il sistema fotovoltaico più performante.

Bibliografia

- [1] Remus Teodorescu, Marco Liserre and Pedro Rodríguez, “*Grid Converters for Photovoltaic and Wind Power Systems*”, A John Wiley and Sons, Ltd., 2011.
- [2] Gabriele Rizzoli, “*Development of dc/ac power converters for applications requiring high efficiency*”, Tesi di dottorato, 2016.
- [3] Stefano Cardillo, “*Progettazione e realizzazione di un convertitore monofase in SiC per applicazioni fotovoltaiche*”, Tesi magistrale, 2014.
- [4] Roberto González, Jesús López, Pablo Sanchis, Luis Marroyo, “*Transformerless Inverter for Single-Phase Photovoltaic Systems*” IEEE Transaction on Power Electronics, Vol. 22(2), March 2007.
- [5] Giuseppe Spalierno, “*Corso di Elettronica 3*”, Edizioni Cupido, 2011.
- [6] A.Bemporad, “*Realizzazione digitale di controllori analogici*”, 2007/2008.
- [7] T. Kerekes, “*Analysis and modeling of transformerless photovoltaic inverter systems*”, Ph.D. Dissertation. Aalborg: Faculty of Engineering, Science & Medicine, Aalborg University, 2009.
- [8] Xing Zhang, *Senior Member, IEEE*, Peng Chen, Changzhou Yu, *Student Member, IEEE*, Fei Li, *Member, IEEE*, Hieu Thanh Do, *Student Member, IEEE*, and Renxian Cao, “*Study of a Current Control Strategy Based on Multisampling for High-Power Grid-Connected Inverters with an LCL filter*”, IEEE Transaction on Power Electronics, Vol. 32(7), July 2017.
- [9] Stewart Geoffrey Parker, *Student Member, IEEE*, Brendan P. McGrath, *Member, IEEE*, and Donald Grahame Holmes, *Fellow, IEEE*, “*Regions of Active Damping Control for LCL Filters*”, IEEE Transaction on Industry Applications, Vol. 50(1), January/February 2014.

- [10] R. Teodorescu, F. Blaabjerg, U. Borup, M. Liserre, “*A new control structure for grid-connected LCL PV inverters with zero steady-state error and selective harmonic compensation*”, in Proc. IEEE Applied Power Electronics Conference APEC’04, Vol. 1, 2004.
- [11] M. Liserre, R. Teodorescu and F. Blaabjerg, “*Stability of photovoltaic and wind turbine grid connected inverters for a large set of grid impedance values*”, IEEE Transaction on Power Electronics, Vol. 21(1), pp. 263-272, January 2006.
- [12] E. Twining, and D.G. Holmes, “*Grid current regulation of a three-phase voltage source inverter with an LCL input filter*”, IEEE Transaction on Power Electronics, Vol. 18(3), May 2003.
- [13] Zhen Xin, *Student Member, IEEE*, Xiongfei Wang, *Member, IEEE*, Poh Chiang Loh, and Frede Blaabjerg, *Fellow, IEEE*, “*Grid-Current-Feedback Control for LCL-Filtered Grid Converters with Enhanced Stability*”, IEEE Transaction on Power Electronics, Vol. 32(4), April 2017.
- [14] M. Mengoni, “*Sistemi di Conversione dell’energia elettrica*”, Appunti Corso di Ingegneria Elettronica e Telecomunicazioni per l’energia LM, 2016.
- [15] Francesco Zanetti, “*Analisi teorica e sperimentale di uno schema di controllo per convertitori fotovoltaici monofase di tipo transformerless*”, Tesi magistrale, 2016.