

ALMA MATER STUDIORUM – UNIVERSITA' DI BOLOGNA
CAMPUS DI CESENA
SCUOLA DI INGEGNERIA E ARCHITETTURA
CORSO DI LAUREA IN INGEGNERIA ELETTRONICA
INFORMATICA E DELLE TELECOMUNICAZIONI

*Studio dei circuiti di clamper
negli amplificatori
operanti in classe E*

TESI DI LAUREA
IN ELETTRONICA INDUSTRIALE

Relatore:
Prof. Rudi Paolo Paganelli

Presentata da:
Freddi Alex

Sessione I
Anno accademico 2013/2014

Parole chiave

- ✓ **Amplificatore Classe E**
- ✓ **Zero Voltage Switching**
- ✓ **Efficienza energetica**
- ✓ **Carico variabile**
- ✓ **Circuito di Clamper**

INTRODUZIONE9

1. AMPLIFICATORI DI POTENZA 11

1.1 CONCETTI GENERALI	11
1.2 DISPOSITIVO ATTIVO: MOSFET	12
1.3 PARAMETRI CARATTERISTICI DEL MOS DI POTENZA	15
1.3.1 Caratteristiche d'uscita.....	15
1.3.2 Caratteristiche di trasferimento	16
1.3.3 Dissipazione termica.....	17
1.3.4 Area operativa di sicurezza.....	18
1.3.5 Curva di riduzione di $P_{dissMAX}$	20
1.3.6 Regime impulsivo	20
1.3.7 Resistenza r_{dsON}	22
1.4 FIGURE PRESTAZIONALI	23
1.4.1 Rendimento energetico.....	23
1.4.2 Rendimento di conversione.....	25
1.4.3 Distorsione.....	25
1.4.4 Risonatore serie	27
1.5 CLASSIFICAZIONE DEGLI AMPLIFICATORI DI POTENZA	28
1.5.1 Amplificatori di potenza come generatori di corrente.....	29
1.5.2 Amplificatori di potenza come switches.....	30

2. AMPLIFICATORE DI POTENZA OPERANTE IN CLASSE E.....31

2.1 INTRODUZIONE AL PA IN CLASSE E	31
2.2 PA IN CLASSE E	33
2.2.1 Valutazioni dei parametri circuitali.....	35
2.3 SIMULAZIONE DELL' AMPLIFICATORE CLASSE E	39
2.3.1 Bilancio energetico	43
2.3.2 Analisi spettrale	45
2.3.3 Dissipatore termico.....	47

2.3.4 Picco di tensione.....	48
------------------------------	----

3. ANALISI DELL'AMPLIFICATORE IN CLASSE E AL VARIARE DEL CARICO R..... 49

3.1 INTRODUZIONE	49
3.2 CLASSE E CON DIODO IN ANTIPARALLELO AL MOS	50
3.3 CLASSE E CON DIODO IN SERIE AL MOS	58
3.4 CLASSE E CON DISPOSITIVO IRF510 E CARICO A VUOTO ED IN CORTO CIRCUITO	62

4. CLASSE E CLAMPED - ZENER E DIODO 67

4.1 INTRODUZIONE	67
4.2 CLASSE E CON CLAMPER TOTALMENTE DISSIPATIVO	67
4.3 ANALISI DELLE EQUAZIONI.....	70
4.4 SIMULAZIONE	73
4.4.1 Rendimento, distorsione e dissipazione termica.....	77
4.5 CLASSE E CON CLAMPER PARZIALMENTE RIGENERATIVO	80
4.6 ANALISI DELLA TENSIONE V_{DS}	81
4.7 SIMULAZIONE	82
4.5.1 Rendimento e distorsione.....	85

5. CLASSE E CLAMPED - TRASFORMATORE E DIODO 87

5.1 INTRODUZIONE	87
5.2 CLASSE E CLAMPED CON TRASFORMATORE E DIODO.	88
5.3 FUNZIONAMENTO.....	89
5.4 SIMULAZIONE	91
5.4.1 Tensione V_{ds} al variare del carico R.....	94
5.4.2 Rendimento, distorsione e dissipatore.....	96

5.4.3 Clamper con trasformatore fisicamente realizzabile.....	99
5.5 CLAMPER A CONFRONTO	102
CONCLUSIONI	104
BIBLIOGRAFIA	106

Introduzione

Questa tesi tratta dell'amplificatore di potenza (PA–Power Amplifier) operante in classe E. Si tratta di un convertitore DC/AC ad elevato rendimento che può trovare impiego in numerose applicazioni in cui il problema della generazione di calore o la necessità di non sprecare energia sono particolarmente stringenti (ad esempio apparati per cui non è previsto un impianto di raffreddamento e/o apparati alimentati a batteria). L'elevato rendimento di un amplificatore operante in classe E deriva dalle specifiche forme d'onda ai capi del dispositivo attivo impiegato, tali per cui la perdita di commutazione durante la fase di accensione dello switch diviene pressoché trascurabile (Zero-Voltage-Switching e Zero-Derivative-Voltage Turn-ON). Il prezzo da pagare per ottenere queste benefiche forme d'onda è quello di avere un valore di cresta della tensione sul dispositivo che commuta assai più elevato del valore medio, coincidente con la tensione di alimentazione DC. In generale si stima una tensione di picco fra le 3 e le 5 volte più elevata della tensione DC, in funzione del Duty-Cycle e dell'assorbimento di corrente sul carico. Occorre poi tenere presente che in condizioni dinamiche (ad esempio qualora si collegasse direttamente l'amplificatore all'alimentazione) potrebbero innescarsi dei transistori tali per cui la tensione di picco ecceda anche il range suddetto. Per questo motivo è bene porre un limite alla massima tensione di picco adottando dei circuiti di protezione del transistor al fine di evitare la sua distruzione per limiti legati alla tensione di breakdown. Questi circuiti sono denominati clamper: in questa tesi valuteremo le modalità con cui si può implementare tale protezione; valuteremo, inoltre, i vantaggi e gli svantaggi derivanti dall'impiego di tali circuiti.

Dopo un primo capitolo in cui vengono introdotti i concetti fondamentali relativi agli amplificatori di potenza seguirà un secondo capitolo in cui le forme d'onda ideali dell'amplificatore operante in classe E vengono analizzate: per fare questo ci si è serviti di una metodologia di progetto

classica e di simulazioni condotte tramite il software LTspice. Nel terzo capitolo l'analisi si sofferma su quello che avviene utilizzando come switch un dispositivo nMOS di potenza disponibile in commercio (che prevede internamente al chip, in antiparallelo al MOS, un diodo detto di body) e nel caso in cui l'assorbimento di corrente da parte del carico non sia fisso (resistenza di carico variabile) rispecchiando quindi le caratteristiche di un utilizzatore realmente utilizzato in ambito industriale. Nel caso in cui le variazioni di carico tendano alla condizione di corto circuito l'amplificatore continua ad operare con basse perdite di commutazione in accordo con la ZVS. Tuttavia, sia le variazioni di carico che le variazioni dinamiche impresse all'amplificatore possono dar luogo a transitori in cui il picco di tensione eccede il valore minimo di breakdown del transistor MOS. Nel quarto capitolo si esamina in dettaglio come può essere implementato il circuito di clamping a protezione del dispositivo che funge da interruttore, dove però la perdita introdotta degrada notevolmente il rendimento dell'amplificatore. Il quinto capitolo presenta un possibile circuito di clamping, rigenerativo e a bassa perdita, che può impedire il crollo del rendimento dell'amplificatore durante il funzionamento in regime clampato. Al termine trarremo le dovute conclusioni.

Capitolo 1

1. Amplificatori di potenza

1.1 Concetti generali

Un amplificatore ha la funzione di amplificare i segnali per renderli adatti a pilotare carichi che richiedono una certa potenza.

Generalmente il sistema amplificatore può essere composto da diversi stadi in cascata. I primi di essi, costituenti il *preamplificatore*, hanno il compito di amplificare il segnale d'ingresso e di renderlo disponibile agli stadi successivi senza introdurre livelli di distorsione apprezzabile (generalmente operano in lineare); al termine della catena di amplificazione si ha lo *stadio finale* o *amplificatore di potenza* che ha il compito di fornire al carico la potenza richiesta e che, di solito, determina il grado di non linearità dell'intero sistema amplificatore.

L'amplificatore di potenza è un circuito elettronico che può dover pilotare i dispositivi più vari, ad esempio, nel caso audio potrebbe essere un altoparlante (dispositivo elettromeccanico), oppure nel caso delle trasmissioni wireless, potrebbe essere una antenna (trasduttore elettromagnetico), oppure nel caso dell'automazione industriale potrebbe essere un motore elettrico o una pompa (attuatore elettromeccanico). In generale lo stadio finale è spesso denominato *HPA (High Power Amplifier)*.

Lo schema a blocchi in figura 1.1 rappresenta un generico impianto industriale dove sono evidenziati i componenti principali che intervengono in un tipico processo. Si nota il blocco denominato **amplificatore di potenza**, spesso anche identificato con il termine “*convertitore elettronico di potenza*” che, sulla base dei segnali generati dalla rete di controllo, deve provvedere alla conversione dell'energia fornita dalla sorgente nella forma

utile al pilotaggio degli attuatori, i quali dovranno agire sul sistema da controllare.

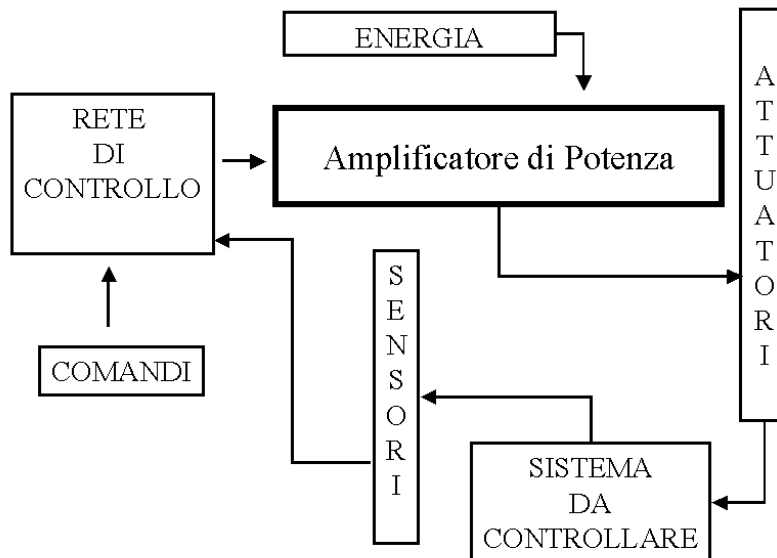


Fig.1.1: schema a blocchi di un generico sistema di controllo di impianto (o processo industriale) in cui spicca l'amplificatore di potenza.

1.2 Dispositivo attivo: MOSFET

Il transistor è il dispositivo attivo che sta alla base del circuito amplificatore. Esso può appartenere ad una delle due seguenti famiglie: quella bipolare o a quella ad effetto campo.

L'amplificatore di potenza operante in classe E descritto in questa tesi usa un *transistore ad effetto campo (FET)* ed, in particolare, un *MOSFET (Metal Oxide Semiconductor Field Effect Transistor)* di potenza. Questi transistor sono dotati di tre terminali: gate, source, drain.

Nei MOS il gate è isolato dal canale da uno strato di ossido di silicio. Si viene così a costituire una stratificazione di materiali che fornisce il nome al dispositivo: il metallo del terminale di gate, l'ossido isolante, il semiconduttore del canale.

In base alla modalità di drogaggio, si possono distinguere due tipi di MOS di potenza: quelli a canale di tipo n (nMOS) oppure p (pMOS).

Generalmente per i dispositivi di potenza è preferibile utilizzare canali di tipo n perché garantiscono prestazioni migliori.

Il funzionamento di un MOSFET si basa sulla creazione di un canale conduttivo tra il source e il drain agendo sulla tensione al gate che regola il numero di portatori nel canale del dispositivo.

Si hanno tre regioni di funzionamento:

- il transistor è spento se $V_{gs} \leq V_m$: V_m è la tensione di soglia del transistor, ovvero la tensione di gate in corrispondenza alla quale inizia a circolare una corrente di drain.
- il transistor lavora in regione lineare (o triodo) se è soddisfatta la seguente disequazione :

$$V_{ds} < V_{gs} - V_m \rightarrow I_d = \frac{\beta_n}{2} [2(V_{gs} - V_m)V_{ds} - V_{ds}^2] \quad (1)$$

- il transistor è in saturazione quando:

$$V_{ds} > V_{gs} - V_m \rightarrow I_d = \frac{\beta_n}{2} (V_{gs} - V_m)^2 \quad (2)$$

Come si può notare dalle formule (1) e (2) sarebbe possibile ottenere una corrente grande a piacere potendo agire sul parametro $\beta_n = (W/L)\beta_n'$, dove β_n' rappresenta la conducibilità intrinseca: infatti la conducibilità del transistor è possibile incrementarla agendo sulla periferia $S = W/L$, che rappresenta la dimensione del MOSFET. Tuttavia, la rapidità con cui si può accendere o spegnere un MOSFET dipende dalle diverse capacità parassite che aumentano per i dispositivi con fattori di forma elevati. Esiste dunque un compromesso fra correnti massime sostenibili e rapidità nella commutazione.

Commutazioni lente comportano un'elevata dissipazione di potenza in commutazione; d'altra parte dispositivi piccoli comportano un'elevata dissipazione di potenza in conduzione: chiaramente il compromesso ottimale è dunque legato al contenimento della temperatura di esercizio che può generarsi sia per effetto delle perdite per conduzione che per effetto delle perdite di commutazione.

I MOS di potenza possono arrivare a garantire una tensione di rottura maggiore al valore di qualche kV e sostenere correnti di qualche centinaio di ampere. Le due strutture base (VMOS e DMOS) partono da un substrato di tipo n^+ , a cui è collegato il drain, su cui viene accresciuto uno strato n^- in cui, per doppia diffusione, vengono create una zona p (zona di canale) ed una zona n^+ , collegata al source. Nel VMOS a questo punto si provvede ad incidere un solco a V, sulle cui pareti viene dapprima formato uno strato di isolante di SiO_2 e successivamente depositata la metallizzazione di gate. In questo modo la tensione di gate è in grado di controllare la formazione e la larghezza dei due canali laterali nella zona p , regolando così l'intensità di corrente, che scorre verticalmente dal drain al source.

Nel DMOS invece non si effettua l'incisione del solco; il gate è tuttavia in grado di controllare ugualmente la formazione nella zona p di due canali, che ora presentano un orientamento orizzontale.

La struttura VMOS, che deve il suo nome alla forma dell'incisione, è stata la prima ad essere adottata per i MOS di potenza. La tecnologia DMOS è stata sviluppata da numerose fonderie, ciascuna delle quali ha adottato una denominazione commerciale propria (per esempio POWERMOS per la SGS-Thomson).

Rispetto ai transistori BJT, i MOS presentano diversi vantaggi: tempi di commutazione più brevi, frequenze di lavoro elevate, assenza di fenomeni di fuga termica e di break down secondario, possibilità di collegamento diretto in parallelo, controllo di potenze elevate mediante trascurabili potenze di pilotaggio e facilità di interfacciamento con logiche TTL e CMOS.

D'altro canto, a parità di corrente nominale, i chip dei MOS utilizzano una superficie più estesa di quella dei transistori bipolari e il costo risulta maggiore (il costo cresce in modo più che lineare con l'area occupata).

In figura 1.2 è riportato il simbolo circuitale, il chip e la struttura fisica del DMOS e IRF510 che si adatterà nel corso della tesi. Si vede chiaramente come il chip contenente il dispositivo nMOS di potenza preveda per costruzione la presenza di un diodo in antiparallelo derivante dal fatto che il contatto di source va a contattare anche il bulk di tipo p , la regione in cui viene a formarsi il canale.

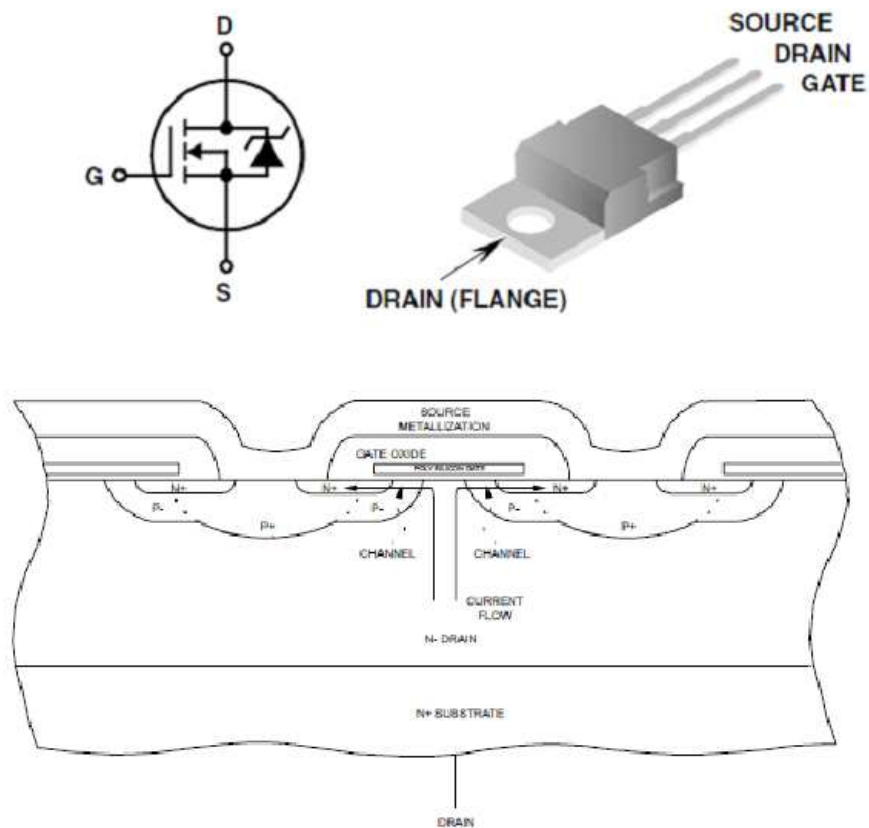


Fig. 1.2: simbolo circuitale dell' nMOSFET, chip integrato e sezione trasversale. [fonte: data-sheet IRF510]

1.3 Parametri caratteristici del MOS di potenza

1.3.1 Caratteristiche d'uscita

In figura 1.3 sono riportate le caratteristiche d'uscita del transistor. Si distinguono una zona ohmica, delimitata dai punti di pinch-off (linea tratteggiata) in cui il dispositivo lavora in modo simile ad un interruttore ON, ed una zona attiva o di saturazione in cui la dissipazione è notevole e la corrente pressoché indipendente dalla tensione V_{ds} ai capi del dispositivo. La zona di interdizione (interruttore OFF) viene a coincidere con l'asse delle ascisse.

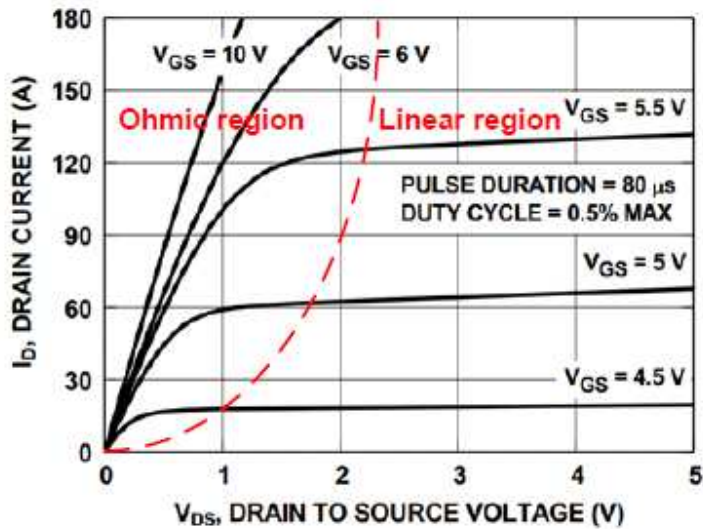


Fig 1.3: caratteristica di uscita del MOSFET a canale n che verrà adottato nel corso delle simulazioni della tesi. [fonte: data-sheet IRF510]

1.3.2 Caratteristiche di trasferimento

Questa caratteristica, particolarmente utile quando il MOS lavora in zona attiva, è illustrata in figura 1.4. La pendenza delle curve rappresenta la transconduttanza $g = dI_d/dV_{gs}$. Il punto comune a tutte le curve relative a diverse temperature (per V_{ds} fissato) è quello per cui il coefficiente di temperatura vale zero (ZTC).

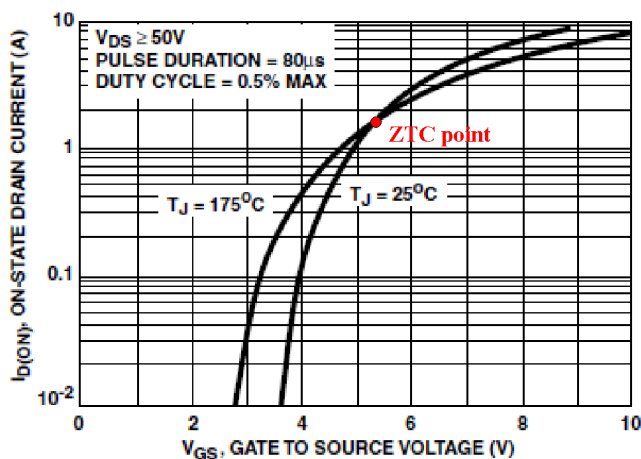


Fig. 1.4: caratteristica di trasferimento per diverse temperature di giunzione. [fonte: data-sheet IRF510]

1.3.3 Dissipazione termica

Un problema a cui si deve prestare la massima attenzione quando si lavora con dispositivi di potenza è quello legato alla dissipazione di potenza nel dispositivo, alla conseguente sua trasformazione in calore e al conseguente aumento della temperatura interna. Questa non deve superare il limite (T_{jmax}) per non danneggiare irreparabilmente il componente. A tal fine si considera la *resistenza termica*, che consente di determinare il salto termico fra due zone che si scambiano un determinato flusso di calore.

Un tipico percorso per il calore prodotto da un dispositivo di potenza è quello che parte dal chip di silicio, passa dal suo contenitore (case), dal dissipatore di calore (heatsink), per arrivare infine a disperdersi nell'ambiente: questa situazione può essere rappresentata attraverso il concetto di resistenza termica dallo schema di figura 1.5.

La potenza dissipata dal dispositivo, che equivale al flusso di calore iniettato nel chip, viene rappresentata come un generatore di corrente che inietta carica sul nodo T_j rappresentativo della temperatura di giunzione (il punto più caldo del chip). Altri nodi sono quelli rappresentativi delle temperature del package T_c , del dissipatore T_s e dell'ambiente T_a : in questo modello rappresentativo le temperature vengono assimilate alle tensioni. Per tenere conto delle differenze di temperatura tra i vari punti si introducono le resistenze termiche (R_{th}), le quali essendo equivalenti a delle resistenze, rappresentano la difficoltà del calore nell'attraversamento di tali zone.

Applicando l'equazione di maglia per il circuito vale pertanto la relazione:

$$T_j = T_a + P_d (R_{thjc} + R_{thcs} + R_{thsa}) \quad (3)$$

Normalmente in fase di progetto il problema si pone nei seguenti termini: nota la potenza da dissipare, P_d , note le temperature T_{jmax} e T_a , nota la resistenza termica R_{thjc} relativa ad un certo dispositivo (fornita dal costruttore), si deve scegliere il dissipatore adatto affinché la temperatura della giunzione non superi la T_{jmax} . Dalla (3) è possibile ricavare il valore massimo per la somma $R_{thcs} + R_{thsa}$.

La resistenza termica R_{thcs} dipende dal tipo di contenitore e dalle modalità di montaggio del componente sul dissipatore; è dunque un dato noto. A sua

volta, per ogni tipo di dissipatore viene fornita dal costruttore, la R_{thsa} corrispondente. Occorre, allora, scegliere il dissipatore e il tipo di montaggio più opportuni affinché la somma tra R_{thcs} e R_{thsa} non risulti superiore al valore massimo ricavabile dalla relazione (3).

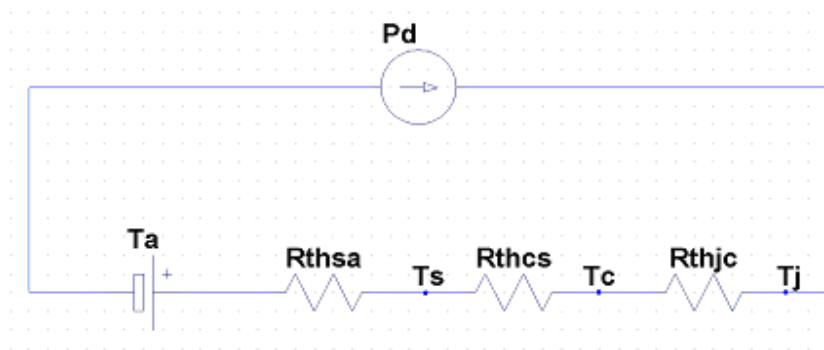


Fig.1.5: modello elettrico-termico elementare del sistema di dissipazione.

1.3.4 Area operativa di sicurezza

Con il termine *SOA* (*Safe Operative Area*) viene indicata l'area di sicurezza operando entro la quale per il MOS (o il BJT) viene garantito un funzionamento non distruttivo per un certo numero di ore. Essa è delimitata dalla I_d massima (o I_c nel caso di un BJT), dalla V_{ds} massima (V_{ce}) e dalla massima potenza dissipabile P_d . Nel caso di un transistor bipolare si ha una ulteriore limitazione alla SOA proviene dalla zona detta di break down secondario, fenomeno tipicamente distruttivo per il dispositivo. Per i MOS di potenza non esiste il fenomeno del break down secondario.

In figura 1.6 viene mostrato la SOA relativa al transistor MOS a canale n che verrà adottato nelle simulazioni dei capitoli successivi.

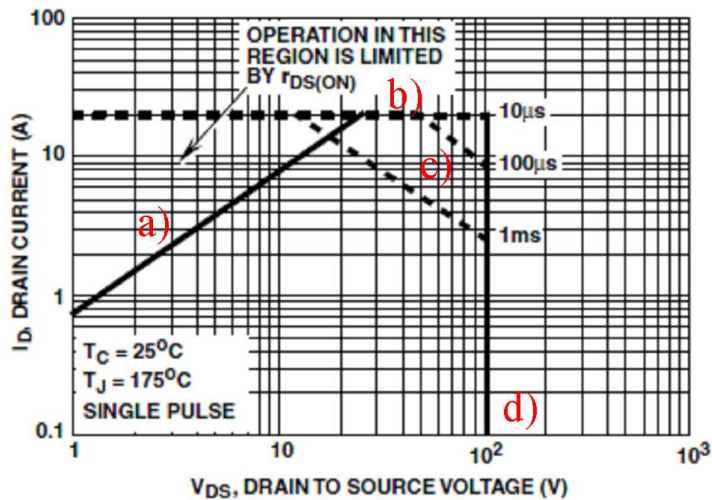


Fig. 1.6: viene riportata la forward bias SOA (FBSOA), l'area all'interno della quale è conveniente far lavorare il transistor senza limiti di tempo, relativa al transistor nMOS IRF510. [fonte: data sheet IRF510]

La FBSOA è definita dalle linee della massima corrente di drain, I_d , per determinati valori della tensione tra drain e source, V_{gs} , quando il transistor è in conduzione (singolo impulso o da una tensione continua).

La figura 1.6, realizzata in condizioni di temperatura ambiente, T_a , di 25 °C e considerando una $R_{thja}=125$ °C/W, mostra una linea continua (DC) e tre rette operative avente un impulso di 1ms, 100µs e 10µs.

Si nota che alla SOA vengono imposte quattro limitazioni (indicate con le lettere dalla a alla d):

- a) limitazione imposta dalla resistenza r_{dsON} che per il nostro dispositivo vale 0,54 Ω quando la V_{gs} è 10 V. Per esempio quando la corrente è pari ad 1 A, allora la tensione V_{ds} non potrà essere più bassa di 0,54 V.
- b) limite imposto dalla massima corrente di drain sopportabile dal transistor.
- c) Limite dovuto alla massima potenza dissipabile dal transistor (dipende dalla resistenza termica).
- d) Limite derivante dalla tensione di break-down del dispositivo.

Per evitare di portare a lavorare il transistoro oltre ai limiti definiti dalla SOA, si adottano diverse soluzioni circuitali quali l'impiego di diodi di libera circolazione, circuiti di clamp, oppure di smorzamento (snubbers).

1.3.5 Curva di riduzione di $P_{dissMAX}$

Il grafico di figura 1.7 rappresenta l'andamento della potenza massima normalizzata dissipabile nel dispositivo IRF510, senza che venga superato il limite della T_{jmax} , in funzione della temperature del contenitore (package). Più risulta elevata la temperatura del case, minore sarà la potenza dissipabile: la pendenza del ramo obliquo dipende dalla resistenza termica fra giunzione e case (R_{thJC}).

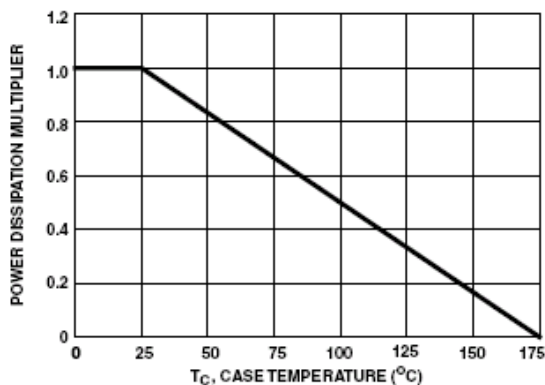


Fig. 1.7: curva di riduzione (derating) della potenza dissipabile relativa al transistoro nMOS IRF510. [fonte: data sheet IRF510]

La riduzione della potenza dissipabile al crescere della temperature influisce anche sull'area operativa di sicurezza (SOA) del componente, in quanto provoca un abbassamento della curva di massima potenza e, quindi, un restringimento dell'area stessa (zona delimitata denominata c)).

1.3.6 Regime impulsivo

Nel caso, piuttosto frequente, di funzionamento dei dispositivi di potenza in regime impulsivo, risulta utile il diagramma di figura 1.8. Le curve rappresentano l'andamento della resistenza termica di transitorio Z_{thjc} tra giunzione e contenitore al variare della larghezza dell'impulso t_I , per diversi

valori di duty cycle, D . Il valore di Z_{thjc} è spesso normalizzato rispetto a R_{thjc} . Se si sottopone una giunzione ad una potenza avente l'andamento impulsivo simile a quello di un onda quadra periodica, la sua temperatura T_j , non segue istantaneamente l'andamento della potenza, come farebbe supporre il modello di figura 1.8, ma presenta (a regime) un andamento a tratti di esponenziale: questo avviene a causa della presenza di capacità termiche (non disegnate nel modello di figura 1.6) che vanno poste in parallelo alle resistenze termiche.

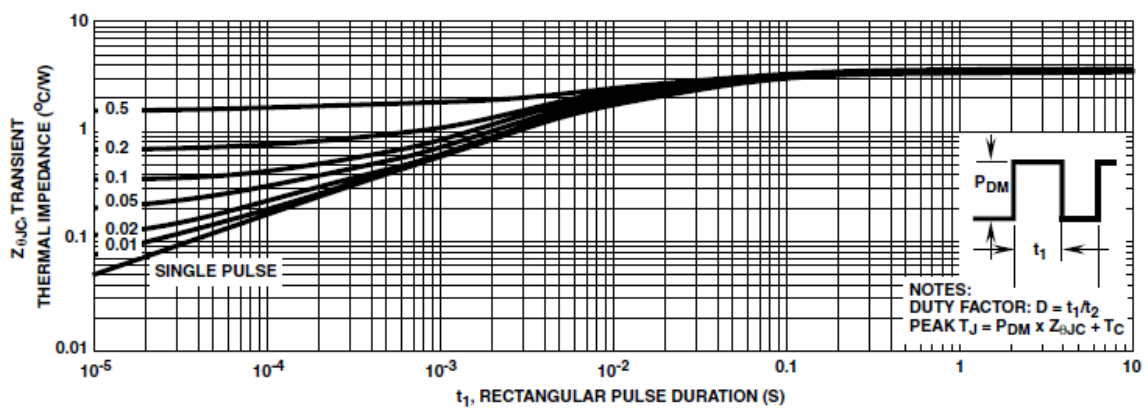


Fig. 1.8: andamento del coefficiente Z_{thjc} . [Fonte: data-sheet IRF510]

La temperatura di giunzione raggiunge, pertanto, un valore di picco (T_{jp}), ovviamente inferiore a quello che avrebbe in regime continuo. Esso risulta tanto più alto quanto è maggiore il t_1 e risulta tanto più basso quanto minore è il duty cycle, avendo la giunzione più tempo per raffreddarsi. In base ai valori di Z_{thjc} , ricavabili dal diagramma di figura 1.8, è possibile calcolare l'elevazione massima della temperatura delle giunzione rispetto a quella del contenitore applicando la formula: $T_{jp} = T_c + Z_{thjc} * R_{thjc} * P_{dm}$

1.3.7 Resistenza r_{dsON}

La r_{dsON} rappresenta la resistenza tra drain e source con il transistor MOS in funzionamento ON; viene specificata per una determinata tensione tra gate e source e una determinata corrente di drain.

Il diagramma di figura 1.9 mostra l'andamento delle r_{dsON} al variare della corrente I_d per diversi valori della tensione V_{gs} .

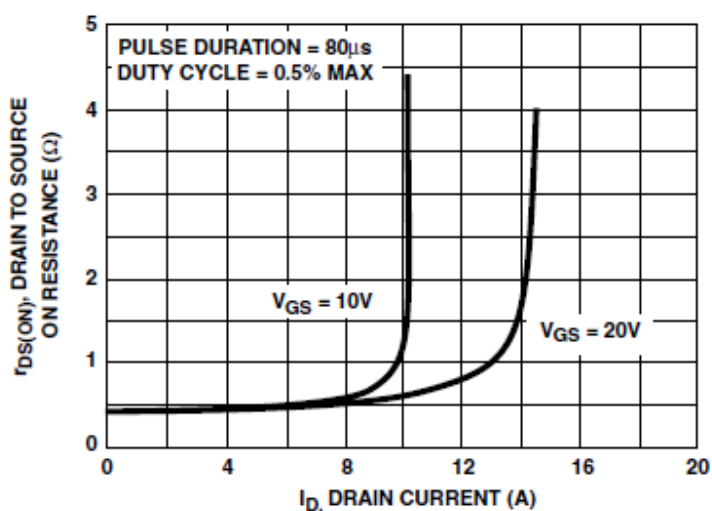


Fig. 1.9: andamento della resistenza r_{dsON} in funzione delle corrente di drain I_{ds} . [Fonte: data-sheet IRF510]

Se da un lato per mantenere in conduzione il transistor MOS con minime resistenze di canale è necessario applicare un elevato valore di V_{gs} , per esempio di 20 V, dall'altro non conviene eccedere per non caricare eccessivamente la capacità di ingresso C_{iss} del transistor, con conseguente allungamento dei tempi di commutazione.

1.4 Figure prestazionali

Al fine di valutare le prestazioni di un generico amplificatore di potenza e di caratterizzarne la bontà occorre considerare i parametri che vengono di seguito descritti.

1.4.1 Rendimento energetico

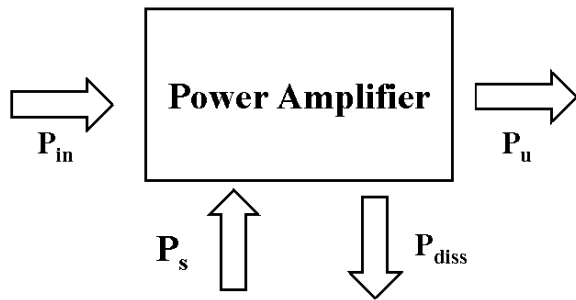
L'amplificatore di potenza è un convertitore elettronico che trasforma la potenza prelevata dalla sorgente di alimentazione DC in potenza utile da fornire al carico sotto forma di tensione e corrente AC aventi ampiezze ed andamenti temporali determinati dal segnale di ingresso.

Essendo necessario impiegare in modo ottimale l'energia fornita e limitare i fenomeni di auto riscaldamento dovuti alla dissipazione in calore, uno dei parametri fondamentali che caratterizzano le prestazioni di un amplificatore di potenza è il rendimento energetico, definito dalla seguente formula:

$$\eta_e = \frac{P_u}{P_{in} + P_s} \approx \frac{P_u}{P_{in}} \cdot \quad (4)$$

In tale formula compaiono le seguenti grandezze P_u , P_{in} , P_s , rispettivamente, la potenza attiva fornita in uscita al carico, quella prelevata in ingresso e quella associata ai segnali di controllo (normalmente piccola per i tipici guadagni di potenza di un amplificatore).

Per comprendere al meglio il significato di tale formula si può far riferimento allo schema a sblocchi sottostante nel quale, oltre alle grandezze già citate, spicca anche la P_d ovvero la potenza dissipata sotto forma di calore.



Nella formula (4) è stata effettuata l'approssimazione che la potenza associata al segnale di controllo sia molto minore rispetto a quella fornita all'utilizzatore: in altre parole si assume che il guadagno di potenza dell'amplificatore sia elevato.

È desiderabile che il rendimento energetico sia il più prossimo possibile all'unità al fine di contenere i fenomeni di auto-riscaldamento dei componenti elettronici i quali, oltre ad essere molto sensibili e dipendenti dalla temperatura di funzionamento, possono operare solo con temperature inferiori a quella massima consentita.

La potenza convertita in calore è pari alla differenza che intercorre tra i valori medi delle potenze entranti nel dispositivo e di quelle uscenti, ovvero:

$$P_d = (P_{in} + P_s) - P_u \quad (5)$$

Pertanto, l'amplificatore dovrà essere in grado di smaltire nell'ambiente esterno il calore associato alla potenza dissipata P_d che, in termini di rendimento, si può esprimere nella seguente forma:

$$P_d = P_u(1 - \eta_e) / \eta_e \quad (6).$$

L'equazione (6) dimostra come, a parità di potenza dissipabile verso l'ambiente, sia necessario progettare convertitori aventi rendimento energetico tanto più elevato quanto più risulta elevata la potenza da fornire al carico. Inoltre, si evince come un aumento dell'efficienza dallo 80 al 90 % consentirebbe di dimezzare la potenza dissipata: mantenendo inalterato il valore della potenza dissipata ciò consentirebbe di raddoppiare la potenza in uscita, oppure, a parità di potenza in uscita consentirebbe di dimezzare il numero di transistori impiegati nello stadio finale oppure, a parità di temperatura di esercizio, consentirebbe di ridurre il numero di dissipatori e di conseguenza gli ingombri.

Si può notare che più i punti di efficienza guadagnati sono relativi ad efficienze elevate e tanto più accentuata è la diminuzione relativa di potenza dissipata. Pertanto, aumentare di 5 punti percentuale l'efficienza passando da 90 a 95 % significa dimezzare la potenza dissipata, quando invece aumentare di 5 punti percentuale l'efficienza di un amplificatore passando dal 15 al 20 % non comporta vantaggi altrettanto significativi in termini di calore prodotto.

1.4.2 Rendimento di conversione

Figura prestazionali definita come il rapporto tra la potenza desiderata in uscita e la potenza in ingresso al convertitore; ovvero passando alla formula risulta:

$$\eta_c = P_o^* / (P_{in} + P_s) \quad (7)$$

1.4.3 Distorsione

Nella progettazione degli amplificatori di potenza assume un ruolo determinante la distorsione dovuta alle non linearità presenti nel circuito. Essa indica quanto la reale forma d'onda del segnale d'uscita è diversa rispetto alla ideale forma d'onda amplificata del segnale desiderato.

In termini qualitativi la distorsione della tensione di uscita di un amplificatore può essere definita nel seguente modo:

$$\Delta(t) = V_u^*(t) - V_u(t) \quad (8)$$

In tale differenza compare il termine $V_u^*(t)$ che rappresenta il valore delle tensione d'uscita che idealmente si avrebbe se l'amplificatore fosse non distorcente e $V_u(t)$, che indica il valore che la tensione d'uscita realmente assume a causa dei fenomeni responsabili delle distorsione.

Il livello della distorsione di un convertitore elettronico di potenza si valuta in base al *fattore di distorsione* D , definito come il rapporto dei valori efficaci della distorsione ($\Delta(t)_{RMS}$) e della sola componente di tensione che idealmente si vorrebbe ottenere in uscita ($V_u^*(t)_{RMS}$). Quindi, essa è esprimibile secondo la seguente formula:

$$D = \Delta(t)_{RMS} / V_u^*(t)_{RMS} \quad (9)$$

Nel caso di convertitore DC/AC, quale è l'amplificatore operante in classe E, è desiderabile ottenere una tensione d'uscita di tipo sinusoidale: in tal caso si parla di *fattore di distorsione armonica T.H.D. (total harmonic distortion)*; esso corrisponde al rapporto tra il valore efficace della componente armonica fondamentale dello sviluppo in serie di Fourier della tensione d'uscita (V_{u1}^2), e del valore efficace complessivo dell'insieme di tutte le armoniche di ordine superiore al primo, che rappresentano la distorsione della suddetta tensione.

Pertanto, a partire dalla (9), il fattore di distorsione armonica risulta esprimibile dalla seguente relazione:

$$D^2 = \sum_{k=2}^{\infty} V_{uk}^2 / V_{u1}^2 = V_{uRMS}^2 / V_{u1RMS}^2 - 1 \quad (10)$$

dove sono stati messi in evidenza il valore efficace della forma d'onda totale e il valore efficace della sola componente desiderata ricavabili dalla sviluppo in serie di Fourier del segnale di uscita, il quale risulta:

$$V(t) = V_1 \cos(\omega_1 t + \phi) + V_2 \cos(\omega_2 t + \phi) + \dots + V_n \cos(\omega_n t + \phi) \quad (11)$$

La distorsione sul segnale di uscita è legata alla potenza erogata al carico e alla potenza utile tramite le relazioni (12) e (13).

Infatti la potenza utile in uscita risulta quella associata alla sola armonica fondamentale e vale pertanto: $P_L = \frac{V_1^2}{R}$ (12)

Viceversa la potenza (P_o) totale erogata all'utilizzatore dall'amplificatore risulta: $P_o = (1 + D^2_{tot}) P_L$ (13)

In altre parole la potenza utile è solo una parte della potenza erogata, tanto maggiore quanto più la distorsione è ridotta.

Il rendimento energetico e il fattore di distorsione sono i parametri fondamentali per la valutazione della prestazioni di un amplificatore di potenza. Essi, però, risultano in contrasto fra loro in quanto si deve tener presente che le condizioni operative di dispositivi elettronici più adatte a minimizzare le distorsione sono tipicamente in contrasto con la possibilità di ottenere elevati rendimenti, mentre i requisiti idonei ad ottimizzare il

rendimento sono in contrasto con la possibilità di ottenere bassi livelli di distorsione.

1.4.4 Risonatore serie

L'amplificatore di potenza operante in classe E, come vedremo, presenta nella rete di carico due elementi reattivi, l'induttanza $L2$ e la capacità $C2$ che, posti in serie alla resistenza di carico, formano un circuito risonante serie. Esso rappresenta un filtro passa banda del secondo ordine con la funzione di tagliare le armoniche indesiderate di corrente in uscita in modo tale che la tensione d'uscita presenti solo l'armonica fondamentale e risulti sinusoidale.

Nel caso di un RLC in serie si ha un'impedenza totale data da:

$$Z = R + j\omega L + \frac{1}{j\omega C} = j(\omega L - \frac{1}{\omega C}) + R \quad (14)$$

La frequenza di risonanza è ricavabile da:

$$j(\omega L - 1/\omega C) = 0 \rightarrow \omega_o = 1/\sqrt{LC} \quad (15)$$

Il coefficiente di risonanza (o fattore di qualità):

$$Q = \omega L / R = 1/\omega CR \quad (16)$$

La banda passante del filtro è deducibile dalla relazione $B = \frac{f}{Q}$: si comprende che tanto più è elevato Q tanto più stretta sarà la banda del filtro e quindi più selettiva la risposta in frequenza del circuito risonante.

1.5 Classificazione degli amplificatori di potenza

Gli amplificatori di potenza si differenziano per classi di funzionamento. L'elemento fondamentale di ogni classe è il dispositivo attivo, ruolo che può essere svolto da un BTJ o da un MOSFET.

In base alla modalità di funzionamento del transistor, gli amplificatori di potenza si possono suddividere in due grosse categorie: amplificatori aventi il dispositivo attivo funzionante come generatore di corrente e amplificatori che utilizzano il transistor come interruttore ideale. Nella prima tipologia ricadono le classi A, B, AB e C; alla seconda appartengono le rimanenti classi di funzionamento, ovvero le classi D, E ed F.

In figura 1.12 è rappresentata la suddivisione per classi di funzionamento degli amplificatori di potenza.

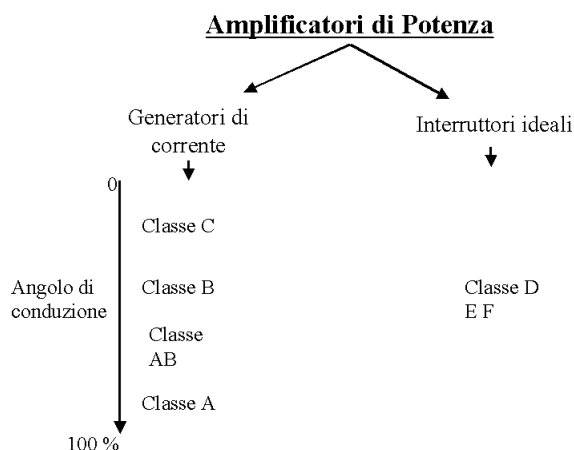


Fig. 1.12: principali classi di funzionamento degli amplificatori di potenza in funzione dell'angolo di conduzione. Nella classe A l'angolo di circolazione vale 360° , mentre nella classe B esso risulta la metà della classe precedente, in classe AB rappresenta la situazione intermedia fra le due classi di funzionamento, mentre nel classe C l'angolo di circolazione della corrente risulta inferiore a 180° . Nelle classi D, E ed F l'angolo di conduzione può essere variabile, ma risulta generalmente attorno a 180° .

1.5.1 Amplificatori di potenza come generatori di corrente

In amplificatori di classe A, B, C, la corrente in uscita al dispositivo attivo viene determinata dal circuito di pilotaggio ed è quindi indipendente dalla tensione d'uscita nel limite del rispetto del funzionamento in regione satura per i MOS (normale per il BJT). La rete di carico è progettata in modo tale che la tensione in uscita risponda agli impulsi periodici di corrente forniti dal transistor. Uno degli accorgimenti da adottare al fine di minimizzare la potenza dissipata è che la tensione ai capi del generatore di corrente che schematizza la porta di uscita del transistor sia minima al momento dell'impulso di corrente. Tale tensione non dovrà però essere inferiore ad una specifica soglia ($V_{ce,sat}$) determinata dalle caratteristiche tecnologiche del transistor adottato, oltre la quale esso entra in saturazione. Pertanto la tensione dovrà essere la minima possibile, ma comunque maggiore della tensione di saturazione, se non si vuole perdere il controllo della corrente del transistor. Tutti gli amplificatori con uscita controllata in corrente dissipano molta potenza sul dispositivo attivo perché la tensione ai suoi capi, durante l'impulso di corrente, deve essere più grande del valore minimo ammesso che si aggira tipicamente nell'ordine del 10 per cento della tensione d'alimentazione DC. Ottenere un'alta efficienza richiede che l'ampiezza dell'impulso di corrente e la rete di carico siano finemente accordati al fine di ottenere una ampiezza della tensione di uscita di dimensioni sufficienti a portare la tensione del dispositivo attivo vicino al confine fra regione satura e regione triodo ma senza entrarvi, altrimenti il transistor non agirebbe più da generatore di corrente ad alta impedenza, invalidando l'ipotesi di progetto.

1.5.2 Amplificatori di potenza come switches

Una maggiore efficienza può essere ottenuta utilizzando il dispositivo attivo come interruttore ON/OFF: anziché pensare lo stato ON come quello relativo ad un generatore di corrente ad alta impedenza, in cui il driver del dispositivo ha il perfetto controllo della forma d'onda di corrente, si preferisce assimilare lo stato ON ad un corto circuito (tensione virtualmente nulla), in cui il valore della corrente rimane indeterminato e deciso dal bipolo di carico. Tale categoria di amplificatori si basa pertanto su un approccio di funzionamento switching-mode: un interruttore ideale, il quale ha sempre o tensione nulla (stato ON) o corrente nulla ai suoi terminali (stato OFF) presenterà un consumo di potenza nullo. Nei casi reali, ovviamente, esisterà un minimo consumo di potenza legato soprattutto allo stato ON. Per mantenere basso il livello della potenza dissipata i dispositivi attivi dovranno operare solamente in saturazione o interdizione.

Questa condizione operativa viene denominata funzionamento in commutazione; essa sta alla base del funzionamento dei convertitori Switching (detti anche amplificatori in classe S).

La tecnica che sta alla base del funzionamento dell'amplificatore operante in classe-E è la *ZVS - Zero Voltage Switching*. Essa poggia sulle seguenti considerazioni: la tensione ai capi del componente attivo deve essere praticamente nulla quando questi è in conduzione ed, in particolare, quando la corrente risulta al valore massimo, il transistor deve quindi comportarsi come un interruttore chiuso avente bassa resistenza (stato ON); la corrente che scorre sul transistor deve essere praticamente nulla quando il dispositivo attivo è interdetto ed, in particolare, quando la tensione ai suoi capi è al suo valore massimo (stato OFF). In tale situazione il componente attivo si comporta come un interruttore aperto, avente resistenza molto elevata.

Capitolo 2

2. Amplificatore di potenza operante in classe E

2.1 Introduzione al PA in classe E

L'amplificatore operante in classe E è stato introdotto per la prima volta da Sokal nel 1975. Esso fa parte di quell'insieme di amplificatori denominati "switching" o, anche, "operanti in commutazione". Poichè al primo amplificatore switching fu dato il nome di "classe D", parve logico ai loro inventori denominare questo secondo esemplare "classe E"; attualmente esistono ulteriori classi di amplificatori switching, ma l'unica universalmente riconosciuta come innovativa è la "classe F". Altre classi di amplificatori switching vengono costantemente annunciati, ma poi si scopre che tutte sono più o meno riconducibili a queste tre tipologie (D, E, F).

Gli inventori del classe E hanno imposto i seguenti requisiti alle forme d'onda di tensione e corrente, in modo che durante il cambiamento di stato da acceso a spento, e viceversa, il prodotto tensione-corrente sia identicamente nullo, così da garantire una potenza dissipata nulla nel dispositivo anche durante la fase di commutazione:

- La transizione della tensione dal valore nullo al valore massimo deve cominciare solo dopo che la corrente si è completamente annullata.
- La tensione deve ritornare al suo valore minimo, idealmente zero, prima che la corrente ricominci a circolare e inizi la sua transizione verso il valore massimo.

- Non solo il valore di tensione deve essere nullo, ma anche la pendenza della forma d'onda di tensione all'istante di transizione OFF-ON (accensione) deve essere nulla.

Tutte le condizioni sopra elencate sono compatibili con gli andamenti di tensione e corrente rappresentati in Fig. 2.1:

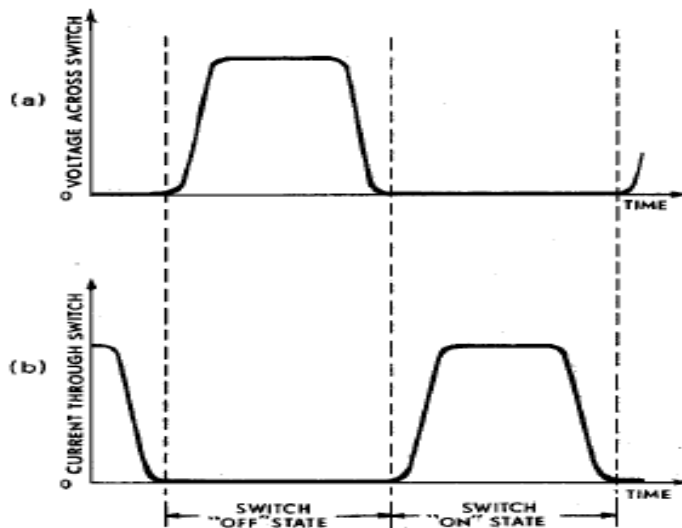


Fig. 2.1: forme d'onda di corrente e tensione relative al dispositivo attivo. [fonte: N. O. Sokal and A. D. Sokal, "Class E - A new class of high-efficiency tuned single-ended switching power amplifiers," *IEEE J. Solid-state Circuits*, vol. SC-10, pp. 168-176, June 1975.]

Nel grafico (a) di figura 2.1 si osserva la tensione ai capi del dispositivo attivo che funge da switch; in figura (b) si nota l'andamento della corrente che ha un comportamento duale di quello della tensione. Le transizioni vengono completate in modo da avere costantemente a zero una delle due forme d'onda, così che non possa esservi potenza dissipata, nemmeno durante le transizioni, le quali non hanno vincoli temporali di rapidità.

2.2 PA in classe E

Il classico modello circuitale di un amplificatore in classe E viene riportato in figura 2.2:

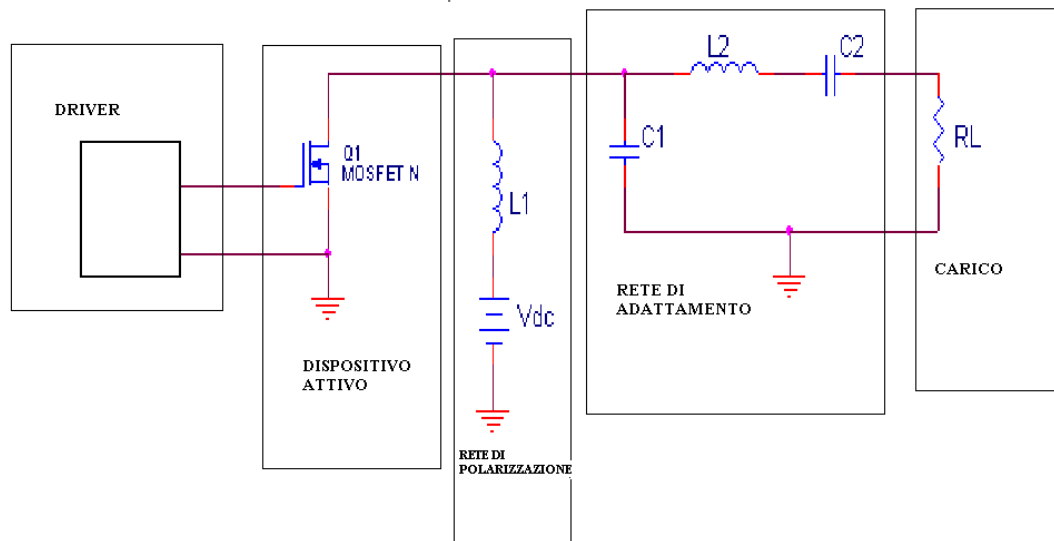


Fig. 2.2: schema dell'amplificatore di potenza operante in classe E.

Come si evince dallo schema elettrico di figura 2.2 un amplificatore di potenza operante in classe E può essere visto come l'insieme di cinque blocchi fondamentali.

Il primo di essi da sinistra è il driver che ha la funzione principale di comandare ON/OFF il dispositivo attivo. Solitamente gli amplificatori switching si affidano a tecniche di modulazione impulsiva: la più frequente è la modulazione PWM. Nel corso dello svolgimento della tesi si adotterà come driver un generatore di forma d'onda quadra periodica avente un duty cycle D (il rapporto tra il tempo in cui il segnale è alto e l'intero periodo) del 50 % e una frequenza di funzionamento f di 1 MHz (periodo T 1 μ s).

L'elemento fondamentale è l'interruttore, ovvero il dispositivo attivo di potenza: esso può essere un transistor bipolare (BJT) oppure, come nel caso considerato in questa tesi, un transistor ad effetto campo come un nMOS.

La rete di polarizzazione è composta da una induttanza di valore elevato, detta “choke”, che impedisce al segnale AC di diffondersi nella sorgente DC e che fornisce l’energia polarizzando il transistor. Essendo l’amplificatore un convertitore DC/AC, si desidera ottenere una tensione d’uscita puramente sinusoidale con frequenza definita dall’onda quadra di driver: dunque il termine utile è rappresentato dalla prima armonica, mentre quelle di ordine superiore sono armoniche di distorsione, la cui presenza è inevitabile nel funzionamento in commutazione, ma che possono essere eliminate da un filtro in uscita che selezioni la sola componente desiderata. La rete di adattamento però non deve fungere solo da filtro ma, determinando il carico dello switch, deve anche realizzare sul dispositivo le forme d’onda di corrente e tensione tipiche del classe E, precedentemente illustrate. Tale maglia è composta quindi da una capacità C_1 detta di “shunt”, posta in parallelo al dispositivo attivo e solitamente integrata nel chip del transistor, e da un circuito risonatore-serie formato da una induttanza (L_2) e da una capacità (C_2) con l’obiettivo di far vedere al carico un segnale puramente sinusoidale.

2.2.1 Valutazioni dei parametri circuitali

Per progettare l'amplificatore operante in classe E e determinare i valori dei parametri circuitali è necessario applicare delle equazioni che leghino il valore dei componenti alle forme d'onda di tensione e corrente di drain.

Assumendo come origine dei tempi quella in cui il dispositivo si spegne, si vuole che la tensione V_{ds} e la sua derivata siano entrambe nulle quando il transistor entra in conduzione ovvero per $t=(1-D)(1/f)$.

In figura 2.3 si può vedere l'onda quadra di comando che determina lo stato dell'interruttore.

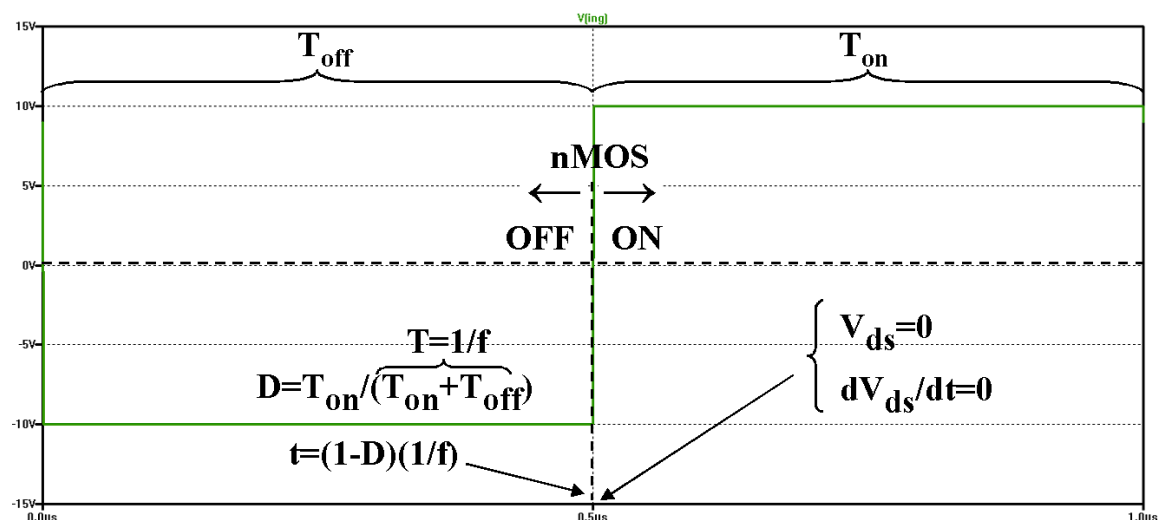


Fig. 2.3: onda quadra periodica ($f=1\text{ MHz}$, $T=0,5\ \mu\text{s}$, $D=0,5$) che regola l'accensione e lo spegnimento del transistor nMOS.

Per il progetto della rete di risonanza si può assumere un valore iniziale del fattore di risonanza Q pari a 10 (generalmente potrà variare fra 3 e 30 in funzione della distorsione ammissibile in uscita).

Quindi, ricapitolando quanto detto sopra si desidera che:

1. la tensione V_{ds} sia uguale a zero all'istante di accensione.
2. La derivata $\frac{\partial V_{ds}}{\partial t} = 0$ per il medesimo istante di accensione.
3. $Q = \frac{2\pi f R}{L_2} = 10$

Per sfruttare al meglio la SOA del dispositivo impiegato per le simulazioni (l'nMOS IRF510: una tensione di break down di 100 V e una massima corrente DC di 5,6 A) decidiamo di progettare un amplificatore in grado di erogare una potenza di 60 W.

I valori dei componenti del circuito amplificatore vengono calcolati basandosi sulle formule proposte da Sokal di cui tralasciamo le dimostrazioni.

L'equazione (17), mette in relazione la resistenza di carico, la potenza erogata (60 W), le tensione di alimentazione V_{dd} , che scegliamo pari a 24 V e la tensione di saturazione del transistor nMOS, che è deducibile dalla scheda tecnica del componente.

$$P_o = \frac{(V_{dd} - V_{dsSAT})^2}{R} \frac{8}{(\pi^2 + 4)} \quad (17)$$

Attraverso la (17) possiamo quindi ricavare il valore della resistenza di carico R .

Una volta nota R , e fissata la frequenza di lavoro f , dalla definizione del coefficiente di risonanza (ipotizzato pari a 10) si deduce il valore dell'induttanza del circuito risonante, ovvero:

$$L_2 = \frac{2\pi f R}{Q} \quad (18).$$

I valori delle capacità C_1 e C_2 possono essere calcolati utilizzando le formule (19) e (20), fornite dagli stessi inventori.

$$C_1 = \frac{1}{2\pi f R} \left(\frac{\pi^2}{2} + 1 \right) \left(\frac{\pi}{2} \right) = \frac{1}{2\pi f R} 5,447 ; \quad (19)$$

$$C_2 \approx \left(\frac{1}{(2\pi f)^2 L_2} \right) \left(1 + \frac{1,42}{Q - 2,08} \right) \approx C_1 \left(\frac{5,447}{Q} \right) \left(1 + \frac{1,42}{Q - 2,08} \right) \quad (20)$$

I valori dei componenti ottenuti con le formule da (17) a (20) sono da considerarsi i valori di prima istanza: questo a causa delle approssimazioni in base alle quali le formule sono state dedotte e della non idealità dei componenti

È dunque possibile che la tensione V_{ds} non abbia l'andamento di figura 2.1 bensì, ad esempio, quello di figura 2.4. Pertanto, al fine di progettare al meglio il classe E, risulta opportuno procedere a una ottimizzazione al simulatore per ricondursi tanto più possibile alle forme d'onde desiderate.

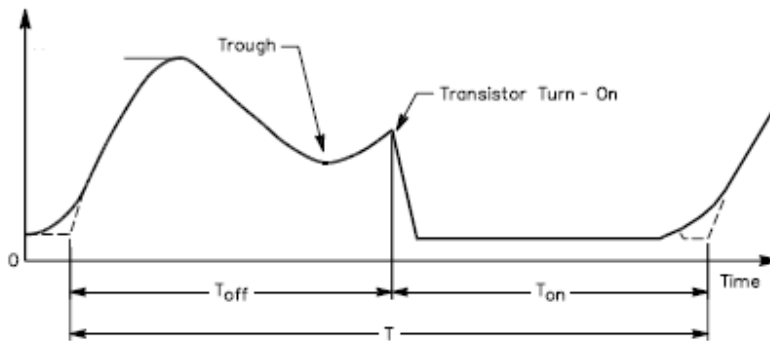


Fig 2.4: Esempio di un possibile andamento della tensione V_{ds} prima dell'ottimizzazione dei parametri circuitali. [fonte: class E-RF amplifiers; By Nathan O. Sokal, WA1HQ of Design Automation, Inc ARRL Technical Advisor]

Nella figura 2.5 viene mostrato come agire sui componenti del circuito per spostare nella direzione voluta il punto di minima tensione nelle possibili forme d'onda della tensione V_{ds} .

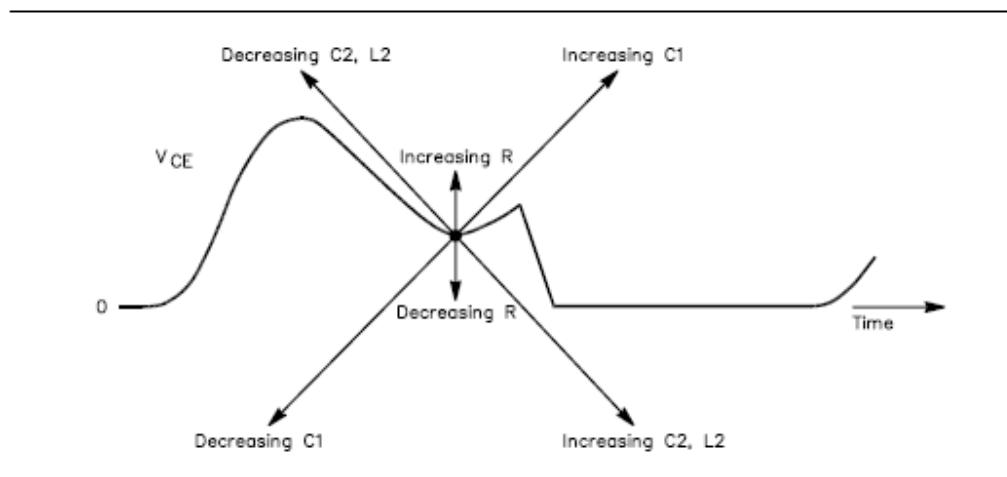


Fig. 2.5: influenza della variazione dei parametri circuitali della rete di uscita dell'amplificatore operante in classe E. [fonte: class E-RF amplifiers; By Nathan O. Sokal, WA1HQJ of Design Automation, Inc ARRL Technical Advisor]

Si procederà effettuando ripetute simulazioni variando i valori dei parametri circuitali in accordo con le modificazioni della forma d'onda di tensione suggeriti dalla figura 2.5, fino a quando non ci si riconduce a una forma d'onda di tensione accettabile per il funzionamento del classe E.

Dopo avere svolto ripetute simulazioni e aggiustamenti i valori dei parametri circuitali che producono la forma d'onda desiderata, quelli definitivi per il progetto, sono di seguito elencati:

$$R = 6 \Omega$$

$$C_1 = 5 \text{ nF}$$

$$C_2 = 3,31 \text{ nF}$$

$$L_2 = 8,85 \mu\text{H}$$

2.3 Simulazione dell' amplificatore classe E

L'obiettivo della simulazione consiste nel verificare l'andamento delle forme d'onda principali di un amplificatore di potenza operante in classe E. Nell'ambiente di simulazione LTspice utilizziamo un transistor MOS a canale n di tipo IRF510 il quale viene pilotato da un'onda quadra periodica di frequenza 1 MHz, duty cycle di 0.5 e ampiezza di ± 10 V: con +10V il MOS è certamente ON e con -10V è sicuramente OFF. La rete di polarizzazione consta della induttanza di choke di valore pari a 3000 μ H (oltre 2 ordini di grandezza più grande di L_2) e di una sorgente DC di 24 V. Il circuito si completa con i valori di resistenza e degli elementi reattivi calcolati nel paragrafo precedente.

Il circuito per le simulazioni con LTspice è mostrato in figura 2.6.

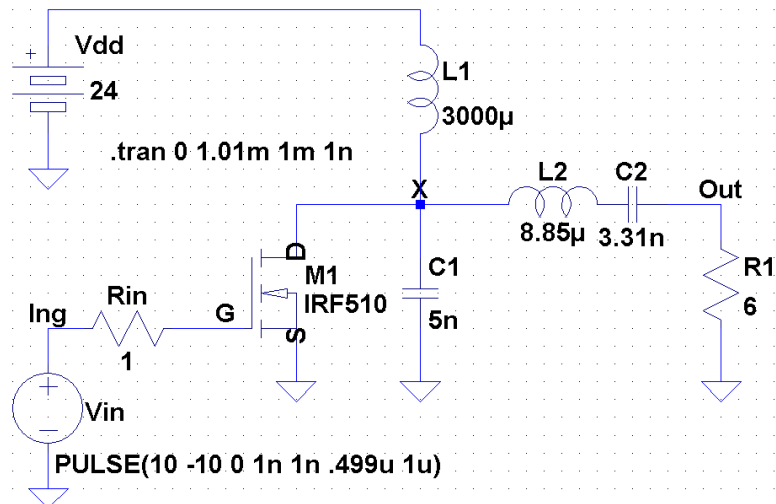


Fig. 2.6: amplificatore di potenza operante in classe E in grado di erogare una potenza di 60 W.

Le forme d'onda simulate a valle del processo di raffinamento sono riportate di seguito nella figura 2.7:

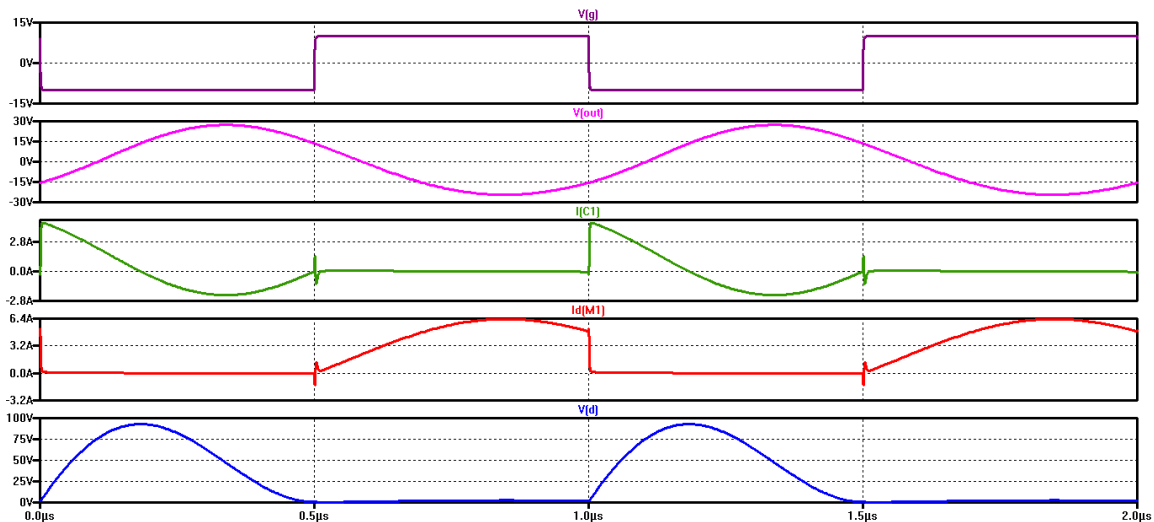


Fig. 2.7: forme d'onda delle grandezze principali dell'amplificatore in classe E. Sono rappresentate nell'ordine: nella prima traccia l'onda quadra periodica che comanda il transistor in cui si distinguono i due intervalli di funzionamento; nella seconda traccia la corrente sinusoidale rilevata sul carico; le due tracce successive si riferiscono alle correnti che fluiscono sul Drain del transistor e sulla capacità di shunt. Infine, l'ultima traccia indica la tensione relativa al transistor.

Come si può notare dagli andamenti di corrente e tensione riportati nella fig. 2.7, durante il T_{on} il componente attivo si comporta, idealmente, come un corto circuito su cui scorre sia la corrente proveniente dall'alimentazione che quella proveniente dal risonatore; durante questo stesso periodo la capacità di shunt risulta scarica perché cortocircuitata dall'interruttore.

Nell'altro semiperiodo, ovvero durante il T_{off} , il transistor è assimilabile ad un circuito aperto e, di conseguenza, tutta la corrente non può che fluire attraverso la capacità shunt. Questa corrente produce sul condensatore la forma d'onda di tensione che si trova anche ai capi dello switch.

Le formule che vengono mostrate di seguito fanno riferimento alla trattazione di Sokal riportata in: “*class E-RF amplifiers; By Nathan O. Sokal, WAIHQ of Design Automation, Inc ARRL Technical Advisor*”.

La corrente fornita dalla rete di polarizzazione quando è in conduzione può essere espressa in funzione della potenza erogata, della tensione di alimentazione e del fattore di qualità, come mostrato di seguito:

$$I_{dd} = \frac{P}{V_{dd}} \left[\frac{1 - (2\pi A)^2 / 12}{1 - (2\pi A)^2 / 6 - \frac{V_{dsSAT}}{V_{dd}} (1 + A - (2\pi A)^2 / 6)} \right] \quad (21)$$

dove $A = (1 + 0,82/Q)ft_f$, e dove f è la frequenza di lavoro mentre t_f è il tempo di caduta della corrente di drain durante il transitorio di spegnimento.

La forma d'onda della corrente di drain è determinata dalla rete di carico ed è riconducibile ad una sezione di senoide. Tale corrente parte da zero e cresce gradualmente sino a raggiungere il valore massimo per poi annullarsi quando il transistor si spegne; tale picco è determinabile secondo la seguente formula:

$$i_{spk} = i_s \left[1 + \left(\frac{\pi^2}{4} + 1 \right)^{1/2} (1 - 0,50/Q) \right] = i_s [1 + 1,862(1 - 0,50/Q)] \quad (22)$$

Anche la tensione tra drain e source cresce gradualmente partendo da zero. In particolare, essa sarà praticamente nulla quando il dispositivo è in conduzione, poi, una volta interdetto il transistor la tensione inizierà a crescere gradualmente sino a giungere al valore di picco esprimibile dalla (23):

$$v_{spk} = V_{dd} + [2\pi \arcsin\left(\frac{\pi^2}{4} + 1\right)^{-1/2} - 1][V_{dd} - V_{dsSAT}] = 3,562V_{dd} - 2,562V_{dsSAT} \quad (23)$$

Tale valore di picco si deve mantenere all'interno delle regioni in cui il transistor può garantire un funzionamento corretto. Con i dati di progetto utilizzati ciò è reso possibile, infatti il valore della tensione di picco si assesta ad un valore inferiore alla tensione di break-down del transistor: $v_{spk} = 3,562(24) - 2,562(0,2) = 85 \text{ V}$.

L'efficienza di drain, sfruttando la (21), è deducibile dalla seguente formula:

$$\eta = \frac{1 - (2\pi A)^2 / 6 - \frac{V_{dsSAT}}{V_{dd}} (1 + A - (2\pi A)^2 / 6)}{1 - (2\pi A)^2 / 12} \quad (24)$$

Il grafico 2.8 mette a confronto la corrente nel choke L_1 (praticamente costante) e la corrente nel risonatore L_2 (pressoché sinusoidale).

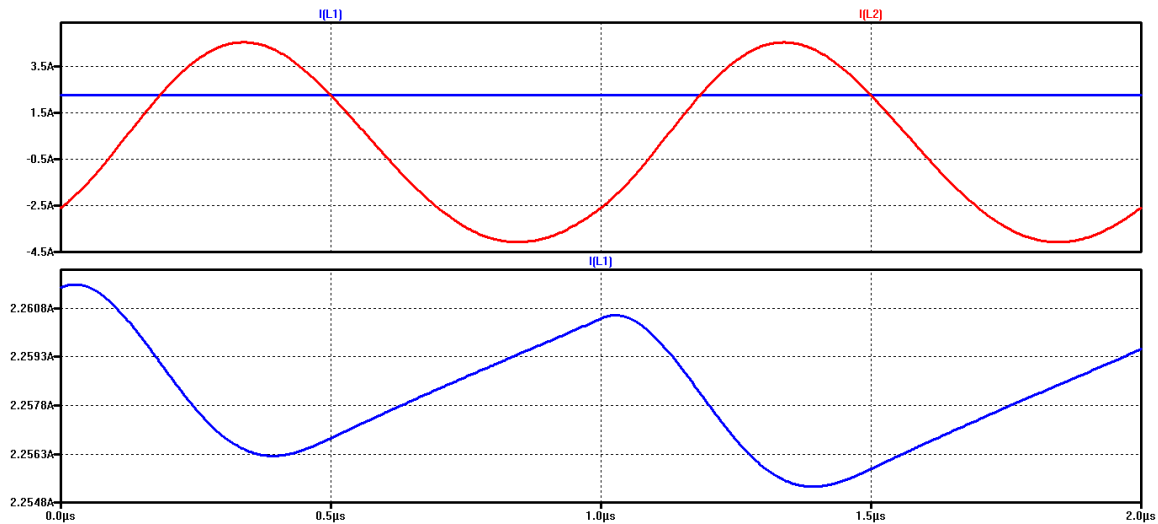


Fig. 2.8: confronto tra la corrente che fluisce sull'induttanza di choke con la corrente che scorre sull'induttanze del risonatore. Rispetto a quest'ultima la corrente relativa a L_1 è praticamente costante a meno di un piccolo ripple residuo, meglio evidenziato nella traccia inferiore.

I grafici riportati in figura 2.9 mostrano il dettaglio di un istante di accensione in cui si può ben osservare che sia la tensione V_{ds} che la sua derivata temporale sono pressoché zero: si può notare un piccolo guizzo di corrente sul transistor alla accensione, del tutto compatibile con la presenza di parassiti capacitivi nel modello del transistor e che non perturba significativamente la forma d'onda desiderata.

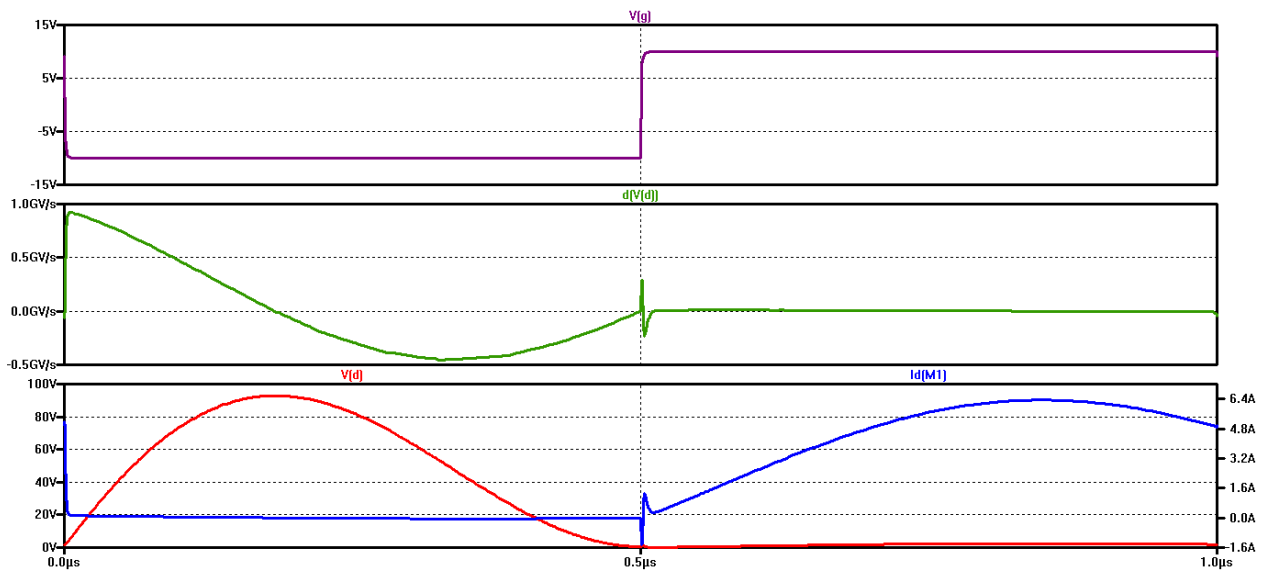


Fig. 2.9: nella prima traccia è riportato il periodo della tensione che comanda il transistore nMOS, nella seconda la derivata della tensione V_{ds} ed infine nell'ultimo grafico fa riferimento alla tensione V_{ds} e alla corrente i_s . Le forme d'onda sono con buona approssimazione quelle tipiche del classe E.

2.3.1 Bilancio energetico

Di seguito vengono dedotte dalle simulazioni con LTspice la potenza erogata al carico, quella fornita in ingresso e quella dissipata. La potenza dissipata sarà prevalentemente quella associata al transistore MOS a canale n. Il grosso della potenza dissipata sul MOS deriva dalla perdita di conduzione durante il periodo T_{on} (0.5 us). La perdita di commutazione è relativamente trascurabile sia in accensione che in spegnimento: lo spegnimento è leggermente più dissipativo dell'accensione poiché l'accensione avviene in modo molto dolce, come prescritto per le forme d'onda del classe E ideale.

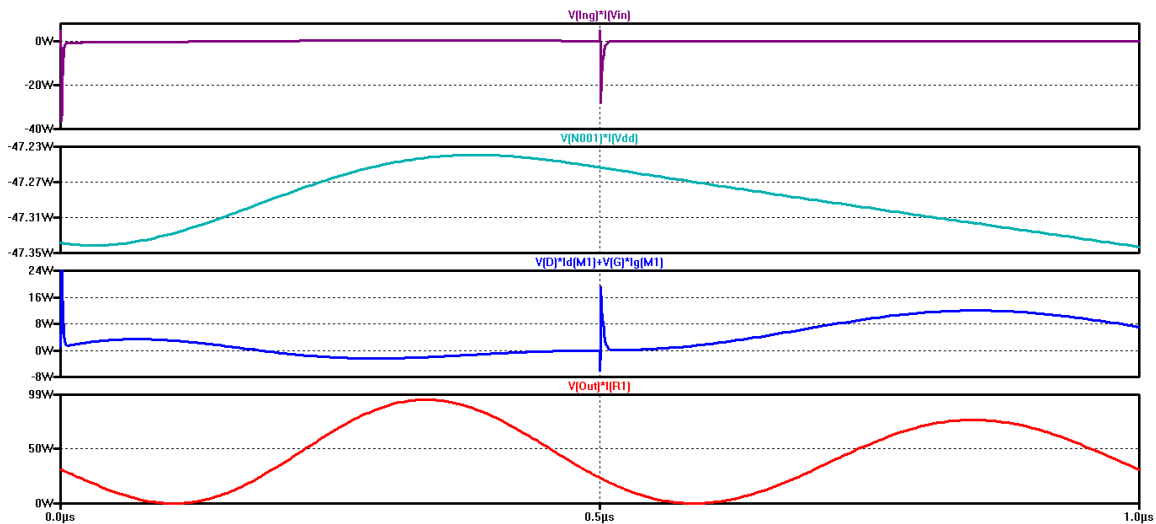


Fig. 2.10: vengono riportate l'andamento della potenza fornita dal segnale di controllo, dalla rete di polarizzazione, la potenza dissipata dal transistor ed infine la potenza erogata al carico. Il grosso della potenza dissipata sul transistor è perdita di conduzione durante lo stato ON. La perdita di commutazione è relativamente trascurabile.

Dai grafici di figura 2.10 si ricavano i valori medi delle grandezze considerate; ed in particolare risulta:

$$P_s = 91.364 \text{ m W}$$

$$P_{in} = 47.29 \text{ W}$$

$$P_d = 3.628 \text{ W}$$

$$P_o = 42.594 \text{ W}$$

Pertanto l'efficienza di energetica del circuito risulta:

$$\eta_e = \frac{P_o}{(P_{in} + P_s)} = 42,594\text{W} / (47,29 + 91,364\text{m})\text{W} = 90\%$$

2.3.2 Analisi spettrale

L'analisi fornita dalla FFT, anche in virtù della presenza del filtro passa banda, produce il risultato rappresentato in Fig. 2.11.

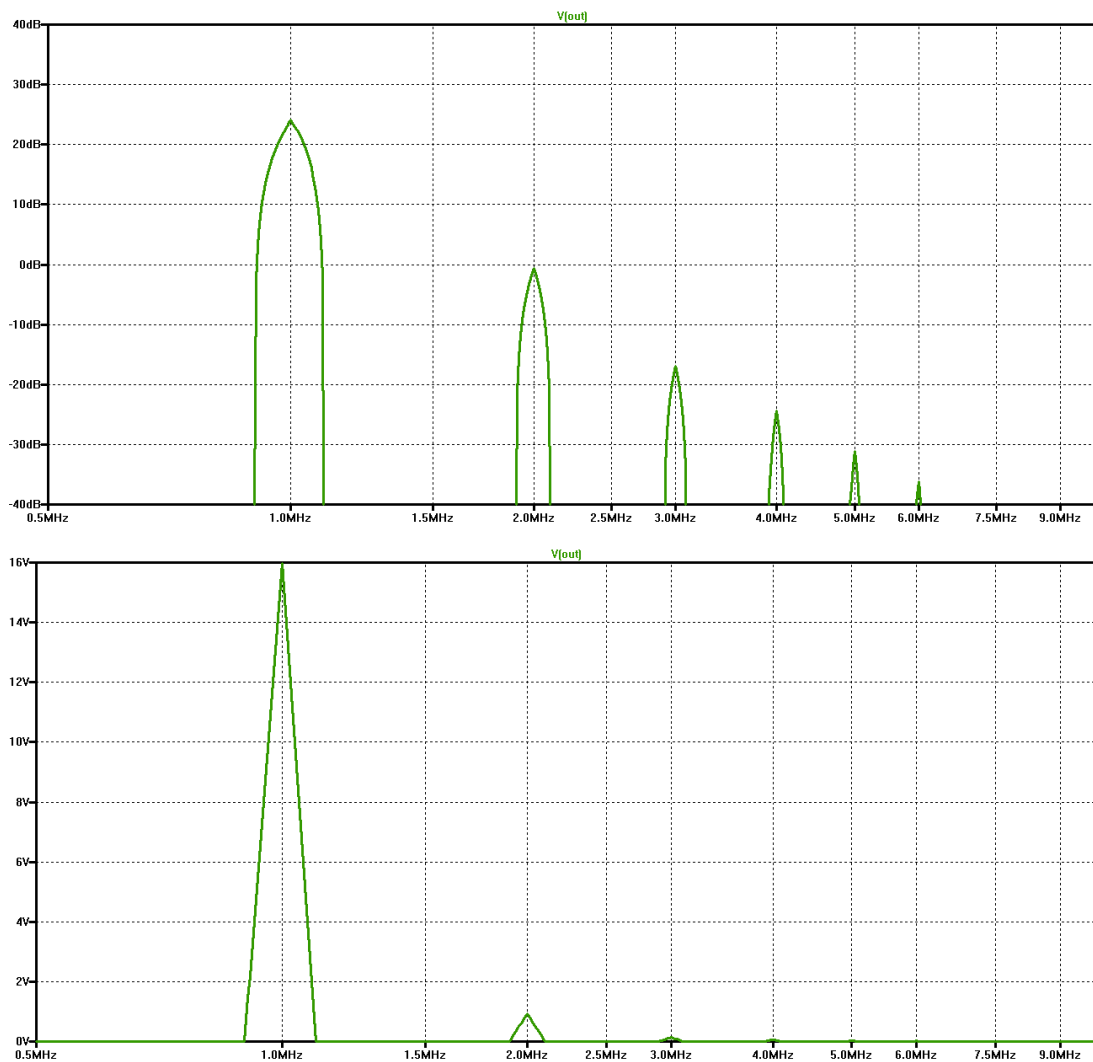


Fig. 2.11: spettro di potenza della tensione d'uscita, in cui si apprezza l'armonica fondamentale a 1 MHz. Sia in scala logaritmica (grafico in alto), sia in scala lineare (grafico in basso).

Sfruttando i grafici di figura 2.11 si ricavano i valori delle ampiezze delle varie componenti armoniche del segnale di uscita che ci permettono di calcolare il fattore di distorsione armonica.

Le ampiezze delle componenti armoniche sono riassunte nella seguente tabella:

Ampiezza	[volt]	[db]
V_1	15,9648	24,0569
V_2	927,393 m	-600,585 m
V_3	142,715 m	-16,9172
V_4	60,1837 m	-24,3892
V_5	27,5446 m	-31,2019

In base ai valori delle ampiezze delle armoniche della tabella di cui sopra si calcola la distorsione sulla tensione d'uscita D , che non è del tutto trascurabile:

$$D = \sqrt{\sum_{k=2}^{\infty} V_{uk}^2 / V_{u1}^2} = \sqrt{\frac{(V_2^2 + V_3^2 + V_4^2 + V_5^2)}{V_1^2}} = 5,89 \%$$

Sfruttando la relazione (9) si ricava la potenza utile in uscita ovvero quella associata alla sola armonica fondamentale, che vale:

$$P_L = \frac{V_1^2}{R} = 42,5 \text{ W}$$

Essa rappresenta la potenza che idealmente, in assenza di fenomeni legati alla distorsione, si otterrebbe in uscita.

Da quest'ultima relazione, unita ai dati relativi alle potenze entranti nel circuito, è possibile dedurre il rendimento di conversione dell'amplificatore; il quale è riportato di seguito:

$$\eta_c = P_o^* / (P_{in} + P_s) = 42,5 / (47,29 + 91,364 \text{ m}) = 89,7\%$$

La P_{dist} , ovvero la potenza di distorsione, si calcola pari a:

$$P_{dist} = \frac{(V_2^2 + V_3^2 + V_4^2 + V_5^2)}{R} = P_o - P_L = D_{tot}^2 P_L = D_{tot}^2 V_1^2 / R = 0,148 \text{ W};$$

essa rappresenta il contributo energetico apportato sul carico dalle armoniche di frequenza superiore alla prima.

2.3.3 Dissipatore termico

Per comprendere se l'amplificatore necessita del dissipatore termico si fa riferimento alla relazione (3) e alla curva di riduzione di figura 1.7.

Dalla simulazione Spice di figura 2.10 si evince che il transistor di potenza dissipa una $P_d = 3.628 \text{ W}$ quando sul carico si ha una potenza di $P_o = 42.594 \text{ W}$.

Tenendo conto che la massima temperatura di giunzione è $T_{jmax} = 175 \text{ °C}$ e che le resistenze termiche tra giunzione-case e case-ambiente valgono rispettivamente $R_{thjc} = 3,5 \text{ °C/W}$ e $R_{thca} = 76,5 \text{ °C/W}$ (informazioni reperibili sul data sheets dell'nMOS) per la temperatura di giunzione risulta:

$$T_j = T_a + P_d(R_{thjc} + R_{thca}) = 50^\circ\text{C} + 3,63\text{W}(3,5 + 76,5)^\circ\text{C/W} = 340,4^\circ\text{C} > T_{jmax} = 175^\circ\text{C},$$

in cui si è ipotizzata, nel caso peggiore, una temperatura ambiente di $T_a = 50 \text{ °C}$

Essendo la temperatura di giunzione maggiore di quella massima sopportabile, risulta necessario applicare un opportuno dissipatore termico al transistor.

Per dimensionare il dissipatore, ovvero determinare la massima resistenza termica dissipatore-ambiente (R_{thsa}), in modo che la temperatura di giunzione stessa non superi i valori massimi consentiti, si applica la seguente formula, anch'essa deducibile dalla relazione (3):

$$R_{thsa} = \frac{T_j - T_a - P_d(R_{thjc})}{P_d} - R_{thcs} = 30,44^\circ\text{C/W} \cong 31^\circ\text{C/W}.$$

R_{thcs} dipende dalla modalità di montaggio sul chip e dal tipo di contenitore (per esempio si opta per un valore di $0,5 \text{ °C/W}$), mentre la R_{thsa} viene fornita dal data sheet del dissipatore scelto.

In base a tale risultato si opta per un dissipatore in grado di soddisfare l'uguaglianza, avente una resistenza termica sink-ambiente pari a 20 °C/W

Di conseguenza la "nuova" temperatura di giunzione, con la presenza del dissipatore, diviene: $T_j = T_a + P_d(R_{thjc} + R_{thcs} + R_{thsa}) = 137,12^\circ\text{C} < T_{jmax} = 175^\circ\text{C}$

Considerando che la massima temperatura di giunzione è 175 °C, il dissipatore scelto garantisce un buon margine di sicurezza del dispositivo dal punto di vista termico.

Con una temperatura di giunzione pari al limite, la massima potenza dissipabile quando la temperatura ambiente vale 50°C risulta:

$$P_d = \frac{T_j - T_a}{R_{thja}} = (175 \text{ °C} - 50 \text{ °C}) / 24 \text{ °C/W} = 5,2 \text{ W}$$

dove 24 °C/W è la somma delle tre resistenze termiche: R_{thjc} , R_{thcs} , R_{thsa} .

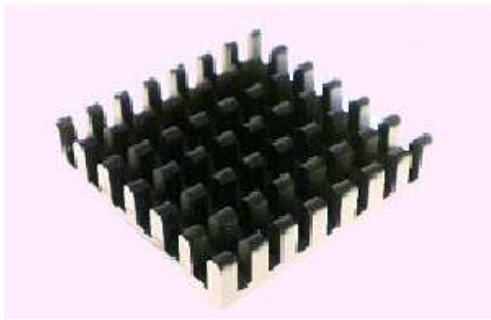


Fig. 2.12: esempio di dissipatore termico avente una resistenza termica tra heatsink e ambiente di 20 °C/W

2.3.4 Picco di tensione

Come mostrato nella simulazione rappresentata dal grafico 2.9, l'amplificatore di potenza in classe E presenta un picco di tensione sullo switch di 85 V, circa tre volte e mezzo maggiore rispetto alla tensione della sorgente DC. Facendo riferimento al data-sheet del transistor nMOS IRF510 impiegato per la simulazione, si legge che la V_{ds} massima ammissibile per tale componente risulta di 100 V; dunque con la scelta di tale dispositivo e 15 V di margine non vi sarebbe alcun pericolo di stressare il dispositivo con un regime come quello presentato in simulazione. Il problema però non è scongiurato durante i transitori di avvio e nel caso in cui il carico possa essere rappresentato da un resistore variabile.

Capitolo 3

3. Analisi dell'amplificatore in classe E al variare del carico R

3.1 Introduzione

Prima di procedere, andando a vedere cosa succede alle forme d'onda di tensione e corrente sul dispositivo attivo nel caso in cui vi siano delle variazioni della resistenza di carico, è bene specificare la reale natura del dispositivo utilizzato come interruttore.

Come visto nel “capitolo 1”, l'IRF510 è un transistor MOS di potenza che integra il diodo di body in antiparallelo al MOS, tra i terminali di source (anodo) e drain (catodo). Nelle forme d'onda del classe E ideale mostrate fino a questo momento tale diodo non è mai entrato in conduzione perché la corrente è sempre stata solo positiva.

Quindi, l'utilizzo del dispositivo IRF510 non ha prodotto comportamenti anomali rispetto a quanto atteso in base al comando del MOS. Tuttavia, ora che le forme d'onda sullo switch si andranno a modificare a causa della variazione di R , bisogna tenere in considerazione che la presenza del diodo in antiparallelo impedisce alla tensione V_{ds} di diventare negativa, perché in tal caso il diodo entrerebbe automaticamente in conduzione anche senza che il driver accenda il MOS: in questo caso il T_{on} si può allungare oltre il periodo imposto dal comando e le correnti che scorrono sul dispositivo possono essere sia positive che negative.

L'altra possibilità (quella duale) è quella di avere un diodo in serie al drain che obblighi la conduzione di una corrente solo positiva (in tal caso questo diodo esterno in serie impedisce al diodo di bulk dello IRF510 di entrare in conduzione annullandone, di fatto, ogni effetto). Quando le forme d'onda

sullo switch (MOS più diodo in serie) si andranno a modificare a causa della variazione di R , la corrente i_s non potrà più diventare negativa perché il diodo entrerebbe automaticamente in interdizione, anche senza che il driver comandi lo spegnimento del MOS: in questo caso il T_{off} si può allungare oltre il periodo imposto dal comando e le tensioni ai capi dello switch potranno essere sia positive che negative.

3.2 Classe E con diodo in antiparallelo al MOS

Valutiamo ora che cosa accade alle forme d'onda del classe-E quando il carico assorbe correnti diverse da quella attesa, ovvero quella che si assorbe con il valore di resistenza ottimale. Se si adotta una resistenza di carico R maggiore di quella ottimale ($R_{ott}=6 \Omega$, nel nostro caso) la V_{ds} al momento dell'accensione risulta maggiore di zero; viceversa, se la resistenza di carico fosse inferiore al valore ottimale, la tensione tra i terminale del transistor nel medesimo istante di cui sopra risulterebbe inferiore a zero (ammesso che ciò sia possibile).

Per valutare il degrado di efficienza operando con forme d'onda non ottimali si simula il medesimo amplificatore in classe E analizzato in precedenza con valori di resistenza di carico diversi.

In particolare si analizzeranno due casi opposti, ovvero per $R < R_{ott}$ si adotterà una resistenza di carico dimezzata rispetto a quella ottimale ($R=3 \Omega$), mentre per $R > R_{ott}$ si analizzerà il circuito con R di valore doppio rispetto al caso ottimale ($R=12 \Omega$).

L'amplificatore sul quale si effettueranno le analisi con diversi valori di carico è riportato in figura 3.1.

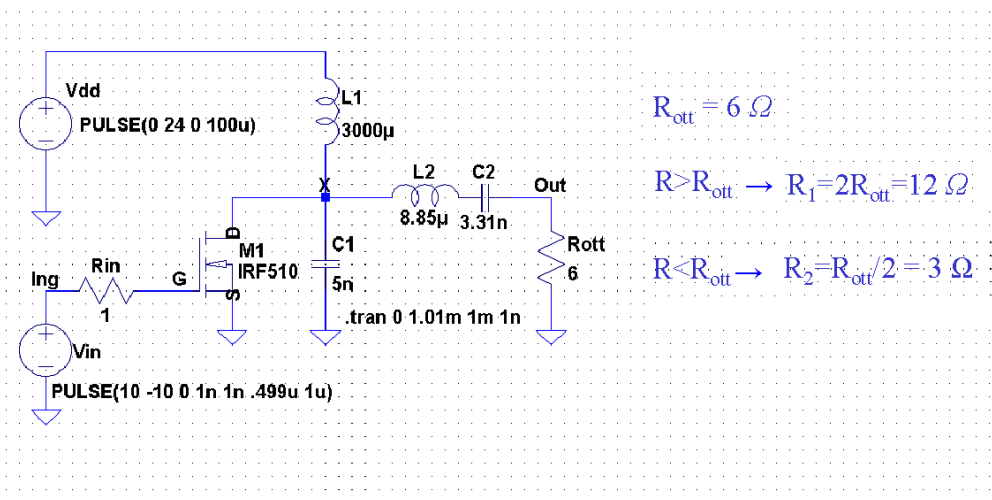


Fig. 3.1: amplificatore di potenza operante in classe E con resistenza di carico variata come esplicitato a fianco.

Effettuando la simulazione con LTspice dell'amplificatore con resistenza di carico dimezzata rispetto al caso ottimo si ottengono i seguenti andamenti di tensione V_{ds} e corrente i_s :

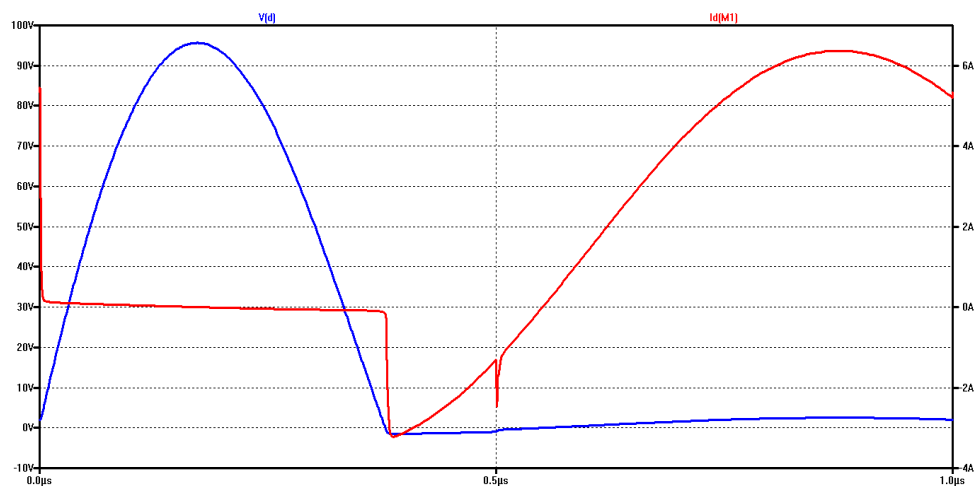


Fig. 3.2: Simulazione con la resistenza di carico dimezzata rispetto al caso ottimo. La corrente di drain può essere anche negativa (quando conduce il diodo in antiparallelo) e il duty cycle effettivo è superiore al 50 %.

In base ai risultati grafici riportati in figura 3.2 si possono osservare andamenti di tensione e corrente differenti rispetto all'amplificatore analizzato nel paragrafo 2.3.

La corrente di drain, per un certo intervallo di tempo, risulta negativa a causa dell'accensione del diodo in antiparallelo interno al MOS di potenza.

La tensione V_{ds} risulta avere una ampiezza di circa 95 V, molto maggiore rispetto al classe E nominale in cui il picco di tensione arrivava nell'intorno degli 84 V. Con una $R < R_{ott}$ (carichi tendenti al corto circuito) si ottengono picchi di tensione più elevati che potrebbero avvicinarsi pericolosamente al confine della SOA delimitato dalla tensione di break down (100 V).

Il dispositivo non entra più in conduzione a metà del periodo (nel caso nominale il Duty Cycle era del 50%), ma in un istante precedente: il diodo in antiparallelo infatti si accende non appena la tensione tra drain e source tende a diventare negativa.

In pratica, viene incrementato il duty cycle dello switch. L'accensione del canale del MOS da parte del circuito di driver deve avvenire prima che la corrente ritorni positiva.

In figura 3.3 vengono riportate le forme d'onda della corrente i_s e della tensione V_{ds} in cui vengono messi in evidenza i periodi significativi.

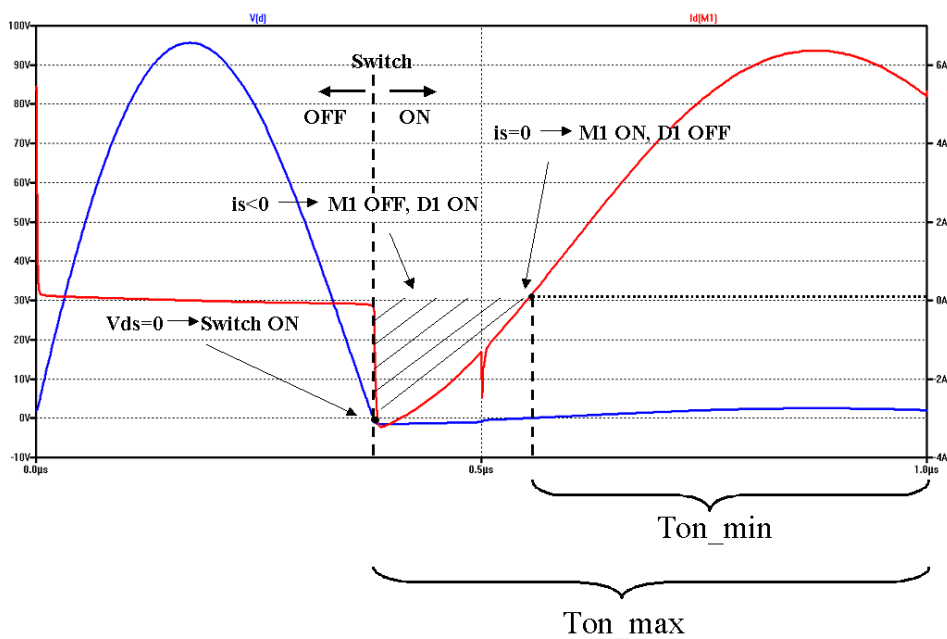


Fig. 3.3: andamento della tensione e della corrente ai capi del transistor con diodo in antiparallelo. La traccia blu rappresenta la tensione V_{ds} , mentre quella rossa la corrente che scorre nello switch. Nota: M1 rappresenta il solo transistor nMOS, D1 il diodo, lo switch è l'insieme dei due.

Forme d'onda del tipo illustrato in Fig. 3.3 sono ottenibili per carichi $0 < R_{load} < R_{ott}$.

Poiché il transistor si accende quando la tensione V_{ds} è nulla, la perdita di accensione è trascurabile e questo produce un beneficio per l'efficienza che, dunque, non subisce degradi rispetto al caso ottimale convenzionale.

Ma, come vedremo in seguito, la perdita di conduzione è aumentata a causa dell'accensione del diodo in antiparallelo provocando, quindi, un leggero aumento della potenza dissipata dallo switch.

Quando la corrente sullo switch è negativa, il diodo è sicuramente attivo, mentre il transistor può essere sia attivo che spento.

Invece, quando la corrente sullo switch è positiva il diodo è certamente spento e la corrente deve necessariamente circolare sul transistor, il quale risulta attivo perché il driver deve averlo già certamente acceso.

Il periodo in cui è in conduzione lo switch (T_{on}) pertanto aumenta dato che, in questa situazione, oltre al transistore conduce anche il diodo in antiparallelo ad esso. Ciò di conseguenza si riflette sul duty cycle dello switch: esso infatti viene incrementato.

Definiamo allora un range in cui la conduzione dello switch può avvenire.

Il periodo di conduzione dello switch risulta variabile fra: $T_{on_min} < t_{on} < T_{on_max}$.

Alla luce delle considerazioni appena fatte e dalle osservazioni della figura 3.3, il T_{on_max} è legato all'istante in cui la tensione V_{ds} si annulla ed inizia a circolare corrente (negativa) sul drain dovuta alla conduzione del diodo di body; T_{on_min} è invece legato all'istante in cui la corrente passa per lo zero, ovvero deve assolutamente iniziare a condurre l'nMOS perché il diodo sta per entrare in interdizione.

Come annunciato poc'anzi, le forme d'onda appena esaminate portano ad un leggero degrado dell'efficienza energetica del circuito in quanto la potenza dissipata dallo switch risulta maggiore rispetto al classe E ottimale, a causa della perdita per conduzione del diodo di body.

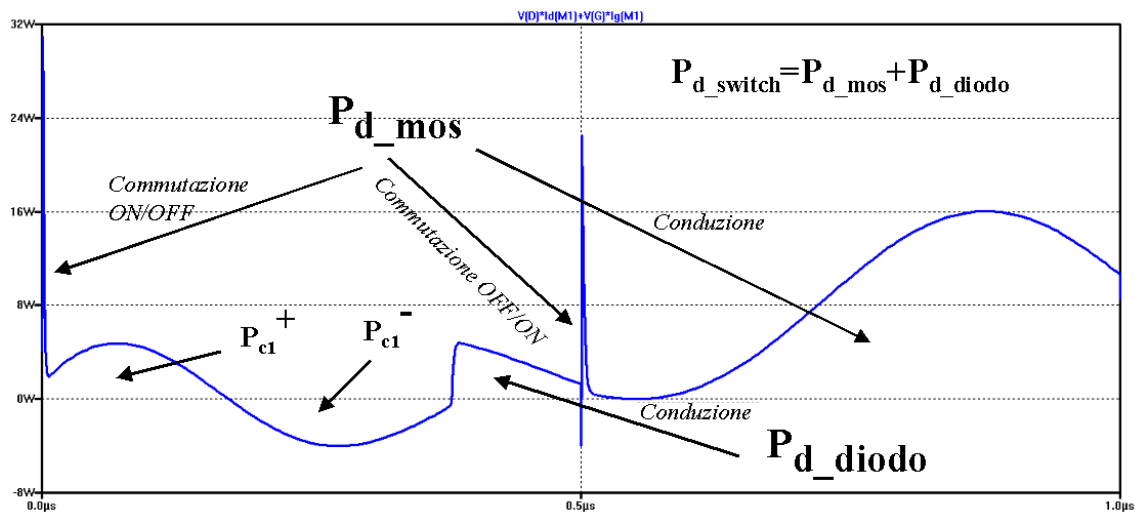


Fig 3.4: andamento della potenza dissipata dello switch (transistor più diodo di body).
 Nota: P_{d_mos} è data dalla somma delle potenze trascurabili dissipate in commutazione e da quelle prevalente dissipata in conduzione; le P_{cl}^+ e P_{cl}^- rappresentano gli scambi energetici di potenza reattiva associata alla capacità di shunt.

Analizziamo la figura 3.4 dove viene rappresentata la potenza dissipata sul dispositivo IRF510. Si può notare che durante il T_{off} si registra una notevole potenza inizialmente entrante e poi uscente: si tratta comunque di potenza reattiva scambiata dalla C_1 shunt e che quindi non genera dissipazione. Alle commutazioni si osservano gli spike, mentre un attimo prima dell'accensione si osserva il triangolino di potenza dissipata che rappresenta il contributo energetico di dissipazione per conduzione del diodo interno al MOS; invece durante il T_{on} si apprezza una potenza dissipata via via crescente sino ad un massimo poco prima dello spegnimento (la perdita per conduzione nel canale del MOS). Le perdite per commutazione risultano relativamente trascurabili rispetto ad entrambe le perdite di conduzione sopra menzionate inoltre la perdita in spegnimento appare leggermente predominante rispetto a quella in accensione (guizzo di corrente più elevato).

La potenza complessivamente dissipata appare leggermente maggiore rispetto al caso ottimale, essa risulta di 4.8712 W (contro i 3.628 W del classe E nominale). La potenza erogata al carico è ovviamente inferiore a quella erogata al carico nominale ($P_o = 36.732$ W contro i 42.594 W del caso

ottimo) in quanto il carico tende ad assomigliare sempre di più ad un corto circuito.

L'efficienza di conversione del circuito risulta:

$$\eta_e = P_o / (P_{in} + P_s) = 36.732 / (41.562 + 87.489m) = 0,88 = 88\% < \eta_e(ott.) = 90\%$$

Tale risultato conferma che operando con un carico minore di quello ottimo si ottiene un leggero degrado dell'efficienza provocato quasi esclusivamente dalla conduzione del diodo interno al MOS, ma non vi sono sostanziali incrementi di dissipazioni dovuti alle commutazioni dello switch. Viene quindi preservata la caratteristica distintiva di questa classe di amplificatori. Nel caso di resistenza estremamente bassa ($0,1 \Omega$ atta a simulare il corto circuito) l'amplificatore presenta una forma d'onda che non dovrebbe creare grossi problemi dal punto di vista della dissipazione; purtroppo però il picco di tensione può eccedere la tensione di break down e produrre la distruzione dello switch.

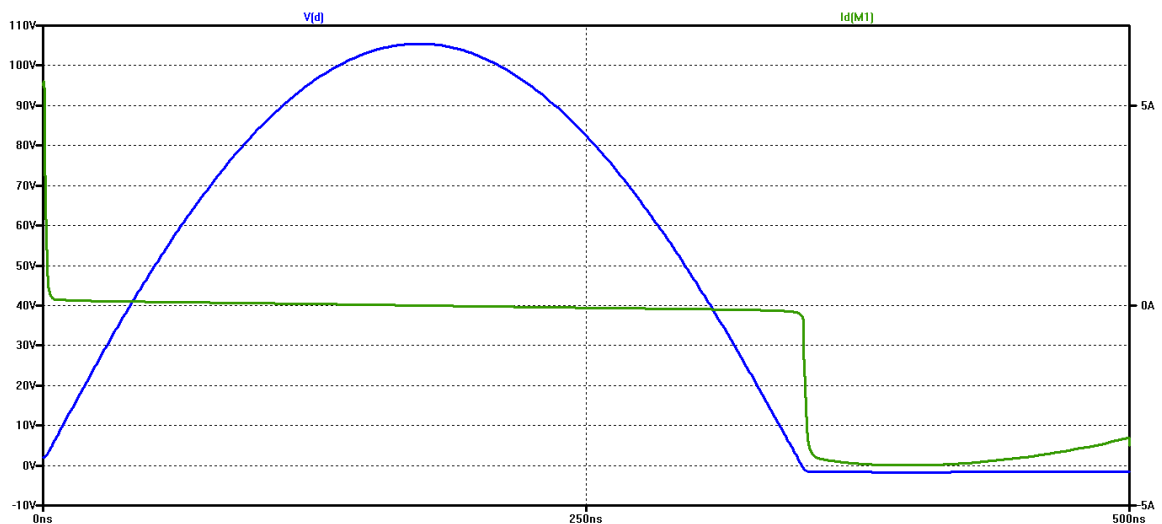


Fig. 3.5: forma d'onda della tensione V_{ds} del transistore M1 dell'amplificatore con diodo in antiparallelo in situazione di corto circuito. Essa risulta maggiore di 100 V ovvero della minima tensione di break down del transistore: lo switch si trova a lavorare fuori dai confini della regione di sicurezza.

Ora verranno analizzati i risultati della simulazione condotta con valore di resistenza doppia, come caso rappresentativo del caso in cui $R > R_{ott}$. La simulazione genera il seguente andamento della tensione e della corrente del transistore:

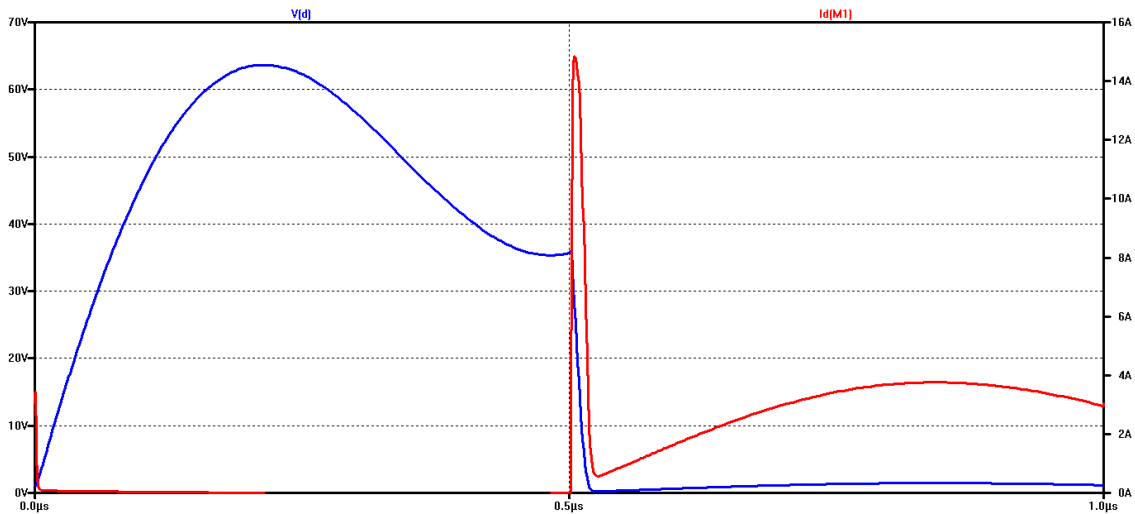


Fig. 3.6: simulazione dell'amplificatore operante in classe E con resistenza di carico $R > R_{out}$, ovvero con $R = 2R_{out} = 12 \Omega$. Andamento della tensione V_{ds} e della corrente i_s in un periodo di 1 μs .

In questo caso, nonostante il picco di tensione sia inferiore rispetto alle precedenti simulazioni, l'andamento della tensione V_{ds} è tale per cui il transistor presenta un valore molto diverso da zero all'istante in cui entra in conduzione. Questo produce un guizzo di corrente notevole all'accensione che lascia intuire come le perdite di commutazione possono diventare molto penalizzanti. In questa situazione il diodo interno al MOS non entra mai in conduzione come si può riscontrare dall'andamento della corrente i_s mentre il duty cycle è tornato al 50 %.

Di seguito esaminiamo in dettaglio gli effetti negativi causati dall'aumento della potenza dissipata.

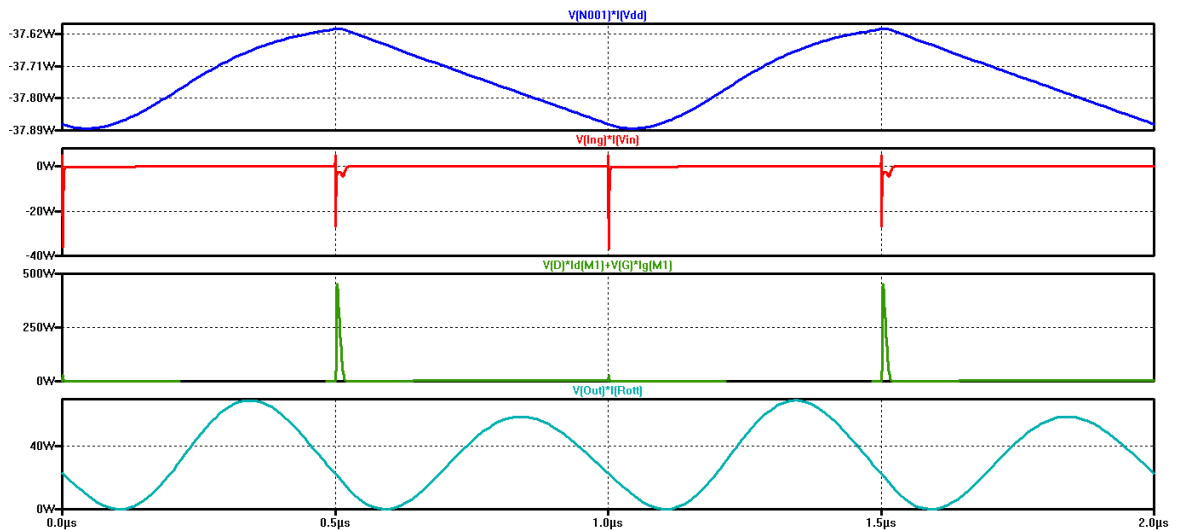


Fig. 3.7: andamento delle potenze in gioco nel circuito. La prima traccia rappresenta la potenza fornita dalla rete di polarizzazione, mentre la seconda la potenza, trascurabile rispetto alla prima, associata al segnale di controllo, mentre la terza traccia fa riferimento alla potenza dissipata dallo switch ed infine l'ultima rappresenta la potenza erogata al carico.

Dal grafico di figura 3.7, si nota come la potenza dissipata è quasi esclusivamente causata dagli spike di corrente che si generano durante le accensioni dello switch, si è perso quindi del tutto la caratteristica distintiva delle forme d'onda e, di fatto, il circuito non può più dirsi operante in classe E.

La potenza dissipata sul MOS risulta $P_d = 5.1892$ W, ed è quasi completamente ascrivibile a perdita di accensione. La potenza erogata vale $P_o = 32.659$ W, quella entrante $P_{in} = 37.742$ W e quella del segnale di controllo $P_s = 152.03$ mW.

Di conseguenza l'efficienza è ben presto calcolata:

$$\eta_e = P_o / (P_{in} + P_s) = 32.659 / (37.742 + 152.03m) = 0,86 = 86\% < \eta_e(ott.)$$

3.3 Classe E con diodo in serie al MOS

Anche in questo caso esamineremo il comportamento dell'amplificatore di potenza operante in classe E con resistenze di carico differenti dal valore ottimo.

Con resistenza di carico di valore doppio rispetto al caso ottimale le forme d'onda che si generano sono analoghe all'esempio precedente in cui l'amplificatore perdeva la caratteristica distintiva della classe E in quanto la potenza dissipata in commutazione diventava inaccettabile. Pertanto si procede con la simulazione con carico dimezzato rispetto a quello ottimo.

Con l'inserimento del diodo in serie, come mostrato in figura 3.8, la corrente sullo switch può scorrere nella sola direzione positiva, mentre la tensione dello switch può essere sia positiva che negativa; ciò viene mostrato nelle forme d'onda di figura 3.9.

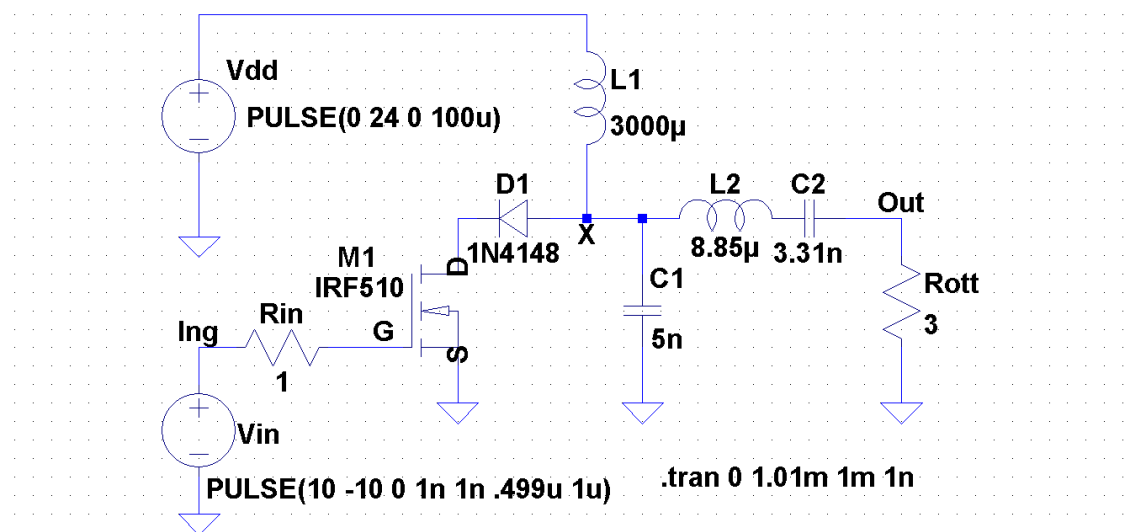


Fig. 3.8: amplificatore di potenza operante in classe E con diodo in serie al componente attivo e resistenza di carico inferiore al valore ottimo.

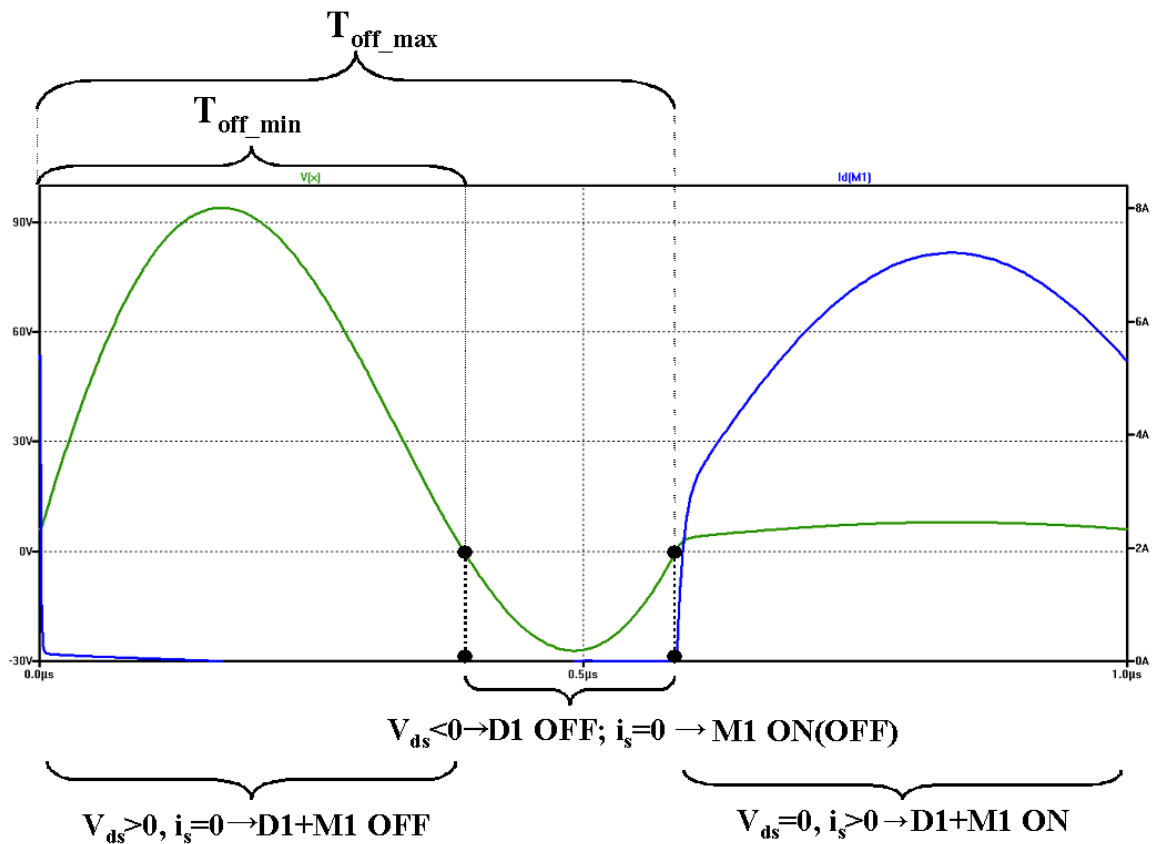


Fig. 3.9: forme d'onda significative della tensione V_{ds} e della corrente i_s relative al dispositivo attivo dell'amplificatore operante in classe E con diodo in serie al componente attivo.

Come nel caso precedente, forme d'onda del tipo rappresentato in fig. 3.9 si ottengono per valori della resistenza di carico inferiori ad R_{ott} .

Il diodo in serie ritarda l'istante in cui lo switch (transistor + diodo serie) entra in conduzione rispetto all'istante in cui il driver invia il comando di accensione al transistor nMOS. Operando in questo modo, il transistor si accende proprio quando la sua tensione, inizialmente negativa, crescendo si trova ad attraversare lo zero: accendendosi a tensione nulla, la perdita in accensione è minima con beneficio per l'efficienza che si mantiene elevata come nel caso del classe E nominale.

Quando la tensione sullo switch è positiva, entrambi i dispositivi sono interdetti in quanto la corrente i_s risulta nulla.

Mentre quando la tensione sullo switch è negativa, il diodo in serie è certamente spento ed il transistor può essere pilotato sia acceso che spento, ma la corrente certamente non fluisce dallo switch.

Infine con il ritorno a zero della tensione V_{ds} si provoca la commutazione OFF/ON del diodo e sul transistor, acceso in precedenza ad opera del driver, finalmente, può scorrervi una corrente diversa da zero.

Tutto ciò lascia intuire che il periodo di conduzione dello switch viene diminuito così come il duty cycle dell'amplificatore in favore di un aumento del periodo in cui lo switch è interdetto.

Il T_{off} risulta variabile nel seguente intervallo: $T_{off_min} < t_{off} < T_{off_max}$; dove T_{off_min} rappresenta l'intervallo di tempo in cui lo switch risulta completamente interdetto e T_{off_max} è legato all'istante in cui il diodo in serie risulta inversamente polarizzato impedendo alla corrente di fluire sul transistor.

Uno svantaggio associato a questo circuito è legato alla capacità di uscita (C_{out}) del transistor. Quando la tensione sullo switch aumenta, la capacità si è caricata, tramite il diodo in serie, al valore massimo raggiunto dalla tensione (V_{SM} , ampiezza della tensione V_{ds}), e persiste in tale valore sino a quando il transistor non viene acceso. In tale istante la capacità si può finalmente scaricare attraverso l'nMOS. In tale operazione però la potenza dissipata dal transistor risulta: $P_d = fC_{out} V_{SM}^2 / 2$.

Tale potenza è forse trascurabile alle basse frequenze, ma diventa sicuramente significativa per valori alti di frequenza.

In pratica vi è una frequenza massima alla quale il rapporto tra la potenza dissipata in questo modo e la potenza di uscita comporta un valore limite della efficienza che risulta opportuno tenere in considerazione al fine di progettare al meglio un circuito di questo tipo.

In figura 3.10 è riportato l'andamento della potenza dissipata dal circuito di figura 3.8: dominante è il contributo di potenza dissipata per conduzione associato al diodo in serie e al transistor.

Si nota anche una potenza dissipata dal MOS durante la commutazione OFF/ON, mentre la perdita di commutazione allo spegnimento è praticamente trascurabile.

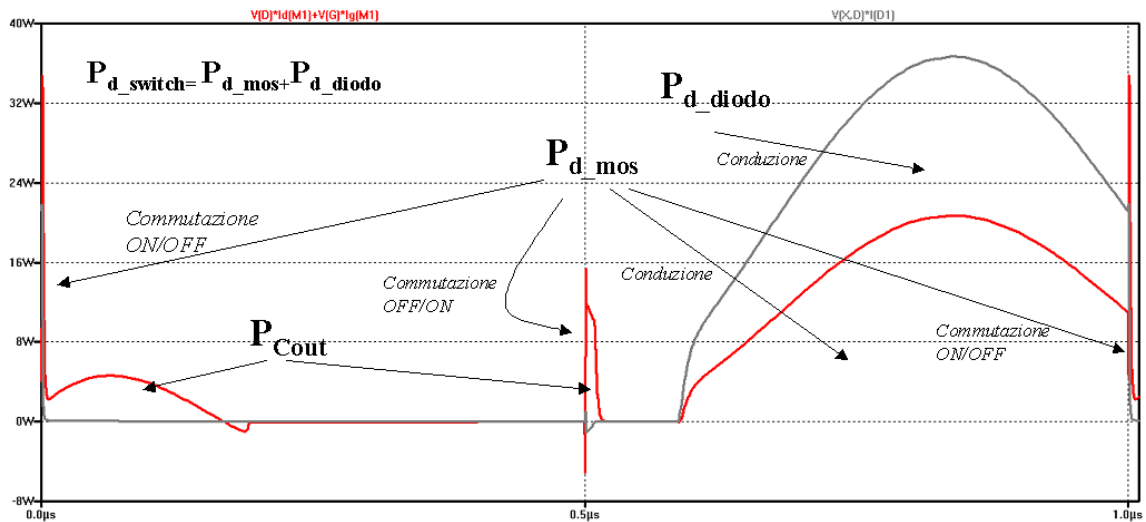


Fig 3.10: potenza dissipata dai dispositivi attivi, ovvero il diodo D1 (traccia grigia) e transistore M1 (traccia rossa). La maggiore quantità di dispersione di energia si verifica durante la conduzione dei due dispositivi; inoltre una quantità di potenza persa si verifica alla commutazione OFF/ON.

Sfruttando il grafico di figura 3.10 si ricava che la potenza dissipata risulta:

$$P_d = P_{d_diode} + P_{d_mos} = 12W + 6,76W = 18,76 W$$

La potenza dissipata dal solo transistore nMOS risulta superiore alla massima potenza smaltibile nell'ambiente determinata nel paragrafo 2.3; pertanto per salvaguardare il transistore è necessario applicare un diverso heat-sink avente una resistenza termica sink-ambiente inferiore ai 20 °C/W, per esempio da 10 °C/W così che la massima potenza dissipabile risulterebbe di circa 9 W.

La potenza erogata al carico, invece: $P_o = (P_{in} + P_s) - (P_{d_diode} + P_{d_mos}) = 41,2 W$

Pertanto l'efficienza è ben presto calcolata:

$$\eta_e = \frac{P_o}{(P_o + P_d)} = \frac{(P_{in} + P_s) - (P_{d_diode} + P_{d_mos})}{(P_{in} + P_s)} = 68,7\%$$

Questo circuito con diodo in serie non riesce a funzionare correttamente quando deve gestire un carico tendente allo zero (corto circuito): infatti, osservando la figura 3.11 relativa alla condizione di corto circuito, si osserva che la tensione tra drain e source supera addirittura i 200 V mentre la corrente di drain arriva ai 20 A: valori troppo alti e ingestibili per il tipo di transistore adottato.

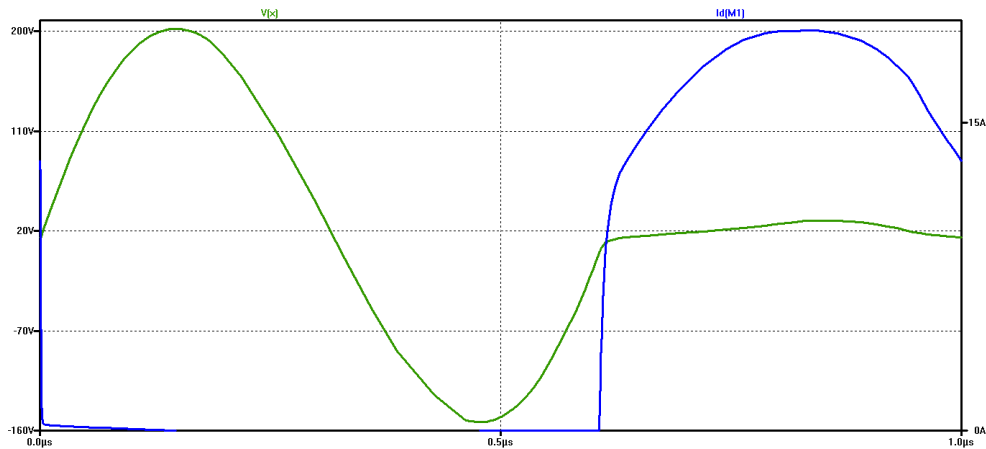


Fig. 3.11: tensione V_{ds} e corrente i_s dell'amplificatore con diodo in serie con carico in corto circuito. $V_{ds} > V_{dsmax}$ $I_d > I_{dmax}$; quindi M1 si danneggia. Sicuramente il transistorore va in break-down.

3.4 Classe E con dispositivo IRF510 e carico a vuoto ed in corto circuito

Di seguito andiamo a valutare cosa succede al dispositivo IRF510 (configurazione con diodo in antiparallelo) dell'amplificatore di potenza operante in classe E quando deve lavorare con un carico a vuoto, ovvero se, improvvisamente, l'utilizzatore si disconnette ed R tende ad un valore infinito, oppure se l'utilizzatore subisce un cortocircuito e il valore della resistenza di carico R tende a zero.

Simulando il circuito di figura 3.1 con diversi carichi, rispettivamente doppi e metà rispetto ai precedenti, è stato possibile verificare quali conseguenze si recano alle prestazioni dell'amplificatore al verificarsi dei due casi sopra menzionati. In particolare, si è potuto constatare che, con carichi tendenti ad un valore infinito, i parametri che influenzano maggiormente le prestazioni del dispositivo attivo sono stati la corrente di picco al drain, superiore alla massima sopportabile, e la potenza dissipabile, ingestibile anche con l'utilizzo del dissipatore da $20\text{ }^{\circ}\text{C/W}$ inserito precedentemente. Mentre, quando l'amplificatore è chiamato a lavorare con carichi vicini al corto

circuito il parametro al quale bisogna prestare la massima attenzione è la tensione tra drain e source; essa, infatti, è risultata superiore al limite imposto nella zona operativa di sicurezza definito dalla tensione di break down del MOS.

In tabelle vengono confrontati i risultati ottenuti con diversi valori della resistenza di carico.

	<i>Resistenza di carico</i> [Ω]	<i>Potenza dissipata</i> [W]	<i>Potenza erogata</i> [W]	<i>Efficienza</i> (%)	<i>Tensione drain-source</i> [V]	<i>Corrente di picco al drain</i> [A]
$32R_{ott}$	192	19,4	3,8	16,4	84	18
$16R_{ott}$	96	17,5	6,7	27	80	17,6
$8R_{ott}$	48	14,6	11,8	44,7	73	17,2
$4R_{ott}$	24	10,2	20,5	67	59,5	16,5
$2R_{ott}$	12	5,2	32,7	86,3	64	15
R_{ott}	6	3,6	42,6	92	83	5,7
$R_{ott}/2$	3	4,9	37,8	68,5	97	6,5
$R_{ott}/4$	1,5	4,8	21,8	82	103	6,3
$R_{ott}/8$	0,75	4,6	11,5	71,5	104	6
$R_{ott}/16$	0,375	4,5	5,8	56	105	5,8
$R_{ott}/32$	0,18	4,4	1,6	27	105,5	5,7

Alla luce dei valori riportati in tabella si evince che le variazioni di potenza dissipata siano superflue per carichi sempre più piccoli rispetto al caso ottimo mentre, facendo anche riferimento al dimensionamento del dissipatore riportato in precedenza, con valori di resistenza superiori ad $2R_{ott}$ si provoca la fusione delle giunzioni del transistor. La potenza erogata al carico, il quale tende ad assorbire una maggior corrente con valori di resistenza sempre più elevati, subisce un degrado non benefico per l'efficienza dell'amplificatore.

Sicuramente il transistor non va mai in break down quando il carico va a vuoto anche se su di esso fluiscono delle correnti che presentano dei spike di

valore troppo elevato per le caratteristiche del transistor. Viceversa, lo switch, è più suscettibile al break down nel caso in cui il carico simuli un corto circuito. Infatti già con una resistenza di carico quattro volte inferiore a quella ottima la tensione che si genera ai capi del MOS risulta superiore a quella di break-down del dispositivo. In tal caso per evitare ogni qualsiasi rischio di inconveniente è possibile applicare, all'amplificatore, un circuito di protezione, detto di clamp, in grado di limitare la tensione tra drain e source.

Inserendo i dati in dei grafici è possibile constatare l'andamento della potenza dissipata, di quella erogata al carico e dell'efficienza in funzione della resistenza di carico.

In particolare nel grafico di figura 3.12 mostra l'andamento della potenza dissipata in funzione della resistenza di carico. Si può notare che la potenza dissipata risente maggiormente degli effetti di una resistenza di carico tendente all'infinito rispetto ad una che simula il corto circuito.



Fig. 3.12: andamento della potenza dissipata dal transistor M1 dell'amplificatore in classe E per diversi valori della resistenza di carico attui a simulare un carico che va a vuoto e un carico che emuli il corto circuito.

Mentre nel grafico di figura 3.13 è riportato l'andamento della potenza erogata al carico in funzione della resistenza di carico.

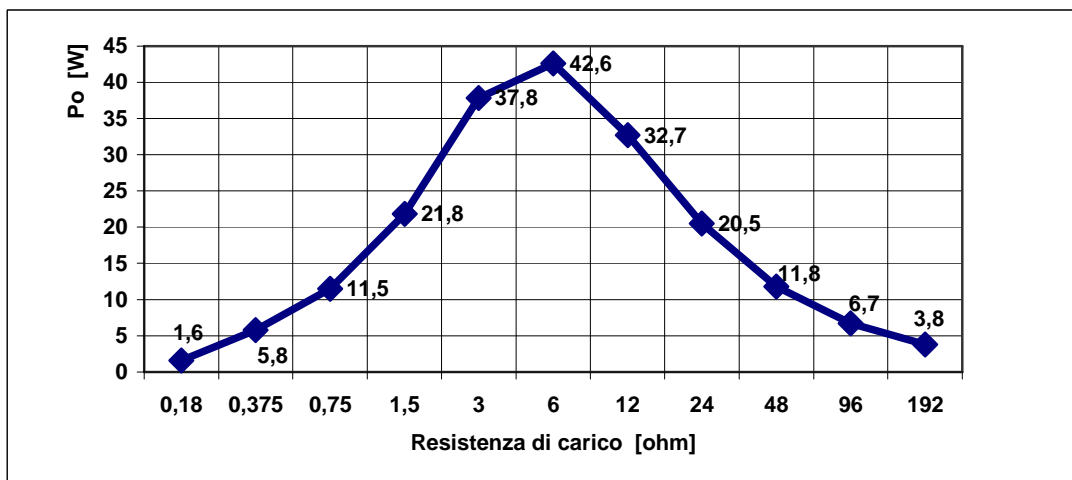


Fig. 3.13: andamento della potenza in uscita all'amplificatore operante in classe E in funzione di differenti valori della resistenza di carico.

Si nota che la maggior quantità di potenza disponibile in uscita si ottiene per R_{ott} ; allontanandosi a tale situazione, sia verso valori elevati di resistenza, sia verso valori molto piccoli, il contributo della potenza erogata diminuisce esponenzialmente.

Nel grafico, 3.17, è riportata l'evoluzione dell'efficienza, espressa in percentuale, in funzione di valori della resistenza di carico via via sempre più lontani dalla situazione ottima. Si nota, anche in relazione alla potenza dissipata, che il degrado dell'efficienza è più ripido verso valori di resistenza che simulano un carico che va a vuoto.

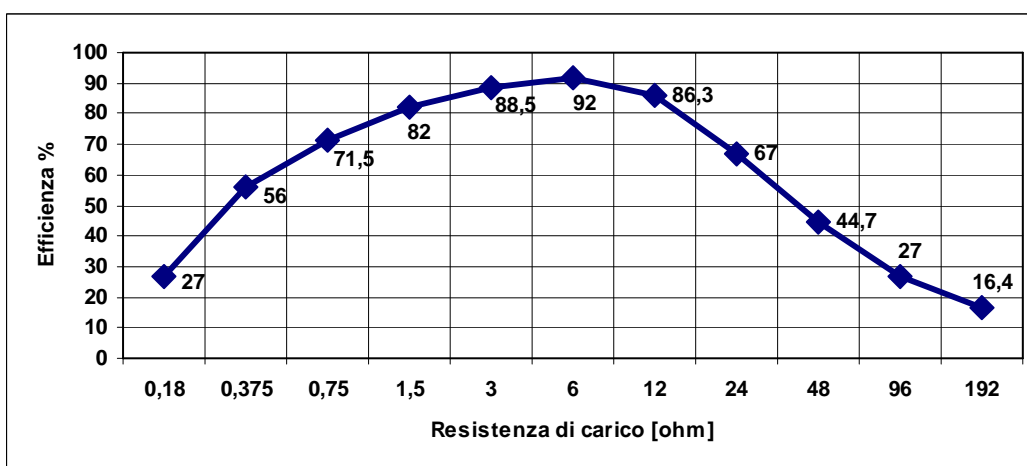


Fig. 3.17: andamento dell'efficienza energetica dell'amplificatore operante in classe E in funzione della resistenza di carico. Ovviamente il valore di carico ottimo permette di ottenere un'efficienza più elevata.

Nel grafico di figura 3.18 viene mostrato in dettaglio l'evoluzione del picco di tensione al variare della resistenza di carico nell'intorno di quella ottimale.

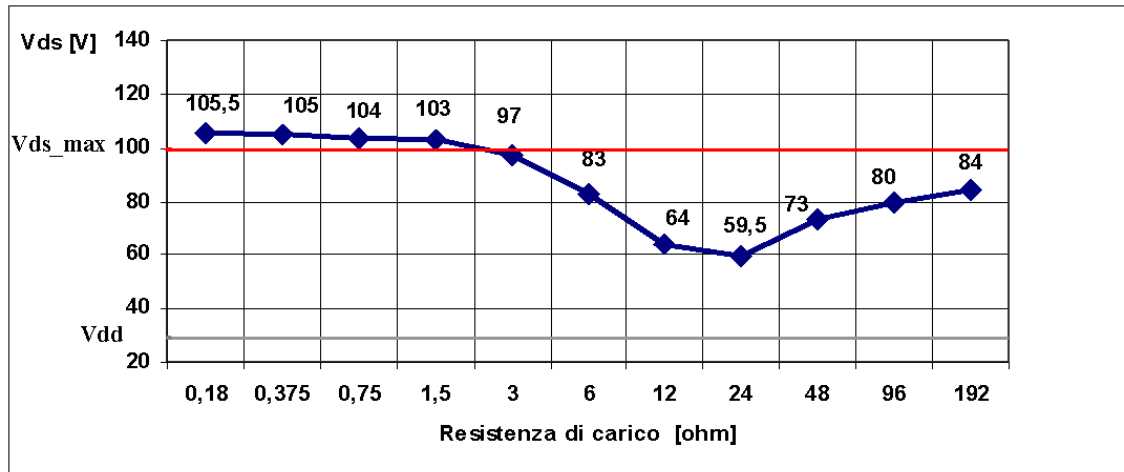


Fig.3.18: andamento della tensione V_{ds} in funzione di diversi valori della resistenza di carico. Da notare che già con valore dimezzato rispetto al valore ottimo la tensione si avvicina pericolosamente alla tensione di break down; a partire da un valore della resistenza di carico di un 1/3 rispetto a quello ottimo il transistor entra in break down.

Si nota che per condizioni di carico tendenti al corto circuito la tensione di picco tende a saturare verso un valore massimo che può eccedere la tensione di breakdown del MOS. Il valore minimo di tensione invece compete a una resistenza di carico che può essere anche 4 volte il valore nominale.

Capitolo 4

4. Classe E Clamped - Zener e diodo

4.1 Introduzione

Nel capitolo precedente si è visto che l'amplificatore in classe E presenta un picco di tensione sul componente attivo la cui entità può variare in funzione della resistenza di carico e che non deve per nessun motivo eccedere la tensione di break-down, pena la distruzione del componente.

É necessario progettare particolari circuiti di protezione del transistor in grado di bloccare l'evoluzione della tensione che si genera tra i terminali di drain e source del dispositivo attivo impiegato.

Per tale scopo sono state proposte varie tecniche circuitali che si basano sull'utilizzo di diodi di clamper (di fissaggio della tensione). I dispositivi di clamper potranno essere o diodi di tipo Zener o diodi a giunzione.

4.2 Classe E con clamper totalmente dissipativo

Di seguito viene mostrato l'amplificatore in classe E con circuito di bloccaggio della tensione (clamper) formato dalla serie di un diodo e di un diodo di tipo Zener, posti in parallelo al componente attivo. Lo Zener serve per fissare la tensione massima ammissibile sullo switch e il diodo serve per impedire che lo Zener entri in conduzione diretta (sarebbero dunque ammesse V_{ds} negative, se non fosse per il diodo di body interno al MOS).

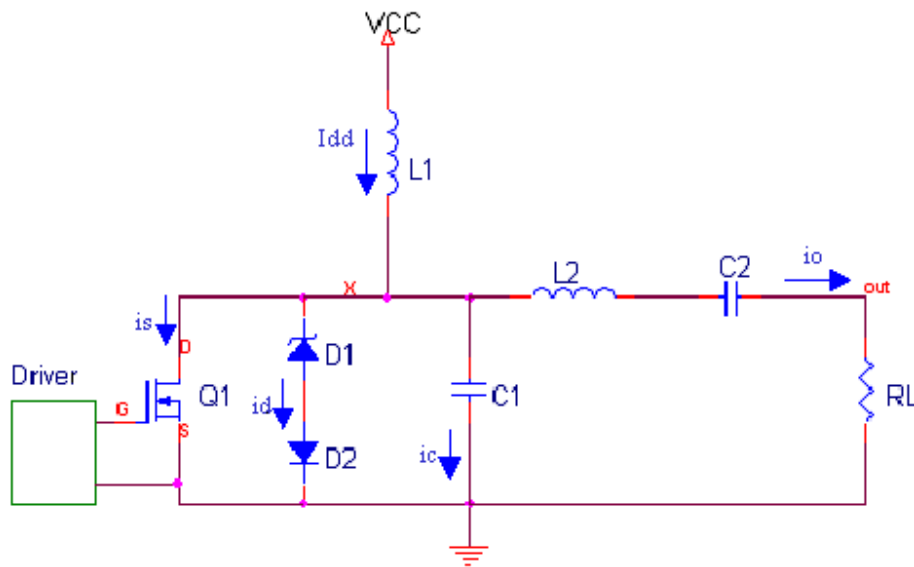


Fig. 4.1: amplificatore di potenza operante in classe E con circuito di clamp posto in parallelo allo switch.

Il circuito è quello base del Classe E, dove però si sono introdotti il diodo D2 il diodo Zener D1 in parallelo al componente attivo. Il diodo D1 entra in conduzione non appena si tentasse di superare la tensione di Zener (a meno della soglia di D2); il diodo D2 viene inserito solo per impedire la conduzione in diretta dello Zener.

Le forme d'onda ideali, relative alle principali grandezze in gioco nel circuito e considerando un duty cycle del 50 %, sono riportate in figura 4.2 e analizzate di seguito:

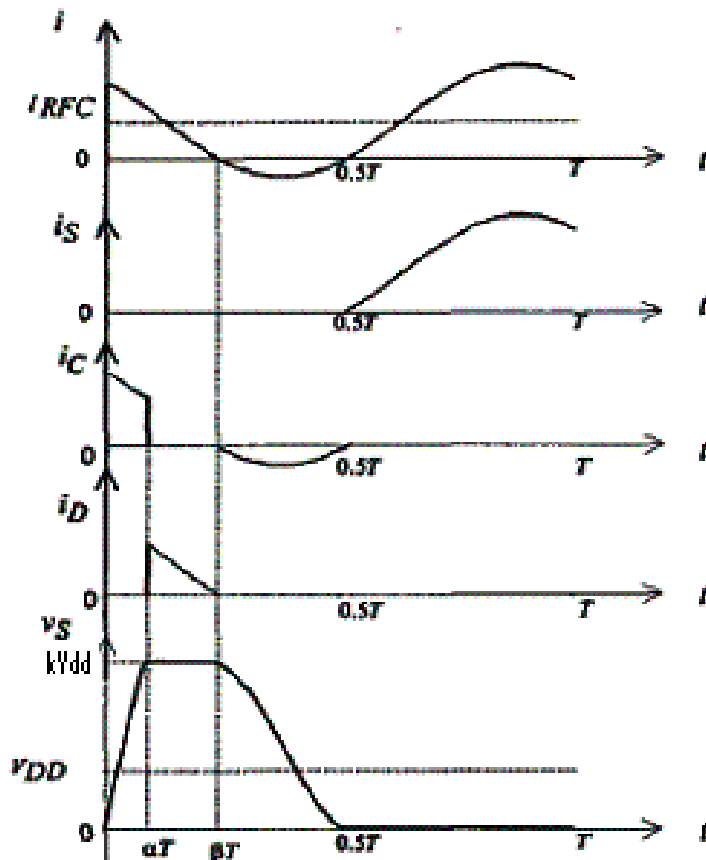


Fig. 4.2: forme d'onda dell'amplificatore in classe E clamped in parallelo allo switch. Da notare l'effetto del circuito di clamp sulla tensione V_{ds} . [fonte: T. Suetsugu and M. K. Kazimierczuk, "Voltage clamped class E amplifier with a Zener diode across the switch," *IEEE International Symposium on Circuits and Systems, 2002 (ISCAS2002)*.]

Come fatto in precedenza possiamo suddividere il funzionamento del circuito in due semiperiodi: uno relativo all'intervallo di tempo in cui il transistor è spento (stato OFF) e uno relativo all'intervallo di tempo in cui è acceso (stato ON). Al solito, prendiamo come origine dei tempi l'istante di spegnimento.

Non appena il MOS viene spento, divenendo assimilabile ad un circuito aperto, tutta la corrente non può che fluire attraverso la capacità di shunt che comincia a caricarsi. La tensione sullo switch, la V_{ds} , cresce sino a quando raggiunge la tensione di break down dello Zener, e poi rimane fissata a quel valore perché il clamper entra in conduzione e impedisce l'ulteriore flusso

di corrente sulla capacità di shunt, fin quando questa si mantiene positiva. Non appena la corrente cambia segno il clamper smette di condurre, la corrente può fluire sulla capacità di shunt e la tensione ai capi dello switch può scendere. La corrente sullo shunt raggiunge un valore massimo negativo e poi tende di nuovo ad annullarsi generando una forma d'onda di tensione che tende ad appiattirsi: la forma d'onda tipica del classe E è preservata se si riesce a fare coincidere l'istante di accensione del MOS con quello di tensione nulla, e di derivata nulla, ai suoi capi. Durante la successiva fase ON tutta la corrente circola sul MOS, come mostrato per i tipici classe E. La tensione massima sullo switch viene a dipendere esclusivamente dalla tensione di breakdown dello Zener. Nella figura 4.2 la tensione V_{ds} , non supera il valore di kV_{dd} , dove con k si è definito il rapporto V_z/V_{dd} e V_{dd} è la tensione di alimentazione DC dell'amplificatore.

4.3 Analisi delle equazioni

La formulazione delle equazioni relative alle forme d'onda riportate in precedenza si basano su delle ipotesi che riportiamo di seguito:

1. L'induttanza di choke deve essere di elevato valore rispetto all'induttanza del circuito risonante, compatibilmente con la considerazione che per realizzare grandi induttanze è necessario un costo maggiore. Il fine è quello di poter considerare la corrente dell'induttanza L_I costante, a meno di un ripple residuo, rispetto alla corrente d'uscita.
2. La medesima induttanza L_I si suppone che sia ideale e priva di perdite, in modo tale che la sua resistenza parassita sia nulla e non vi sia alcuna componente continua di tensione ai suoi capi.
3. Il circuito risonante posto in uscita presenta un fattore di qualità Q abbastanza elevato, in modo tale da poter considerare la corrente d'uscita poco dissimile da una pura sinusoidale.
4. I dispositivi a semiconduttore (il MOS, il diodo e lo Zener) sono considerati ideali.

5. La capacità di shunt ingloba le capacità parassite dello switch (come nel caso del classe E base) e del circuito di clamper.
6. Il duty cycle D è assunto del 50 %.
7. Il dispositivo soddisfa la ZVS (zero voltage switching).

Sotto le ipotesi appena esposte la corrente d'uscita è descrivibile come una sinusoide di ampiezza I_m opportunamente sfasata rispetto un'origine arbitraria:

$$i_o = I_m \sin(\omega t + \phi) \quad (25)$$

Per la legge di Kirchhoff ai nodi la corrente che circola alternativamente su uno solo dei tre rami in parallelo (nMOS, C shunt, Clamper) è pari a:

$$i_s = I_{dd} - i_o = I_{dd} - I_m \sin(\omega t + \phi) \quad (26)$$

Come al solito facciamo coincidere l'origine dei tempi con l'istante di spegnimento del transistor.

Per $0 < t < \alpha T$, la corrente espressa dalla (26) circola sulla C shunt e la tensione sullo switch cresce gradualmente partendo da zero con derivata positiva; per integrazione della (26) risulta:

$$V_{ds} = \frac{1}{C_1} \int_0^t [I_{dd} - I_m \sin(\omega \tau + \phi)] d\tau = \frac{1}{C_1} [I_{dd} t + \frac{(I_m \cos(\omega t + \phi) - I_m \cos \phi)}{\omega}] \quad (27)$$

dove ω è la pulsazione angolare e quindi il periodo $T=2\pi/\omega$.

A $t = \alpha T$ entra in conduzione il diodo Zener del circuito di clamper e con la sua tensione di breakdown V_z impedisce alla V_{ds} di aumentare ulteriormente, confinandola ad un valore costante pari a kV_{dd} , con $k = V_z/V_{dd}$.

Pertanto, da $t = \alpha T$ in poi, la V_{ds} risulta costante e pari a:

$$V_{ds} = \frac{1}{C_1} [I_{dd} \alpha \frac{2\pi}{\omega} + \frac{(I_m \cos(\omega \alpha T + \phi) - I_m \cos \phi)}{\omega}] = kV_{dd} \quad (28)$$

Per $\alpha T < t < \beta T$, intervallo che coincide con il periodo di conduzione del diodo D1 del ramo di clamp, la tensione ai capi dello switch rimane costante al valore definito dalla (28). La corrente continua a decrescere fino a quando, a βT , si annulla a βT .

$$i_s = I_{dd} - I_m \sin(\omega\beta T + \phi) = 0 \quad (29)$$

Per $\beta T < T < 0,5T$ la corrente, ormai negativa, circola sul condensatore di shunt e la tensione V_{ds} inizia a decrescere, sino ad annullarsi a $t = 0,5T$; istante che coincide con l'entrata in conduzione del transistor. La corrente sarà descrivibile secondo la (26), mentre la tensione tra i terminali di drain e source secondo la (30).

$$\begin{aligned} V_{ds} &= \frac{1}{C_1} \int_{\beta T}^t [I_{dd} - I_m \sin(\omega\tau + \phi)] d\tau + kV_{dd} = \\ &= \frac{1}{C_1} [I_{dd}t + \frac{I_m}{\omega} \cos(\omega t + \phi) - \frac{2\pi\beta}{\omega} I_{dd} - \frac{I_m}{\omega} \cos(2\pi\beta + \phi)] + kV_{dd} \end{aligned} \quad (30)$$

Secondo le ipotesi 6 e 7, per $t = 0,5 T$ deve risultare una tensione nulla:

$$\frac{1}{C_1} [I_{dd} \frac{\pi}{\omega} + \frac{I_m}{\omega} \cos(\pi + \phi) - I_{dd} \frac{2\pi\beta}{\omega} - \frac{I_m}{\omega} \cos(2\pi\beta + \phi)] + kV_{dd} = 0 \quad (31)$$

Da quanto appena illustrato è possibile dedurre che la potenza dissipata dal diodo Zener risulta niente affatto trascurabile e pari a:

$$P_d = \frac{kV_{dd}}{T} \int_{\alpha T}^{\beta T} [I_{dd} - I_m \sin(\omega t + \phi)] dt = kV_{dd} (\beta - \alpha) I_{dd} + \frac{kV_{dd}}{2\pi} [\cos(2\pi\beta + \phi) - \cos(2\pi\alpha + \phi)] \quad (32)$$

4.4 Simulazione

Decidiamo di progettare l'amplificatore di potenza operante in classe E in modo tale che il picco di tensione che si genera tra i terminali di drain e source per la condizione di carico nominale risulti maggiore rispetto alla minima tensione di break down del transistor. Per ottenere ciò è sufficiente assumere una tensione di alimentazione leggermente più elevata di quanto fatto in precedenza. Quindi si inserisce il circuito di bloccaggio della tensione, composto da un diodo Schottky e da un diodo Zener, in modo tale che la tensione V_{ds} si mantenga ben al di sotto della V_{dsmax} pari a 100 V (tensione di break down dello IRF510).

Sfruttando le formule da (17) a (20), relative al caso senza clamper, calcoliamo i valori dei parametri circuitali considerando note la tensione di alimentazione, $V_{dd}=30$ V, la potenza erogata, $P_o=60$ W, e la tensione V_{ds_sat} ricavabile dal data sheet dell'IRF510. I valori che si ottengono sono di prima istanza e pertanto dovranno essere ottimizzati al fine di garantire la realizzazione delle forme ideali.

I valori dei parametri circuitali di prima istanza e quelli ottimizzati risultano rispettivamente:

$$\begin{aligned} R &= 7,54 \Omega && \rightarrow 6 \Omega \\ C_1 &= 3,88 \text{ nF} && \rightarrow 3 \text{ nF} \\ C_2 &= 2,5 \text{ nF} && \rightarrow 2,5 \text{ nF} \\ L_2 &= 12 \mu\text{H} && \rightarrow 12 \mu\text{H} \end{aligned}$$

In base ai dati a disposizione e sfruttando la (23) si ricava che il picco della tensione V_{ds} in condizioni nominali risulterebbe di circa 105 V, ovvero maggiore rispetto alla tensione di break down del MOS, pari a 100 V. Sappiamo che il circuito di clamping blocca la tensione V_{dsmax} a un valore pari a V_z . Decidiamo di fare entrare in conduzione il circuito di clamp in modo tale che il picco massimo della tensione tra drain e source risulti inferiore a 85 V, in modo da garantire un ampio margine di sicurezza al

transistore. Utilizziamo quindi un diodo Zener avente un tensione di break down di 82 V, ottenendo un valore di $k=82/30=2.73$.

Il circuito con il quale si effettua la simulazione dell'amplificatore in classe E con circuito di clamp in parallelo allo switch è riportato in figura 4.3:

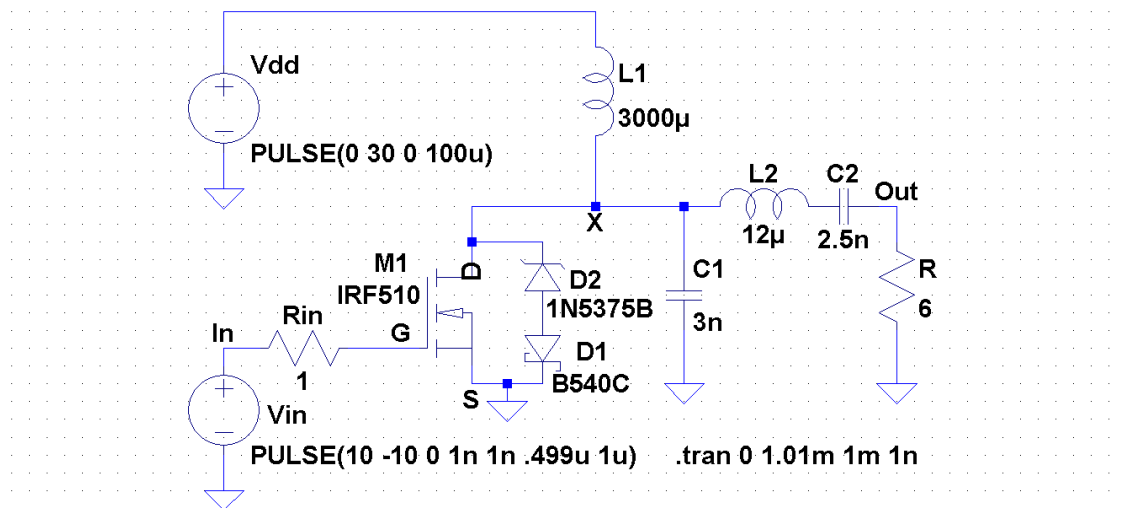


Fig. 4.3: classe E clamped in parallelo allo switch realizzato in LTSpice. Si nota il circuito di bloccaggio della tensione V_{ds} composto da un diodo Schottky B540C e un diodo Zener di tipo 1N5375B avente una tensione di break down di 82 V. Da notare inoltre che la capacità C_1 , rispetto al classe E base in cui teneva in considerazione la capacità d'uscita del MOS, qui ingloba anche quelle parassite dei due diodi.

Le forme d'onda delle principali grandezze sono riportate in figura 4.4:

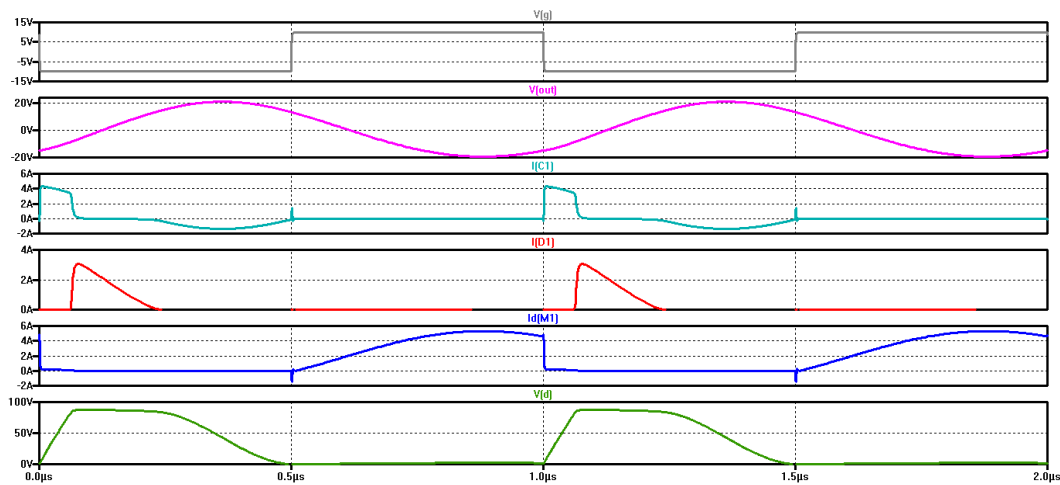


Fig. 4.4: forme d'onda del classe E clamped in parallelo allo switch

Andando in ordine nella figura 4.4 si nota l'onda quadra avente periodo 1 us la quale controlla il transistor; si osserva la tensione d'uscita avente andamento sinusoidale, dopo di che le successive tracce rappresentano rispettivamente le correnti sul transistor, sul condensatore e sul diodo; infine, è riportata la tensione sul transistor.

Quando il transistor è OFF la sua tensione cresce gradualmente finché circola corrente sulla capacità di shunt la quale pertanto si carica. Quando la tensione V_{ds} raggiunge quella di break down del diodo Zener, essa rimane costante a tale valore e una corrente circola sul ramo di clamp. Quando la corrente sulla capacità diviene negativa, la corrente sul diodo è zero, la capacità si scarica e di conseguenza la tensione V_{ds} inizia a decrescere sino ad annullarsi. Dato che il MOSFET si accende quando la sua tensione raggiunge la zero con derivata nulla allora la ZVS-zero voltage switching è soddisfatta.

Nel grafico sottostante si può apprezzare meglio l'effetto derivante dalla introduzione del clamber:

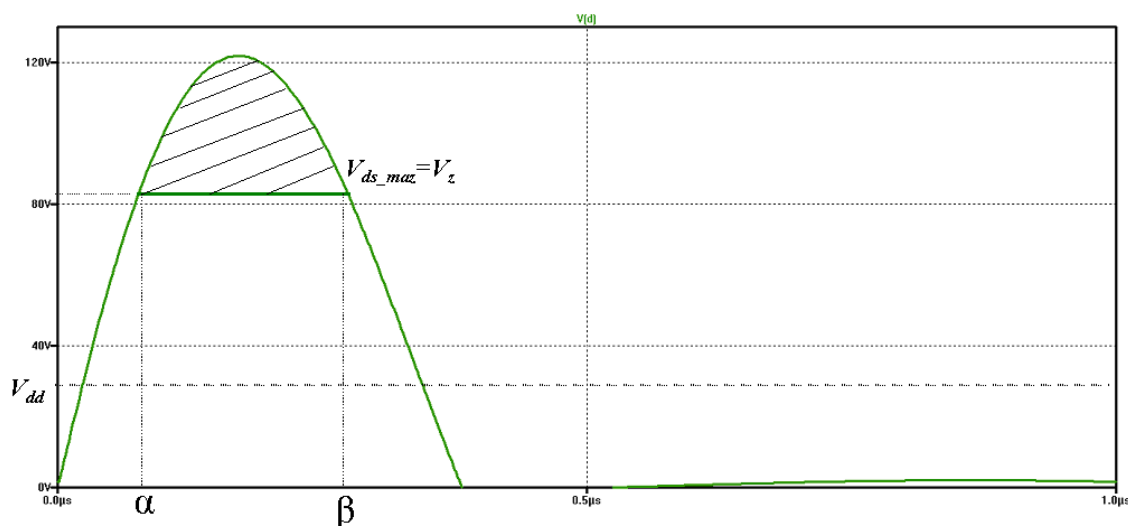


Fig. 4.5: Picco di tensione ai capi del transistor dell'amplificatore in classe E (circa di 120 V). Con l'inserimento del circuito di clamp la V_{ds} risulta ridotta rispetto al caso precedente ed in particolare si assesta nell'intorno dei 82 V ovvero alla tensione V_z . Nel grafico viene evidenziata la porzione d'aria che lo Zener taglia.

Come si può constatare dalla forma d'onda riportata in Fig 4.5, il picco di tensione che si genera ai terminali del transistor è notevolmente ridotto. In

particolare, senza clamper e con una tensione di alimentazione $V_{dd}=30\text{ V}$, la tensione che si generava era quasi quattro volte superiore ad essa, mentre in quest'ultimo circuito risulta all'incirca di 82 V.

Nel capitolo precedente avevamo constatato che il picco di tensione sul transistore diventava anche più elevato quando il carico tendeva al corto circuito. Ora, grazie al circuito di clamping, il dispositivo è protetto sotto ogni condizione di carico. Quanto appena detto è mostrato in figura 4.6 nel caso di carico in corto circuito.

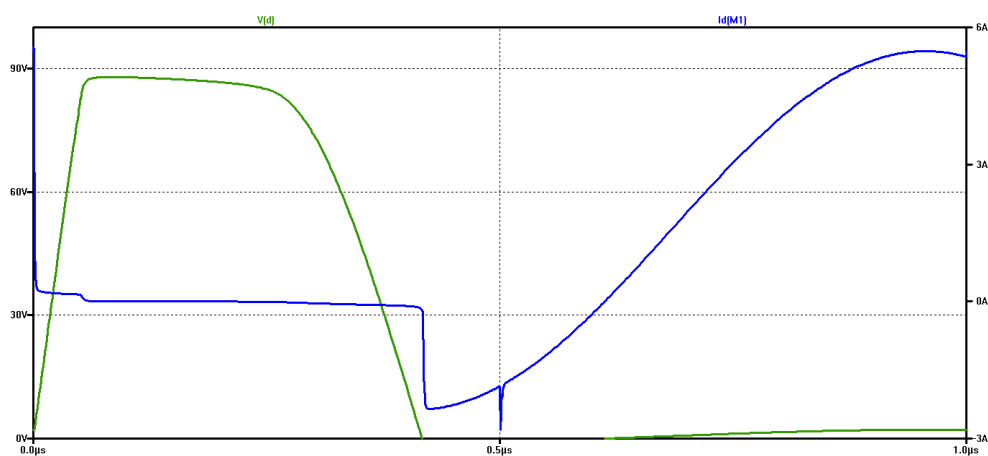


Fig. 4.6: tensione V_{ds} e corrente i_s relative al transistore nMOS dell'amplificatore clamped con carico in corto.

La tensione V_{ds} , grazie al circuito di clamping, riesce a mantenersi al di sotto di valori pericolosi per la sicurezza del dispositivo anche con carico in corto circuito. Sebbene le forme d'onda non presentino più l'evoluzione voluta a causa della conduzione del diodo interno in antiparallelo (con conseguente aumento del duty cycle del circuito e della perdita di conduzione), la perdita di accensione (Turn ON) si mantiene trascurabile in quanto la commutazione OFF/ON avviene a tensione nulla in accordo con tecnica della Zero Voltage Switching (ZVS).

4.4.1 Rendimento, distorsione e dissipazione termica

Dal punto di vista energetico si ottiene un degrado delle prestazioni: la potenza dissipata dal transistor risulta di 3,2076 W, a cui vanno sommati i contributi dovuti alla potenza persa sul diodo D2 (113,94 mW) e soprattutto dal diodo Zener D1 (23,036 W). Rispetto all'amplificatore in classe E, la potenza totale dissipata risulta notevolmente aumentata; se nel caso di partenza risultava di 3.628 W, ora, a causa del circuito di clamper, diventa di circa 26,36 W. Invece potenza d'uscita P_o risulta pari a 34,324 W contro i 42.594 W dell'amplificatore in classe E senza circuito di bloccaggio della tensione. Quindi l'efficienza del circuito viene presto calcolata come segue:

$$\eta_e = P_o / (P_{in} + P_s) = P_o / (P_o + P_d) = 55 \%$$

Essa risulta notevolmente più bassa rispetto all'amplificatore operante in classe E visto nel capitolo precedente (η_c circa del 90 %). La causa di tale degrado dell'efficienza è in gran parte la dissipazione sul diodo Zener che, se da un lato consente al transistore di operare all'interno della zona operativa di sicurezza, dall'altro provoca un'elevata potenza dissipata. Tale potenza, come evidente dalla (32), dipende prevalentemente dal periodo di conduzione del diodo ovvero dall'intervallo di tempo in cui agisce il clamper.

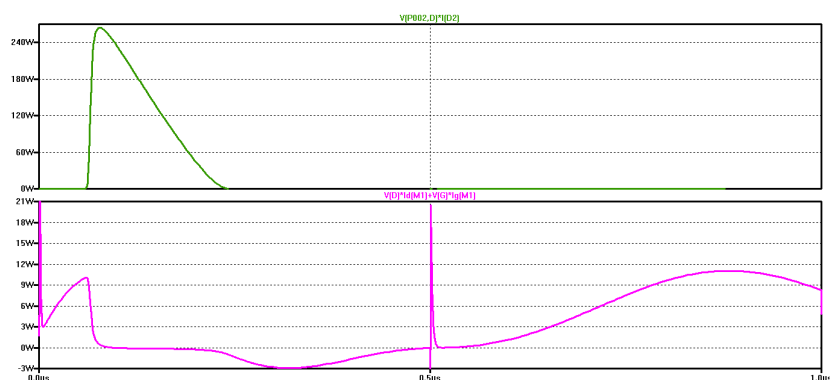


Fig. 4.7 potenza dissipata dal diodo di tipo Zener del circuito di clamper e potenza dissipata dal transistore nMOS.

Sfruttando la FFT-Fast Fourier Transform disponibile in LTspice si ricava lo spettro di ampiezza in decibel della tensione di uscita.

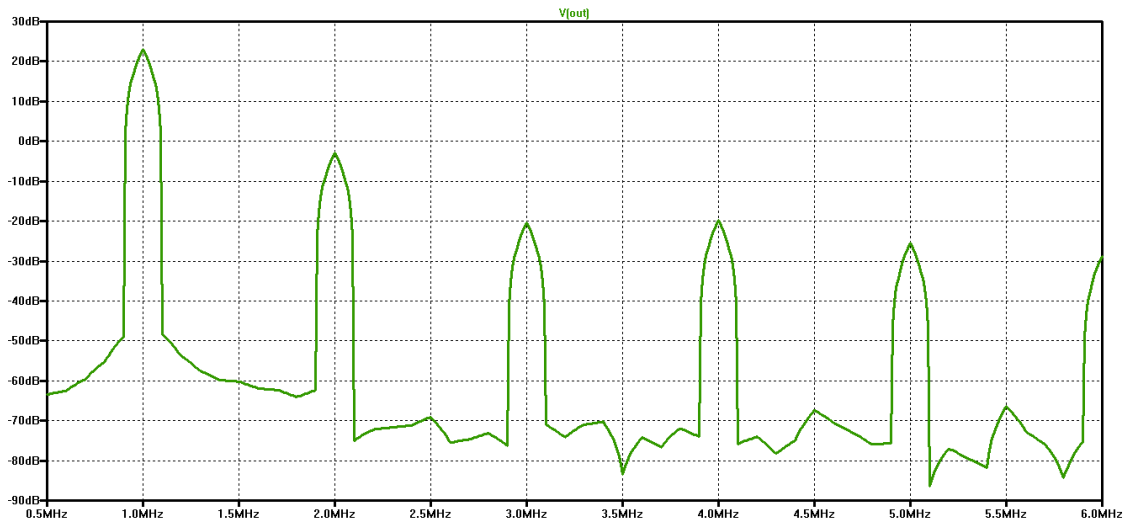


Fig. 4.8: spettro di ampiezza della tensione sinusoidale in uscita al carico.

In base alla relazione che lega i dB al lineare, si ricavano i valori delle ampiezze dell'armonica fondamentale e delle componenti a frequenza superiori al primo, sino al quinto ordine.

$$V_{n_db} = 20 \log V_{n_lin} \quad \rightarrow \quad V_{n_lin} = 10^{V_{n_db}/20}$$

Pertanto:

$$\begin{aligned} V_{1_db} &= 23.1273 \text{ dB} & \rightarrow & \quad V_{1_lin} = 14.3354 \text{ V} \\ V_{2_db} &= -2.84746 \text{ dB} & \rightarrow & \quad V_{2_lin} = 720.629 \text{ mV} \\ V_{3_db} &= -20.4351 \text{ dB} & \rightarrow & \quad V_{3_lin} = 95.1419 \text{ mV} \\ V_{4_db} &= -19.8405 \text{ dB} & \rightarrow & \quad V_{4_lin} = 101.821 \text{ mV} \\ V_{5_db} &= -25.538 \text{ dB} & \rightarrow & \quad V_{5_lin} = 52.8826 \text{ mV} \end{aligned}$$

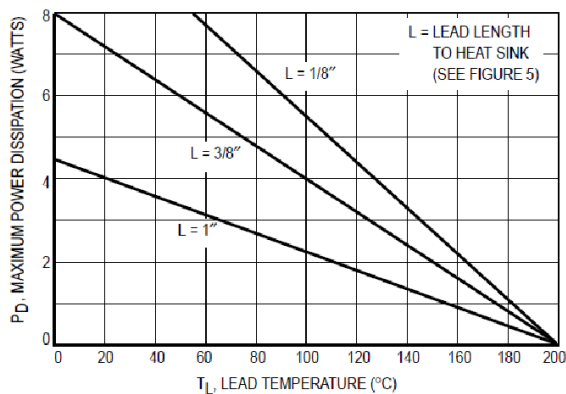
Di conseguenza la distorsione totale d'armonica sulla tensione d'uscita risulta:

$$D = \sqrt{\sum_{k=2}^{\infty} V_{uk}^2 / V_{u1}^2} = \sqrt{\frac{(V_2^2 + V_3^2 + V_4^2 + V_5^2)}{V_1^2}} = 5,113 \%$$

L'efficienza di conversione dell'amplificatore invece è data da:

$$\eta_c = P_o^* / (P_{in} + P_s) = V_{1_lin}^2 / R(P_{in} + P_s) = (14,4)^2 / (6 * (62.335 + 89.08m)) = 54,6 \%$$

Il transistor deve essere in grado di dissipare 3,2076 W: con il dissipatore dimensionato per il classe E senza circuito di clamping è possibile smaltire nell'ambiente tale energia senza rischio di danneggiare lo switch, avendo mostrato che, nel caso peggiore di temperatura ambiente di 50 °C, è possibile dissipare circa 5 W senza eccedere la temperatura limite del MOS. I problemi si riscontrano invece nel diodo di tipo Zener che dissipa addirittura 23,036 W. Dalla curva di derating fornita del data sheet dell'1N5375B appare chiaro che il dispositivo non è in grado di smaltire una tale quantità di potenza ed è pertanto necessario applicare un ulteriore dissipatore per il diodo Zener.



Rating	Symbol	Value	Unit
DC Power Dissipation @ T _L = 75°C	P _D	5	Watts
Lead Length = 3/8"			
Derate above 75°C		40	mW/°C
Operating and Storage Junction Temperature Range	T _J , T _{stg}	-65 to +200	°C

Fig.4.9: curva di riduzione del diodo Zener 1N5375B. [fonte data sheet 1N5375B].

Con ragionamenti e calcoli analoghi al capitolo 2 si sceglie un dissipatore in grado di dissipare 23,036 W: una resistenza termica sink-ambiente inferiore a 6 °C/W (ipotizzando un montaggio che fornisca una R_{thcs}=0,5 °C/W) pare essere adeguata.

4.5 Classe E con clamper parzialmente rigenerativo

Nel seguente paragrafo viene proposta un'ulteriore versione dell'amplificatore in classe E-clamped. Rispetto al caso precedente, il circuito di bloccaggio della tensione, anziché in parallelo allo switch, viene posto in parallelo all'induttanza di Choke. La figura 4.10 mostra il circuito.

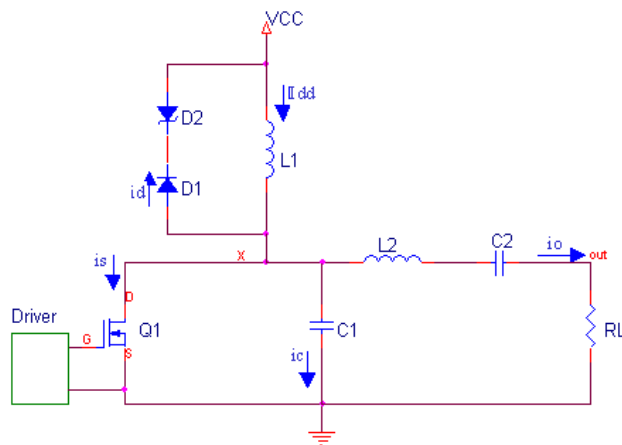


Fig. 4.10: amplificatore di potenza operante in classe E con circuito di clamped, composto da diodo di freewheeling e diodo Zener, posto in parallelo all'induttanza di choke.

Il funzionamento è analogo al circuito precedente: rimane quindi valido il funzionamento in commutazione del dispositivo rispettando la regola della ZVS-zero voltage switching. La tensione ai capi dello switch viene limitata ad un valore costante pari a $V_z + V_{dd}$. A parte questo, le forme d'onda di corrente e tensione non cambiano rispetto a quelle relative al paragrafo precedente, alle quali faremo riferimento (figura 4.2).

Il valore massimo raggiungibile della tensione sullo switch dipende, come nel caso precedente, dalla tensione di break down dello Zener utilizzato e dal valore della tensione di alimentazione. Tuttavia, rispetto al caso precedente, il clamper posto in parallelo all'induttanza di choke consente un parziale recupero dell'energia immagazzinata nell'induttanza del risonatore ritrasferendone una parte alla sorgente DC.

4.6 Analisi della tensione V_{ds}

Di seguito viene analizzata l'evoluzione della tensione V_{ds} durante il periodo di funzionamento del transistor $T = 1$ us.

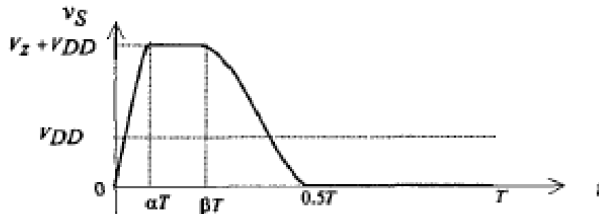


Fig.4.11: tensione ai capi del transistor nMOS.

Valgono le medesime ipotesi viste in precedenza: quindi la corrente d'uscita ha carattere pressoché sinusoidale e può essere descritta dall'equazione (25), mentre la corrente che circola su uno dei tre rami in parallelo (nMOS, C shunt, Clamper) è data dalla (26).

Per $0 < t < \alpha T$:

la tensione ai capi dello switch parte da zero e aumenta (processo di carica di C shunt) sino a raggiungere, per $t = \alpha T$, il valore di $V_Z + V_{dd}$, istante di tempo in cui si accende lo Zener.

Per $\alpha T < t < \beta T$:

la tensione ai capi del transistor rimane costante ($V_{ds} = kV_{dd}$ dove $k = (V_Z + V_{dd}) / V_{dd}$), bloccata dallo Zener in conduzione fintanto che la corrente si mantiene positiva.

Per $\beta T < t < 0.5T$:

la corrente, divenuta negativa, comincia a fluire sulla capacità di shunt, così che la tensione ai capi dello switch inizia a calare (processo di scarica di C shunt) sino ad annullarsi, con derivata nulla, a $t = 0.5T$, istante in cui il transistor viene acceso.

Per $0.5T < t < 1.0T$:

la corrente (positiva) circola sul MOS fino all'istante in cui questo viene spento: durante tutto questo periodo la tensione rimane idealmente nulla.

4.7 Simulazione

L'amplificatore di potenza operante in classe E con circuito di bloccaggio della tensione V_{ds} , composto da diodo Schottky e diodo Zener, posto in parallelo all'induttanza di Choke, viene simulato con il software LTspice.

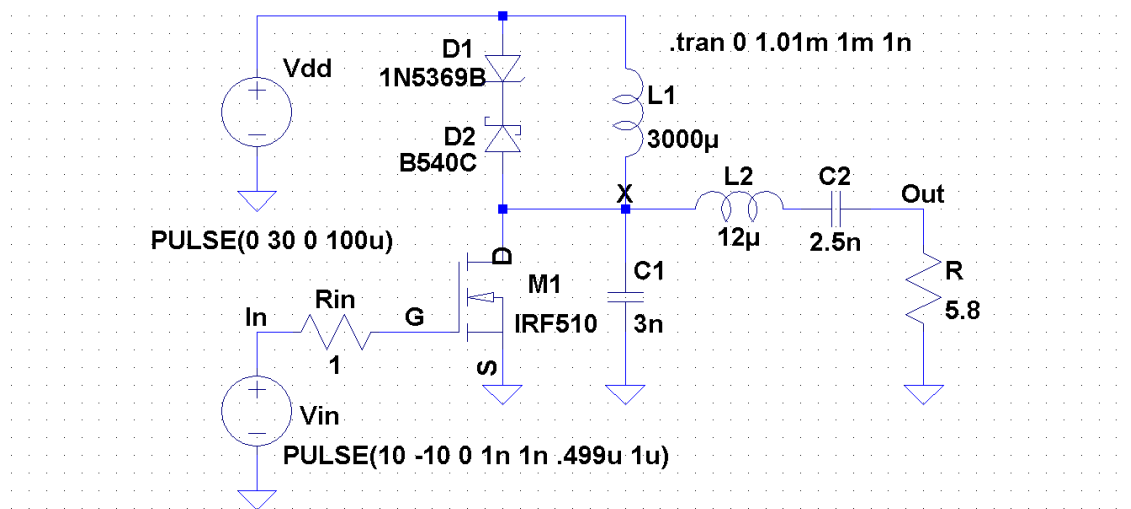


Fig. 4.12: PA classe E con clamped composto da diodo di tipo B540C e Zener di tipo 1N5369B, avente una tensione di break down di 51 V, posto in parallelo all'induttanza di choke.

I valori dei parametri circuitali sono stati ottenuti a partire dall'amplificatore operante in classe E analizzati paragrafo precedente.

Il grafico di figura 4.13 mostra le forme d'onda delle principali grandezze ed in particolare si nota che la tensione V_{ds} risulta "fissata" correttamente a $V_z + V_{dd}$ cioè a circa 82 V.

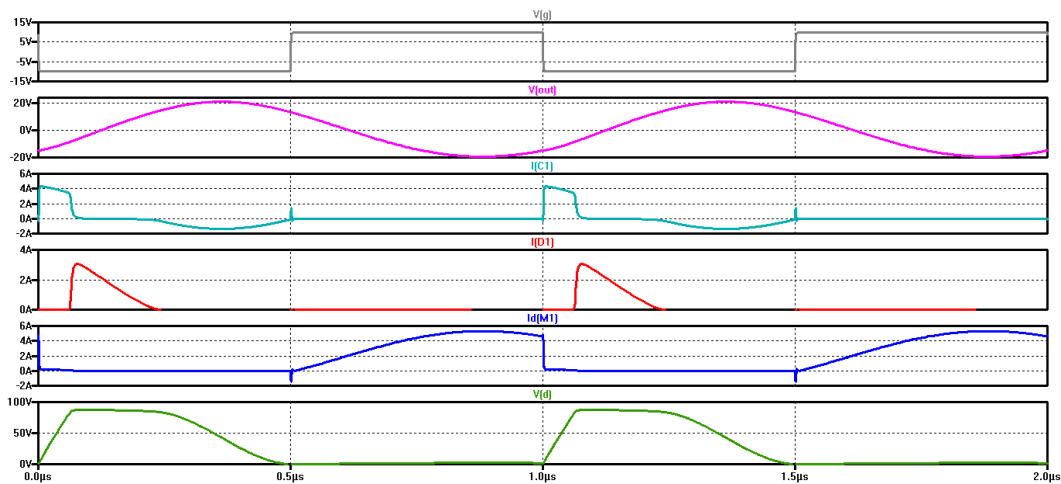


Fig. 4.13: forme d'onda di corrente e tensione del classe E clamped in parallelo all'induttanza di choke realizzate con LTspice.

Partendo dall'alto, la prima traccia di Fig. 4.13 rappresenta la tensione periodica che comanda il transistor, la seconda la corrente che giunge al nodo X, ovvero la differenza tra quella fornita dalla rete di polarizzazione e quella diretta verso al carico. La terza, la quarta e la quinta traccia raffigurano le correnti sulla capacità, sul diodo Zener e sul transistore MOS. Infine nell'ultima traccia è riportata la tensione ai capi del transistore: rispetto al classe E analizzato nel secondo capitolo si nota un'ampiezza minore in virtù del circuito di bloccaggio della tensione.

Da notare che la tensione V_{ds} inizia calare sino ad annullarsi con derivata nulla a $0,5T$ quando si verifica la commutazione dello switch, proprio come richiesto per le forme d'onda tipiche del classe E. Questo comportamento è stato ottenuto attraverso un accurato settaggio dei valori dei componenti.

In figura 4.14 sono riportati degli esempi degli andamenti delle tensione V_{ds} e della corrente i_s per differenti valori della tensione V_z dello Zener.

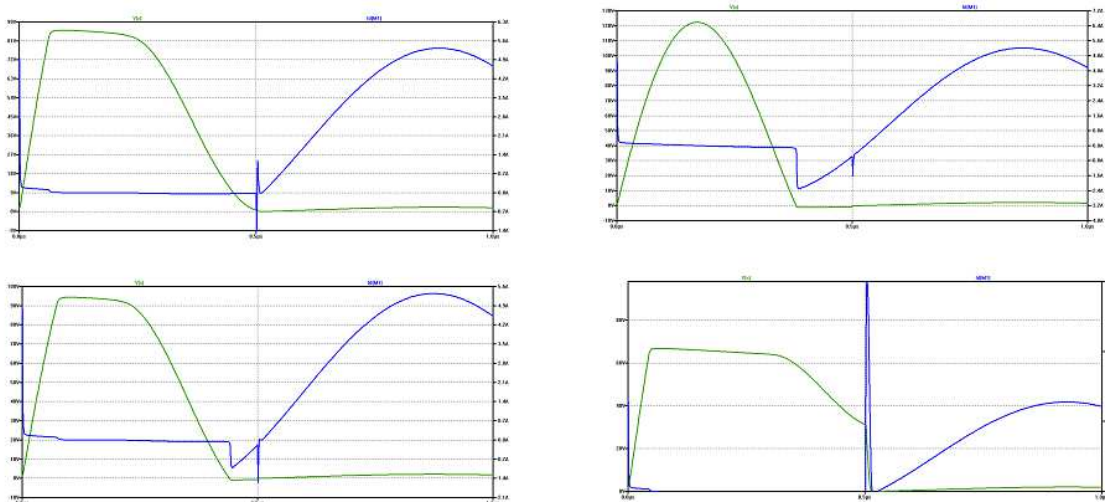


Fig. 4.14: esempi bloccaggio della tensione del transistor per diversi valori della tensione del diodo Zener.

L'esempio riportato in alto a sinistra fa riferimento al caso ottimo ovvero quello attinente alla simulazione di Fig. 4.13 con un diodo Zener avente una tensione di break down di 51 V e la tensione clampata a 81 V.

Il secondo esempio, in basso a sinistra, rappresenta la tensione e la corrente con uno Zener avente una V_z pari a 60 V, che determina il fissaggio della tensione massima a 90 V; si nota che un intervento meno invasivo del clamper determina una forma d'onda che comunque è compatibile con basse perdite di accensione (ZVS) dello switch (come accadeva per il classe E con la resistenza inferiore a quella ottima).

Nell'esempio in alto a destra, in cui la V_z è pari a 100 V, il circuito di clamp neanche interviene: il diodo di body entra in conduzione, modificando quindi il duty cycle del circuito, esattamente come nel caso di carico tendente al corto circuito.

Infine nell'esempio in basso a destra si è utilizzato un diodo Zener avente una tensione molto bassa, cioè di 60 V. In questo caso invece, il clamper troppo invasivo produce una forma d'onda di tensione che non riesce a tornare al valore nullo (e con derivata nulla) prima dell'istante di accensione del MOS, procurando una perdita di accensione incompatibile con le forme d'onda prescritte per il classe E.

4.5.1 Rendimento e distorsione

I procedimenti per il calcolo del rendimento del circuito e della distorsione totale d'armonica sulla tensione d'uscita sono analoghi al caso precedente.

Il vantaggio rispetto al classe E con il clamper posto in parallelo allo switch è dovuto al fatto che quando il clamper entra in azione la corrente (26) (positiva, che viene deviata dalla capacità di shunt) viene fatta circolare verso la sorgente, consentendo un parziale recupero dell'energia: la quota dell'energia recuperata e quella dissipata sono rispettivamente proporzionali alla tensione di alimentazione V_{dd} e a quella di Zener V_z . Infatti, come nel caso precedente, la presenza del diodo Zener è fonte di una notevole dissipazione di energia durante la conduzione dello stesso.

Ciò provoca un degrado dell'efficienza energetica del circuito; essa, per definizione, risulta data dal rapporto tra la potenza erogata al carico, 34 W secondo il tool di spice, e la potenza entrante nel circuito (ovvero la somma delle potenza fornita dalla rete di polarizzazione e del driver, rispettivamente 54,064 W e 90,956 mW).

Da tutto ciò si deduce che l'efficienza risulta: $\eta_e = P_o / (P_{in} + P_s) = 62 \%$

Dal punto di vista dell'efficienza quindi questo secondo esempio di clamper della tensione risulta migliore rispetto al precedente in quanto la potenza dissipata dal diodo Zener risulta minore.

Infatti la potenza totale dissipata, la somma di quella persa dal transistore e dallo Zener, risulta $(P_{in} + P_s) - P_o = 20$ W di cui 3,1967 W associati al transistore mentre circa 16 W rappresentano la potenza dissipata dallo Zener.

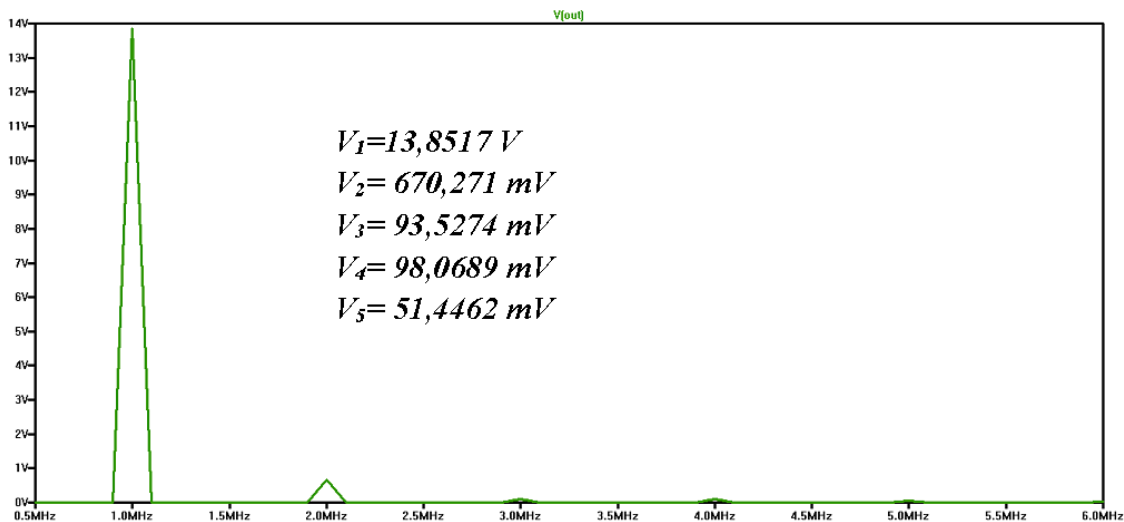


Fig. 4.15: spettro d'ampiezza della tensione sinusoidale d'uscita.

Il grafico di figura 4.15 rappresenta lo spettro d'ampiezza della tensione d'uscita utile al fine di calcolare la distorsione dell'amplificatore, nonché l'efficienza di conversione, per i quali risultano i valori seguenti:

$$D = \sqrt{\frac{\sum_{k=2}^{\infty} V_{uk}^2}{V_{u1}^2}} = \sqrt{\frac{(V_2^2 + V_3^2 + V_4^2 + V_5^2)}{V_1^2}} = 18,4 \%$$

$$\eta_c = P_o^* / (P_{in} + P_s) = V_1^2 / R(P_{in} + P_s) = 60 \%$$

Il vantaggio in termini di efficienza è notevole: il ruolo svolto dal diodo di ricircolo della corrente esprimibile secondo la (26) consente di migliorare il risultato ottenuto con il precedente circuito di fissaggio della tensione di circa 5-6 punti percentuali. Ciò non può essere confermato per quanto riguarda la distorsione d'armonica, la quale, sempre in riferimento al clamper dissipativo, risulta più che triplicata.

Capitolo 5

5. Classe E Clamped - trasformatore e diodo

5.1 Introduzione

Nel capitolo precedente sono stati proposti e analizzati due circuiti in grado di bloccare la tensione dello switch attraverso l'introduzione di un diodo Zener sia in parallelo all'induttanza di choke sia allo stesso switch. Entrambi i metodi, come visto, garantivano risultati soddisfacenti in termini di protezione, ma provocavano un aumento notevole della potenza dissipata. Per tale ragione risulta consigliabile escogitare un'altra soluzione che permetta di "clampare" la tensione senza introdurre perdite esagerate. La modifica apportata all'amplificatore di potenza operante in classe E consiste nell'inserire un circuito di protezione, composto da un diodo di libera circolazione, possibilmente uno di tipo Schottky, il quale garantisce performance migliori in termini di velocità rispetto ad una giunzione, e da due induttori perfettamente accoppiati (un "trasformatorino") al posto della singola induttanza di choke.

5.2 Classe E clamped con trasformatore e diodo.

L'amplificatore di potenza operante in classe E con circuito di bloccaggio della tensione V_{ds} composto da un trasformatore ideale e da un diodo di libera circolazione è mostrato in figura 5.1. L'idea è quella di sfruttare il rapporto spire per regolare l'accensione del circuito rigenerativo. Quando il circuito di recupero si attiva la tensione di secondario rimane fissata e fissa quella a primario; a quel punto la corrente è determinata dal primario e pari a quella che circola nel risonatore: questa, sommata alla magnetizzante costante, viene specchiata a secondario nel circuito di recupero. Non appena la corrente a secondario si annulla il diodo si interdice e la corrente magnetizzante (costante) torna a circolare per intero sul primario.

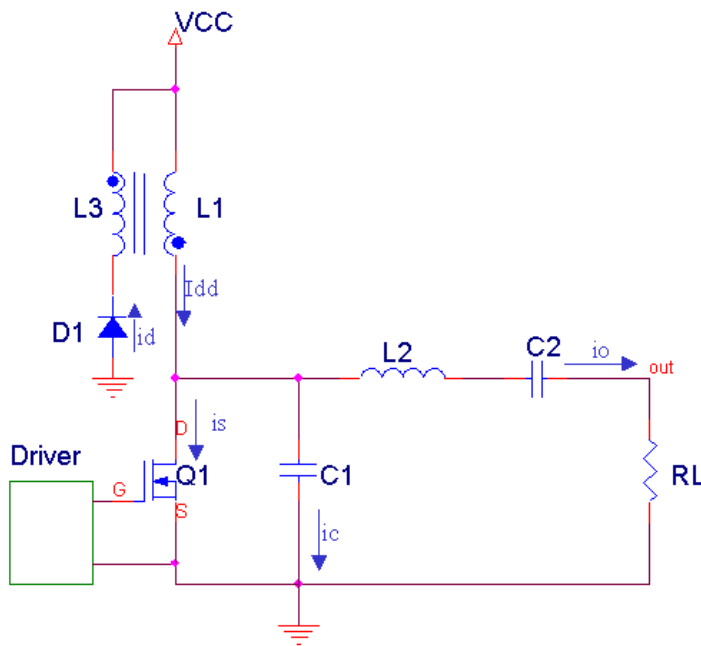


Fig. 5.1: amplificatore di potenza operante in classe E con circuito di clamped realizzato con trasformatore e diodo di freewheeling.

Le forme d'onda dunque non sono differenti da quelle viste nel capitolo precedente per gli altri clamper.

5.3 Funzionamento

Il funzionamento del circuito si articola in quattro fasi a partire dall'istante di spegnimento del transistor. La corrente d'uscita è supposta sinusoidale e descrivibile con la (25) dove $\omega=2\pi/T$ è la pulsazione e $T=1\mu s$ è il periodo.

Nella fase I ($0 < t < \alpha T$) il diodo D1 è interdetto (così come il transistor) e la corrente che circola sul circuito di clamp è nulla ($i_d = 0$). La corrente proveniente dalla sorgente DC attraverso il choke tende a caricare la capacità di shunt secondo la (26). Di conseguenza la tensione ai suoi terminali aumenta secondo la (27). Le tensioni ai capi degli avvolgimenti del trasformatore corrispondono alla (33) e (34) riportate di seguito:

$$v_{L1} = V_{dd} - v_s \quad (33) \quad \text{e} \quad v_{L3} = \frac{-v_{L1}}{n} = \frac{-V_{dd}}{n} + \frac{v_s}{n} \quad (34).$$

La tensione ai capi del diodo D1 (negativa) aumenta partendo da $-\frac{(n+1)V_{dd}}{n}$ sino ad arrivare a 0 a $t=\alpha T$, istante che coincide con la sua entrata in conduzione. Per la tensione ai capi del diodo D1 vale:

$$v_d = v_{L3} - V_{dd} \quad (35)$$

Sostituendo nella (35) la (34) e la (26) si ottiene l'equazione che descrive l'evoluzione della tensione sul diodo D1:

$$v_d = -\left(1 + \frac{1}{n}\right)V_{dd} + \frac{1}{n\omega C_1} [I_{dd} + I_m \cos(\omega t + \phi) - I_m \cos \phi] \quad (36)$$

All'istante $t=\alpha T$ la tensione del diodo si annulla e per la tensione v_{L1} si ha:

$$0 = v_{L3} - V_{dd} \rightarrow v_{L3} = V_{dd}, \quad V_{dd} = -\frac{v_{L1}}{n} \Rightarrow v_{L3} = -\frac{v_{L1}}{n} \rightarrow v_{L1} = -nv_{L3} = -nV_{dd} \quad (37).$$

Sfruttando la (37) si determina la tensione tra drain e source nell'istante in cui il clamper entra in azione:

$$V_{ds}(t = \alpha T) = V_{dd} - v_{L1} = V_{dd} - (-nV_{dd}) = (n+1)V_{dd} \quad (38).$$

Nella fase II ($\alpha T < t < \beta T$) il diodo D1 è in conduzione e sul circuito di clamping scorre la corrente $i_d = n[I_{dd} - I_m \sin(\omega t + \phi)]$ che decresce fino ad annullarsi nell'istante $t = \beta T$.

La tensione ai capi del transistor è costante e pari alla (38). La corrente sull'nMOS è nulla dato che è spento, così come è nulla la corrente che fluisce sulla capacità, dato che $i_{C1} = C_1 \frac{\partial V_{ds}}{\partial t} = 0$ siccome $V_{ds} = \text{cost}$.

Nella fase III ($\beta T < t < 0,5T$) il diodo D1 è interdetto e la tensione (negativa) ai suoi capi decresce al di sotto dello zero, sino a raggiungere il valore iniziale $-(n+1)V_{dd}/n$ a $t = 0,5T$. Invece la tensione sullo switch, dal valore massimo decresce secondo la (39) sino a toccare l'asse delle ascisse in $0,5T$ dove si ha che $V_{ds}(t = 0,5T) = 0$ così come la sua derivata: istante che coinciderà con l'inizio della conduzione del MOS.

$$V_{ds} = \frac{1}{C_1} \int_{\beta T}^t i_c (< 0) \partial \tau + v_s(t = \alpha T) = \frac{1}{C_1} \int_{\beta T}^t [I_{dd} - I_m \sin(\omega \tau + \phi)] \partial \tau + (n+1)V_{dd} \quad (39).$$

Infine, nella fase IV ($0,5T < t < T$) il transistor (ON) conduce una corrente pari alla (26). Quindi abbiamo che: $i_d = i_c = 0$, $v_s = 0$,

$$v_{L1} = V_{dd}, \quad v_{L3} = -\frac{v_{L1}}{n} = -\frac{V_{dd}}{n} \quad \text{e} \quad v_d = v_{L3} - V_{dd} = -(1 + \frac{1}{n})V_{dd} = -(\frac{n+1}{n})V_{dd}.$$

Infine per $t = T$, si verifica di nuovo la commutazione ON/OFF dello switch.

Ricapitoliamo l'andamento della tensione V_{ds} ai capi del transistor nMOS:

$$\begin{cases}
V_{ds}(t=0) = 0 \\
V_{ds}(0 < t < \alpha T) = \frac{1}{C_1} \int_0^t [I_{dd} - I_m \sin(\omega t + \phi)] \partial \tau = \frac{1}{\omega C_1} [I_{dd} \omega t + (I_m \cos(\omega t + \phi) - I_m \cos \phi)] \\
V_{ds}(t = \alpha T) = (n+1)V_{dd} \\
V_{ds}(\alpha T \leq t \leq \beta T) = (n+1)V_{dd} \\
V_{ds}(\beta T < t < 0,5T) = \frac{1}{C_1} \int_{\beta T}^t i_c(< 0) \partial \tau + v_s(t = \alpha T) = \frac{1}{C_1} \int_{\beta T}^t [I_{dd} - I_m \sin(\omega t + \phi)] \partial \tau + (n+1)V_{dd} \\
V_{ds}(t = 0,5T) = 0
\end{cases}$$

La potenza erogata si calcola secondo la seguente formula:

$$P_o = \frac{I_m^2 R}{2} = \frac{(n+1)^2 V_{dd}^2 [D + (A_1 \cos \phi + A_2 \sin \phi) F]^2}{2\pi^2 R (A_1 \cos \phi + A_2 \sin \phi)^2} \quad (40)$$

Essa, come si può notare dalla (40), dipende dal rapporto spire del trasformatore, oltre che dalla tensione di alimentazione e dal valore della resistenza di carico. Più precisamente: $P_o \propto (n+1)^2; V_{dd}^2; R^{-1}$. Quindi, aumentando il valore della resistenza di carico la potenza erogata diminuisce; essa può essere incrementata aumentando il valore della tensione di alimentazione e il valore del rapporto spire, ricordandosi però che da questi parametri dipende anche l'ampiezza della tensione di picco del transistore.

5.4 Simulazione

Inserendo il circuito di clamping mostrato sopra è possibile confinare il valore massimo della tensione V_{ds} a $V_{clamp} = (n+1)V_{dd} = 84$ V: quindi, il rapporto spire vale $n = V_{dd}/V_{clamp} - 1 = 1.8$. In figura 5.3 è riportato l'amplificatore operante in classe E con circuito di clamping non dissipativo.

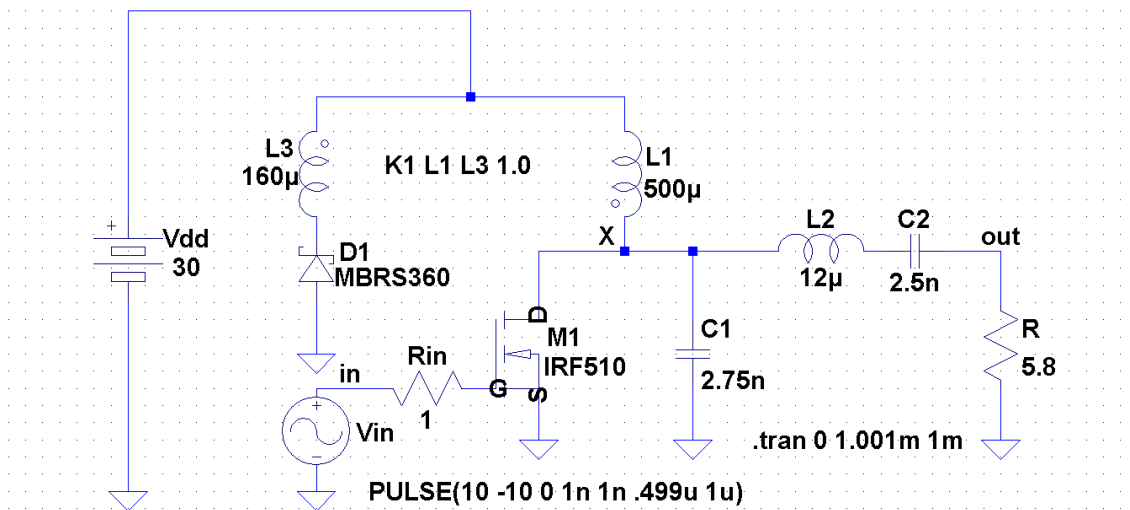


Fig. 5.3: Circuito utilizzato per la simulazione con LTspice amplificatore di potenza operante in classe E-clamped (trasformatore e diodo).

I valori dei parametri circuitali del circuito di figura 5.3 sono stati ottimizzati al fine di realizzare forme d'onda idonee al corretto funzionamento del circuito. Le forme d'onda di corrente e tensione sono riportate in figura 5.4.

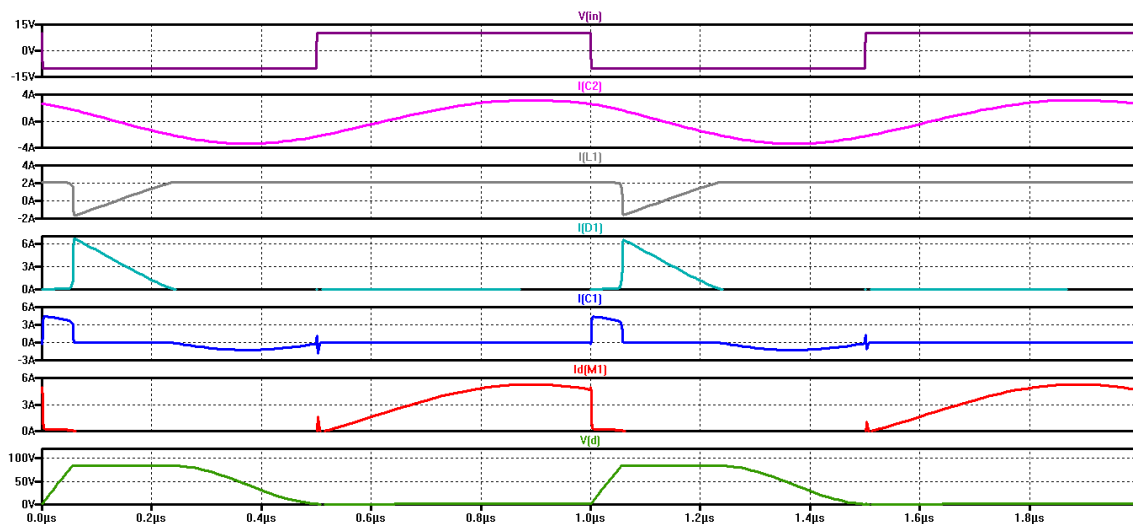


Fig.5.4: forme d'onda delle grandezze caratteristiche del circuito di figura 5.3. In ordine, dall'alto verso il basso, compaiono la tensione che comanda il nMOS, la corrente sul risonatore, la corrente sull'induttanza L_1 , sulla capacità di shunt, sul diodo, sul nMOS. Nell'ultima traccia viene riportata la V_{ds} dell'nMOS.

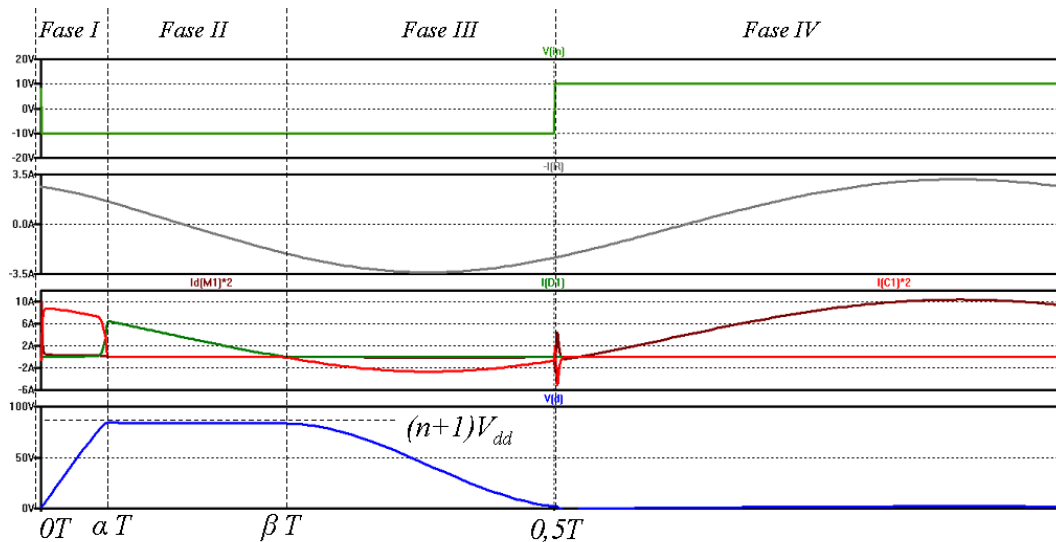


Fig. 5.5: dettaglio della tensione V_{ds} .

La tensione V_{ds} aumenta gradualmente tra $0 < t < \alpha T$ (processo di carica di C_1), poi tra $(\beta - \alpha)T$ il diodo D1 conduce e la tensione V_{ds} rimane “fissata” a $(n+1)V_{dd}$, dopo di che il diodo è interdetto e si verifica la scarica della capacità di shunt di conseguenza la tensione V_{ds} inizia a calare gradualmente sino ad annullarsi ad $0,5T$: in tale istante si verifica la commutazione OFF/ON del transistor ed inizia a circolare la corrente i_s per il restante semiperiodo.

La tensione sul transistor (V_{ds}) risulta bloccata correttamente, ed il valore in cui si effettuato il taglio, $(n+1)V_{dd}$, dipende dal rapporto spire del trasformatore, nonché dalla tensione di alimentazione. Il valore massimo raggiunto della tensione di drain risulta di 84V.

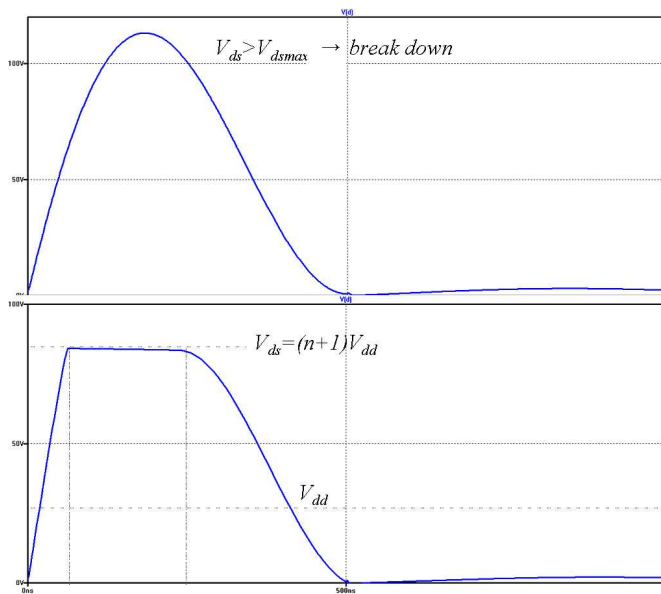


Fig 5.6: andamento della tensione V_{ds} dell'amplificatore in classe E prima e dopo l'operazione di clamped. Prima si ha un picco di tensione superiore alla tensione di break down del transistor, ovvero 110 V, dopo si confina l'ampiezza della tensione ad $(n+1)V_{dd}=84$ V.

In figura 5.6 si può apprezzare la tensione ai capi del transistor prima e dopo l'inserimento del circuito di clamping. Senza tale circuito la tensione raggiungerebbe picchi di tensione pari a 110 V. Grazie all'azione del circuito di clamping l'ampiezza del picco di tensione viene confinata a valori accettabili per il corretto funzionamento del transistor. Il valore raggiunto corrisponde a 84 V ovvero a $(n+1)V_{dd}$.

5.4.1 Tensione V_{ds} al variare del carico R

Si ripete la simulazione del circuito di figura 5.3 utilizzando carichi con valori differenti dal valore utilizzato sin qui. Impiegando una resistenza di carico di valore raddoppiato rispetto a quello di partenza si è ottenuto il seguente andamento della tensione e delle correnti del transistor:

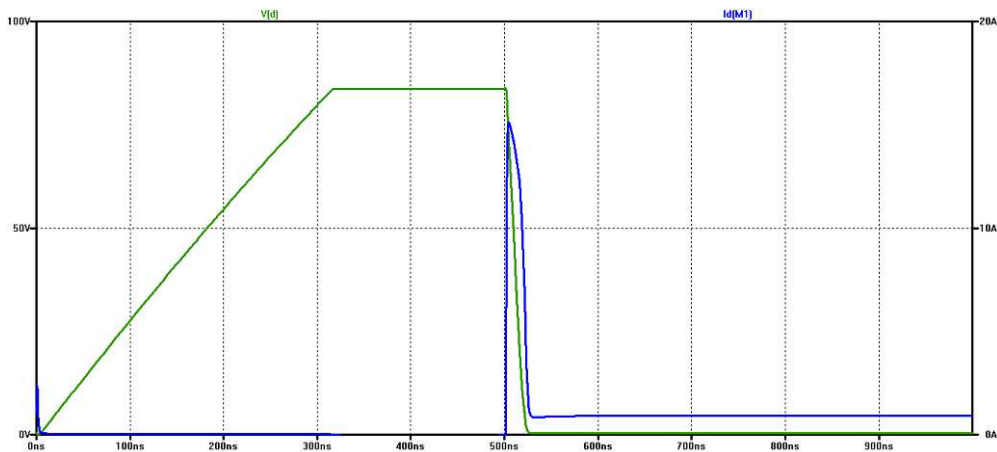


Fig. 5.7: andamento della tensione V_{ds} e della corrente i_s con carico di valore elevato.

Chiaramente le forme d'onda che si sono ottenute non rispecchiano più quelle di un amplificatore operante in classe E in quanto al momento della commutazione OFF/ON la tensione V_{ds} presenta un valore diverso da zero: ciò è in contrasto con le ipotesi di progetto, le quali richiedevano una tensione nulla al momento dell'entrata in conduzione del transistor.

Simulando invece il circuito con valore più piccolo della resistenza ottimale si sono ottenuti gli andamenti di corrente e tensione riportati in figura 5.8.

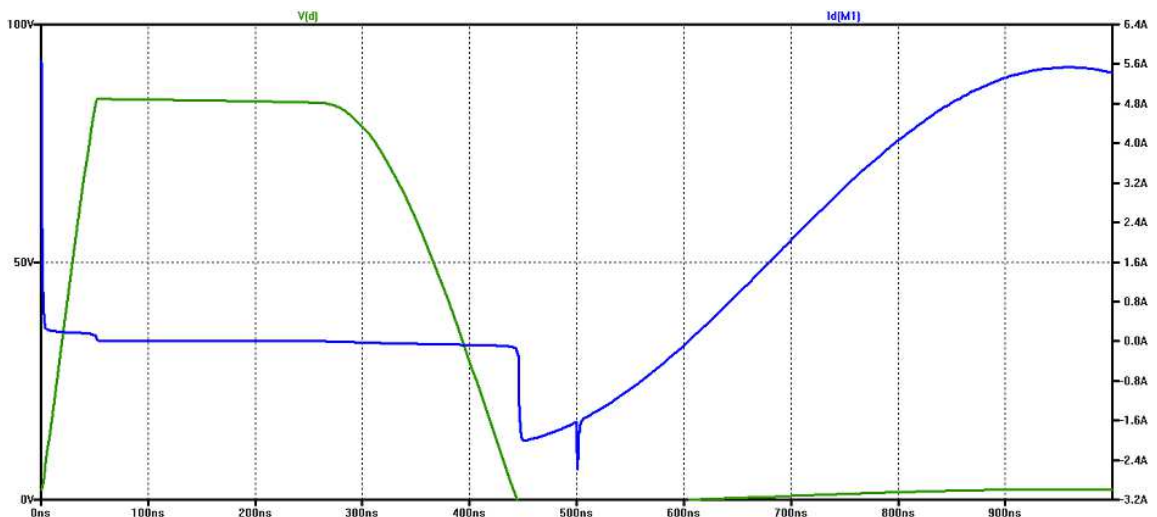


Fig.5.8: andamento della tensione V_{ds} e della corrente i_s con carico di valore tendente al corto circuito.

Osservando la figura 5.8 si evince l'entrata in conduzione del diodo interno in antiparallelo al dispositivo IRF510 (porzione negativa della corrente).

La conduzione del diodo in antiparallelo provoca un aumento del periodo di conduzione dello switch e quindi un aumento del duty cycle del circuito, il quale pertanto risulterà superiore al 50 %. L'azione del circuito di bloccaggio della tensione viene svolta correttamente: il dispositivo non entra mai in break-down in quanto la tensione ai suoi terminali è confinata ad un valore tale da evitare il danneggiamento dello switch. Ancora una volta il transistore, anche con carichi che simulino il corto circuito, si mantiene lontano dal break-down: il circuito di clamp consente di lavorare ampiamente dentro la regione operativa di sicurezza.

5.4.2 Rendimento, distorsione e dissipatore

Si effettua ora l'analisi dal punto di vista energetico e della distorsione. In figura 5.9 vengono riportate gli andamenti delle potenze entranti ed uscenti nel circuito dai quali si sono estratti i valori medi delle grandezze al fine di calcolare il rendimento dell'amplificatore.

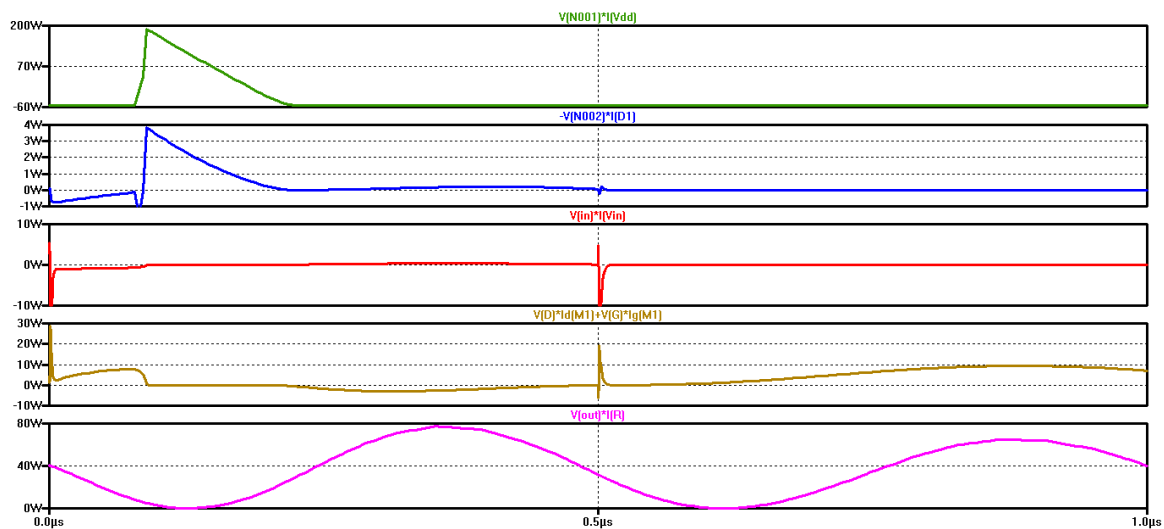


Fig 5.9: la prima traccia rappresenta la potenza fornita dalla rete di polarizzazione, la seconda la potenza associata al diodo di libera circolazione, la terza indica la potenza fornita dal segnale di comando, la quarta rappresenta la potenza dissipata dal transistore ed infine, l'ultima, quella erogata al carico.

La potenza dissipata dal transistore è quasi esclusivamente causata dalla conduzione del dispositivo ed è quindi di basso valore ($P_d=2,7185$ W). Le potenze entranti sono quella fornita dalla sorgente ($P_{in}=39,353$ W) e quella, praticamente trascurabile del driver ($P_s=91,837$ mW).

Il vantaggio dal punto di vista energetico introdotto dal diodo di freewheeling, è rappresentato dal fatto che esso consente un recupero dell'energia immagazzinata nell'induttanza riconsegnandola alla sorgente DC. Il diodo D1 però dissipa: $P_{d_diodo}=189,72$ mW.

Infine la potenza erogata al carico risulta:

$$P_o = \frac{I_m^2 R}{2} = (P_{in} + P_s) - P_d - P_{d_diodo} = (39,353 + 91,837m) - 2,7185 - 189,72m = 36,54$$
 W.

Di conseguenza l'efficienza energetica risulta:

$$\eta_e = P_o / (P_{in} + P_s) = \frac{(P_{in} + P_s) - P_d - P_{d_diodo}}{P_{in} + P_s} = 92,64 \%$$

Il vantaggio rispetto alle precedenti simulazione è evidente: infatti, nei classe E clamped analizzati nel capitolo precedente l'efficienza era sempre inferiore al 70 % a causa di una potenza dissipata maggiore rispetto a quest'ultimo caso.

Per il calcolo della distorsione totale d'armonica dell'amplificatore ci si affida ai dati raccolti nelle seguenti tabella estrapolati dai grafici degli spettri di ampiezza della tensione d'uscita riportati in figura 5.10.

<i>Ampiezza</i>	<i>[volt]</i>	<i>[db]</i>
V_1 (1 MHz)	15,9282	23.9814
V_2 (2 MHz)	895,821 m	-1,12056
V_3 (3 MHz)	187,032 m	-14.7118
V_4 (4 MHz)	93,4861 m	-20.6656
V_5 (5 MHz)	54,3603 m	-25.602

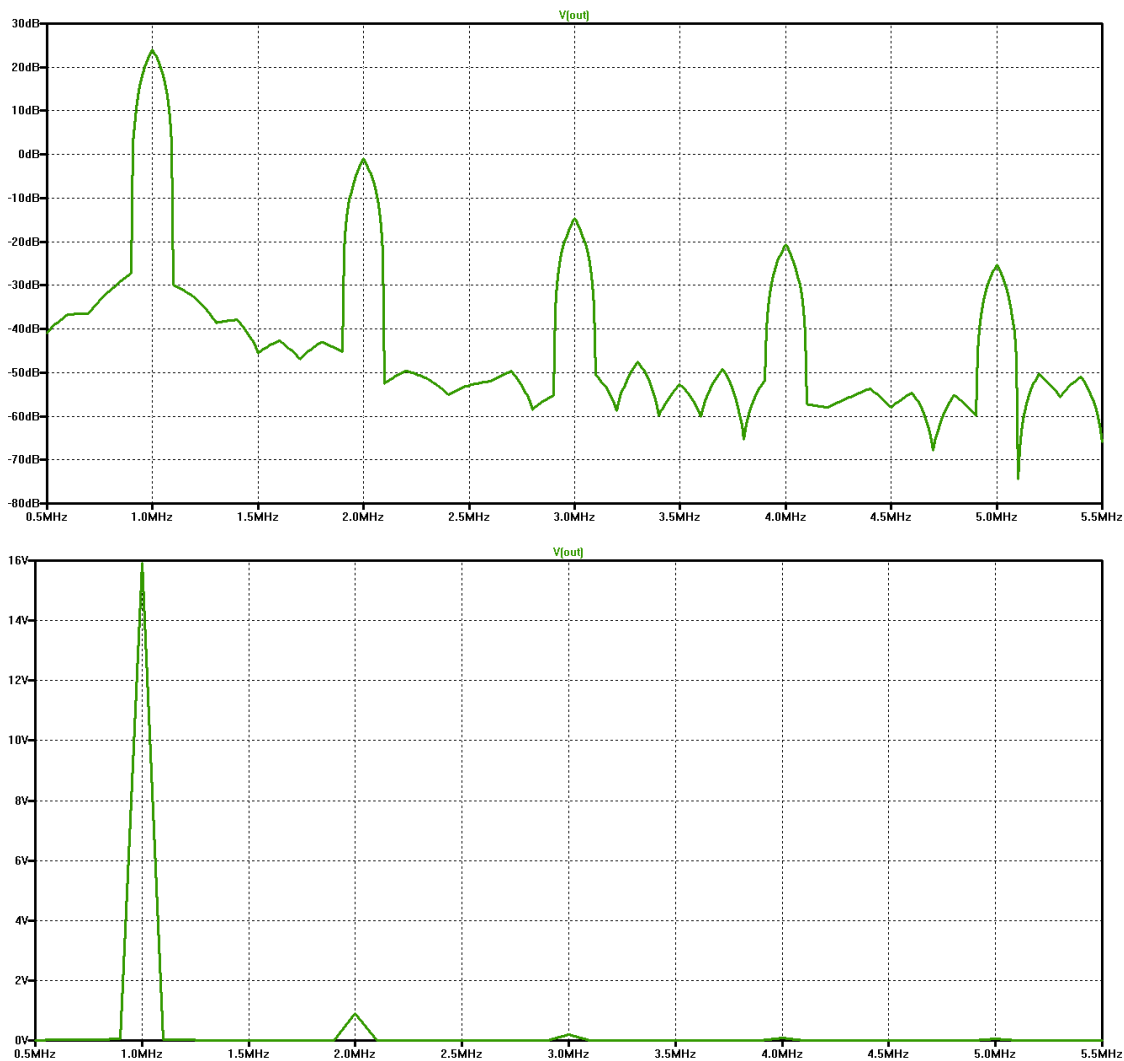


Fig 5.10: spettro di potenza della tensione d'uscita, in cui si apprezza l'armonica fondamentale a 1 MHz. Sia in scala logaritmica (grafico in alto), sia in scala lineare (grafico in basso).

Dalla figura 5.10 è possibile osservare l'armonica fondamentale a frequenza 1 MHz di ampiezza di circa 16 V e le armoniche a frequenze superiori.

La distorsione dell'amplificatore risulta:

$$D = \sqrt{\sum_{k=2}^{\infty} V_{uk}^2 / V_{u1}^2} = \sqrt{V_{uRMS}^2 / V_{u1RMS}^2 - 1} = 5,78 \%$$

5.4.3 Clamper con trasformatore fisicamente realizzabile

L'analisi sin qui esposta è stata realizzata considerando un accoppiamento unitario fra gli avvolgimenti del choke: un trasformatore perfetto, provvisto di induttanza di magnetizzazione, ma del tutto privo di induttanze disperse. Si prende ora in considerazione l'eventuale presenza di una dispersa (accoppiamento non unitario). In figura 5.12 è riportato l'amplificatore in classe E con la presenza della induttanza dispersa.

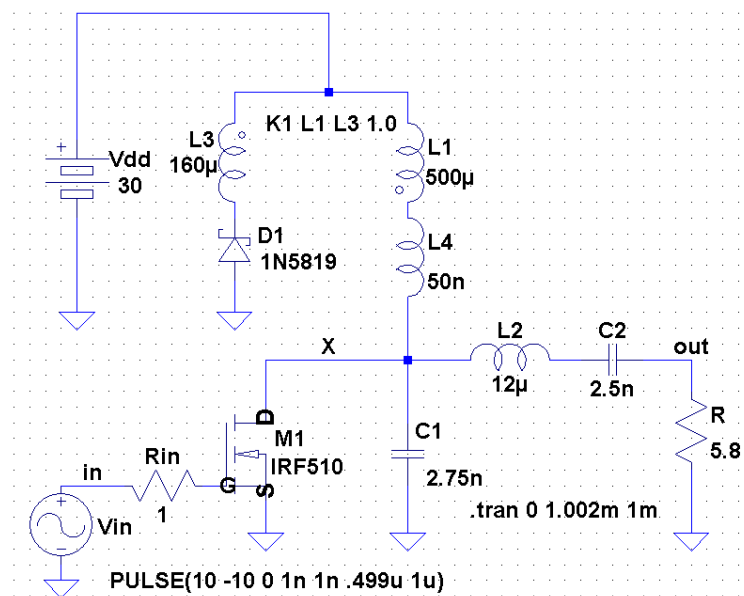


Fig. 5.12: amplificatore di potenza in classe E-clamped con trasformatore ideale.

I trasformatori per circuiti di potenza fisicamente realizzabili e tipicamente disponibili in commercio presentano una dispersione che può variare dall'1 al 10 % rispetto al valore di induttanza misurata agli avvolgimenti. Utilizzando una L4 da 5μH (1%) le forme d'onda che si ottengono non risultano clampate. Solo quando si scende a un valore di induttanza dispersa da 50nH (lo 0.01%) le forme d'onda che si ottengono, riportate in figura 5.13, ci fanno capire che il problema è legato alla risonanza che si innesca fra la induttanza dispersa e la C shunt.

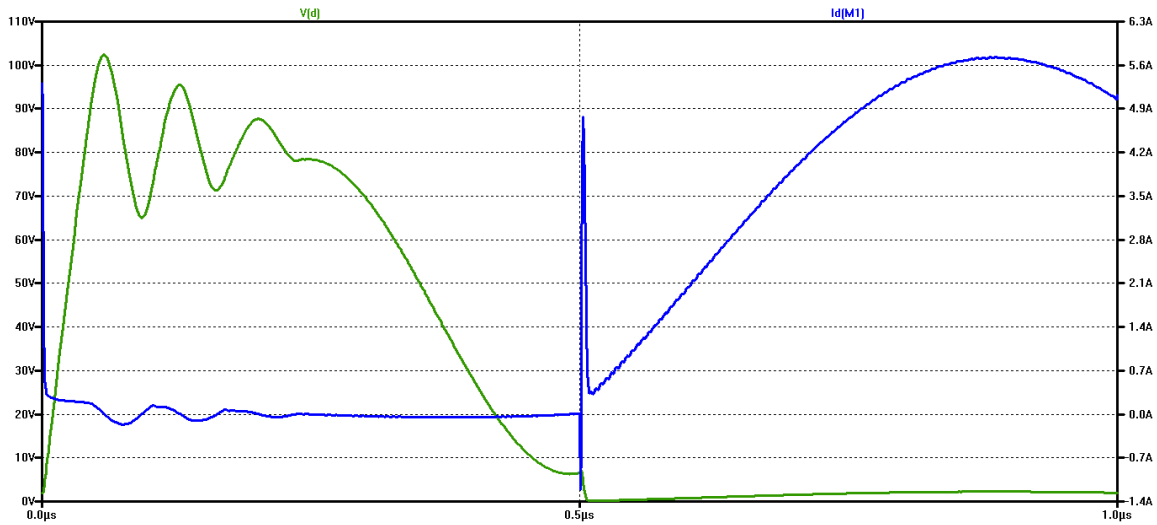


Fig. 5.13: forme d'onda di tensione e corrente del transistor nMOS.

Dalla figura 5.13 si vede chiaramente che l'oscillazione della tensione V_{ds} impedisce il corretto clamping della tensione.

Per cercare di porre rimedio a questo problema, si può ricorrere al clamper proposto nel capitolo 4, per cercare di eliminare in modo dissipativo l'energia rimasta intrappolata nella dispersa, evitando i ringing.

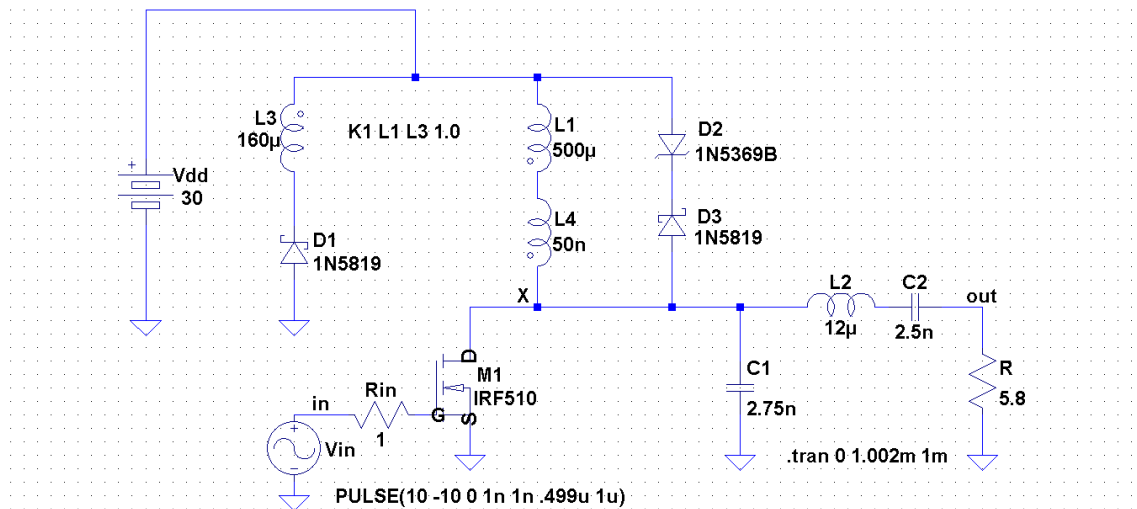


Fig.5.14: amplificatore operante in classe E con circuito di clamper rigenerativo fisicamente realizzabile e diodo Zener.

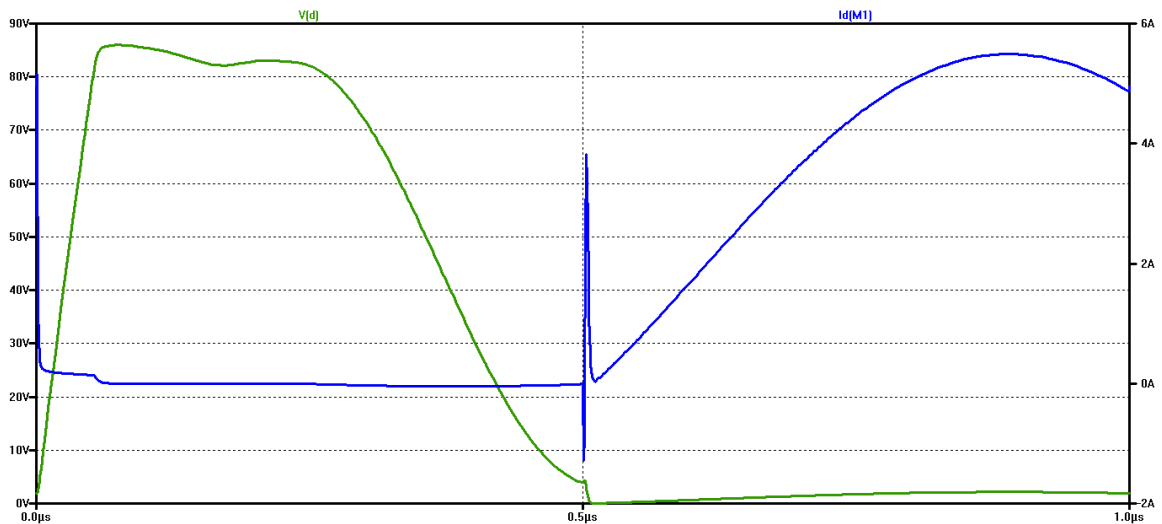


Fig.5.14: forme d'onda di tensione e corrente relative al transistor nMOS.

L'inserimento del clamper formato da diodo a Zener e diodo a giunzione per segare via il ringing derivante dalla dispersa consente all'amplificatore in classe E con circuito di clamper composto da diodo e trasformatore reale di operare correttamente, seppure con un degrado della efficienza.

$$\eta_e = \frac{P_o}{(P_{in} + P_s)} = \frac{(P_{in} + P_s) - (P_{d_mos} + P_{d_zener} + P_{d_D3} + P_{d_D1})}{(P_{in} + P_s)} =$$

$$= \frac{33,4W}{(45 + 97m)W} = \frac{(45 + 97m)W - (3,4 + 8,2 + 73m + 195m)W}{(45 + 97m)W} = 74\%$$

Alla luce delle simulazioni si riconosce che, sebbene dal punto di vista teorico il clamping non dissipativo possa attuarsi per mezzo di un trasformatore, tuttavia la presenza della dispersa nei trasformatori fisicamente realizzabili rende del tutto inservibile il circuito. Vi si potrebbe porre riparo utilizzando un clamper convenzionale (dissipativo) per eliminare l'energia intrappolata nella dispersa, ma a questo punto da simulazione si vede che non vi è alcun vantaggio in termini di rendimento nella introduzione di un qualunque trasformatore reale per tentare di implementare un clamper non dissipativo.

5.5 Clamper a confronto

In questa tesi sono stati analizzati tre tipologie di circuiti di protezione del transistor impiegato nell'amplificatore di potenza operante in classe E. Le prime due si affidano a diodi Zener posti in parallelo prima allo switch poi all'induttanza di choke. Il primo di essi rappresenta un clamper dissipativo, mentre il secondo parzialmente rigenerativo grazie all'impiego di un diodo di freewheeling. Nel terzo caso, il clamper è stato realizzato attraverso un trasformatore ideale e da un diodo di recupero (clamper totalmente rigenerativo).

Nei primi due casi l'effetto di clamping della tensione è garantito: ambedue le soluzioni proposte riducono il picco di tensione al valore desiderato. Purtroppo entrambi i circuiti provocano un notevole aumento della potenza dissipata (sullo Zener), riducendo drasticamente il rendimento. Per quanto riguarda il primo circuito studiato esso raggiungeva valori intorno al 54 % mentre nel secondo (parzialmente rigenerativo) si arrivava alla soglia dell'64 %. Nel terzo caso la tensione di picco del transistor veniva fissata ad $(n+1)V_{dd}$, dove n era il rapporto spire del trasformatore. Quest'ultima versione di clamper (totalmente rigenerativo), come prevedibile, ha fornito risultati più soddisfacenti dal punto di vista dell'efficienza. Purtroppo lo studio di quest'ultimo circuito ha dimostrato essere irrealizzabile a causa della presenza di un'induttanza di dispersione mai trascurabile nella pratica.

Nei grafici di figura 5.15 e 5.16, riportati di seguito, vengono confrontate le potenze dissipate dall'amplificatore di potenza operante in classe E con i circuiti di clamper proposti e le relative efficienze.

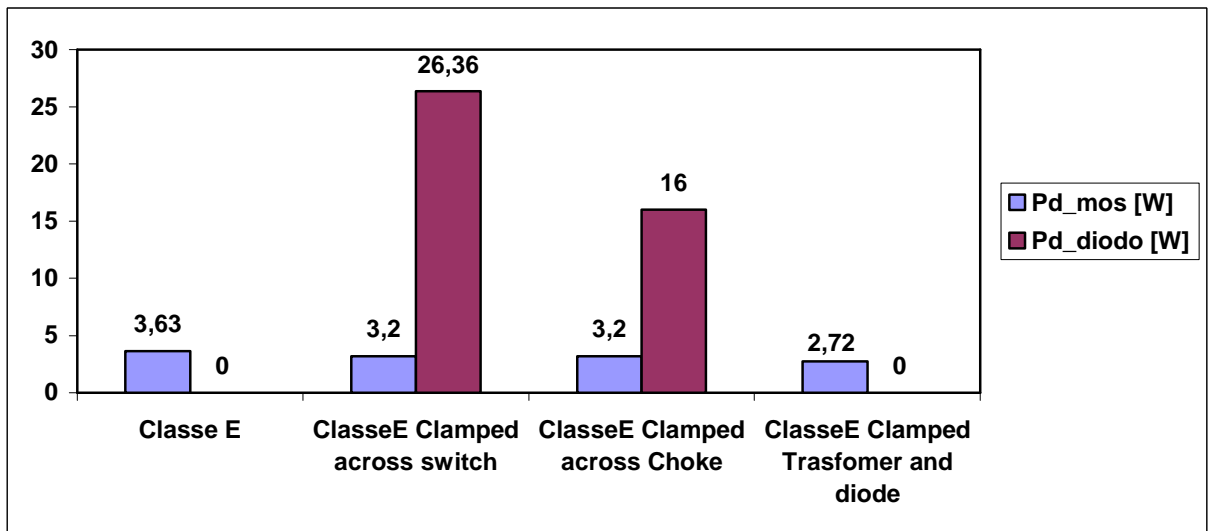


Fig. 5.15: potenze dissipate dal transistor e dal diodo Zener (dove presente).

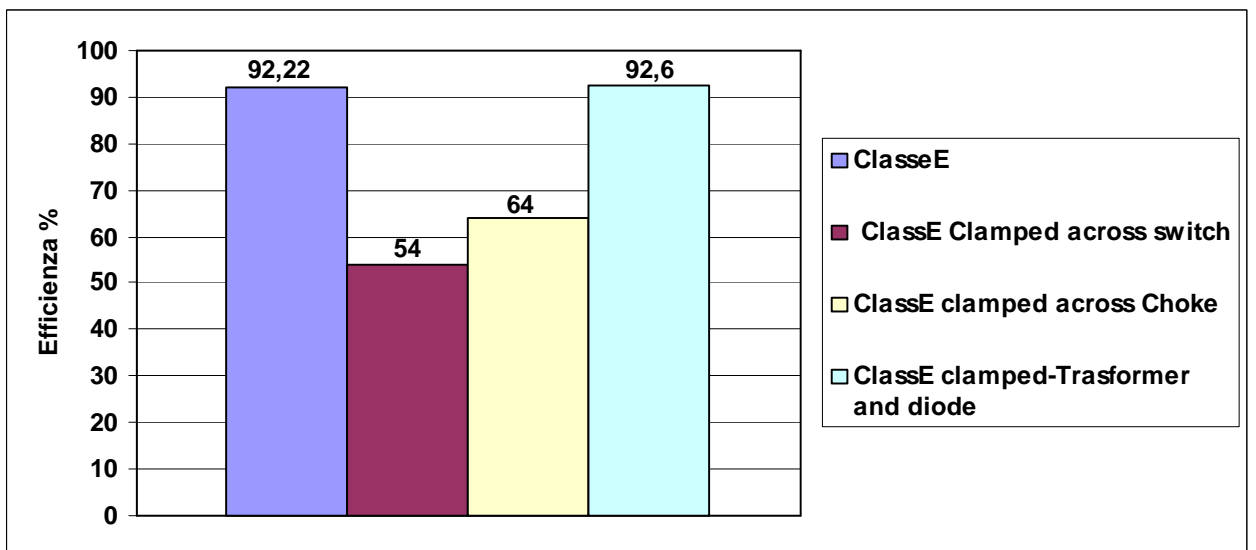


Fig. 5.16: efficienze di conversione a confronto.

Conclusioni

In questa tesi si è studiata una particolare classe di amplificatori di potenza operanti in commutazione: la classe E. Essa è in grado di garantire un elevato rendimento di conversione in virtù di una potenza dissipata per commutazione praticamente trascurabile, come è stato mostrato nel “capitolo 2”. Nel “capitolo 3” lo studio dell’amplificatore di potenza operante in classe E è stato effettuato considerando gli effetti provocati dalle variazioni di carico sulle forme d’onda di corrente e tensione relative a un dispositivo attivo disponibile sul mercato, l’IRF510, il quale integra, in antiparallelo al transistore, un diodo, detto di body. Dall’analisi si è potuto concludere che per “carichi leggeri”, cioè utilizzatori che assorbono meno corrente, le forme d’onda non rispecchiavano più quelle tipiche del classe E in quanto al momento dell’entrata in conduzione dello switch si registrava una tensione diversa da zero che causava una perdita per commutazione non più trascurabile. Invece per “carichi pesanti” (carichi tendenti al corto circuito, che assorbono più corrente) la commutazione avveniva sempre in maniera soft garantendo in accensione la Zero-Voltage-switching (ZVS) e la Zero-Derivative-Voltage (ZDV) utili al fine di realizzare le forme d’onda tipiche del classe E.

Nonostante che per carichi inferiori al valore ottimo si provochi l’entrata in conduzione del diodo in antiparallelo il quale, con la sua corrente, provoca un incremento del duty cycle e soprattutto delle perdite per conduzione, è comunque possibile mantenere le perdite di Turn-ON e di Turn-OFF trascurabili, preservando le forme d’onda del classe E e mantenendo idonea alla classe l’efficienza di conversione.

Tuttavia, sempre nel caso di carichi tendenti al corto circuito, il picco di tensione, tra i terminali di drain e source del transistore, può eccedere la tensione di break down del dispositivo causandone la distruzione. Pertanto, nel “capitolo 4” sono state proposte varie tipologie di circuiti di protezione, detti clampers, in grado di limitare la tensione entro la regione operativa di sicurezza dello switch ed evitando così il danneggiamento del dispositivo attivo. Il prezzo da pagare è stato l’incremento della potenza

dissipata, la quale ha provocato un crollo del rendimento di conversione dell'amplificatore.

È stato quindi proposto, nel “capitolo 5”, un clamper non dissipativo tramite l'utilizzo di un trasformatore ideale in grado di abbattere l'ostacolo rappresentato dalla potenza dissipata e di garantire un'efficienza decisamente elevata. Purtroppo, quest'ultimo circuito non dissipativo per la protezione dello switch, non risulta utilizzabile in quanto la presenza dell'induttanza di dispersione rende del tutto inutilizzabile il clamper realizzato tramite trasformatore reale.

Bibliografia

- *Data-sheet IRF510: Fairchild Semiconductor.*
- *N. O. Sokal and A. D. Sokal, "Class E - A new class of high-efficiency tuned single-ended switching power amplifiers," IEEE J. Solid-state Circuits, vol. SC-10, pp. 168-176, June 1975.*
- *Class E-RF amplifiers; By Nathan O. Sokal, WAIHQ of Design Automation, Inc ARRL Technical Advisor.*
- *Class E Tuned Power Amplifier with Antiparallel Diode or Series Diode at Switch, with any Loaded Q and Switch Duty Cycle. Mariam K. Kazimierczuk and Krzysztof Puczek. IEEE 2009.*
- *T. Suetsugu and M. K. Kazimierczuk, "Voltage clamped class E amplifier with a Zener diode across the switch," IEEE International Symposium on Circuits and Systems, 2002 (ISCAS2002).*
- *"Voltage-clamped class E amplifier with a Zener diode across the choke coil," in Proc. IEEE Int. Symp. Circuits and Systems (ISCAS'02), vol. V, Phoenix, AZ, May 2002, pp. 505-508.*
- *"Design Procedure for Lossless Voltage-Clamped Class E Amplifier With a Transformer and a Diode". Tadashi Suetsugu, senior member, IEEE, and Mariam K. Kazimierczuk, senior member, IEEE. 2005.*