

ALMA MATER STUDIORUM – UNIVERSITÀ  
DI BOLOGNA  
CAMPUS DI CESENA

---

Scuola di Ingegneria e Architettura

Corso di Laurea in Ingegneria dei Sistemi  
Elettronici per lo Sviluppo Sostenibile

ANALISI DINAMICA E A REGIME  
DEL CONVERTITORE  
DICKSON-CHARGE-PUMP

Elaborato in  
Elettronica industriale

*Relatore*

Prof. Rudi Paolo Paganelli

*Presentata da*

Francescovito Zita

---

Sessione unica  
Anno Accademico 2015/2016



# PAROLE CHIAVE

Charge-Pump

Voltage-Multiplication

Integrated-Supply

Dickson

Self-Loading

---



# Indice

Introduzione	1
1 Principi di funzionamento di un convertitore di tipo charge-pump	3
1.1 Charge-pump a singolo stadio	3
1.2 Aggiunta di un secondo stadio e generalizzazione	7
2 Charge-pump di Dickson: analisi in regime stazionario	11
2.1 Configurazione	11
2.2 Capacità parassita	12
2.3 Lo stato di regime	13
2.4 Circuito equivalente	17
2.5 Simulazioni	19
3 Charge-pump di Dickson: analisi in regime dinamico	23
3.1 Ipotesi iniziali	23
3.2 Carica immagazzinata a regime	24
3.3 Consumo di carica in transitorio	33
3.3.1 Capacità equivalente di auto-carico	36
3.4 Tempo di salita	43
3.4.1 Modifiche al circuito equivalente	45
3.5 Numero ottimo di stadi	46
3.6 Consumo di potenza ed efficienza	49
3.7 Verifica dei risultati	51

3.7.1 Caso di N dispari.....	57
4 Conclusioni	63
Bibliografia	65

# Introduzione

L'evoluzione tecnologica dei circuiti elettronici negli ultimi anni ha richiesto miglioramenti sempre più avanzati delle principali figure di merito come il consumo di potenza e l'occupazione d'area.

Di particolare interesse è il caso delle sorgenti di alimentazione: il trend dell'elettronica digitale è verso l'adozione di alimentazioni primarie a tensioni sempre più ridotte, ma senza rinunciare all'impiego di tensioni relativamente elevate, necessarie per alcune applicazioni. I regolatori charge-pump offrono una soluzione molto valida in questa direzione: essendo convertitori composti soltanto da interruttori e condensatori offrono possibilità di integrazione rispetto ai convertitori dotati di induttori (che possono essere integrati solo se la frequenza di lavoro è sufficientemente alta), inoltre permettono di ottenere tensioni elevate a partire da una piccola sorgente quando erogano poca corrente, consentendo tensioni significative in uscita per carichi non troppo elevati in potenza o con basso ciclo di servizio.

L'utilizzo di charge-pump è ormai largamente diffuso in svariate applicazioni come le memorie non volatili, i circuiti integrati di *smart power*, gli amplificatori operazionali, le memorie SRAM, negli anelli a controllo di fase (PLL) e nei *drivers* di circuiti di potenza.

La trattazione prevede la presentazione di una particolare topologia di charge-pump, forse la più largamente diffusa al giorno d'oggi, quella introdotta da John Dickson nel 1976, a cui si deve l'intuizione dell'uso di una catena di interruttori e condensatori in cascata per produrre in uscita una moltiplicazione della tensione in ingresso al circuito.

Nello specifico verrà illustrata un'analisi a regime, ovvero dopo il raggiungimento della tensione desiderata in uscita, con particolare focus agli aspetti legati al tipo di carico pilotato e alle componenti di ripple; seguirà un'analisi in transitorio, ovvero durante la cosiddetta fase di “*boosting*”, evidenziando figure di merito quali il tempo di salita, il consumo di potenza durante il transitorio, le relazioni tra queste ultime e il numero di stadi. L'esposizione prevede l'ausilio di simulazioni realizzate attraverso il software LT Spice, volte alla verifica di quanto introdotto dalla teoria e indispensabili per la comprensione approfondita dei numerosi aspetti emersi dall'analisi del circuito.

# Capitolo 1

## Principi di funzionamento di un convertitore di tipo charge-pump

### 1.1 Charge-pump a singolo stadio

Un Charge-Pump è un circuito elettronico in grado di convertire una tensione al suo ingresso in un'altra tensione continua di valore diverse volte maggiore. La caratteristica principale che lo differenzia dai tradizionali convertitori DC-DC e che ne rappresenta il punto di forza è il tipo di componenti di cui necessita: infatti il charge-pump è costituito soltanto da una serie di condensatori e di interruttori mentre altri tipi di regolatori di basano sull'utilizzo di induttori, ovvero di componenti di difficile integrazione all'interno della tecnologia dei Circuiti Integrati (IC).

I convertitori di tipo Charge-Pump sono una risorsa fondamentale per sistemi totalmente integrati in cui si deve ridurre area, volume, peso e costo.

Per avere una preliminare comprensione della modalità di funzionamento, si consideri un semplice charge-pump composto da un solo stadio: connesso alla tensione di alimentazione  $V_{DD}$  vi è un

interruttore  $S_1$ , comandato dal segnale di clock  $V_{\overline{ck}}$  con ampiezza  $V_{DD}$ , un condensatore  $C$  con un'armatura collegata all'interruttore  $S_1$  e l'altra pilotata dal clock, e a valle lo stadio di uscita formato dall'interruttore  $S_2$ , comandato da  $V_{ck}$ , e il carico, rappresentato da  $C_L$  per la componente capacitiva e da un generatore di corrente continua  $I_L$  per la componente DC.

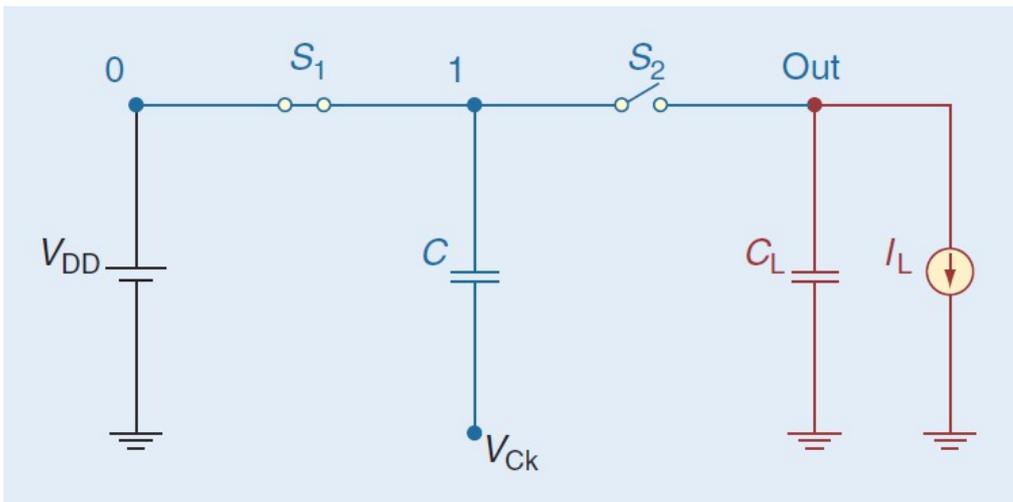


Figura 1.1 Charge\_pump a singolo stadio (*voltage doubler*)

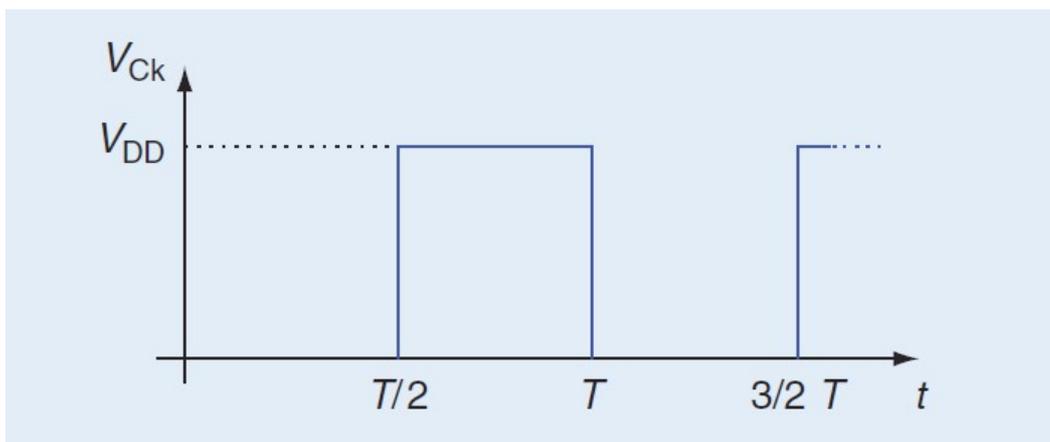


Figura 1.2 Segnale di clock

## 1.1 Charge-pump a singolo stadio

Analizzando la prima metà del periodo di clock, premettendo che  $V_{ck}$  sia inizialmente 0V e abbia l'andamento di un'onda quadra con duty cycle pari al 50%, si può osservare che l'interruttore  $S_1$  è chiuso mentre  $S_2$  è aperto: in questo modo C viene connesso all'alimentazione  $V_{DD}$  ricevendo una carica  $\Delta Q_1$ , contemporaneamente il nodo di uscita e  $C_L$  sono scaricati da  $I_L$  che preleva una carica  $I_L T/2$ .

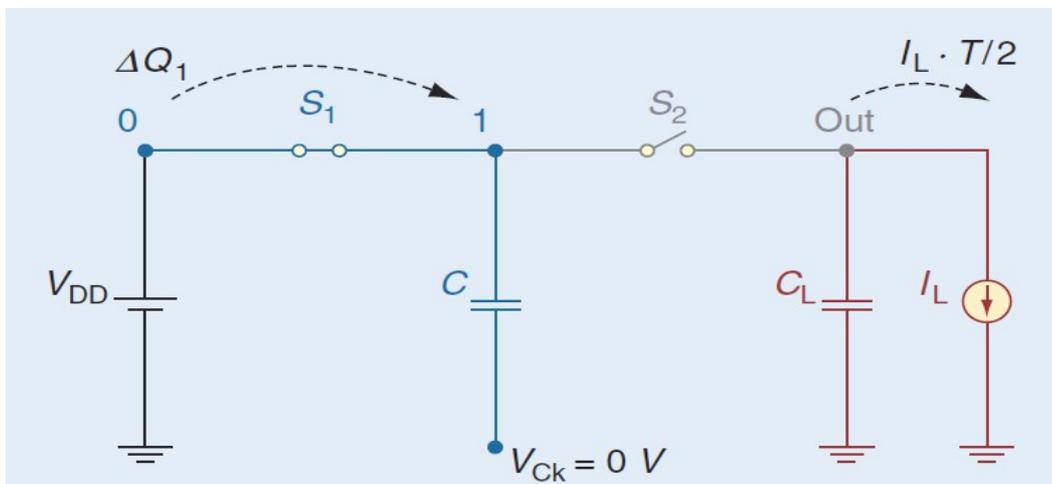


Figura 1.3 Primo semi-periodo di clock

Durante la seconda metà del periodo, quando il clock commuta a  $V_{DD}$ , l'interruttore  $S_1$  si apre mentre  $S_2$  si chiude: in tale configurazione il condensatore C fornisce parte della sua carica a  $C_L$  e parte, per l'ammontare di  $I_L T/2$ , alla parte resistiva del carico (il generatore di corrente).

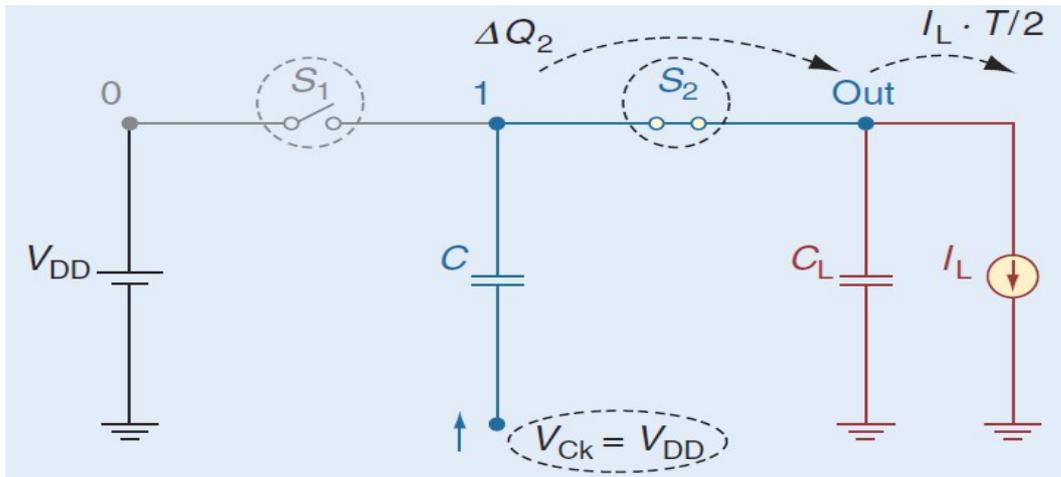


Figura 1.4 Secondo semi-periodo di clock

Come verrà descritto nell'analisi dinamica il nodo di uscita vedrà incrementata la sua tensione ad ogni ciclo di clock fino al raggiungimento di un valore asintotico medio di regime:

$$V_{OUT} = 2V_{DD} - \frac{I_L T}{C} \quad (1.1)$$

Il convertitore charge-pump è, quindi, un dispositivo che preleva la carica dall'alimentazione e, attraverso il condensatore C, detto capacità di pompaggio (nel caso di N stadi è il condensatore associato ad ogni singolo stadio), la trasferisce alla capacità di uscita la quale immagazzina le cariche ricevute permettendo la salita della tensione in output al circuito, a meno delle perdite dovute al carico resistivo.

## 1.2 Aggiunta di un secondo stadio e generalizzazione

Con lo scopo di generalizzare il ragionamento appena esposto al caso di un charge-pump con N stadi in cascata, è utile procedere alla descrizione di un charge-pump a 2 stadi. Come prima osservazione si noti che ogni stadio include l'interruttore  $S_i$  e il condensatore di pompaggio  $C_i$  mentre lo stadio di uscita comprende un interruttore aggiuntivo  $S_{out}$ , la capacità  $C_L$  e il generatore di corrente continua  $I_L$  che assume lo stesso ruolo, visto prima, di componente resistiva del carico.

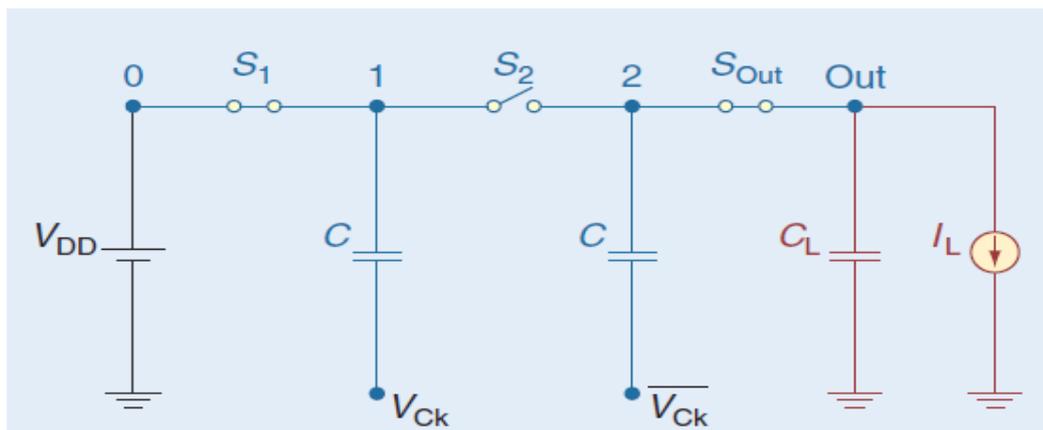


Figura 1.5 Charge-pump a 2 stadi

Durante il primo semi-periodo  $V_{ck}$  è uguale a 0V e l'interruttore  $S_1$  è chiuso, così il primo condensatore riceve dall'alimentazione una carica  $\Delta Q_1$ , la stessa che viene fornita al carico.

Successivamente nel secondo semi-periodo, quando  $V_{ck} = V_{DD}$ , l'interruttore  $S_2$  risulta chiuso e il primo condensatore trasferisce una carica  $\Delta Q_2$  al secondo.

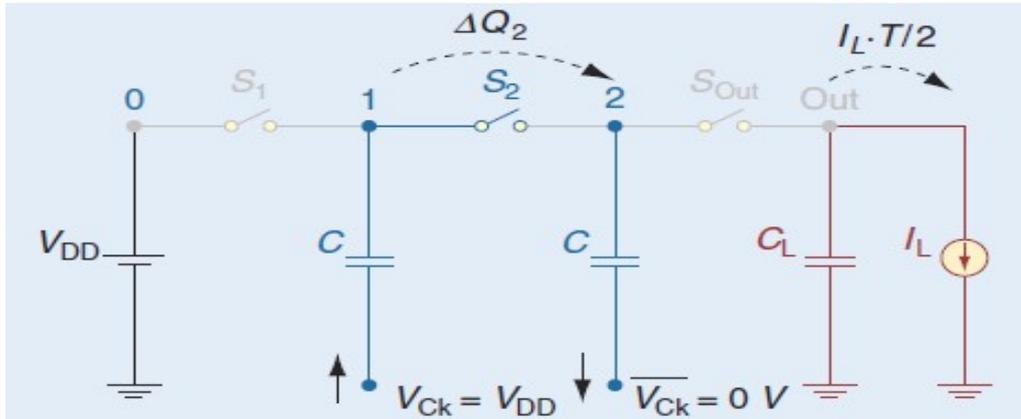


Figura 1.6 Primo semi-periodo di clock

In tale situazione si può valutare la tensione al nodo 2 e al nodo 1, tenendo conto che alla fine del primo semi-periodo la tensione al nodo 1, in questo caso indicata con  $V_1|_{V_{ck}=0}$ , vale  $V_{DD}$ , ottenendo :

$$V_1|_{V_{ck}=V_{DD}} = V_2|_{V_{ck}=0} = V_1|_{V_{ck}=0} - \frac{I_L T_{ck}}{C} + V_{ck} = 2V_{DD} - \frac{I_L T_{ck}}{C} \quad (1.2)$$

Alla nuova commutazione del clock si ritorna alla configurazione del primo semi-periodo in cui  $S_1$  e  $S_{out}$  sono chiusi, come in figura 1.7.

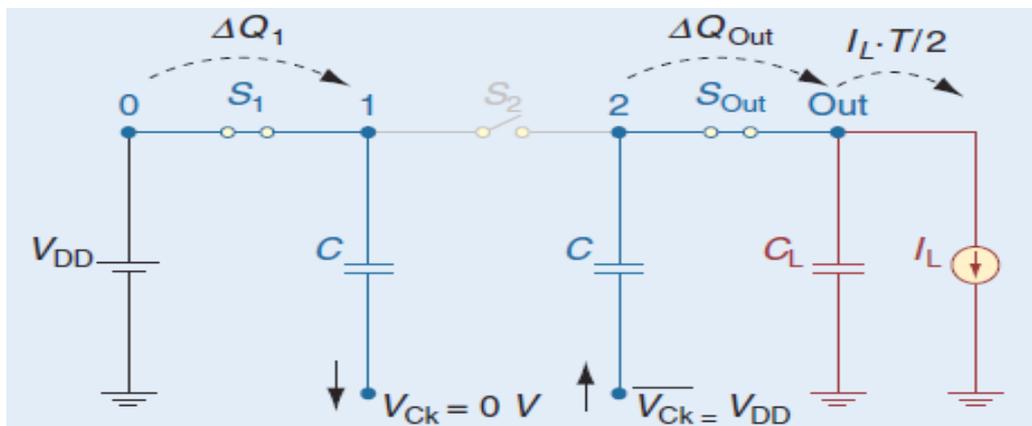


Figura 1.7 Configurazione del primo semi-periodo di clock

---

## 1.2 Aggiunta di un secondo stadio e generalizzazione

---

A questo punto risulta, in base a quanto ottenuto in precedenza:

$$V_{out}=V_2|_{\overline{V_{ck}}=V_{DD}}=V_2|_{\overline{V_{ck}}=0} - \frac{I_L T_{ck}}{C} + V_{ck} = 3V_{DD} - 2\frac{I_L T_{ck}}{C} \quad (1.3)$$

Il ragionamento appena proposto può essere esteso ad un charge-pump con un qualsivoglia numero di stadi  $N$ ; questo porta all'introduzione della formula ricorrente che identifica il valore della tensione regolata in uscita valida in generale:

$$V_{out}=(N+1)V_{DD} - N\frac{I_L T_{ck}}{C} \quad (1.4)$$

Quanto visto finora vale una volta che il convertitore ha raggiunto il funzionamento a regime in cui le tensioni ai nodi intermedi sono stabili, infatti durante l'accensione il valore di tali tensioni cresce fin quando la carica che ogni condensatore cede al successivo eguaglia la carica assorbita dallo stesso durante il semi-periodo di clock precedente. Quando si verifica questa uguaglianza, le tensioni ai nodi smettono di crescere e conservano un valore medio costante (a causa dei condensatori le tensioni assumono una forma d'onda come quella del clock che pilota il componente capacitivo) mentre al nodo di uscita risulta una tensione costante con valore espresso dalla precedente formula. In realtà sulla tensione in uscita si registrano delle componenti di ripple dipendenti dal tipo di carico, dai parametri tecnologici e dalla non idealità del clock. L'analisi a regime dettagliata di un convertitore charge-pump verrà presentata nel capitolo successivo, quando sarà introdotta la configurazione ideata da Dickson che rappresenta la pietra miliare per lo sviluppo della tecnologia nel campo delle sorgenti di alimentazione integrate.

## Capitolo 1

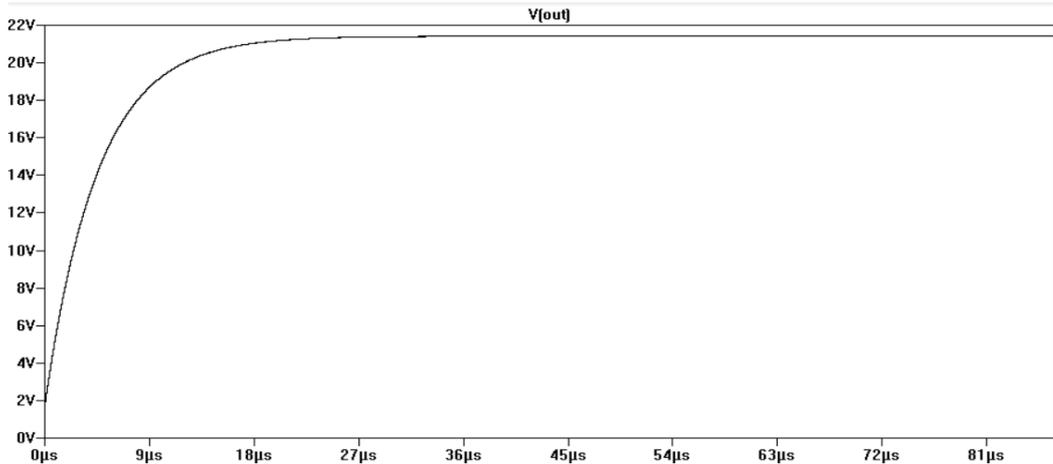


Figura 1.8 Andamento della tensione al nodo di uscita

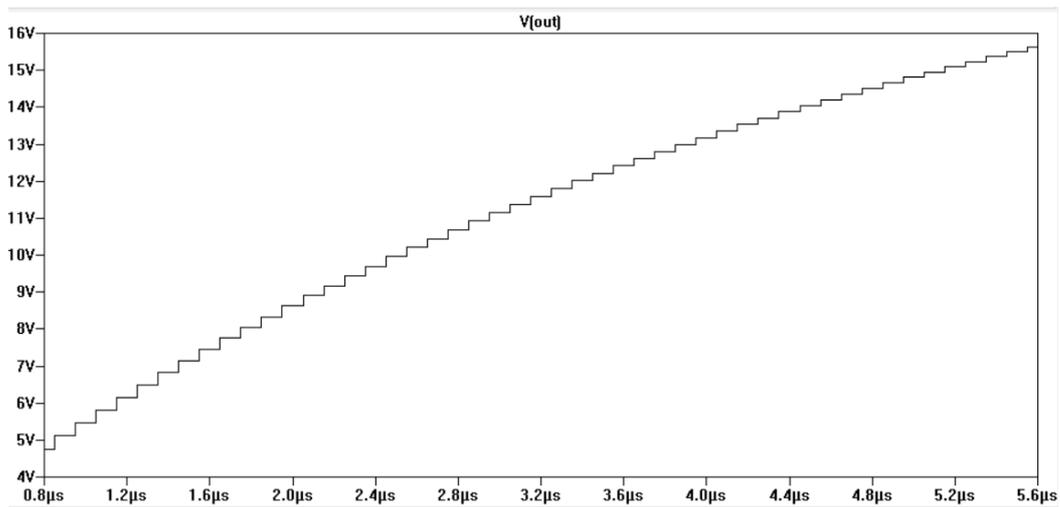


Figura 1.9 Dettaglio del tratto di salita a gradini (condizione dinamica)

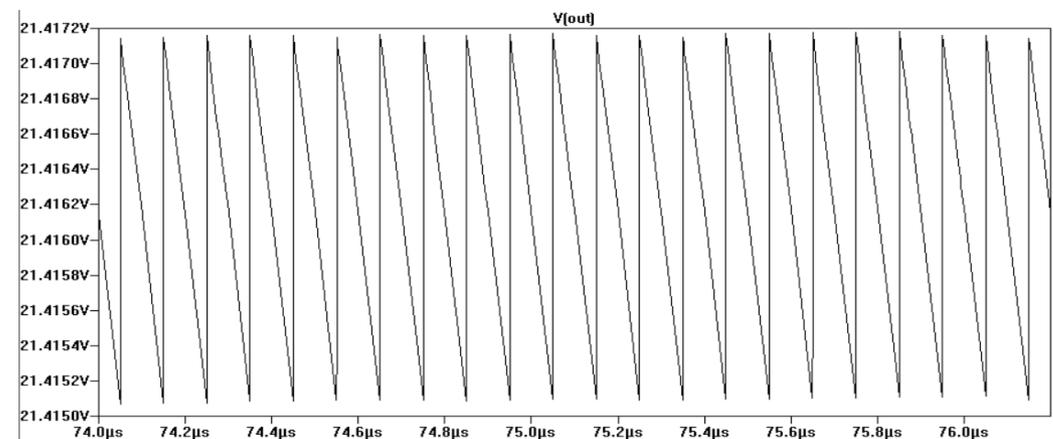


Figura 1.10 Dettaglio del ripple a regime (condizione stazionaria)

## Capitolo 2

# Charge-pump di Dickson: analisi in regime stazionario

### 2.1 Configurazione

La topologia circuitale proposta da John Dickson [2] risulta allo stesso tempo semplice ma efficace. Gli interruttori sono infatti realizzati con dei diodi e ciò permette, grazie all'area minima occupata da tali componenti, di ridurre notevolmente lo spazio necessario per collocare il charge-pump all'interno di un circuito integrato. Naturalmente questa peculiarità non esenta il circuito da alcuni aspetti negativi legati principalmente alla soglia del diodo.

Un esempio significativo di come è realizzato un charge-pump di Dickson si può osservare in figura 2.1 (dove è mostrata la configurazione a quattro stadi) :

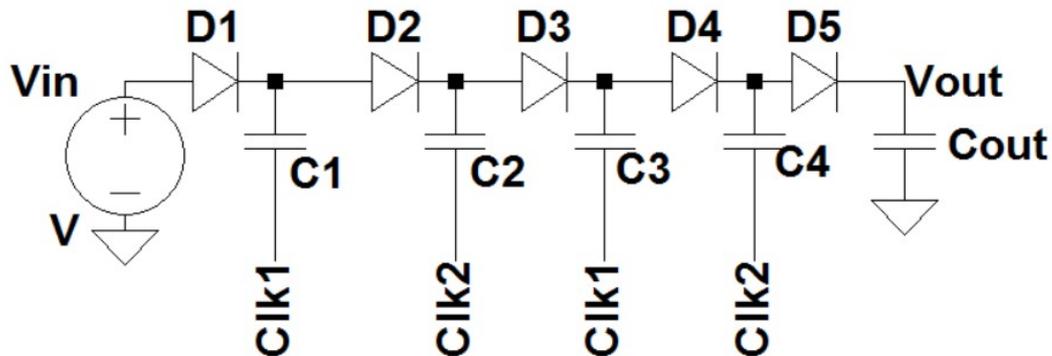


Figura 2.1 Dickson charge-pump a 4 stadi

Il diodo in più che collega il nodo di uscita con quello dell'ultimo stadio si rende necessario affinché il passaggio di carica avvenga solo nel verso di erogazione al carico.

## 2.2 Capacità parassita

Prima di descrivere il comportamento di tale circuito è doveroso considerare un aspetto che al giorno d'oggi, con il miglioramento delle tecnologie produttive, si può forse trascurare ma che negli anni passati ha avuto un certo peso in termini di prestazioni.

I condensatori, infatti, soffrono della presenza di una capacità parassita verso il substrato: tale capacità si localizza tra ognuna delle due armature e il riferimento a massa.

L'analisi a regime del charge-pump di Dickson prevede le capacità parassite e per questo motivo nello schematico si aggiunge ad ogni stadio una capacità parassita equivalente  $C_S$ .

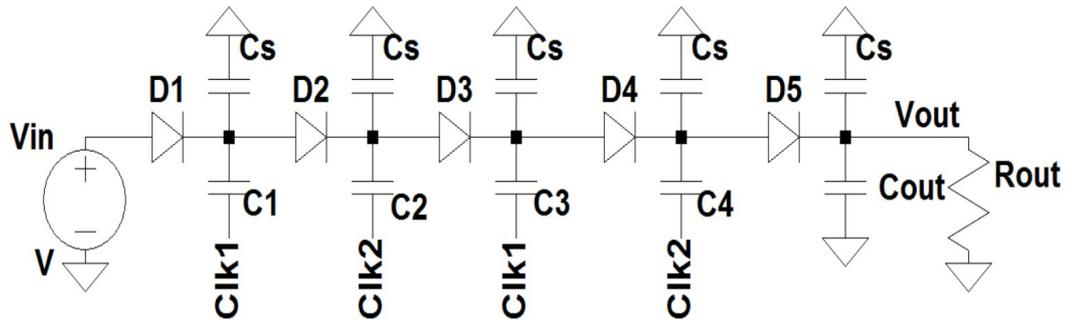


Figura 2.2 Presenza di capacità parassite (si noti anche la raffigurazione della componente resistiva del carico  $R_{out}$ )

### 2.3 Lo stato di regime

Per quanto segue si considerino  $V_{ck}$  e  $V_{\overline{ck}}$  il segnale di clock e il suo complementare, di ampiezza  $V_{DD}$ , che pilotano rispettivamente i condensatori degli stadi pari e degli stadi dispari,  $V_{IN} = V_{DD}$  la tensione in ingresso,  $V_D$  la tensione di soglia dei diodi e  $V_n$  la tensione al nodo  $n$ ,  $N$  il numero degli stadi.

Assumendo che il segnale di clock  $V_{ck}$  sia inizialmente  $0V$  e che il suo complementare  $V_{\overline{ck}}$  valga  $V_{DD}$ , i diodi in posizione dispari osservano una tensione tra anodo e catodo esattamente pari alla soglia perchè il nodo  $n$ , grazie all'accoppiamento capacitivo con  $C_n$  e  $V_{\overline{ck}}$ , vedrà la sua tensione diminuita di  $V_{DD}$  mentre il nodo  $n-1$ , per lo stesso motivo, avrà un incremento pari a  $V_{DD}$ .

La situazione inversa si trova al successivo semi-periodo di clock; dopo la commutazione di  $V_{ck}$  e  $V_{\overline{ck}}$  si accenderanno i diodi di ordine pari. Quindi si può notare che in ogni ciclo di clock i condensatori

subiscono una scarica ed una carica grazie al meccanismo di conduzione dei diodi governato dai segnali di clock.

Si può, a questo punto, valutare la differenza di tensione tra un generico nodo  $n$  e quello precedente ( $n-1$ ):

$$V_n - V_{n-1} = \frac{C}{C + C_S} V_{DD} - V_D - V_L \quad (2.1)$$

La (2.1), diversamente dalla (1.4), mostra il contributo del partitore capacitivo legato al problema della capacità parassita e la caduta di tensione derivante dalla soglia del diodo; invece il termine  $V_L$  introdotto rappresenta il salto di tensione dovuto alla carica elettrica che transita da un nodo all'altro e alimenta il carico con la corrente  $I_{OUT}$ . La tensione  $V_L$  non è altro che un salto di tensione raccordato attraverso un esponenziale che si ritiene esaurita prima della successiva commutazione del clock, come verrà illustrato in figura 2.5. In ogni semi-periodo, infatti, ogni condensatore riceve (cede) una carica uguale a quella condotta dal diodo che lo precede (segue) e tale carica è la stessa che viene fornita in uscita al carico durante ogni ciclo di clock. Si può valutare la corrente media fornita al carico (essa eguaglia la corrente condotta da ogni diodo in un periodo):

$$I_{OUT} = \frac{(C + C_S)V_L}{T_{ck}} = f_{ck}(C + C_S)V_L \quad (2.2)$$

Si noti che tale corrente è dovuta alla presenza della resistenza di uscita  $R_{out}$  che durante il semi-periodo di clock in cui il diodo finale (di ordine  $N+1$ ) è spento crea un percorso conduttivo verso massa attingendo carica dal condensatore  $C_{out}$  che sosterrà la tensione di uscita a meno del ripple.

---

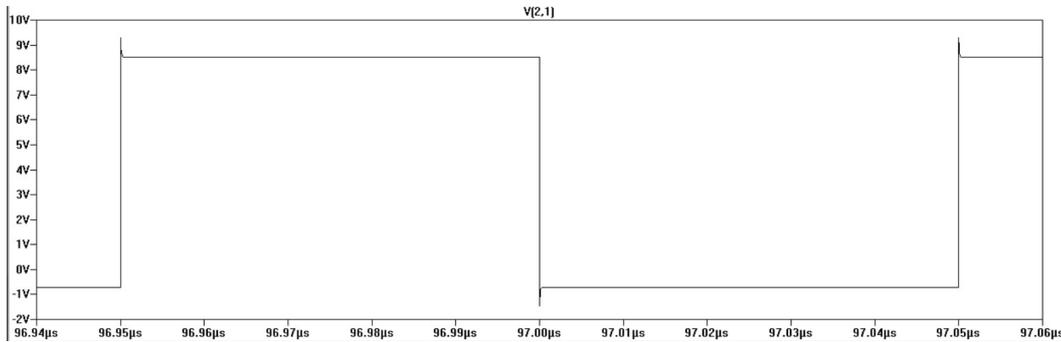


Figura 2.3 Andamento di  $V_n - V_{n-1}$

In figura 2.3 è mostrato l'andamento rispetto al tempo della differenza di potenziale tra due stadi consecutivi, in particolar modo la carica e la scarica esponenziale, dove l'area individuata dall'esponenziale in riferimento al valore di regime rappresenta la carica scambiata tra i condensatori degli stadi adiacenti. Procedendo dalla sorgente  $V_{IN}$  e sommando i contributi delle tensioni ai nodi successivi fino allo stadio  $N$  si ottiene, con  $V_L$  ricavata dalla (2.2) :

$$V_N - V_{IN} = N \left[ \left( \frac{C}{C + C_S} \right) V_{DD} - V_D - \frac{I_{OUT}}{f_{ck} (C + C_S)} \right] \quad (2.3)$$

Infine, considerando la tensione di soglia del diodo in uscita, si ricava la relazione tra la tensione in ingresso e la tensione regolata in uscita:

$$V_{OUT} - V_{IN} = N \left[ \left( \frac{C}{C + C_S} \right) V_{DD} - V_D - \frac{I_{OUT}}{f_{ck} (C + C_S)} \right] - V_D \quad (2.4)$$

Quando il convertitore ha raggiunto lo stato di regime, quindi, il nodo di uscita è mantenuto ad una certa tensione costante  $V_{OUT}$  e viene

condotta al carico una corrente media  $I_{OUT}$ . In verità a causa della componente resistiva del carico si osserva un ripple di tensione:

$$V_R = \frac{I_{OUT}}{f_{ck} C_{OUT}} = \frac{V_{OUT}}{R_{OUT} f_{ck} C_{OUT}} \quad (2.5)$$

Nella realtà e con una analisi più precisa si può osservare un'ulteriore componente di ripple dovuta all'accoppiamento capacitivo tra i diodi e il segnale di clock. Ogni diodo, infatti, è caratterizzato da una capacità equivalente  $C_D$ , ciò causa una tensione aggiuntiva indesiderata, detta *breakthrough*, che assume diverso peso a seconda che i segnali di clock si sovrappongano (*overlapping*) oppure no (*non-overlapping*):

$$V_{BT} = \frac{C_D}{C_{OUT} + C_D} \cdot \left( \frac{C}{C + C_S} \right) V_{DD} \quad \text{clock non-overlapping} \quad (2.6)$$

$$V'_{BT} = \frac{2C_D}{C_{OUT} + C_D} \cdot \left( \frac{C}{C + C_S} \right) V_{DD} = 2V_{BT} \quad \text{clock overlapping} \quad (2.7)$$

infatti, nel caso della (2.6) si verifica un ulteriore partitore capacitivo tra la  $C_D$  dell'ultimo diodo e  $C_{OUT}$  mentre il diodo precedente è sicuramente spento. Nel caso della (2.7) invece il penultimo diodo, a causa dell'*overlap*, resta acceso per qualche frazione di tempo (fin quando i segnali di clock sono sovrapposti) figurando come un'altra  $C_D$  e generando un partitore uguale a quello dell'ultimo diodo; per questo motivo c'è il contributo di due *breakthrough*.

Siccome è possibile, attraverso processi tecnologici, realizzare componenti con capacità parassite molto piccole, nell'analisi si può

---

considerare  $C_{OUT} \gg C_D$  e  $C \gg C_S$ , pertanto in generale per il ripple vale:

$$V_R = \frac{I_{OUT}}{f_{ck} C_{OUT}} + \frac{C_D}{C_{OUT}} V_{DD} \quad \text{clock non-overlapping (2.8)}$$

$$V_R = \frac{I_{OUT}}{f_{ck} C_{OUT}} + \frac{2C_D}{C_{OUT}} V_{DD} \quad \text{clock overlapping (2.9)}$$

## 2.4 Circuito equivalente

La condizione fondamentale che emerge dalle considerazioni fatte finora e sotto la quale sussiste il funzionamento di un charge-pump è:

$$\left(\frac{C}{C+C_S}\right)V_{DD} - V_D - \frac{I_{OUT}}{f_{ck}(C+C_S)} > 0 \quad (2.10)$$

Se l'equazione (2.10) è verificata allora ogni stadio è in grado di elevare la tensione come si evince dall'esame dell'equazione (2.4),

Come si può osservare la condizione per il particolare circuito illustrato in precedenza è indipendente da  $N$ , quindi non esisterebbe un limite teorico al numero degli stadi e alla moltiplicazione di tensione. Nella realtà, come verrà affrontato nel capitolo successivo, il limite viene imposto da vari fattori, primo tra tutti l'ottimizzazione dell'occupazione d'area.

## Capitolo 2

---

Con le formule ricavate nel precedente paragrafo si può considerare:

$$V_{OUT} = V_O - I_{OUT} R_S \quad (2.11)$$

nella quale si sono indicate:

$$V_O = V_{IN} - V_D + N \left[ \left( \frac{C}{C + C_S} V_{DD} \right) - V_D \right] \quad (2.12)$$

$$R_S = \frac{N}{(C + C_S) f_{ck}} \quad (2.13)$$

come rispettivamente la tensione e la resistenza in uscita a circuito aperto. Le osservazioni estratte dall'analisi portano all'introduzione di un circuito equivalente del charge-pump a N stadi, come in figura 2.4:

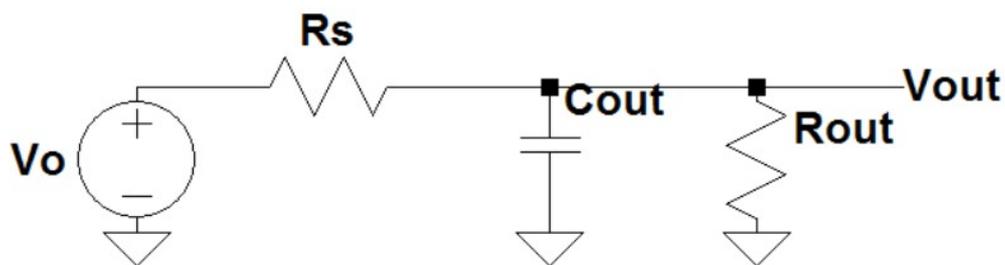


Figura 2.4 Circuito equivalente

Nel modello si assume che i condensatori  $C$  vengano completamente caricati e scaricati in un ciclo e viene anche messa in conto la tensione di soglia  $V_D$  dei diodi. Nella pratica però occorre tenere conto della non idealità derivante dall'effetto della caratteristica tensione-corrente dei diodi e della loro resistenza interna in serie  $R_D$ . Questo causa una tensione residua in aggiunta a  $V_D$  che permane ai capi dei diodi alla fine di ogni ciclo provocando l'incremento non lineare della resistenza serie in uscita  $R_S$  all'aumentare della corrente al carico. Rendendo però tale resistenza  $R_D$  sufficientemente piccola, dell'ordine del tipo  $R_D(C+C_S)f_{ck} < 3$  (ovvero rendendo la costante di tempo  $RC$  generata piccola) si può trascurare l'incremento di  $R_S$ .

## 2.5 Simulazioni

Per la simulazione tramite LTSpice, si è considerato un charge-pump a quattro ( $N=4$ ) stadi, con una frequenza di clock  $f_{ck}=10\text{MHz}$ , capacità  $C=1\text{nF}$  e  $C_{OUT}=10\text{nF}$ , tensione  $V_{IN}=V_{DD}=5\text{V}$ , resistenza di carico  $R_{OUT}=10\text{k}\Omega$ ; si sono trascurate le capacità parassite  $C_S$  e  $C_D$  per semplicità. Per realizzare gli interruttori si è creato un modello di diodo con soglia  $V_D=0.7\text{V}$ , resistenze  $R_{ON}=0.1\ \Omega$  e  $R_{OFF}=1\ \text{G}\Omega$  (il simulatore non accetta valori nulli o infiniti per cui si preferisce indicare valori altissimi in luogo di infinito e valori molto bassi in luogo di 0).

Per quanto riguarda la tensione in uscita, si registra a regime  $V_{OUT}\approx 20.67\ \text{V}$ ,  $I_{OUT}=0.02\ \text{mA}$ ,  $V_L\approx 194\ \text{mV}$ , in linea con i calcoli effettuati usando le formule ricavate.

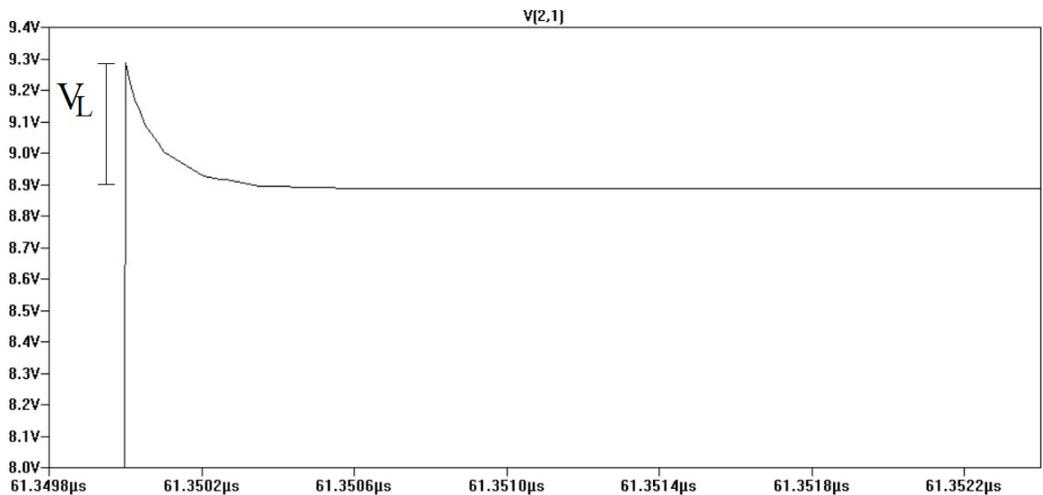


Figura 2.5 Particolare della tensione di scarica/carica dei condensatori  $V_L$

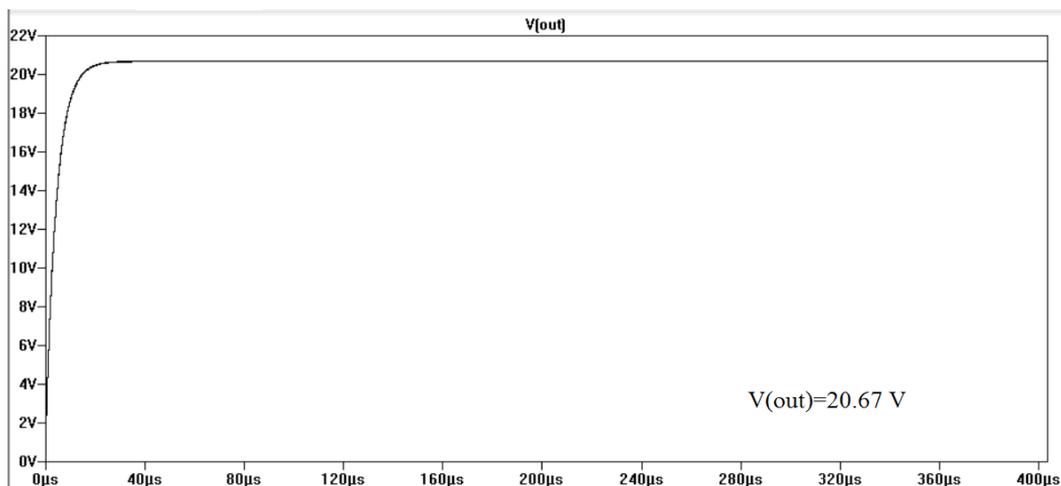


Figura 2.6 Andamento di  $V_{\text{OUT}}$ . Si noti il tempo di accensione prima di raggiungere il valore di regime.

Per misurare la corrente in uscita si considera la corrente erogata dal diodo in posizione 5 (il diodo in uscita). Tale corrente assume una forma d'onda esponenziale dovuta al fatto che durante la conduzione il diodo osserva una tensione ai suoi capi che diminuisce man mano che il condensatore a monte si scarica sul condensatore a valle, che si

carica ( ciò si osserva per ogni diodo dello stadio corrispondente). Appena il diodo passa in conduzione, infatti, la tensione ai suoi capi subisce un salto di  $V_{DD}$  e conseguentemente si verifica un picco di corrente la quale decresce fino al termine della scarica/carica dei condensatori coinvolti. Pertanto si calcola l'area sottesa dalla curva, che rappresenta la carica iniettata nel condensatore di uscita, e si divide per il tempo di clock. Il risultato è mostrato in figura 2.7:

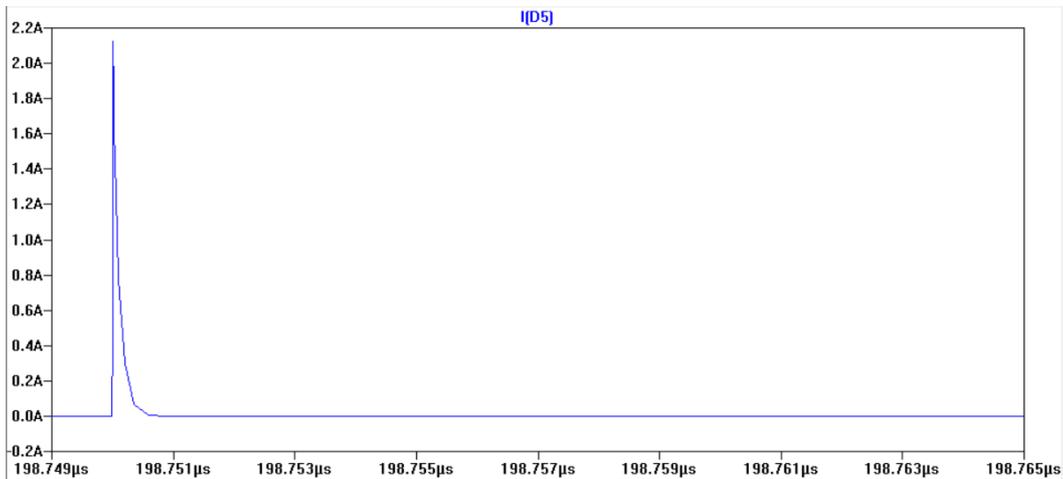


Figura 2.7 Andamento della corrente in uscita al charge-pump in un semi-periodo di clock (durante la conduzione del diodo 5)

Per quanto riguarda il ripple, esso risulta trascurabile ma comunque osservabile servendosi di un ampio ingrandimento del grafico. In particolare dai calcoli risulta  $V_R \approx 20.67$  mV, in completo accordo con la misura al simulatore.

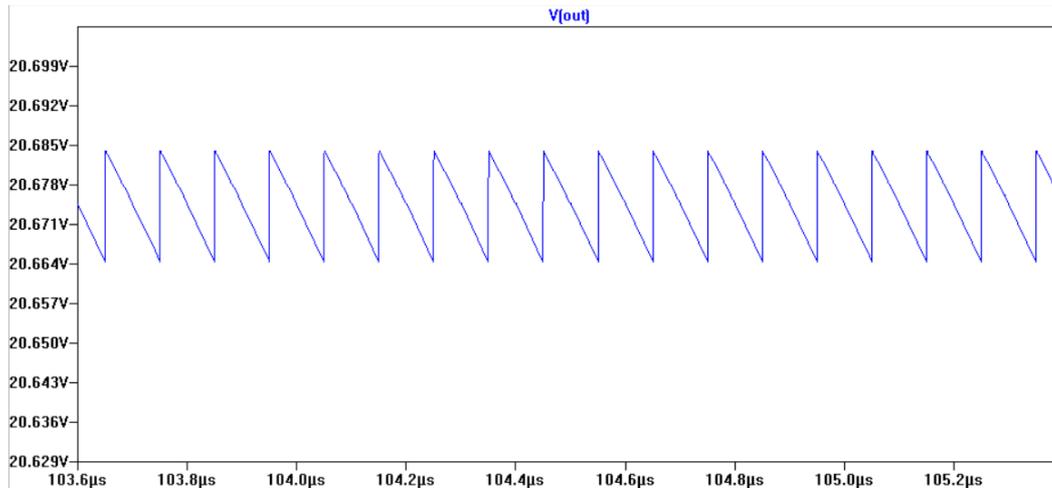


Figura 2.8 Particolare del ripple sulla tensione in uscita

In ultima analisi, si può prendere in considerazione il caso di charge-pump con carico puramente capacitivo: in tale situazione a regime il ripple risulta inesistente analogamente al contributo di  $V_L$  a causa della mancanza di  $R_{OUT}$ . Ciò è osservabile in figura 2.9:

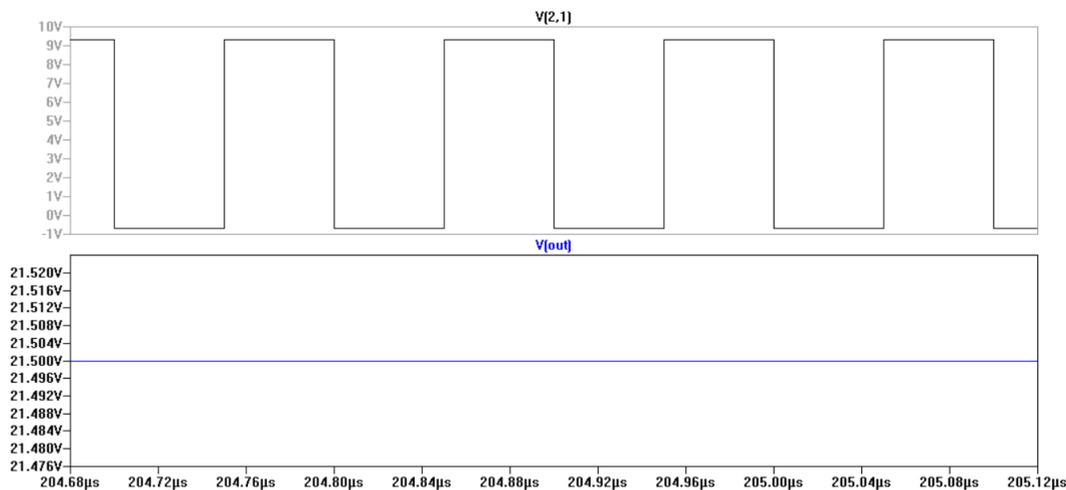


Figura 2.9 Mancanza di ripple (sulla  $V_{OUT}$  in blu) e assenza di  $V_L$  (in nero)

## Capitolo 3

# Charge-pump di Dickson: analisi in regime dinamico

### 3.1 Ipotesi iniziali

Al fine di procedere con l'analisi dinamica, occorre fare delle assunzioni iniziali [3]:

- 1) ogni tensione di soglia dei diodi e ogni condensatore di pompaggio hanno valori costanti uguali rispettivamente a  $V_t$  e  $C$ ;
- 2) le capacità parassite hanno valori tanto piccoli da essere trascurabili rispetto alle altre capacità;
- 3) la notazione adottata per  $V_{ck}$  e  $V_{\overline{ck}}$  è “CLK1” e “CLK2” rispettivamente, e il periodo di clock è sufficientemente ampio in confronto a tutte le costanti RC presenti nel circuito. Inoltre per fluidità della notazione si considera il tempo di clock come

misura unitaria (per questo i periodi di clock che si susseguono sono numerati con interi  $j=1,2,3,\dots$ );

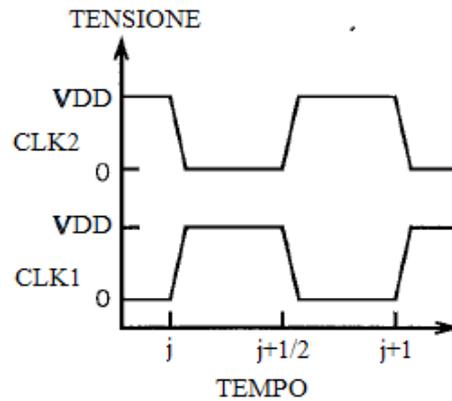


Figura 3.1 Segnali di clock e nuova notazione

- 4) il charge-pump possiede un numero di stadi (N) che può essere pari o dispari e pilota in uscita un carico puramente capacitivo.

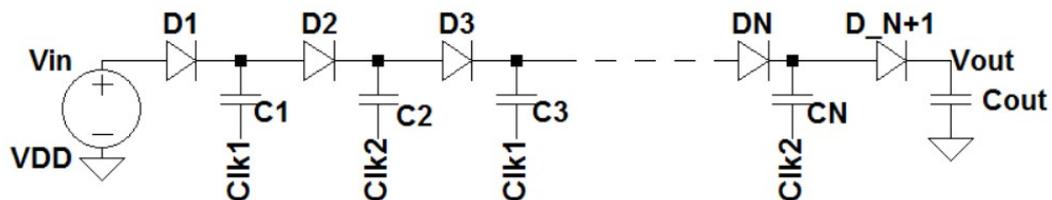


Figura 3.2 Schema di riferimento per l'analisi dinamica

### 3.2 Carica immagazzinata a regime e carica scambiata

L'introduzione una procedura per valutare la carica immagazzinata

---

---

### 3.2 Carica immagazzinata a regime e carica scambiata

---

a regime dai condensatori consentirà di ricavare in seguito una stima efficace della carica trasferita ad ogni ciclo di clock in ogni condensatore, compreso quello in uscita  $C_{OUT}$ . Per questo motivo per i procedimenti successivi si considererà il convertitore nello stato di regime, quindi con tensione in uscita costante.

Si consideri  $q_{OUT}$  come la carica trasferita da un condensatore al successivo in un ciclo di clock che, come già detto in precedenza, eguaglia la carica fornita a  $C_{OUT}$ ;  $Q(i)$  (con  $1 \leq i \leq N$ ) sia la carica immagazzinata in  $C(i)$  all'inizio del  $j$ -esimo periodo di clock .

Osservando l'andamento dei segnali di clock mostrati in figura 3.1 e la configurazione di riferimento in figura 3.2, si può notare che al tempo  $j$  (poiché  $CLK1=0V$ ) il diodo  $D(1)$  è acceso, per cui vale:

$$Q(1) = C(V_{DD} - V_t) = CV_g \quad (3.1)$$

dove  $V_g$  indica il massimo guadagno di tensione per un singolo stadio. Immediatamente dopo l'istante  $j$  i clock commutano e  $D(1)$  si spegne, così che al tempo  $j+1/2$   $D(1)$  è spento mentre  $D(2)$  è acceso: poichè la commutazione all'istante  $j$  ha prodotto un transitorio esponenziale (per ipotesi esaurito molto prima di  $j+1/2$ ) il cui salto equivale a  $V_L$ , a questo corrisponde uno scambio di carica: dunque si ritrova che  $D(2)$  ha iniettato su  $C(2)$  una carica  $q_{OUT}$  prelevandola da  $C(1)$  e, quindi, la carica su  $C(1)$  e  $C(2)$  vale rispettivamente  $Q(1)-q_{OUT}$  e  $Q(2)+q_{OUT}$ . Sapendo che il nodo 1 ha subito un salto di tensione di  $V_{DD}$  dovuto all'accoppiamento capacitivo tra  $C(1)$  e  $CLK1$ <sup>1</sup>, la maglia formatasi vede il condensatore  $C(1)$  collegato al clock  $CLK1$  e al nodo 1, il diodo  $D(2)$  tra i nodi 1 e 2 e  $C(2)$  tra il nodo 2 e  $CLK2=0V$ . La

---

1 In un condensatore il campo elettrico tra le due armature resta invariato; per questo motivo se viene applicata una tensione ad una delle due, l'altra registrerà istantaneamente un incremento di potenziale della stessa entità.

---

situazione è mostrata in figura 3.3.

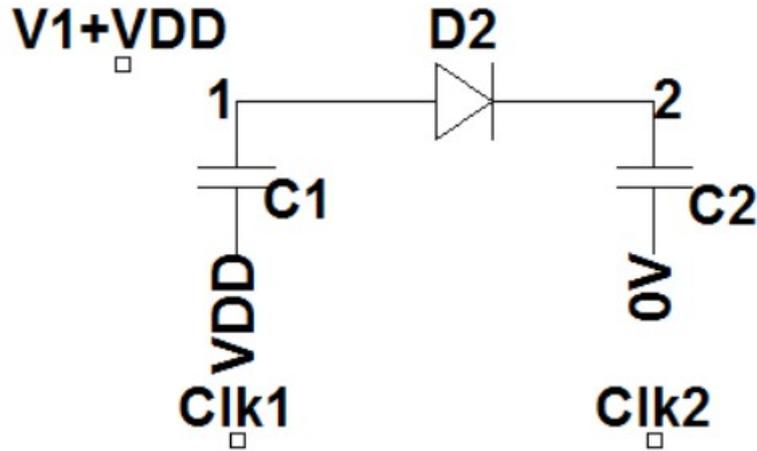


Figura 3.3 Maglia formata durante il semi-periodo CLK1=V<sub>DD</sub>, CLK2=0V.

$$V_{DD} + \frac{Q(1) - q_{OUT}}{C} - V_t - \frac{Q(2) + q_{OUT}}{C} = 0 \quad (3.2)$$

Percorrendo la maglia in senso orario, nella (3.2) si trova che  $V_{DD} + \frac{Q(1) - q_{OUT}}{C}$  è la tensione al nodo 1, dove si notano i contributi di V<sub>DD</sub>, dovuto all'accoppiamento con CLK1, e della carica rimasta dopo il pompaggio su C(1); V<sub>t</sub> è la soglia del diodo diretta dal nodo 2 al nodo 1 mentre  $\frac{Q(2) + q_{OUT}}{C}$  è la tensione su C(2) dopo il pompaggio. Usando la (3.1) per Q(1) nella (3.2) all'istante j+1/2 si ottiene infine il valore per la carica al nodo 2 al tempo j:

$$Q(2) = 2CV_g - 2q_{OUT} \quad (3.3)$$

### 3.2 Carica immagazzinata a regime e carica scambiata

Allo stesso modo, sempre al tempo  $j$ , prima dello scambio di cariche, essendo acceso  $D(3)$  (all'istante successivo si spegnerà) e spento  $D(2)$  si forma una maglia come quella di figura 3.4:

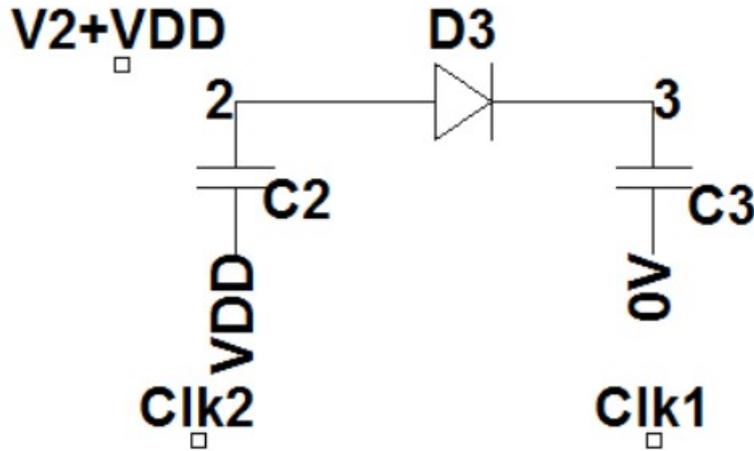


Figura 3.4 Maglia formata quando  $CLK1=0V$  e  $CLK2=V_{DD}$

$$V_{DD} + \frac{Q(2)}{C} - V_t - \frac{Q(3)}{C} = 0 \quad (3.4)$$

Con  $V_{DD} + \frac{Q(2)}{C}$  è espresso il potenziale al nodo 2 e  $\frac{Q(3)}{C}$  indica la tensione ai capi di  $C(3)$ , analogamente a quanto visto prima. Quindi con l'uso della (3.3) nella (3.4) si ricava il valore della carica al nodo 3 al tempo  $j$ :

$$Q(3) = 3CV_g - 2q_{OUT} \quad (3.5)$$

Procedendo al nodo successivo e analizzando lo stato delle cariche

al tempo  $j+1/2$  dopo il pompaggio, quando il diodo D(3) è spento e D(4) acceso, si forma una maglia che interessa C(3), C(4), D(4) e i segnali di clock, come in figura 3.5:

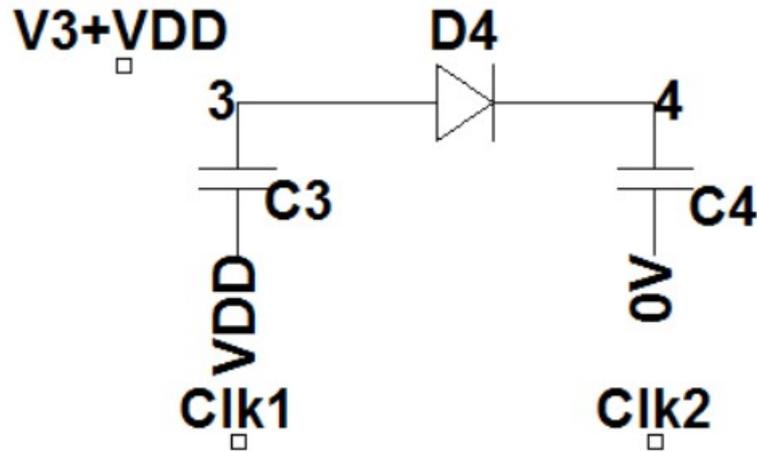


Figura 3.5 Maglia al tempo  $j+1/2$

Percorrendola in senso orario si ricava l'equazione:

$$V_{DD} + \frac{Q(3) - q_{OUT}}{C} - V_t - \frac{Q(4) + q_{OUT}}{C} = 0 \quad (3.6)$$

Dove  $V_{DD} + \frac{Q(3) - q_{OUT}}{C}$  è il potenziale al nodo 3 (sempre incrementato del salto  $V_{DD}$  dovuto alla salita di  $CLK1$ ) e  $\frac{Q(4) + q_{OUT}}{C}$  quello al nodo 4. Attraverso la (3.5) si ottiene dalla (3.6):

$$Q(4) = 4CV_g - 4q_{OUT} \quad (3.7)$$

### 3.2 Carica immagazzinata a regime e carica scambiata

Uguualmente per quanto fatto finora si può valutare la situazione al tempo  $j$ , prima dello scambio di cariche, tra il nodo 4 e il nodo 5. Osservando che  $CLK1=0V$  e  $CLK2=V_{DD}$  il diodo  $D(4)$  è spento mentre  $D(5)$  è acceso, come si vede nella figura 3.6:

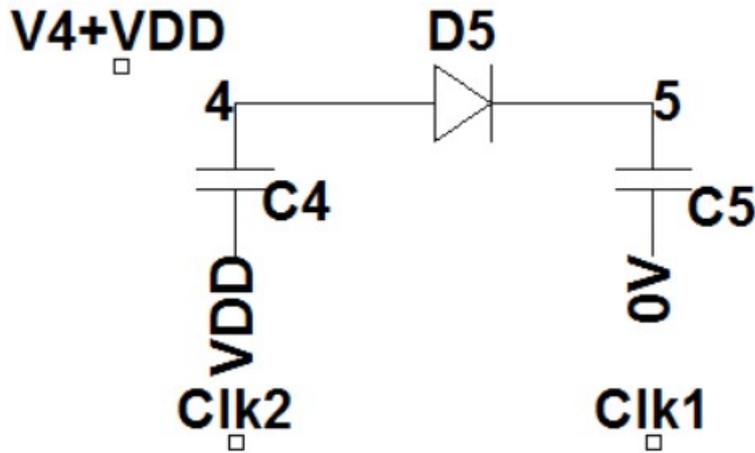


Figura 3.6 Maglia al tempo  $j$

L'equazione della maglia risulta:

$$V_{DD} + \frac{Q(4)}{C} - V_t - \frac{Q(5)}{C} = 0 \quad (3.8)$$

da cui con la (3.7) si ha:

$$Q(5) = 5CV_g - 4q_{OUT} \quad (3.9)$$

Dall'esame delle espressioni ricavate finora si possono dedurre due formule ricorrenti per valutare la carica immagazzinata nello stato di regime nei condensatori nel medesimo istante  $j$ , rispettivamente per i nodi in posizione dispari e pari (con  $1 \leq K \leq N/2$  si riesce ad indicare

l'ordine del condensatore interessato):

$$Q(2K-1) = (2K-1)CV_g - 2(K-1)q_{OUT} \quad (3.10)$$

$$Q(2K) = 2KCV_g - 2Kq_{OUT} \quad (3.11)$$

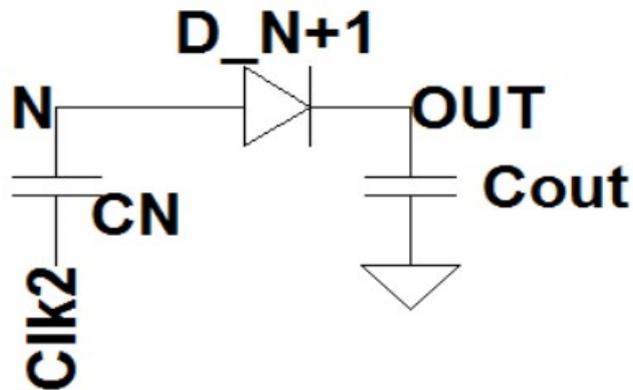


Figura 3.7 Maglia tra lo stadio finale e l'uscita nel caso N pari

Quando al tempo  $j$  si trova acceso  $D(N+1)$  si osserva:

$$V_{DD} - V_t + \frac{Q(N)}{C} - V_{OUT} = 0 \quad (3.12a)$$

Tale risultato è valido solo nel caso di  $N$  pari. Nel caso  $N$  dispari, invece, il diodo  $N+1$  è acceso al tempo  $j+1/2$  dunque l'equazione della maglia risulta:

---

### 3.2 Carica immagazzinata a regime e carica scambiata

---

$$V_{DD} - V_t + \frac{Q(N) - q_{OUT}}{C} - V_{OUT} = 0 \quad (3.12b)$$

La tensione  $V_{OUT}$  a regime viene considerata costante se si sceglie un condensatore di filtro sufficientemente elevato rispetto a quelli di pompaggio, quindi:

$$Q(N) = C(V_{OUT} - V_g) \quad \text{per } N \text{ pari} \quad (3.13a)$$

$$Q(N) = C(V_{OUT} - V_g) + q_{OUT} \quad \text{per } N \text{ dispari} \quad (3.13b)$$

combinando la (3.13a)(per  $N$  pari) o la (3.13b)(per  $N$  dispari) con la (3.11) e la (3.10) si ottiene infine un'espressione (valida a regime) che riesce a legare il quantitativo di carica scambiata  $q_{OUT}$  alla tensione di uscita:

$$C(V_{OUT} - V_g) = NCV_g - Nq_{OUT} \quad (3.14)$$

$$q_{OUT} = \frac{C}{N} [(N+1)V_g - V_{OUT}] \quad (3.15a)$$

Il risultato derivato nella (3.15a) è un punto focale dell'analisi del Dickson charge-pump: per lo stato di regime offre un modo per scrivere le (3.16) e (3.17) in funzione della tensione  $V_{OUT}$  a regime:

$$Q(2K-1) = \frac{2(K-1)}{N} (V_{OUT} - V_g) C + CV_g \quad (3.16)$$

$$Q(2K) = \frac{2K}{N} C (V_{OUT} - V_g) \quad (3.17)$$


---

Per lo studio del circuito in transitorio si può ipotizzare che le equazioni (3.16) e (3.17) possano essere ancora approssimativamente valide e ci consentirebbero di conoscere la carica che viene trasferita tra due condensatori di stadi adiacenti in un periodo di clock.

Si può notare che a regime e nel caso a vuoto, la (3.15a), in base alla (1.4), vale 0: infatti quando le tensioni sui nodi hanno un valore medio costante, i condensatori non si scambiano più carica e in particolare non ne viene fornita più in uscita a  $C_{OUT}$ . La (3.15a) assume significato importante quando la  $V_{OUT}$  non ha ancora raggiunto il valore massimo: mostra come ad ogni periodo di clock la carica scambiata  $q_{OUT}$  diminuisca rispetto al periodo precedente perché  $V_{OUT}$  aumenta per effetto della carica ricevuta da  $C_{OUT}$ . In pratica  $C_{OUT}$  riceve in un periodo di clock una certa  $q_{OUT}$  e quindi la  $V_{OUT}$  cresce (proprio di  $C_{OUT} * q_{OUT}$ ), mentre nel periodo successivo la  $q_{OUT}$ , data dalla (3.15a), risulta minore rispetto al tempo precedente. Il meccanismo si ripete fin quando  $V_{OUT}$  raggiunge il valore medio di regime e  $q_{OUT}$  vale esattamente la quantità che serve per sostenere il carico.

Nel particolare la  $q_{OUT}$  è legata all'equazione (2.2) potendo scrivere:

$$q_{OUT} = \frac{I_{OUT}}{f_{ck}} = CV_L \quad (3.15b)$$

In definitiva  $q_{OUT}$  è la carica trasferita nell'esponenziale generato dalla scarica o dalla carica di un condensatore in un periodo di clock e che risulta terminato dopo una variazione di tensione pari a  $V_L$ .

### 3.3 Consumo di carica in transitorio

Si definisca  $Q_{cc}^d(j)$  la carica totale consumata dal charge-pump fino all'istante  $j^2$ . La carica che scorre a partire dal condensatore  $C(K)$  (con  $1 \leq K \leq N$ ) durante un  $j$ -esimo tempo di clock sia indicata con  $Q_{cc}(k,j)$  : essa è uguale alla carica trasferita a  $C(K+1)$  attraverso  $D(K+1)$ . A ogni ciclo di clock in transitorio i condensatori di ogni stadio immagazzinano carica facendo crescere pian piano la tensione del relativo nodo per un semi-periodo, invece durante l'altro semi-periodo cedono carica al successivo; quindi il  $k$ -esimo condensatore rende disponibile la propria carica a tutti gli stadi che si trovano a valle verso l'uscita, come una sorta di sorgente intermedia. Immaginando di considerare solo un generico stadio  $K$  e i successivi a valle fino al carico allora  $Q_{cc}(k,j)$  rappresenta tutta la carica iniettata nel circuito e per questo eguaglia l'incremento di carica nei condensatori  $C(K+1), C(K+2), \dots, C(N)$  e  $C_{OUT}$  durante il tempo  $j$ . Stesso discorso si può fare per la sorgente di alimentazione  $V_{IN}$  :  $Q_{cc}(0,j)$  è la carica totale fornita all'intero circuito dall'alimentazione e per questo motivo eguaglia la somma degli incrementi di carica di tutti i condensatori compreso  $C_{OUT}$ .

Tale considerazione ci permetterà di comprendere la scelta del nome “charge-pump” per questo tipo di convertitore: attraverso il meccanismo di *switching* governato dai segnali di clock viene prelevata carica dall'alimentazione mentre ogni stadio contribuisce al trasporto di tale carica verso l'uscita prelevandola dallo stadio che lo precede. Quando  $V_{OUT}$  ha raggiunto il valore di regime la carica sui condensatori si attesta ad un valore come nelle (3.16) e (3.17) ed essi continuano a cedere e ricevere uno stesso quantitativo di carica solo in presenza di una componente resistiva di carico ( $R_{OUT}$ ).

---

2 Sarebbe a dire la carica totale prelevata dall'alimentazione dopo  $j$  periodi di clock.

Di conseguenza, se  $Q(i,j)$  e  $Q_{OUT}(j)$  sono le cariche immagazzinate al tempo  $j$  nei condensatori  $C(i)$  e  $C_{OUT}$  rispettivamente, si possono valutare le cariche rese disponibili da ciascuno stadio (le cariche utilizzate da tutti gli stadi a valle) dall'accensione fino al  $j$ -esimo periodo di clock:

$$Q_{CC}(N, j) = Q_{OUT}(j) - Q_{OUT}(0) \quad \text{per lo stadio N} \quad (3.18)$$

$$Q_{CC}(N-1, j) = Q(N, j) - Q(N, 0) + Q_{OUT}(j+1) - Q_{OUT}(0) \\ \text{per lo stadio N-1} \quad (3.19)$$

$$Q_{CC}(N-2, j) = Q(N-1, j) - Q(N-1, 0) \\ + Q(N, j+1) - Q(N, 0) + Q_{OUT}(j+2) - Q_{OUT}(0) \\ \text{per lo stadio N-2} \quad (3.20)$$

Si noti che a prima vista sembrerebbe che la carica  $Q_{OUT}$  venga messa in conto ripetutamente in modo erroneo; in realtà bisogna tenere presente che la carica  $Q_{OUT}$  che appare nelle ultime due espressioni, in realtà non è quella che fluisce sul condensatore di uscita ma è una carica di pari entità che si chiude nella maglia che comprende i due clock, uscendo dal clock pilotato alto ed entrando nel clock pilotato basso (massa per il nodo OUT). Questa considerazione vale anche per tutti gli stadi precedenti.

Si noti poi anche l'indice temporale  $j+1$  e  $j+2$  delle  $Q$  perchè nella valutazione dei nodi a monte si fa riferimento ad una  $Q_{OUT}$  che transiterà sul nodo di uscita in istanti successivi (addizionata di altrettanti contributi  $q_{OUT}$ ). Se il numero di stadi non è troppo elevato posso decidere di considerare che non ci sia troppa differenza fra  $Q_{OUT}(j)$  e  $Q_{OUT}(j+N)$ , e questo è senz'altro vero quando  $N \cdot q_{OUT}$  è molto minore di  $Q_{OUT}(j)$  per  $j$  sufficientemente elevato. Considerando quindi un unico indice  $j$  e ragionando allo stesso modo per tutti gli

stadi fino allo stadio 1 e all'ingresso:

$$Q_{CC}(1, j) = Q(2, j) - Q(2, 0) + Q(3, j) - Q(3, 0) \dots + Q(N-1, j) - Q(N-1, 0) \\ + Q(N, j) - Q(N, 0) + Q_{OUT}(j) - Q_{OUT}(0) \\ \text{per lo stadio 1 (3.21)}$$

$$Q_{CC}(0, j) = Q(1, j) - Q(1, 0) + Q(2, j) - Q(2, 0) \dots \\ + Q(N, j) - Q(N, 0) + Q_{OUT}(j) - Q_{OUT}(0) \\ \text{per l'ingresso (3.22)}$$

posso riassumere le formule ricavate in questa sezione, con un errore non trascurabile solo nei primi  $j$ , attraverso la seguente sommatoria :

$$Q_{CC}(k, j) = \sum_{i=k+1}^N [Q(i, j) - Q(i, 0)] + [Q_{OUT}(j) - Q_{OUT}(0)] \quad (3.23)$$

Il primo termine del secondo membro dell'espressione rappresenta la somma degli incrementi di carica sui condensatori di pompaggio a valle dello stadio  $k$  (al tempo  $j$ ) mentre il secondo termine l'incremento di carica sul condensatore  $C_{OUT}$ .

Per stimare la carica totale utilizzata dall'intero charge-pump fino al tempo  $j$   $Q_{CC}^d(j)$  bisogna sommare i contributi, calcolati attraverso la (3.23), di tutti gli stadi :

$$Q_{CC}^d(j) = \sum_{K=1}^N Q_{CC}(k, j) =$$

$$\sum_{K=1}^N K[Q(K, j) - Q(K, 0)] + (N+1)[Q_{OUT}(j) - Q_{OUT}(0)] \quad (3.24)$$

La (3.24) fornisce una stima del consumo di carica del convertitore durante il transitorio dopo  $j$  tempi di clock. Essa verrà utilizzata in seguito per l'identificazione di parametri caratterizzanti dei charge-pump di Dickson e per la stima del consumo di potenza e dell'efficienza. Il  $K$  a coefficiente degli incrementi indica che nella sommatoria dei  $Q_{CC}(K, j)$  ogni incremento di carica compare  $K$  volte, dove  $K$  è il numero dello stadio.

### 3.3.1 Capacità equivalente di auto-carico

Si considerino le seguenti condizioni iniziali:

$$V_0(2k) = 0 \quad V_0(2K-1) = V_g \quad (3.25)$$

ovvero le tensioni iniziali sui nodi pari sono tutte 0V mentre quelle sui nodi dispari sono  $V_g$ .

Per l'uscita ipotizziamo la seguente condizione iniziale, valida per i nodi dispari, e che ha il pregio di soddisfare automaticamente le (3.16) e (3.17).

$$V_{OUT}(0) = V_g \quad (3.26)$$

Tali condizioni sono ricavate pensando che il circuito prima dell'accensione sia in uno stato in cui CLK1 e CLK2 sono fermi ai valori 0V e  $V_{DD}$  per un tempo abbastanza lungo da permettere la carica completa dei condensatori a partire dalla tensione nulla fino

---

alla tensione determinata dalla maglia formata tra i segnali di clock e i due condensatori connessi al diodo che risulta acceso. Si ipotizzi inoltre che la  $V_{IN}$  si sia appena connessa assieme ai clock, altrimenti avrebbe caricato a scalare di una soglia tutti i condensatori nel tempo in cui i clock fossero stati tutti a zero.

La (3.26) è ricavata osservando la maglia prima dell'accensione tra lo stadio  $N$  e l'uscita. Nel caso  $N$  pari è uguale a quella di figura 3.7, mentre nel caso  $N$  dispari la situazione è quella di figura 3.8 dove la tensione di uscita si assesterebbe a  $V_{DD}$  a meno di 2 tensioni di soglia.

In realtà la tensione  $V_{DD}$  non è quella imposta da un generatore ideale ad impedenza interna nulla, ma è imposta dal condensatore di pompaggio che risulta una impedenza assai più elevata della  $C_{out}$ . Dunque, in realtà in nessuno dei due casi ( $N$  pari o dispari) la condizione iniziale per  $V_{OUT}$  data dalla 3.26 è "logica", ma è da intendersi una condizione plausibile, quella adottata nell'articolo [3] in bibliografia e che adotteremo anche noi per verificarne i risultati.

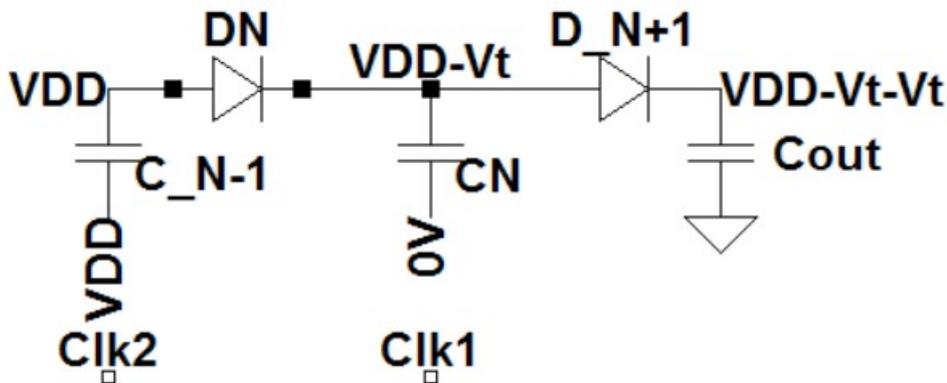


Figura 3.8 Condizione iniziale che coinvolge gli ultimi stadi e  $C_{OUT}$  nel caso  $N$  dispari

Assumendo che le espressioni (3.16) e (3.17) continuino ad essere valide anche durante il transitorio di accensione<sup>3</sup> si possono effettuare le valutazioni che seguono a partire dalla (3.24) che valuta il consumo totale di carica e usando le condizioni (3.25):

$$\sum_{K=1}^N K [Q(K, j) - Q(K, 0)] + (N+1) [C_{OUT}(V_{OUT}(j) - V_g)] \quad (3.27)$$

spezzando la sommatoria in (3.27) in un contributo degli indici pari e in uno degli indici dispari si ottiene:

$$\sum_{K=1}^{N/2} (2K-1) [Q(2K-1, j) - Q(2K-1, 0)] +$$

$$\sum_{K=1}^{N/2} 2K [Q(2K, j) - Q(2K, 0)] + (N+1) [C_{OUT}(V_{OUT}(j) - V_g)]$$

Poi si utilizzano le (3.16) e (3.17) per esprimere le cariche Q:

$$\sum_{K=1}^{N/2} (2K-1) \left[ \frac{2(K-1)}{N} C(V_{OUT}(j) - V_g) \right] + \sum_{K=1}^{N/2} 2K \left[ \frac{2K}{N} C(V_{OUT}(j) - V_g) \right]$$

$$+ (N+1) C_{OUT}(V_{OUT}(j) - V_g)$$

---

3 Per ogni periodo di clock si può considerare la carica immagazzinata su C(K) calcolabile attraverso la corrispondente formula a regime. Per l'analisi dinamica si approssima il transitorio di accensione ad una successione di stati di regime in cui la carica scambiata  $q_{OUT}$  continua ad essere una funzione di  $V_{OUT}$ , dove però  $V_{OUT}$  (valore medio, privo di ripple) non è costante ma in lenta crescita.

---

$$\begin{aligned}
 &= \\
 &(V_{OUT}(j) - V_g) \left[ \frac{C}{N} \sum_{K=1}^{N/2} (2K-1)2(K-1) + \sum_{K=1}^{N/2} 4K^2 + (N+1)C_{OUT} \right] \\
 &= \\
 &(V_{OUT}(j) - V_g) \left[ \frac{C}{N} \sum_{K=1}^{N/2} (4K^2 - 6K + 2) + \sum_{K=1}^{N/2} 4K^2 + (N+1)C_{OUT} \right] \\
 &\hspace{15em} (3.28)
 \end{aligned}$$

Valutando poi il valore di convergenza delle sommatorie in (3.28) e proseguendo con i calcoli algebrici si ha:

$$\begin{aligned}
 &(V_{OUT}(j) - V_g) \left[ \frac{C}{N} \left( \frac{N}{12} (2N^2 - 3N - 2) + \frac{N}{6} (N^2 + 3N + 2) \right) + (N+1)C_{OUT} \right] \\
 &= (V_{OUT}(j) - V_g) \left[ \frac{4N^2 + 3N + 2}{12} C + (N+1)C_{OUT} \right] \hspace{5em} (3.29)
 \end{aligned}$$

$$= (N+1)(V_{OUT}(j) - V_g) \left( \frac{4N^2 + 3N + 2}{12(N+1)} C + C_{OUT} \right) \hspace{5em} (3.30)$$

Dalla (3.30) si può introdurre un elemento importante ai fini dell'analisi del tempo di salita che caratterizza la velocità del circuito nel raggiungere lo stato di regime; si tratta della capacità equivalente di *auto-carico*, definita come  $C_{pump}$  [3]:

$$C_{pump} = \frac{4N^2 + 3N + 2}{12(N+1)} C \hspace{5em} \text{per } N \text{ pari} \hspace{2em} (3.31)$$


---

### Capitolo 3

---

Per ottenere l'espressione di  $C_{\text{pump}}$  nel caso di  $N$  dispari si procede partendo sempre dalla (3.24) :

$$\sum_{K=1}^N K [Q(K, j) - Q(K, 0)] + (N+1) [C_{OUT}(V_{OUT}(j) - V_g)] =$$

$$\begin{aligned} & \sum_{K=1}^{(N+1)/2} (2K-1) \left[ \frac{2(K-1)}{N} C(V_{OUT}(j) - V_g) \right] \\ & + \sum_{K=1}^{(N-1)/2} 2K \left[ \frac{2K}{N} C(V_{OUT}(j) - V_g) \right] + (N+1) C_{OUT}(V_{OUT}(j) - V_g) \end{aligned}$$

si notino gli indici delle sommatorie caratterizzanti del caso di  $N$  dispari.

=

$$(V_{OUT}(j) - V_g) \left[ \frac{C}{N} \sum_{K=1}^{(N+1)/2} (4K^2 - 6K + 2) + \sum_{K=1}^{(N-1)/2} 4K^2 + (N+1) C_{OUT} \right]$$

valutando i valori di convergenza delle sommatorie questa volta si ottiene:

$$(V_{OUT}(j) - V_g) \left[ \frac{C}{N} \left( \frac{1}{12} (N^2 - 1)(2N + 3) + \frac{1}{6} N(N^2 - 1) \right) + (N+1) C_{OUT} \right] \quad (3.32)$$

Dopo una serie di passaggi puramente aritmetici si giunge infine a:

$$(V_{OUT}(j) - V_g)(N+1) \left[ \frac{4N^2 - N - 3}{12N} C + C_{OUT} \right] \quad (3.33)$$

Per un charge-pump con numero di stadi dispari, quindi la capacità di auto-carico vale:

$$C_{pump} = \frac{4N^2 - N - 3}{12N} C \quad \text{per } N \text{ dispari} \quad (3.34)$$

Tale capacità è un indice di quanta carica necessita il circuito per elevare il nodo di uscita alla tensione  $V_{OUT}$ . Come è evidente  $C_{pump}$  dipende soltanto dal numero  $N$  di stadi e dal valore della capacità di pompaggio  $C$ .

Introducendo il parametro  $C_{LOAD} = C_{pump} + C_{OUT}$  si può riscrivere l'espressione della carica totale consumata, ovvero la (3.30) nel caso  $N$  pari e la (3.33) nel caso  $N$  dispari, come:

$$Q_{cc}^d(j) = (N+1) C_{LOAD} (V_{OUT}(j) - V_g) \quad (3.35)$$

La (3.35) rappresenta quindi la carica totale necessaria per caricare la  $C_{OUT}$  fino al valore  $V_{OUT}$  dopo  $j$  periodi di clock.

La  $Q_{cc}^d(j)$  può essere ricavata anche attraverso un metodo alternativo e più intuitivo. Si pensi a  $q_{cc}^s$  come la carica usata dall'intero circuito in un ciclo di clock durante la condizione di regime; essa eguaglia l'incremento totale di carica all'interno del circuito. Poiché in un ciclo di clock ogni condensatore, compreso  $C_{OUT}$ , incrementa la sua carica di  $q_{OUT}$ , allora si trova:

$$q_{cc}^s = (N+1)q_{OUT} \quad (3.36)$$

Analogamente ipotizzeremo che nello stato dinamico la relazione tra la carica fornita  $q_{cc}^d(j)$  e l'incremento in uscita  $q_{OUT}(j)$  in un ciclo (dal tempo  $j$  al tempo  $j+1$ ) durante l'accensione del circuito valga:

$$q_{cc}^d(j) = \sum_j^{j+N} q_{OUT}(j) \quad (3.37a)$$

che può essere approssimata, supponendo che tra un istante  $j$  e il successivo l'incremento di  $V_{OUT}$  sia esiguo e  $N$  non troppo elevato (le  $q_{OUT}$  di istanti non lontani sono praticamente uguali), come:

$$q_{cc}^d(j) = (N+1)q_{OUT}(j) \quad (3.37b)$$

Ricordando la (3.15a) che lega l'entità di  $q_{OUT}$  al valore di tensione in uscita, e assumendo che valga anche durante l'accensione si ha:

$$Q_{cc}^d(j) = \sum_{m=0}^j q_{cc}^d(m) = (N+1) \sum_{m=0}^j \frac{C}{N} [(N+1)V_g - V_{OUT}(m)] \quad (3.38)$$

Con la (3.38), dunque, si può valutare la carica totale usata fino al  $j$ -esimo periodo di clock per caricare la capacità di uscita  $C_{OUT}$ . A differenza della (3.35), la (3.38) non utilizza il parametro  $C_{pump}$ .

### 3.4 Tempo di salita

La figura di merito più importante dell'analisi dinamica è certamente il tempo di salita che misura la quantità necessaria di tempo affinché il circuito raggiunga lo stato di regime.

Combinando la (3.35) con la (3.38) si ottiene:

$$C_{LOAD}(V_{OUT}(j)-V_g)=\sum_{m=0}^j \frac{C}{N} [(N+1)V_g-V_{OUT}(m)] \quad (3.39)$$

Tale espressione è valida per un tempo  $j$  arbitrario, quindi è possibile estrarre la seguente equazione alle differenze finite del primo ordine non omogenea:

$$C_{LOAD}(V_{OUT}(j+1)-V_{OUT}(j))=\frac{C}{N} [(N+1)V_g-V_{OUT}(j+1)] \quad (3.40)$$

la quale ammette come soluzione la forma esponenziale seguente che può essere determinata utilizzando la condizione iniziale  $V_{OUT}(0)=V_g$ :

$$V_{OUT}(j)=(N+1)V_g-NV_g e^{-\frac{C}{NC_{LOAD}}j} \quad (3.41a)$$

se si introduce il parametro:

$$\beta=\frac{1}{1+\frac{C}{NC_{LOAD}}} \quad (3.42)$$

allora, qualora risulti  $\frac{C}{NC_{LOAD}} \gg 1$ , si può scrivere anche l'espressione equivalente in termini di successione geometrica :

$$V_{OUT}(j) = (N+1)V_g - NV_g\beta^j \quad (3.41b)$$

Le (3.41) aggiungono un elemento caratterizzante per ogni Charge-Pump:  $\beta$  offre una stima della velocità con la quale la tensione di uscita  $V_{OUT}$  raggiunge un certo valore mentre ne sottolinea il tipico andamento verso il valore medio a regime  $(N+1)V_g$ .

Se si considera una certa tensione  $V_{PP} = V_{OUT}(T_r)$  alla quale si ipotizza terminato il transitorio di accensione, si può procedere a valutare il tempo di salita  $T_r$  utilizzando la seguente formula :

$$T_r = \frac{\ln\left(1 - \frac{V_{PP} - V_g}{NV_g}\right)}{\ln \beta} \quad (3.43)$$

La (3.43) fornisce il tempo di salita in numero di cicli di clock e quindi va moltiplicata per il tempo di clock  $T_{ck}$  per ottenere il valore in secondi.

La corrente consumata dal charge-pump durante il transitorio risulta dunque:

$$I_{cc}^d = \frac{Q_{cc}^d(T_r)}{T_r} = \frac{(N+1)C_{LOAD}(V_{PP} - V_g)}{T_r} \quad (3.44)$$

nella quale si è provveduto a quantificare la quantità di carica richiesta nel transitorio in accordo con l'espressione (3.35)

### 3.4.1 Modifiche al circuito equivalente

La tensione in uscita  $V_{OUT}$  assume una forma d'onda a gradini dovuta al fatto che ad ogni ciclo di clock la carica su  $C_{OUT}$  viene incrementata di una quantità di carica  $q_{OUT}$  la cui entità durante il transitorio dipende da  $V_{OUT}$  con una legge che si assume essere la medesima valida in condizioni di  $V_{OUT}$  stazionaria. Nel caso in cui il tempo di salita sia sufficientemente lungo rispetto al tempo di clock, la forma d'onda può essere considerata continua e del tutto analoga a quella relativa alla carica di un condensatore. In questo modo, per tenere conto del tempo di salita  $T_r$ , è necessario apportare delle modifiche al circuito equivalente già mostrato in figura 2.4 nel capitolo 2. Il circuito equivalente di figura 3.9 è governato dalla seguente equazione:

$$\frac{V_{MAX}}{R_{pump}} = \frac{V_{OUT}}{R_{pump}} + (C_{pump} + C_{OUT}) \frac{dV_{OUT}}{dt} \quad (3.45)$$

Confrontando la (3.45) con la (3.39) si scopre che  $C_{pump} + C_{OUT}$  è pari a  $C_{LOAD}$  mentre  $R_{pump}$  deve valere  $N/C$  che, quando moltiplicato per  $T_{ck}$  assume le dimensioni di una resistenza. Infatti, la convenzione di usare indici adimensionali  $j$  per indicare il tempo introduce una normalizzazione a un periodo di clock  $T_{ck}$  dei parametri. Infine indicato con  $V_{MAX}$  il valore medio massimo di tensione in uscita (uguale a  $(N+1)V_g$ ), il circuito equivalente di figura 3.9 descrive completamente il comportamento dinamico.

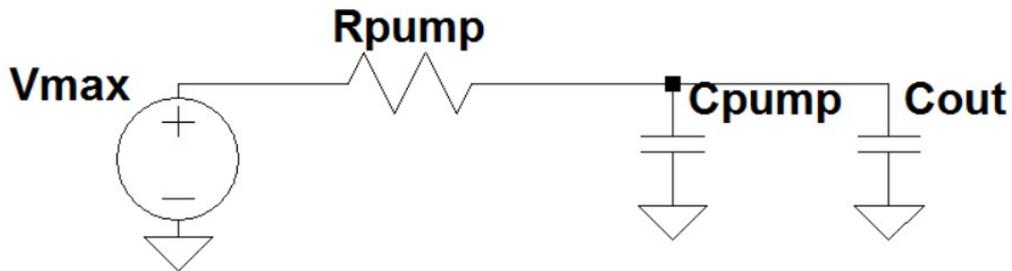


Figura 3.9 Circuito equivalente modificato

Il valore di  $C_{pump}$ , differente per il caso  $N$  pari (3.31) e  $N$  dispari (3.34) può essere approssimato ad un unico valore di capacità di auto-carico pari a circa  $NC/3$  senza incorrere in errori rilevanti nella maggior parte dei casi.

### 3.5 Numero ottimo di stadi

Data una ben delimitata area di circuito dedicata al charge-pump, ovvero essendo limitata la capacità totale  $NC$ , si osserva che essendo  $C_{pump}$  circa uguale a  $NC/3$  questa si mantiene costante. Invece  $R_{pump}=N/C$  cresce come il quadrato di  $N$  perché la capacità di pompaggio  $C$ , fissata l'area totale, è inversamente proporzionale al numero di stadi. D'altro canto la  $V_{MAX}$  cresce proporzionalmente ad  $N$ ; per questo motivo occorre valutare un metodo per ottenere il numero ottimo di stadi che possa minimizzare il tempo di salita  $T_r$  quando l'area del circuito è limitata. Si introducano due nuove quantità:

$$N_{min} = (V_{PP} - V_g) / V_g \quad (3.45)$$

e

$$x = N / N_{min} \quad (3.46)$$

La (3.45) rappresenta il minimo numero di stadi necessario per far sì che la  $V_{OUT}$  raggiunga il valore medio a regime prestabilito date la tensione di alimentazione e la soglia dei diodi. La (3.46) è un parametro normalizzato a  $N_{min}$  su cui andiamo a studiare l'ottimo.

Sostituendo la (3.45) e la (3.46) nella (3.43) si ottiene:

$$T_r = \frac{\ln(1 - \frac{1}{x})}{\ln\left(\frac{1}{1 + \left(\frac{C}{NC_{LOAD}}\right)}\right)} \quad (3.47a)$$

Sostituendo  $C_{LOAD} = NC/3$  e trascurando  $C_{OUT}$  che non rientra nel conto dell'area limitata al circuito, ma è un elemento conteggiato a parte, si ha:

$$T_r = \frac{\ln(1 - \frac{1}{x})}{-\ln\left(1 + \frac{1}{N^2/3}\right)} \quad (3.47b)$$

Infine, ricordando la (3.46) si ottiene che il tempo di salita risulta proporzionale alla seguente funzione di  $x$ :

$$T_r \propto x^2 \ln[1 - 1/x] \quad (3.47c)$$

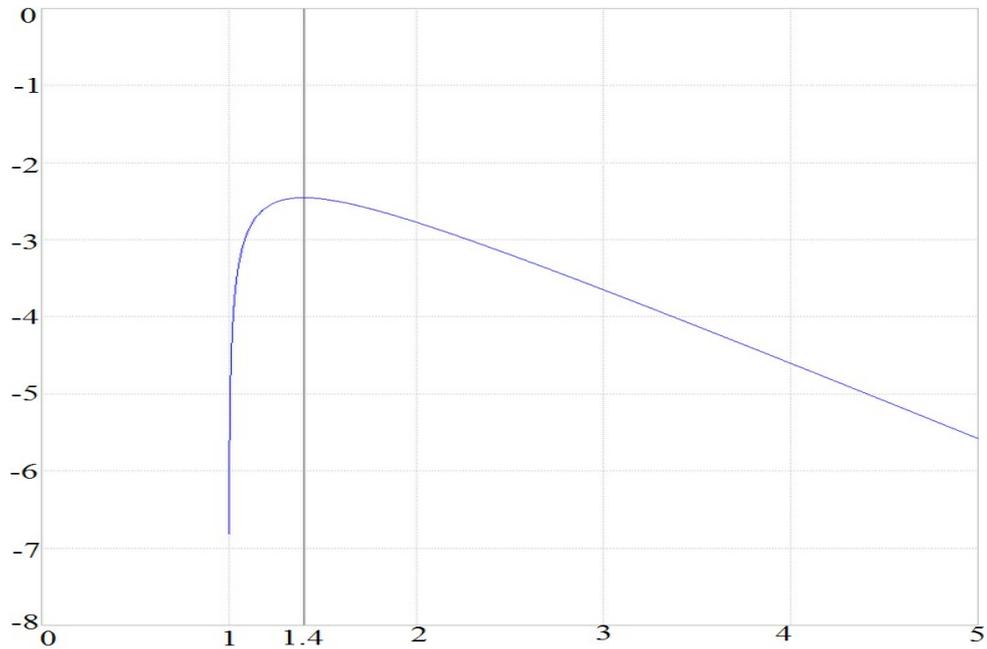


Figura 3.10 Andamento della funzione  $x^2 \ln(1-1/x)$

Si osserva quindi che il valore (in modulo) che minimizza il tempo di salita si ha per :

$$N_{opt} = 1.40 N_{min} \quad (3.48)$$

### 3.6 Consumo di potenza ed efficienza

Il consumo di potenza in transitorio  $P_{IN}$  è definito considerando le (3.15a) e (3.37) come:

$$P_{IN} = \sum_{j=0}^{T_r} q_{CC}^d(j) V_{DD} / T_r \quad (3.49)$$

mentre la potenza fornita in uscita  $P_{OUT}$  e l'efficienza  $\eta$  durante l'accensione sono definite come:

$$P_{OUT} = \sum_{j=0}^{T_r} q_{OUT}(j) V_{OUT}(j) / T_r \quad (3.50)$$

$$\eta = P_{OUT} / P_{IN} \quad (3.51)$$

Attraverso la (3.42) e la (3.37) si possono riscrivere le (3.49), (3.50) e (3.51) come:

$$P_{IN} = (N+1) C_{LOAD} (V_{PP} - V_g) V_{DD} / T_r \quad (3.52)$$

$$P_{OUT} = \frac{1}{2} C_{LOAD} (V_{PP}^2 - V_g^2) / T_r \quad (3.53)$$

$$\eta = \frac{V_{PP} + V_g}{2(N+1)V_{DD}} \quad (3.54)$$

Dalla (3.54) si comprende che l'efficienza durante il transitorio è circa la metà dell'efficienza a regime, la quale vale  $V_{PP}/(N+1)V_{DD}$ .

Questo risultato si avvicina molto alla nota considerazione che per caricare di energia un condensatore se ne debba dissipare altrettanta sul bipolo che effettua la ricarica. Questa proprietà pare mantenersi con buona approssimazione anche quando il circuito che effettua la ricarica è il charge-pump.

### 3.7 Verifica dei risultati

La verifica dei risultati procede dallo schematico di riferimento a 4 stadi, con tensione di alimentazione  $V_{DD}=5V$ , soglia dei diodi  $V_D=0.7V$ , capacità  $C=1nF$  e  $C_{OUT}=10nF$  (le capacità parassite  $C_S$  e  $C_D$  vengono trascurate), segnali di clock CLK1 e CLK2 non sovrapposti a  $f_{ck}=10MHz$ , tempo di salita e discesa  $0.01ns$  e ampiezza  $V_{DD}$ , modello di diodo con  $R_{ON}=0.1\Omega$  e  $R_{OFF}=1G\Omega$ , come mostrato in figura:

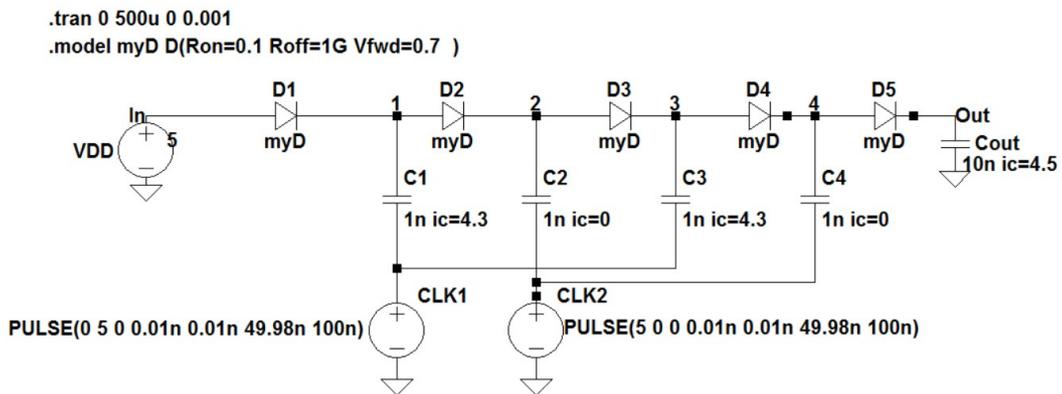


Figura 3.10 Schematico di riferimento

Misurando prima di tutto la carica immagazzinata nei condensatori di pompaggio a regime si trova:  $Q(1)=4.3nC$ ,  $Q(2)=8.6nC$ ,  $Q(3)=12.9nC$ ,  $Q(5)=17.2nC$ ,  $Q_{OUT}=215nC$ ; in accordo con le (3.16) e (3.17).

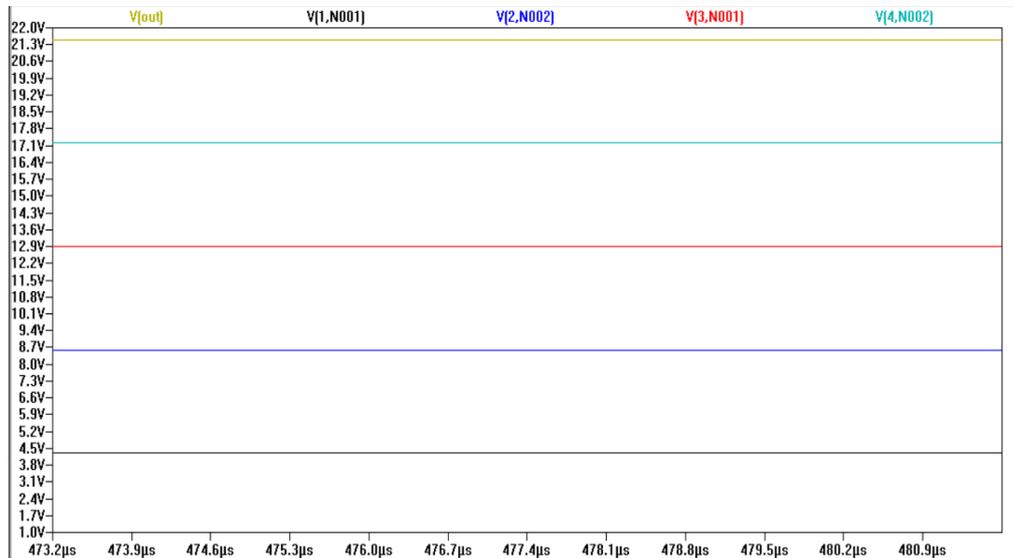


Figura 3.11 Tensione ai capi dei condensatori di pompaggio e di uscita, indicative della carica su di essi (ricordando l'equazione del condensatore  $Q=C\Delta V$ )

Per valutare la carica totale usata per alzare  $V_{OUT}$  dopo un tempo  $j$  bisogna misurare l'incremento di carica su ogni condensatore. Si prenda come esempio il tempo di clock  $j=6$ , ovvero dopo 600ns dall'accensione del circuito.

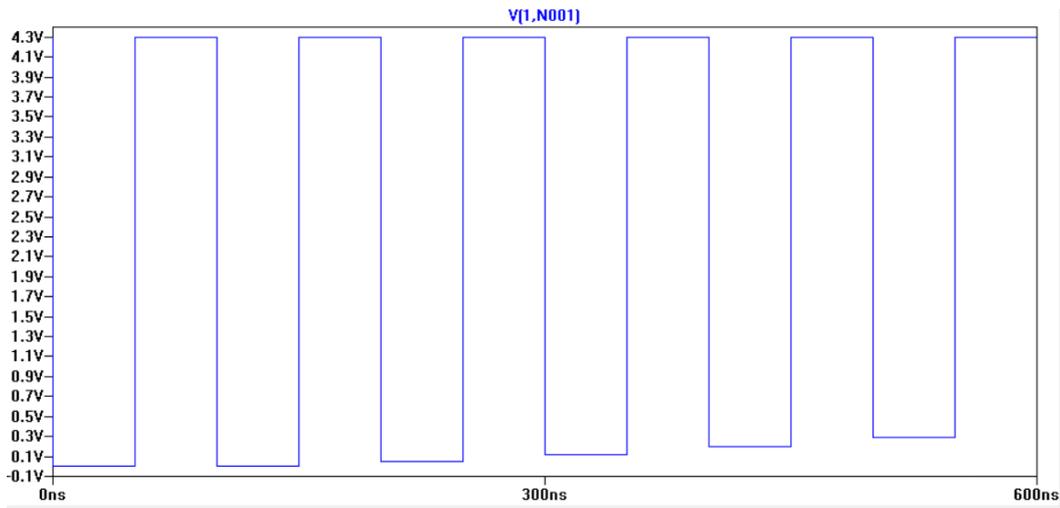


Figura 3.12 Andamento della tensione ai capi di C(1).

Per C(1) vale una particolarità: per le condizioni iniziali (3.25) risulta possedere già dall'accensione la carica di regime; per questo motivo si registra un incremento nullo di carica.

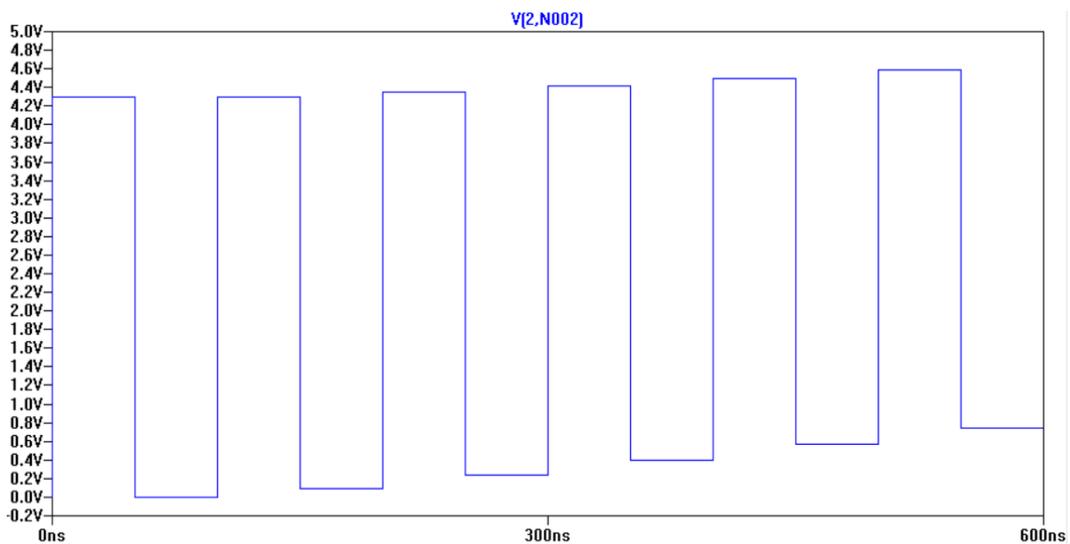


Figura 3.13 Tensione ai capi di C(2)

Dopo 600ns la tensione su C(2) avrà subito un incremento di 739mV, quindi durante il tempo  $j$  avrà immagazzinato una carica di  $C(2) \cdot V(2) = 0.739 \text{ nC}$ .

### Capitolo 3

---

Su C(3) si registra un incremento di tensione di 739mV e di carica di 0.739nC.

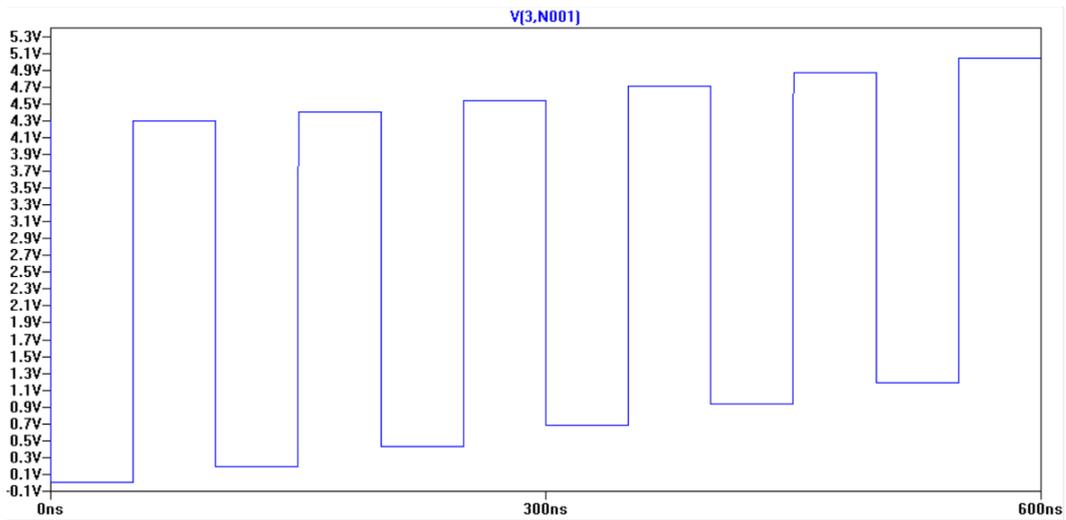


Figura 3.14 Tensione ai capi di C(3)

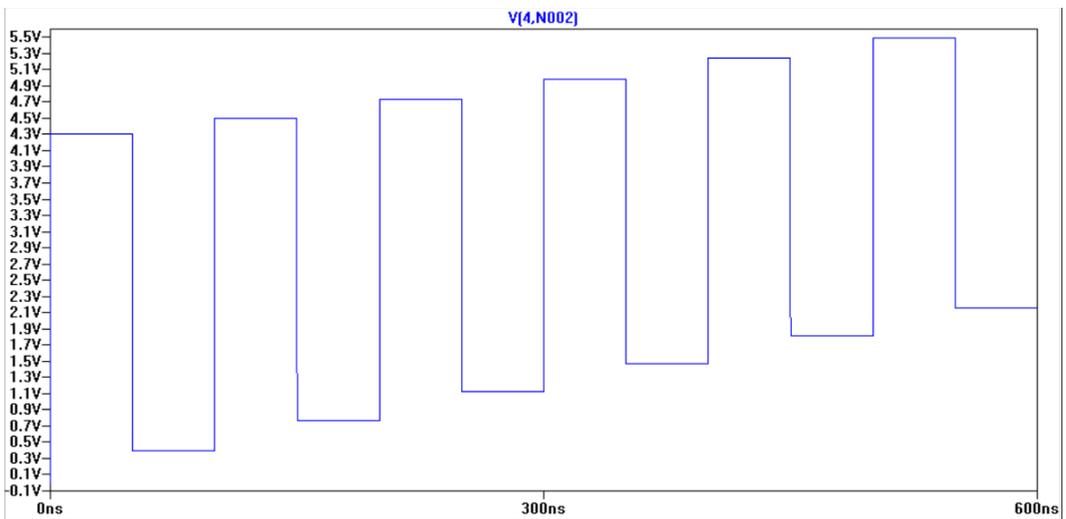


Figura 3.15 Tensione su C(4)

L'incremento di tensione su C(4) è 2.15V che corrisponde ad una

carica immagazzinata di 2.15nC. Si osserva che per gli stadi più a valle l'incremento risulta maggiore: ciò si verifica perché più la tensione di un condensatore si avvicina al suo valore di regime minore è l'incremento di carica (perché minore è la carica assorbita).

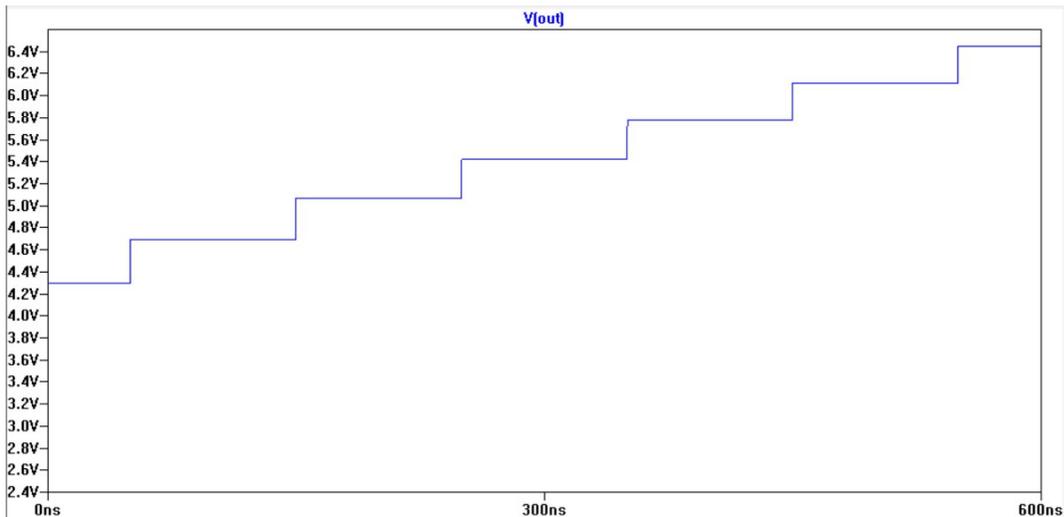


Figura 3.16 Tensione ai capi di  $C_{OUT}$

Infine l'incremento di tensione su  $C_{OUT}$  risulta 2.15V corrispondente a 21.5nC di carica assorbita.

La somma degli incrementi misurati è circa 25.15 nC. Quindi la carica iniettata dal diodo D(1) durante i 600ns considerati deve eguagliare tale valore; per dimostrarlo si sommano le quantità di carica condotta in ogni ciclo di clock<sup>4</sup>: il risultato è circa 25.58 nC.

---

4 Per il calcolo della carica ci si riferisca al metodo mostrato nel paragrafo 2.5

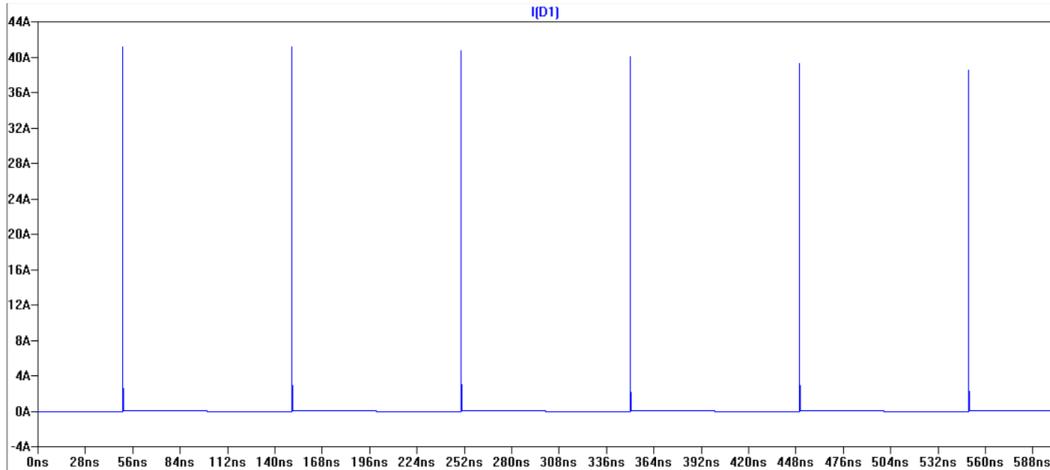


Figura 3.17 Andamento della corrente su D(1)

I picchi elevati sono dovuti ai tempi di salita e discesa dei segnali di clock molto veloci rispetto il tempo di clock, quindi il diodo interessato passa quasi istantaneamente da spento ad acceso, inoltre la resistenza  $R_{ON}$  è piccola. La  $R_{ON}$  è responsabile anche della piccola discrepanza tra gli incrementi sui condensatori e la carica fornita dal diodo.

Con gli stessi dati ottenuti finora e l'ausilio delle (3.22) e (3.35) si può dimostrare la validità della (3.31). Attraverso la (3.35), ponendo:

$$C_{pump} = C_{LOAD} - C_{OUT} = \frac{Q_{CC}^d(j)}{(N+1)(Q_{OUT}(j) - Q_{OUT}(0))} C - C_{OUT} \quad (3.55)$$

si ottiene  $C_{pump} \approx 1.16nF$  mentre dalla (3.31) risulta  $C_{pump} \approx 1.3nF$ . L'imprecisione è dovuta sia dalla  $R_{ON}$  dei diodi sia dal fatto che la (3.31) offre soltanto una stima della capacità di auto carica del circuito.

Per gli stessi motivi la misura del tempo di salita non coincide esattamente con il risultato derivante dalla (3.43) la quale però offre

una stima utile per comprendere quali parametri influiscono sulle prestazioni dinamiche del convertitore. Considerando il transitorio terminato quando la  $V_{OUT}$  ha raggiunto il 95% del suo valore medio di regime,  $V_{PP} \approx 20.42V$ , il valore teorico di  $T_r$  è circa  $14 \mu s$  mentre dalla simulazione risulta  $T_r \approx 13 \mu s$ .

A maggior conferma, il valore di  $\beta$  ottenuto dalla (3.42) usando la (3.31) è pressoché uguale a quello ricavato dallo studio della simulazione, ovvero  $\beta \approx 0.978$ .

### 3.7.1 Caso di N dispari

Di seguito le simulazioni svolte riguardano il caso di charge-pump con un numero dispari di stadi, nel caso particolare di  $N=3$ . I parametri sono gli stessi visti in precedenza, così da poter evidenziare le differenze rispetto la configurazione con N pari.

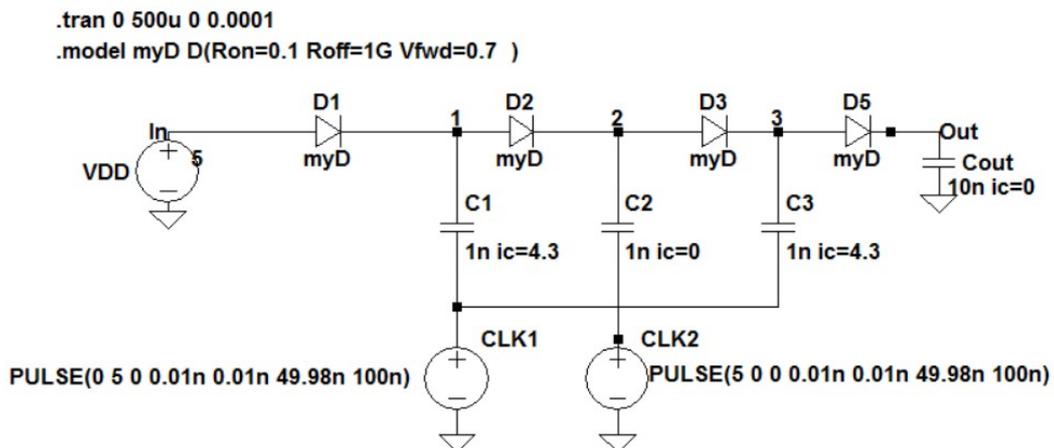


Figura 3.18 Charge-pump a 3 stadi

### Capitolo 3

Le cariche immagazzinate a regime sui condensatori sono:  $Q(1)=4.3nC$ ,  $Q(2)=8.6nC$ ,  $Q(3)=12.9nC$ ,  $Q_{OUT}=17.2nC$ ,  $Q_{OUT}=215nC$ ; in accordo con le (3.16) e (3.17). Si noti che a regime il numero degli stadi influenza solo la tensione in uscita.

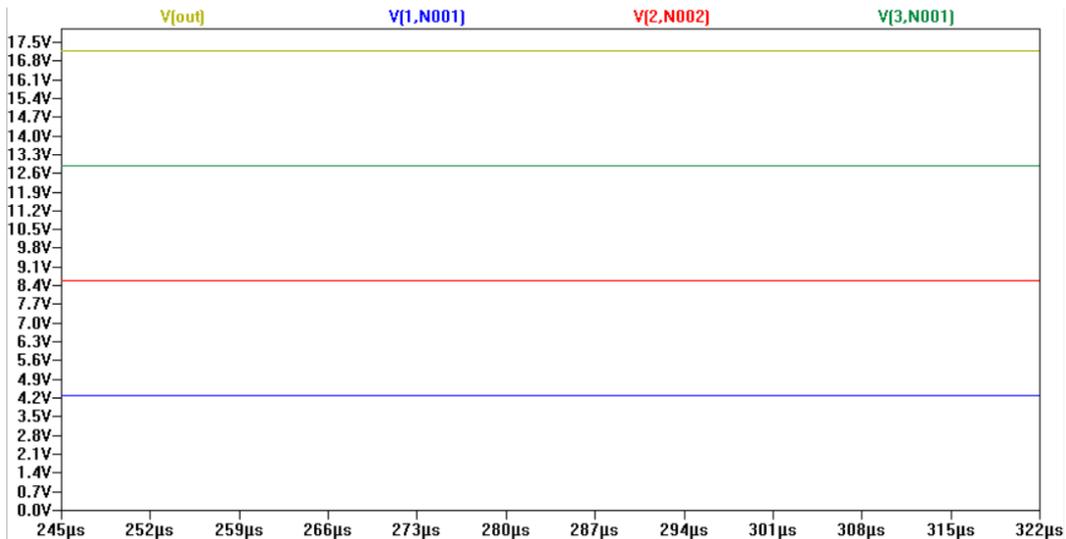


Figura 3.19 Tensioni ai capi dei condensatori

Allo stesso modo del paragrafo precedente, prendendo lo stesso periodo di tempo (dopo 600ns dall'accensione) si possono misurare gli incrementi di carica.

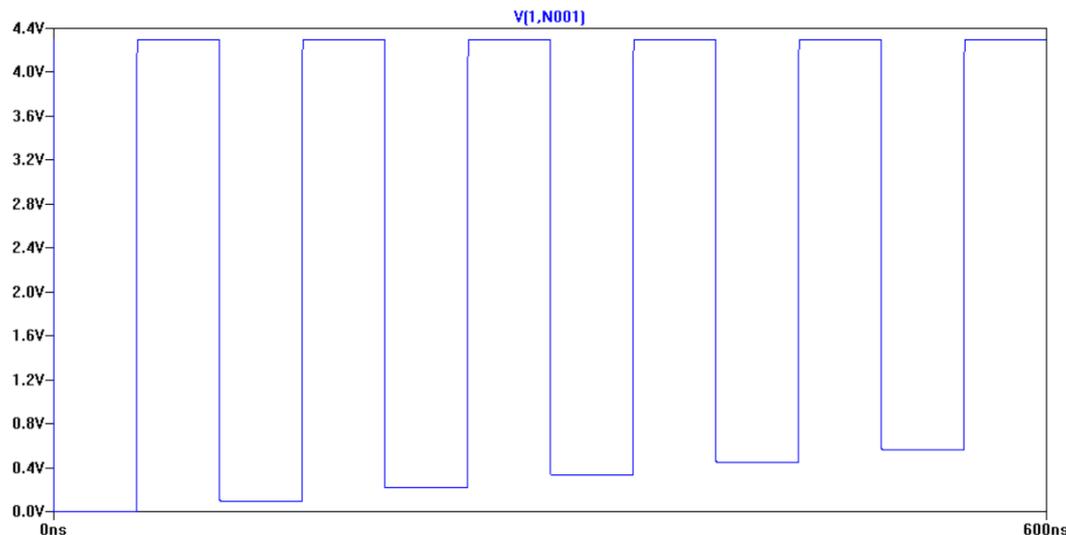


Figura 3.20 Tensione su C(1)

Come atteso, per i motivi già espressi in precedenza, l'incremento

su C(1) risulta nullo.

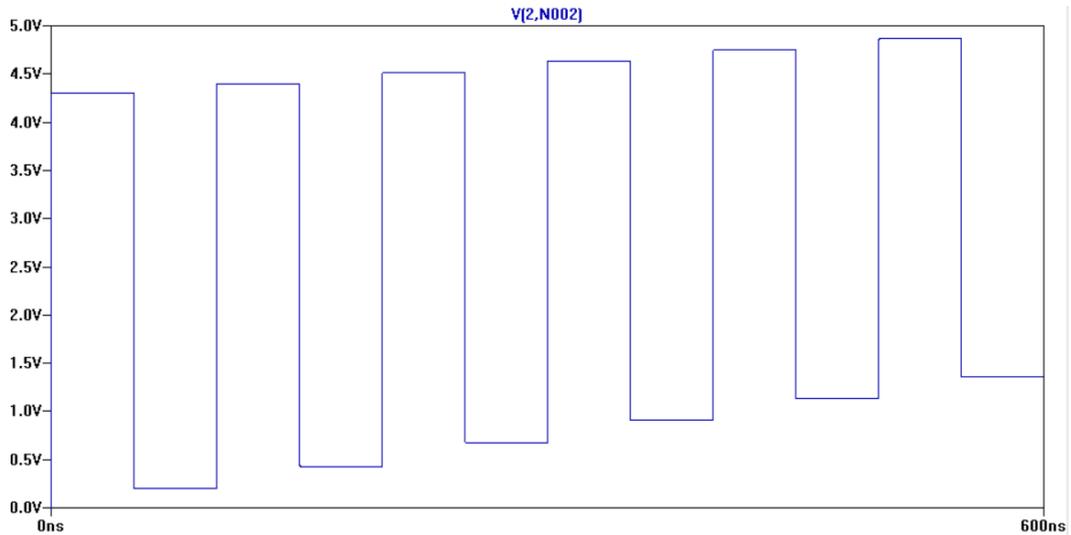


Figura 3.21 Tensione su C(2)

L' incremento di carica su C(2) dopo 600ns è circa 1.35nC.

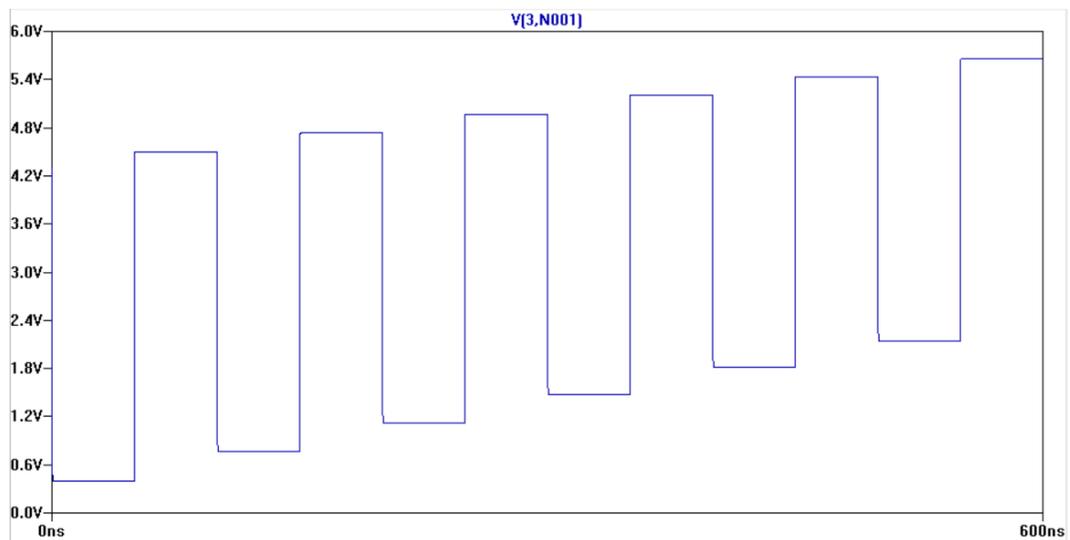
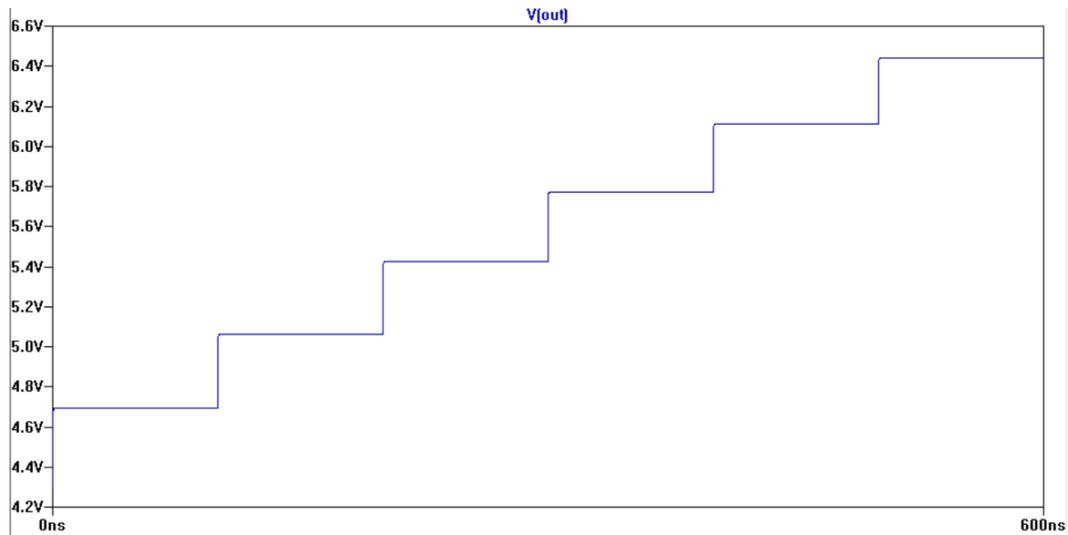


Figura 3.22 Tensione su C(3)

Su C(3) la carica è aumentata di 1.35nC.



3.23 Andamento di  $V_{OUT}$

Infine l'incremento di carica su  $C_{OUT}$  risulta 21.4nC.

La carica iniettata da D(1) dovrà quindi risultare circa 24.1nC a meno delle perdite causate dalle  $R_{ON}$  dei diodi. Con lo stesso metodo già visto, la carica totale iniettata da D(1) risulta dalle simulazioni circa 24.65nC.

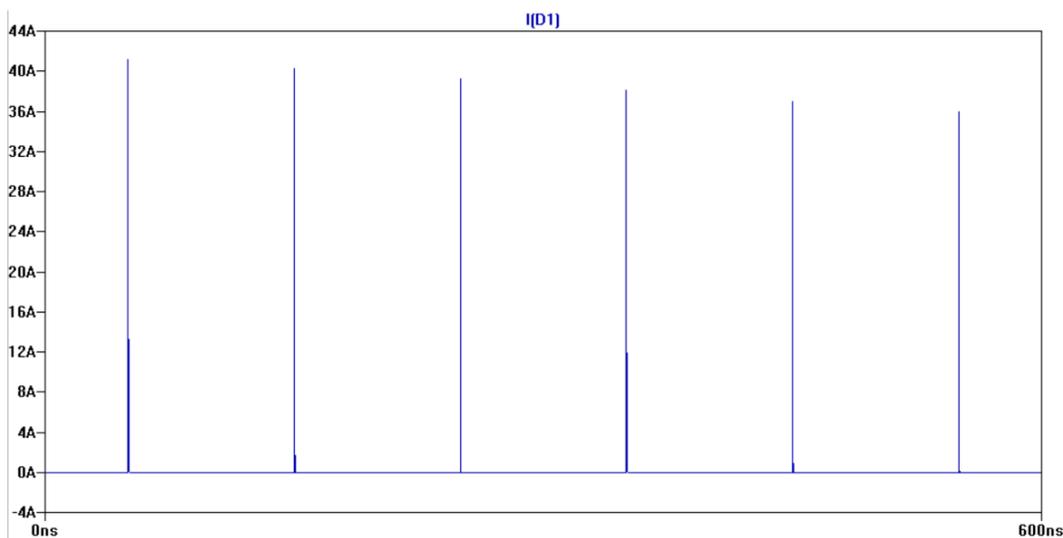


Figura 3.24 Andamento della corrente iniettata da D(1)

---

Per quanto riguarda la stima della capacità di auto-carica, si ottiene dalle simulazioni e dalla (3.55):  $C_{\text{pump}}=0.78$  nF mentre la (3.34) suggerisce un valore di 0.83nF.

Considerando il transitorio terminato al 95% del valore medio finale di  $V_{\text{OUT}}$ , ovvero alla tensione di uscita  $V_{\text{pp}}=16.34\text{V}$ , si ricava dalle (3.47)  $T_r \approx 8.86\mu\text{s}$  mentre il simulatore fornisce un valore di circa  $8.9\mu\text{s}$ . Le discrepanze, analogamente al caso di N pari, sono dovute alle  $R_{\text{ON}}$  dei diodi, non considerate nell'analisi teorica, che degradano leggermente le prestazioni.

Infine, il valore di  $\beta$  ottenuto dai calcoli sui dati forniti dalla simulazione, attraverso la (3.42), risulta circa 0.97 coincidente con il valore atteso dalla teoria.

In ultima analisi, si può osservare che l'efficienza di un charge-pump, essendo indipendente da  $C_{\text{LOAD}}$  e quindi dai valori di C e di  $C_{\text{OUT}}$ , è sempre nota, noti il numero degli stadi N e la soglia dei diodi, per questo prescinde dalla simulazione.



## Capitolo 4

### Conclusioni

La trattazione ha rivelato gli aspetti fondamentali legati alla configurazione e al funzionamento del convertitore di tipo Dickson charge-pump. In particolare il primo capitolo ha introdotto la struttura base del convertitore cercando di renderne facilmente comprensibile il meccanismo di lavoro e fornendo la terminologia necessaria per semplificare l'esposizione degli argomenti trattati nel seguito.

Nel corso del secondo capitolo è stato descritto nel dettaglio il funzionamento a regime del charge-pump di Dickson. Per primo è stato mostrato l'uso di diodi come interruttori e il loro meccanismo di accensione e spegnimento dipendente dai segnali di clock. L'introduzione della capacità parassita ha poi permesso un'esposizione precisa del comportamento a regime del charge-pump. In base poi alle considerazioni fatte riguardo le componenti di ripple di tensione, si è generata un'espressione completa per la tensione di uscita  $V_{OUT}$  e, di conseguenza, si è introdotto un circuito equivalente utile alla semplificazione dell'analisi. Nell'ultima sezione del capitolo si è mostrato un esempio di charge-pump di Dickson servendosi del simulatore LTSpice, grazie al quale si sono potuti validare i risultati proposti dallo studio teorico.

Il terzo e ultimo capitolo ha affrontato il più delicato aspetto del Dickson charge-pump: il comportamento durante il transitorio di accensione. Particolare attenzione è stata posta sul comportamento delle cariche: come esse vengono immagazzinate sui condensatori e come vengono scambiate durante i diversi cicli di clock. L'introduzione della carica scambiata  $q_{OUT}$  si è poi rivelata di fondamentale importanza per il prosieguo dell'analisi: è stato possibile effettuare considerazioni sulla carica totale assorbita dalla sorgente di alimentazione e sulla carica necessaria a far crescere la tensione al nodo di uscita fino ad un determinato valore. L'analisi si è poi focalizzata sugli aspetti più significativi della dinamica di accensione del convertitore: si sono ricavati la capacità  $C_{pump}$  e il parametro  $\beta$ , caratteristici per ogni charge-pump, e si è potuto stimare il tempo di salita  $T_r$ . Quest'ultimo rappresenta un risultato di grande valore poiché è un indice della reattività del circuito e quindi fornisce un importante riferimento in fase di progetto di un Dickson charge-pump. A completamento dell'analisi si è introdotta l'espressione dell'efficienza in transitorio, considerando la potenza utilizzata e quella fornita in uscita al circuito. Come doveroso, si sono forniti riscontri dell'analisi teorica attraverso la simulazione.

I convertitori di tipo charge-pump e, in particolare la configurazione di Dickson, svolgono un ruolo di fondamentale importanza nello sviluppo di circuiti integrati e di svariati dispositivi con particolari necessità in termini di spazio, consumo di potenza e costo. Benché la loro storia sia iniziata agli albori della microelettronica, svolgono per essa un importante ruolo non solo nel presente ma anche nelle prospettive di sviluppo future, soprattutto grazie a nuove configurazioni e a nuovi componenti.

# Bibliografia

[1] G. Palumbo and D. Pappalardo, "Charge pump circuits: An overview on design strategies and topologies", *IEEE Circuits Syst. Mag.*, vol. 10, no. 1, pp. 31-45, 2010

[2] J.F. Dickson, "On-chip high-voltage generation in MNOS integratedcircuits using an improved voltage multiplier technique," *IEEE J. Solid-State Circuits*, vol. SC-11, no. 3, pp. 374–378, Jun. 1976.

[3] T. Tanzawa and T. Tanaka, "A dynamic analysis of the Dickson charge pump circuit," *IEEE J. Solid-State Circuits*, vol. 32, no. 8, pp.1231–1240, Aug. 1997.